

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8SX ファミリ

DTC リードスキップ処理

要旨

IRQ0 割り込みで DTC を起動し、64 バイトのデータを 2 回転送します。2 回目のデータ転送時、DTC リードスキップ処理を行います。

動作確認デバイス

H8SX/1653

目次

1. 仕様	2
2. 適用条件	3
3. 使用機能説明	4
4. 動作説明	6
5. ソフトウェア説明	8

1. 仕様

- 図 1 に本タスク例の DTC データ転送のブロック図を示します。
- IRQ0 割り込みで DTC を起動し, 64 バイトのデータを 2 ブロック転送します。
- リードスキップを設定し, 2 ブロック目の転送時にベクタアドレス, 転送情報のリードをスキップします。

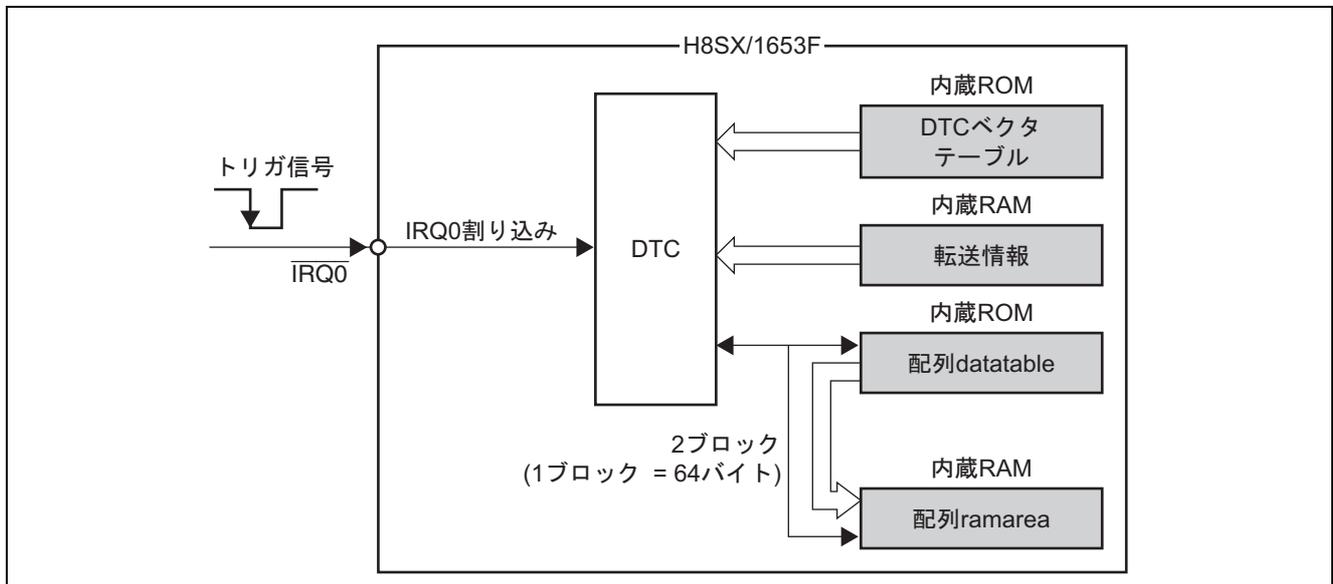


図1 DTC リードスキップブロック転送

2. 適用条件

表1 適用条件

項目	内容
動作周波数	入力クロック : 12MHz システムクロック (I ϕ) : 48MHz 周辺モジュールクロック (P ϕ) : 24MHz 外部バスクロック (B ϕ) : 48MHz
動作モード	モード 6 (MD2 = 1, MD1 = 1, MD0 = 0)
開発ツール	High-performance Embedded Workshop Ver4.00.03
C/C++コンパイラ	ルネサス テクノロジ製 H8S,H8/300 SERIES C/C++ Compiler Ver6.01.01
コンパイルオプション	-cpu=h8sxa:24:md, -code = machinecode, -optimize=1, -regparam=3 -speed=(register,shift,struct,expression)

表2 セクション設定

アドレス	セクション名	説明
H'001000	P	プログラム領域
	C	データテーブル
H'002500	CDTCV	DTC ベクタアドレス格納領域
H'FF2000	B	未初期化データ領域 (RAM 領域)

3. 使用機能説明

図 2 に DTC のブロック図を示します。以下に DTC のブロック図について説明します。

次のレジスタは、CPU から直接アクセスできません。データ領域に転送情報として配置します。DTC 起動要因が発生すると、起動要因ごとに決められたベクタアドレスに従って、転送情報の先頭アドレスを読み出し、任意の転送情報を DTC 内に転送してデータ転送を行います。転送が終了すると、これらのレジスタ内容が、ライトバックされます。

- DTC モードレジスタ A (MRA)
DTC の動作モードを選択します。本タスク例では、転送モードをブロック転送モードに、転送データのサイズをバイトサイズに、データ転送後に SAR をインクリメントするように設定しています。
 - DTC モードレジスタ B (MRB)
DTC の動作モードを選択します。本タスク例では、デスティネーション側をブロック領域に設定し、データ転送後に DAR をインクリメントするように設定しています。
 - DTC ソースアドレスレジスタ (SAR)
転送元アドレスを指定します。
 - DTC デスティネーションアドレスレジスタ (DAR)
転送先アドレスを指定します。
 - DTC 転送カウントレジスタ A (CRA)
DTC のデータ転送回数を指定します。ブロック転送モードでは、上位 8 ビットの CRAH と下位 8 ビットの CRAL に分割されます。CRAH はブロックサイズを保持し、CRAL は 8 ビットのブロックサイズカウンタ (1 ~ 256 バイト, 1 ~ 256 ワード, または 1 ~ 256 ロングワード) として機能します。本タスク例では、ブロックサイズを 64 バイトに設定しています。
 - DTC 転送カウントレジスタ B (CRB)
ブロック転送モードのとき、DTC のブロックデータ転送の転送回数を指定します。
- 次のレジスタは、割り込みコントローラとバスコントローラのモジュールにあり、CPU から直接アクセスできます。
- DTC イネーブルレジスタ A ~ E, G, H (DTCERA ~ DTCERE, G, H)
DTCER は、DTC を起動する割り込み要因を選択するためのレジスタで、DTCERA ~ DTCERE, G, H があります。各割り込み要因と DTCE ビットの対応についてはハードウェアマニュアルを参照してください。本タスク例では、IRQ0 割り込みを起動要因に選択しています。
 - DTC コントロールレジスタ (DTCCR)
転送情報のリードスキップを設定します。
 - DTC ベクタベースレジスタ (DTCVBR)
ベクタテーブルアドレス算出用のベースアドレスを設定します。

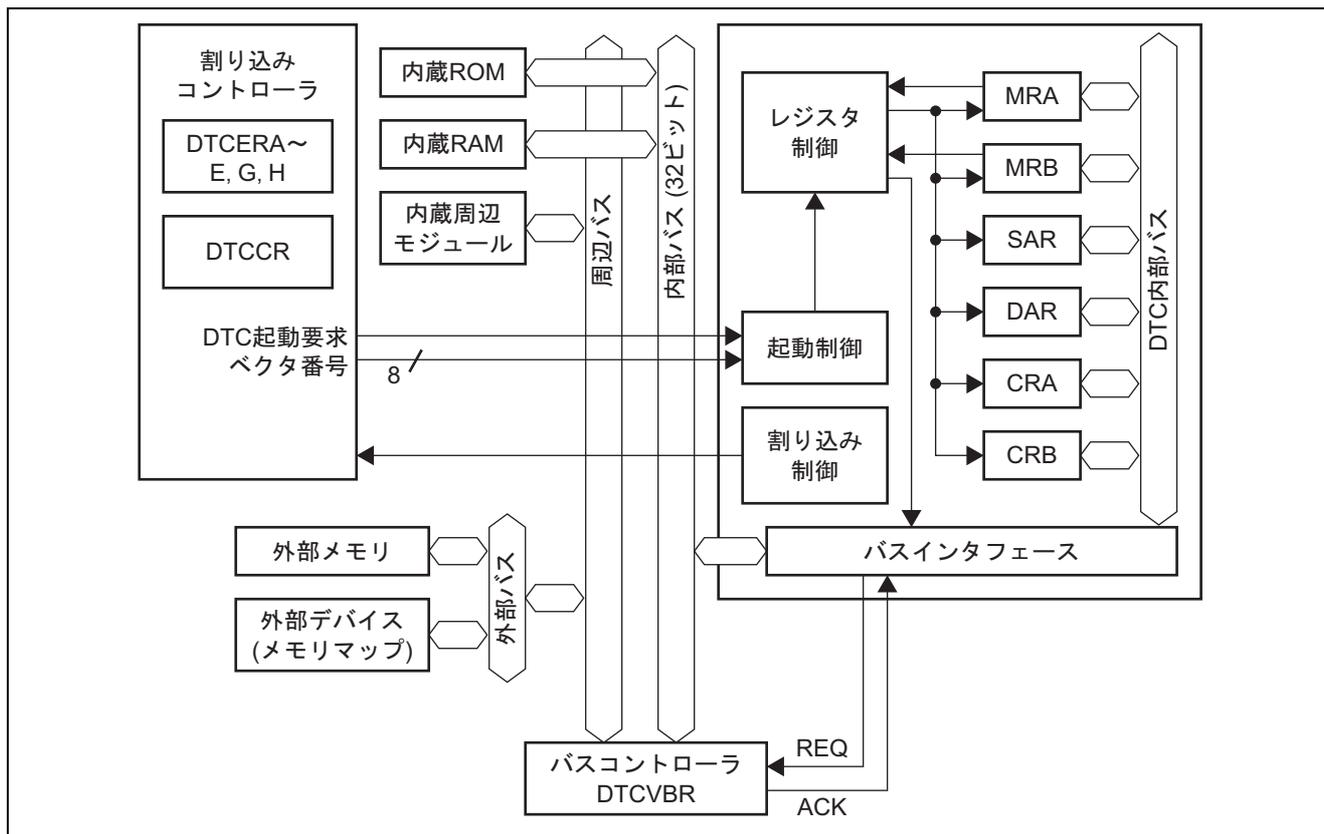


図2 DTC ブロック図

4. 動作説明

4.1 動作概要

4.1.1 DTC データ転送

図 3, 図 4 に DTC データ転送のメモリマップを示します。

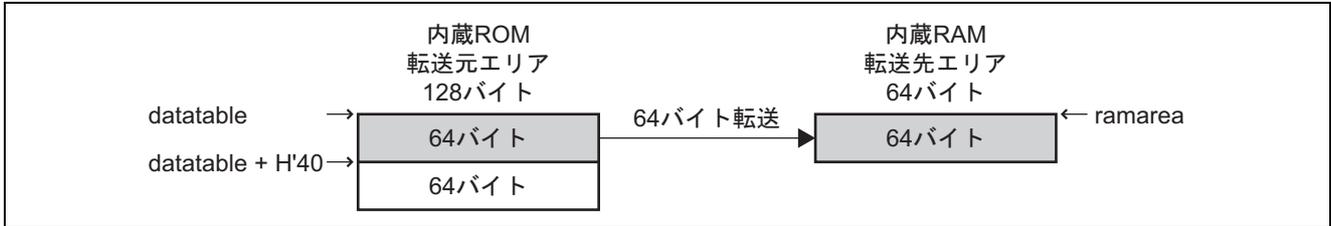


図3 1回目の転送

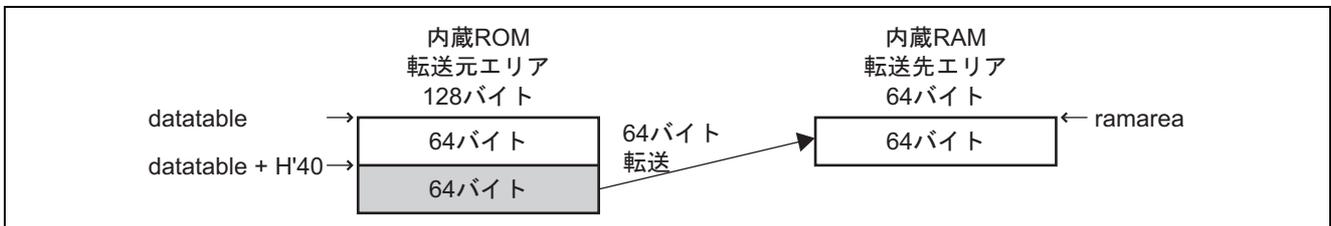


図4 2回目の転送

4.1.2 転送情報リードスキップのタイミング

- 図 5 に転送情報リードスキップのタイミングを示します。
- 最初の DTC 起動時には、(1)の DTC 起動要求後にベクタリード 転送情報リードが実行されます。
- RRS = 1 のとき、2 回目の DTC 起動要求(2)のとき、DTC のベクタリードおよび転送情報リードのスキップが行われます。

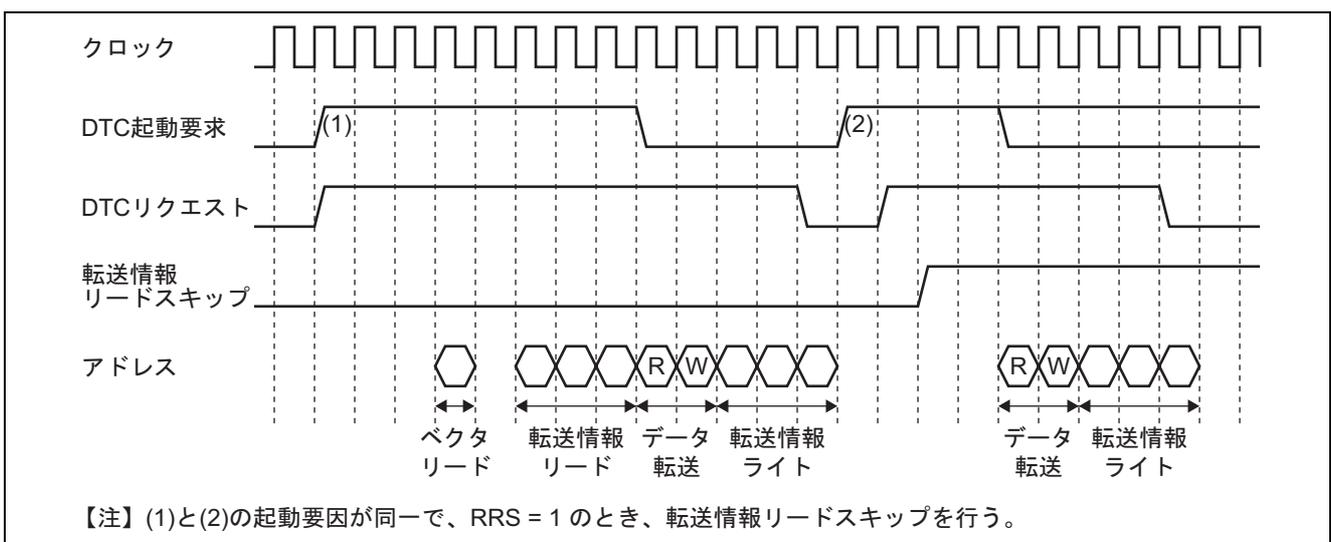


図5 タイミング

4.2 DTC 転送情報

4.2.1 転送情報の配置

図 6 にショートアドレスモード時の転送情報メモリ配置図を示します。本タスク例では、転送情報の先頭アドレスを H'FFB000 に設定しています。

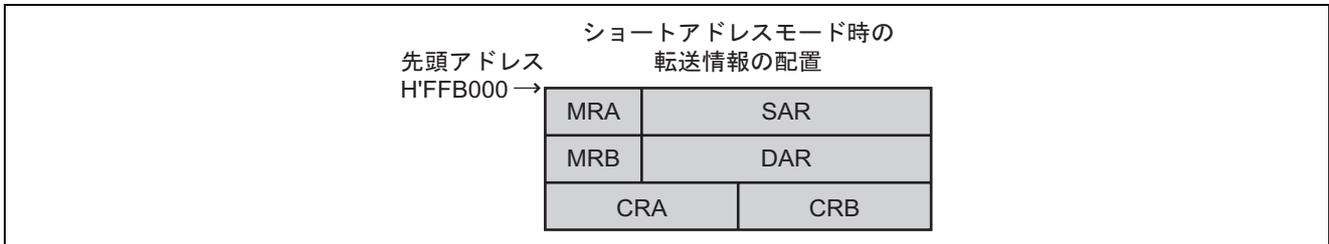


図6 転送情報の配置

4.2.2 ベクタテーブルと転送情報の対応

図 7 にベクタテーブルと転送情報の対応図を示します。本タスク例では、DTCVBR の内容から、ベクタテーブルのアドレスを H'00002500 に設定しています。このベクタテーブルに転送情報の先頭アドレス (H'FFB000) を設定すると、転送情報が DTC のレジスタへ読み込まれます。

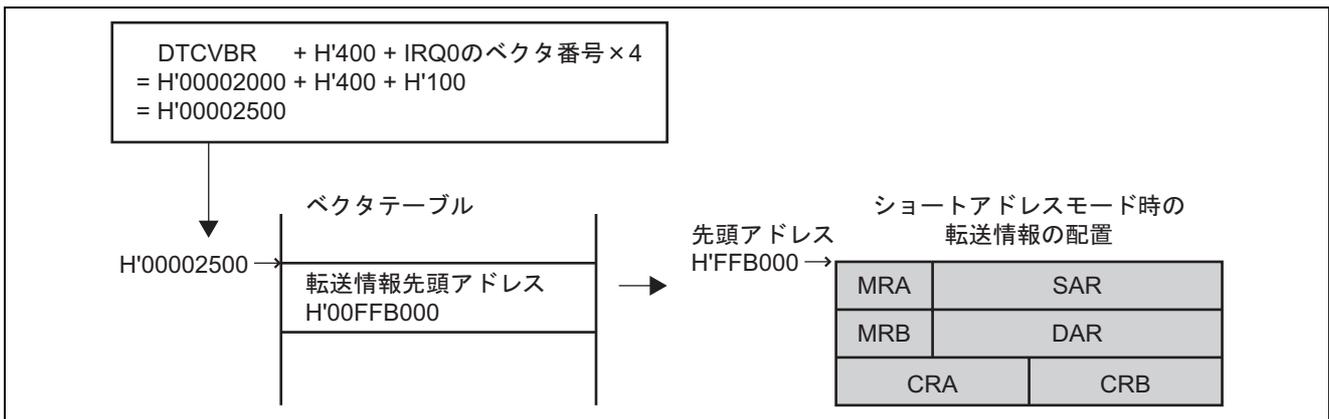


図7 ベクタテーブルと転送情報の対応

5. ソフトウェア説明

5.1 関数一覧

表3 関数一覧

関数名	機能
init	初期化ルーチン CCR, クロック設定, モジュールストップ解除, main 関数のコール。
main	メインルーチン DTC の初期設定。リードスキップ処理設定。64 バイト×2 ブロックのデータ転送処理。
irq0_int	IRQ0 割り込み処理

5.2 ベクタテーブル

表4 割り込み例外処理ベクタテーブル

例外処理要因	ベクタ番号	ベクタテーブル アドレス	割り込み先関数
リセット	0	H'000000	main
IRQ0	64	H'000100	irq0_int

5.3 使用 RAM

表5 使用 RAM

型	変数名	内容	使用関数
unsigned char	ramarea[64]	転送先 RAM エリア	main
DTC_tag	TRINFO	DTC 転送情報 (先頭アドレス: H'FFB000)	main

5.4 データテーブル

表6 データテーブル

型	配列名	内容	使用関数
unsigned char	datatable[128]	転送元データを格納する H'00, H'01・・・H'7F までの 128 バイトデータ	main

5.5 関数説明

5.5.1 init 関数

(1) 機能概要

初期化ルーチン。モジュールストップ解除，クロック設定。main 関数のコール。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部レジスタ説明

本タスク例の使用内部レジスタを以下に示します。なお，設定値は本タスク例において使用している値であり，初期値とは異なります。

● システムクロックコントロールレジスタ (SCKCR) アドレス: H'FFFDC4

ビット	ビット名	設定値	R/W	機能
10	ICK2	0	R/W	システムクロック (I ϕ) セレクト CPU, DMAC, DTC モジュールとシステムクロックの周波数を選択します。 000: 入力クロック × 4
9	ICK1	0	R/W	
8	ICK0	0	R/W	
6	PCK2	0	R/W	周辺モジュールクロック (P ϕ) セレクト 周辺モジュールクロックの周波数を選択します。 001: 入力クロック × 2
5	PCK1	0	R/W	
4	PCK0	1	R/W	
2	BCK2	0	R/W	外部バスクロック (B ϕ) セレクト 外部バスクロックの周波数を選択します。 000: 入力クロック × 4
1	BCK1	0	R/W	
0	BCK0	0	R/W	

- MSTPCRA, B, C はモジュールストップモードの制御を行います。1 のとき対応するモジュールはモジュールストップモードになり，クリアするとモジュールストップモードは解除されます。

● モジュールストップコントロールレジスタ A (MSTPCRA) アドレス: H'FFFDC8

ビット	ビット名	設定値	R/W	機能
15	ACSE	0	R/W	全モジュールクロックストップモードイネーブル MSTPCR で制御されるすべてのモジュールがモジュールストップモードに設定された上で，CPU が SLEEP 命令を実行した場合にバスコントローラと I/O ポートも動作をストップして，消費電流を低減する全モジュールクロックストップモードの許可または禁止を設定します。 0: 全モジュールクロックストップモード禁止 1: 全モジュールクロックストップモード許可
13	MSTPA13	1	R/W	DMA コントローラ (DMAC)
12	MSTPA12	0	R/W	データトランスファコントローラ (DTC)
9	MSTPA9	1	R/W	8 ビットタイマ (TMR_3, TMR_2)
8	MSTPA8	1	R/W	8 ビットタイマ (TMR_1, TMR_0)
5	MSTPA5	1	R/W	D/A コンバータ (チャンネル 1, 0)
3	MSTPA3	1	R/W	A/D コンバータ (ユニット 0)
0	MSTPA0	1	R/W	16 ビットタイマパルスユニット (TPU チャンネル 5~0)

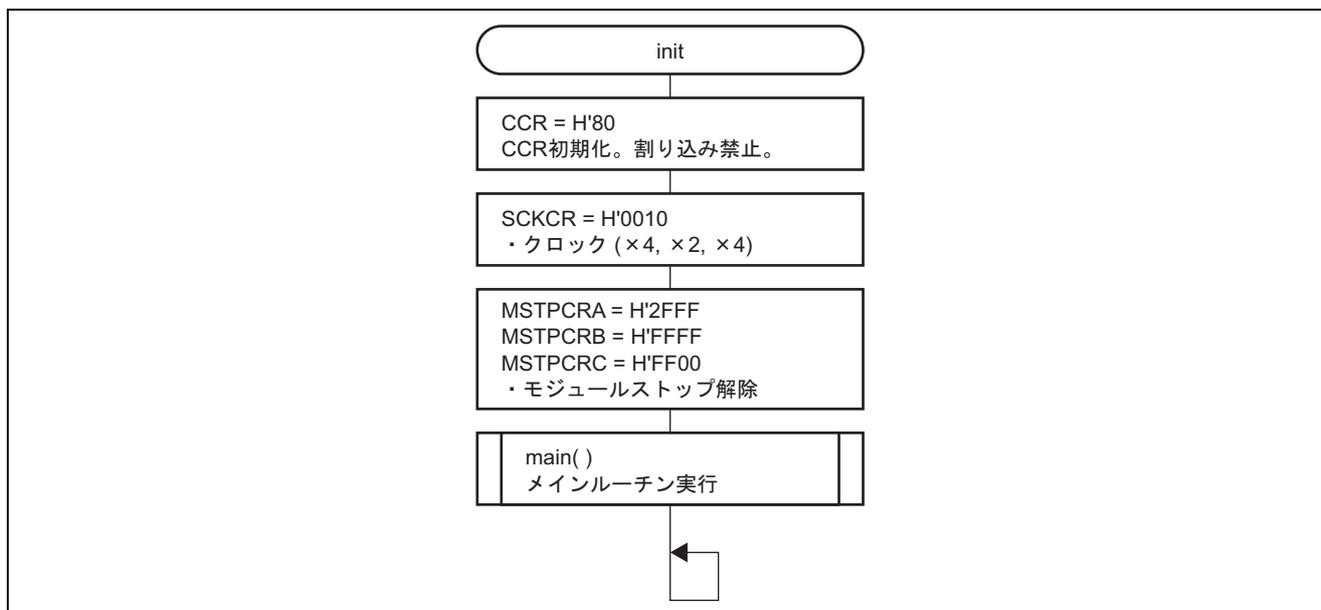
● モジュールストップコントロールレジスタ B (MSTPCRB) アドレス: H'FFFDCA

ビット	ビット名	設定値	R/W	機能
15	MSTPB15	1	R/W	プログラマブルパルスジェネレータ (PPG)
12	MSTPB12	1	R/W	シリアルコミュニケーションインタフェース_4 (SCI_4)
10	MSTPB10	1	R/W	シリアルコミュニケーションインタフェース_2 (SCI_2)
9	MSTPB9	1	R/W	シリアルコミュニケーションインタフェース_1 (SCI_1)
8	MSTPB8	1	R/W	シリアルコミュニケーションインタフェース_0 (SCI_0)
7	MSTPB7	1	R/W	I ² C バスインタフェース_1 (IIC_1)
6	MSTPB6	1	R/W	I ² C バスインタフェース_0 (IIC_0)

● モジュールストップコントロールレジスタ C (MSTPCRC) アドレス: H'FFFDCC

ビット	ビット名	設定値	R/W	機能
15	MSTPC15	1	R/W	シリアルコミュニケーションインタフェース_5 (SCI_5), (IrDA)
14	MSTPC14	1	R/W	シリアルコミュニケーションインタフェース_6 (SCI_6)
13	MSTPC13	1	R/W	8 ビットタイマ (TMR_4, TMR_5)
12	MSTPC12	1	R/W	8 ビットタイマ (TMR_6, TMR_7)
11	MSTPC11	1	R/W	ユニバーサルシリアルバスインタフェース (USB)
10	MSTPC10	1	R/W	CRC 演算器
4	MSTPC4	0	R/W	内蔵 RAM_4 (H'FF2000 ~ H'FF3FFF)
3	MSTPC3	0	R/W	内蔵 RAM_3 (H'FF4000 ~ H'FF5FFF)
2	MSTPC2	0	R/W	内蔵 RAM_2 (H'FF6000 ~ H'FF7FFF)
1	MSTPC1	0	R/W	内蔵 RAM_1 (H'FF8000 ~ H'FF9FFF)
0	MSTPC0	0	R/W	内蔵 RAM_0 (H'FFA000 ~ H'FFBFFF)

(5) フローチャート



5.5.2 main 関数

(1) 機能概要

DTC 転送設定, 転送開始処理。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部レジスタ説明

本タスク例の使用内部レジスタを以下に示します。なお, 設定値は本タスク例において使用している値であり, 初期値とは異なります。

● DTC モードレジスタ A (MRA) (CPU から直接アクセスできません)

ビット	ビット名	設定値	機能
7	MD1	1	DTC モード 1, 0
6	MD0	0	10: ブロック転送モード
5	Sz1	0	DTC データトランスファサイズ 1, 0
4	Sz0	0	00: バイトサイズ転送
3	SM1	1	ソースアドレスモード 1, 0
2	SM0	0	データ転送後の SAR の動作を指定 10: 転送後 SAR をインクリメント

● DTC モードレジスタ B (MRB) (CPU から直接アクセスできません)

ビット	ビット名	設定値	機能
4	DTS	0	DTC 転送モードセレクト 0: デスティネーション側がリピート領域またはブロック領域 1: ソース側がリピート領域またはブロック領域
3	DM1	1	デスティネーションアドレスモード 1, 0
2	DM0	0	データ転送後の DAR の動作を指定 10: 転送後 DAR をインクリメント

● DTC ソースアドレスレジスタ (SAR) (CPU から直接アクセスできません)

機能: 転送元アドレスを設定する。

設定値: 配列 datatable の先頭アドレス

● DTC デスティネーションアドレスレジスタ (DAR) (CPU から直接アクセスできません)

機能: 転送先アドレスを設定する。

設定値: 配列 ramarea の先頭アドレス

● DTC 転送カウントレジスタ A (CRA) (CPU から直接アクセスできません)

機能: ブロック転送モードのとき, ブロックサイズを設定。MRA の Sz1, 0 = B'00 (バイトサイズ転送) で, CRA = H'4040 のとき, ブロックサイズは 64 バイト。

設定値: H'4040

● DTC 転送カウントレジスタ B (CRB) (CPU から直接アクセスできません)

機能: ブロック転送モードのとき, 転送回数を設定。1 回のデータ転送を行うたびにデクリメント (-1) される。

設定値: H'0002

- ポート5入力バッファコントロールレジスタ (P5ICR) アドレス: H'FFFB94

ビット	ビット名	設定値	R/W	機能
0	P50ICR	1	R/W	0: P50 端子の入力バッファは無効 1: P50 端子の入力バッファは有効

- ポートファンクションコントロールレジスタ C (PFCRC) アドレス: H'FFFBCC

ビット	ビット名	設定値	R/W	機能
0	ITS0	1	R/W	$\overline{\text{IRQ0}}$ 端子セレクト 0: P10 を $\overline{\text{IRQ0}}$ -A 入力端子として設定 1: P50 を $\overline{\text{IRQ0}}$ -B 入力端子として設定

- IRQ センスコントロールレジスタ L (ISCRL) アドレス: H'FFFD6A

ビット	ビット名	設定値	R/W	機能
1	IRQ0SR	0	R/W	IRQ0 センスコントロールライズ
0	IRQ0SF	1	R/W	IRQ0 センスコントロールフォール
				01: $\overline{\text{IRQ0}}$ 入力の立ち下がりエッジで割り込み要求を発生

- DTC ベクタベースレジスタ (DTCVBR) アドレス: H'FFFD80
機能: 32 ビットのレジスタで、ベクタテーブルアドレス算出時のベースアドレスを設定します。
設定値: H'00002000

- DTC イネーブルレジスタ A (DTCERA) アドレス: H'FFFF20

ビット	ビット名	設定値	R/W	機能
15	DTCEA15	1	R/W	0: DTC の起動要因として、IRQ0 割り込みを選択しない。 1: DTC の起動要因として、IRQ0 割り込みを選択する。

- DTC コントロールレジスタ (DTCCR) アドレス: H'FFFF30

ビット	ビット名	設定値	R/W	機能
4	RRS	1	R/W	DTC 転送情報リードスキップイネーブル 0: 転送情報リードスキップを行わない 1: ベクタ番号の値が一致したとき、転送情報リードスキップを行う
0	ERR	0	R/(W)*	転送停止フラグ 0: アドレスエラー、または NMI 割り込み要求の発生なし 1: アドレスエラー、または NMI 割り込み要求が発生した

【注】 * フラグをクリアするための 0 ライトのみ可能です。

- IRQ イネーブルレジスタ (IER) アドレス: H'FFFF34

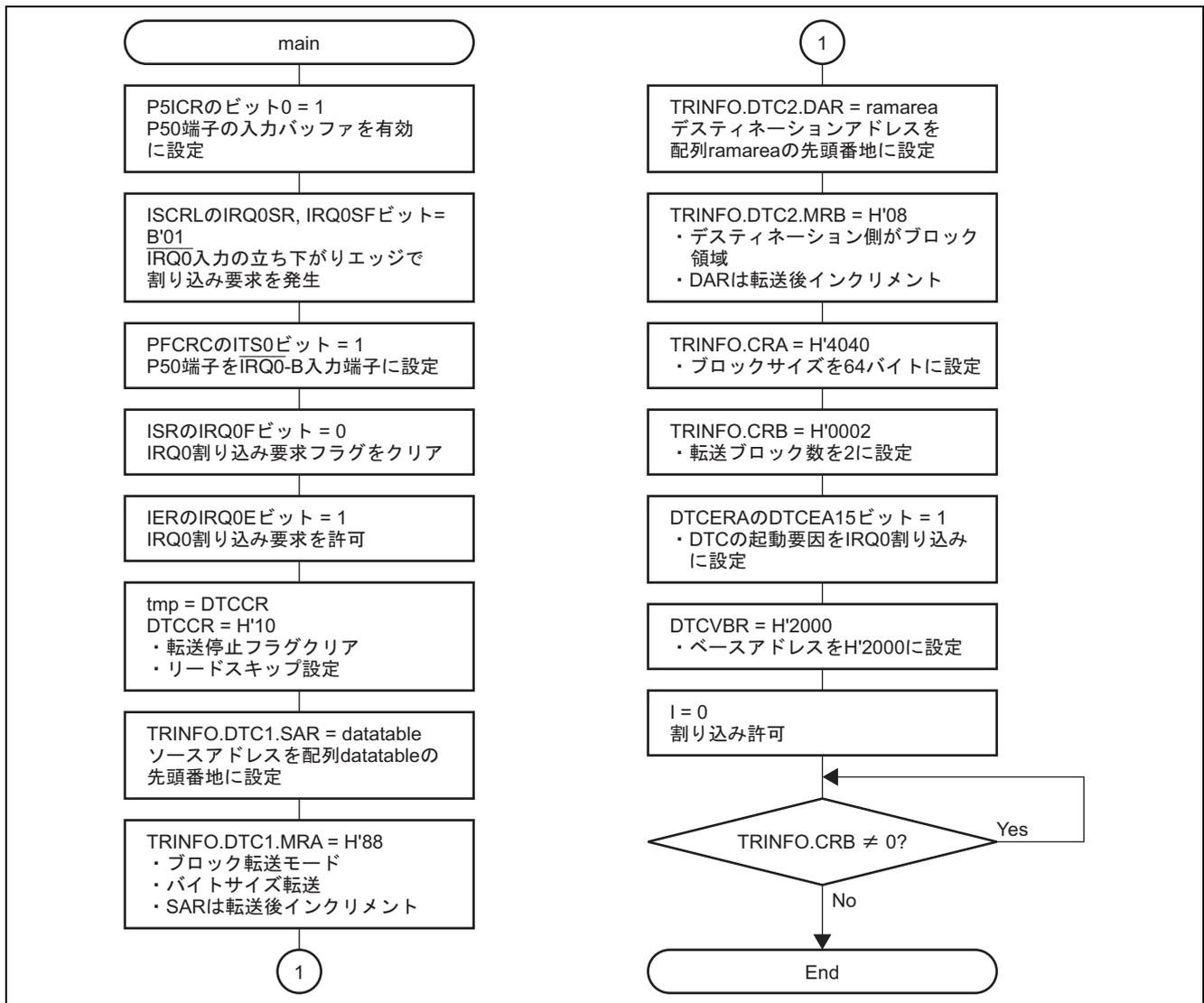
ビット	ビット名	設定値	R/W	機能
0	IRQ0E	1	R/W	IRQ0 イネーブル 0: IRQ0 割り込み要求禁止 1: IRQ0 割り込み要求許可

- IRQ ステータスレジスタ (ISR) アドレス: H'FFFF36

ビット	ビット名	設定値	R/W	機能
0	IRQ0F	0	R/(W)*	IRQ0 ステータス 0: IRQ0 割り込みは発生していない 1: IRQ0 割り込みが発生した

【注】 * フラグをクリアするための 0 ライトのみ可能です。

(5) フローチャート



5.5.3 irq0_int 関数

(1) 機能概要

IRQ0 割り込み処理

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部レジスタ説明

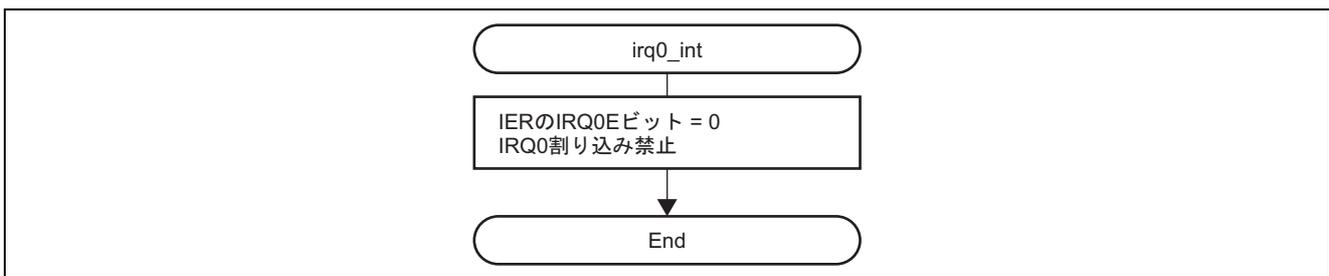
本タスク例の使用内部レジスタを以下に示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

• IRQ イネーブルレジスタ (IER)

アドレス: H'FFFF34

ビット	ビット名	設定値	R/W	機能
0	IRQ0E	0	R/W	IRQ0 イネーブル 0: IRQ0 割り込み要求禁止 1: IRQ0 割り込み要求許可

(5) フローチャート



ホームページとサポート窓口

ルネサステクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2006.9.11	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。