

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/38076R

タイマ F アウトプットコンペア機能による PWM 出力

要旨

タイマ F のアウトプットコンペア機能を使用して、TMOFH 出力端子から PWM 出力を行います。

動作確認デバイス

H8/38076R

目次

1. 仕様	2
2. 使用機能説明	3
3. 動作説明	7
4. ソフトウェア説明	8
5. フローチャート	11

1. 仕様

図 1 に PWM 出力を示します。

- 出力する PWM 波形の周期は、8 ビットのタイマカウンタ FH (TCFH) のオーバフロー周期で設定します。
- 出力する PWM 波形の High 幅は、8 ビットのアウトプットコンペアレジスタ FH (OCRFH) で設定します。
- 本タスク例では、周期が 819.2μs、デューティが 1 周期ごとに 6.25% ~ 93.75%の間を 6.25% ずつ変動する PWM 波形を出力します。

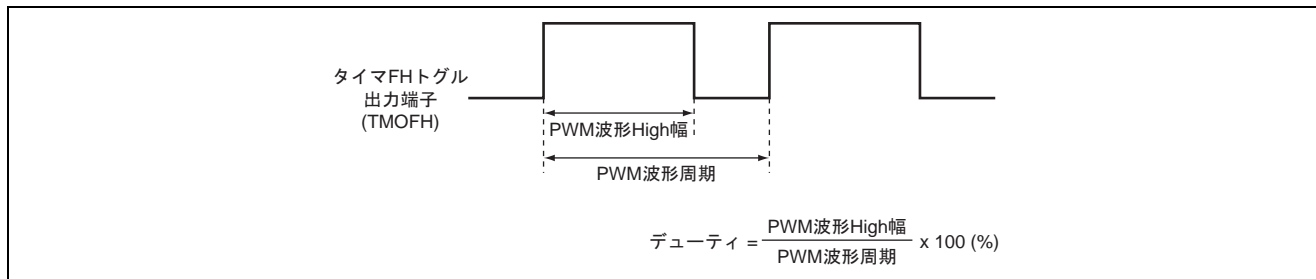


図 1 PWM 出力

2. 使用機能説明

2.1 使用機能

本タスク例では、タイマ F アウトプットコンペア機能を使用して、TMOFH 出力端子から PWM 波形を出力します。図 2 にタイマ F のアウトプットコンペア機能のブロック図を示します。以下にタイマ F のアウトプットコンペア機能のブロック図について説明します。

1. システムクロック (ϕ)

10MHz のクロックで、CPU および周辺機能を動作させるための基準クロックです。

2. プリスケアラ S (PSS)

ϕ を入力とする 13 ビットのカウンタで、1 サイクルごとにカウントアップします。

3. タイマ F 機能

アウトプットコンペア機能を内蔵した 16 ビットのタイマです。外部イベントのカウントが可能のほか、コンペアマッチ信号によるカウンタのリセット、割り込み要求、トグル出力など、多機能タイマとして種々の応用が可能です。また、2 本の独立した 8 ビットタイマ (タイマ FH、タイマ FL) としても使用可能です。

- 8 ビットタイマカウンタ FH (TCFH)

8 ビットのリード/ライト可能なアップカウンタで、入力する内部クロック/外部クロックでカウントアップされます。入力するクロックはシステムクロックの 4 分周、16 分周、32 分周、サブクロックの 4 分周の計 4 種類から選択可能です。

- タイマコントロールレジスタ F (TCRF)

16 ビットモード/8 ビットモードの切り換え、内部クロックの選択、TMOFH 端子および TMOFL 端子の出力レベルを設定します。

- タイマコントロールステータスレジスタ F (TCSR F)

カウンタクリアの選択、オーバフローフラグやコンペアマッチフラグのセット、オーバフローによる割り込み要求許可の制御を行います。

- アウトプットコンペアレジスタ FH (OCRFH)

8 ビットのリード/ライト可能なレジスタで、OCRFH の内容は TCFH と常に比較されています。両者の値が一致するとコンペアマッチ FH が発生し、TMOFH 端子からトグル出力します。TCFH の内容は、OCRFH と常に比較されており、一致すると TCSR F のコンペアマッチフラグ H (CMFH) が 1 にセットされます。このとき、CPU に割り込みを要求します。タイマ FH 出力端子 (TMOFH) から PWM 波形を出力します。

4. 割り込みコントローラ機能

割り込みの制御を行います。

- 割り込み許可レジスタ 2 (IENR2)

タイマ F 割り込みの制御を行います。

- 割り込み要求レジスタ 2 (IRR2)

タイマ F 割り込みの割り込み要求ステータスレジスタです。

5. I/O ポート機能

端子機能の設定を行います。

- ポートモードレジスタ 4 (PMR4)

P42/TXD31/IrTXD/TMOFH 端子を TMOFH 出力端子に設定します。

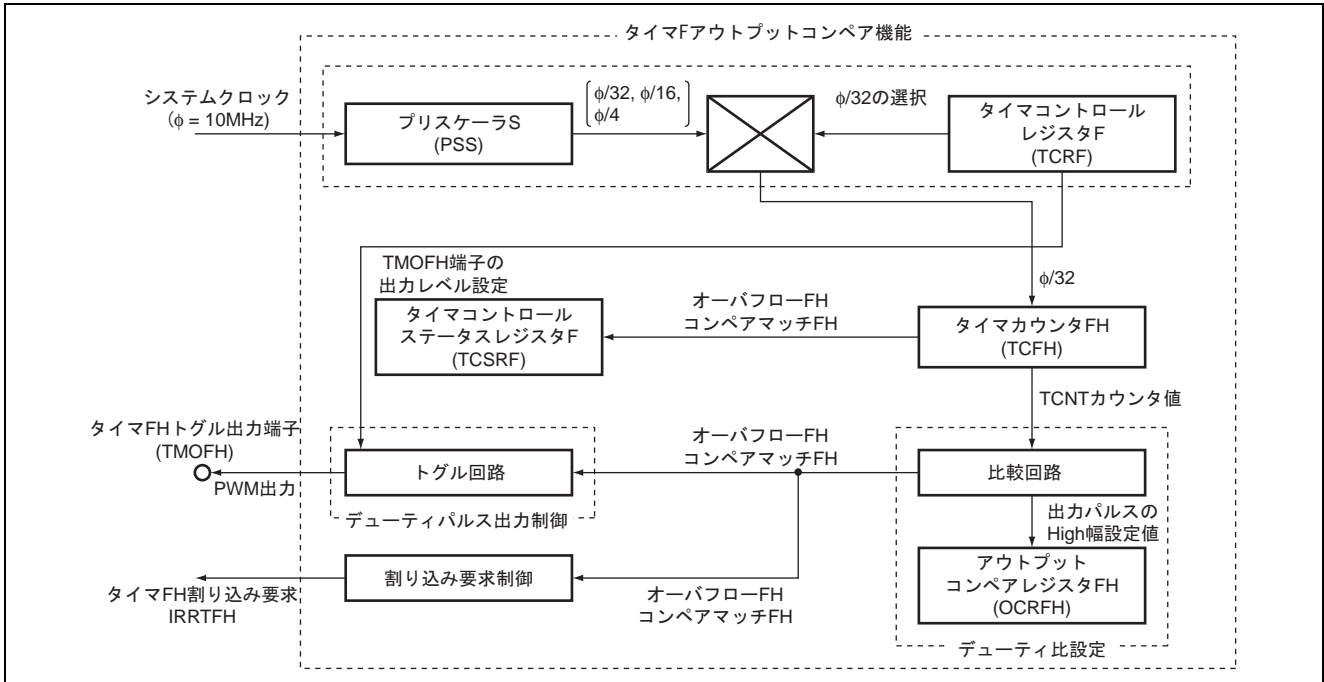


図2 タイマFのアウトプットコンペア機能ブロック図

2.2 機能割り付け

本タスク例の機能割り付けを表1に示します。表1に示すように機能を割り付け、タイマFのアウトプットコンペアマッチ機能によるPWM出力を行います。

表1 機能割り付け

機能	分類	機能割り付け
TMOFH	端子	タイマFHトグル出力端子
TCFH	タイマF	タイマカウンタFH
OCRFH	タイマF	TMOFH端子から出力するPWMのHigh幅を設定
TCRF	タイマF	TCFHを8ビットカウンタに設定、内部クロックを $\phi/32$ に設定、TMOFH端子の出力レベルをHighに設定
TCSR	タイマF	TCFHのオーバーフロー割り込みを許可、タイマFのステータスレジスタ、コンペアマッチによるTCFHのクリアを禁止
IEN2FH	割り込みコントローラ	タイマFHの割り込み要求の許可/禁止
IRR2	割り込みコントローラ	タイマFHの割り込み要求ステータスレジスタ

2.3 PWMの設定

図3に本タスク例におけるPWM出力波形の周期, およびデューティの設定方法について示します。

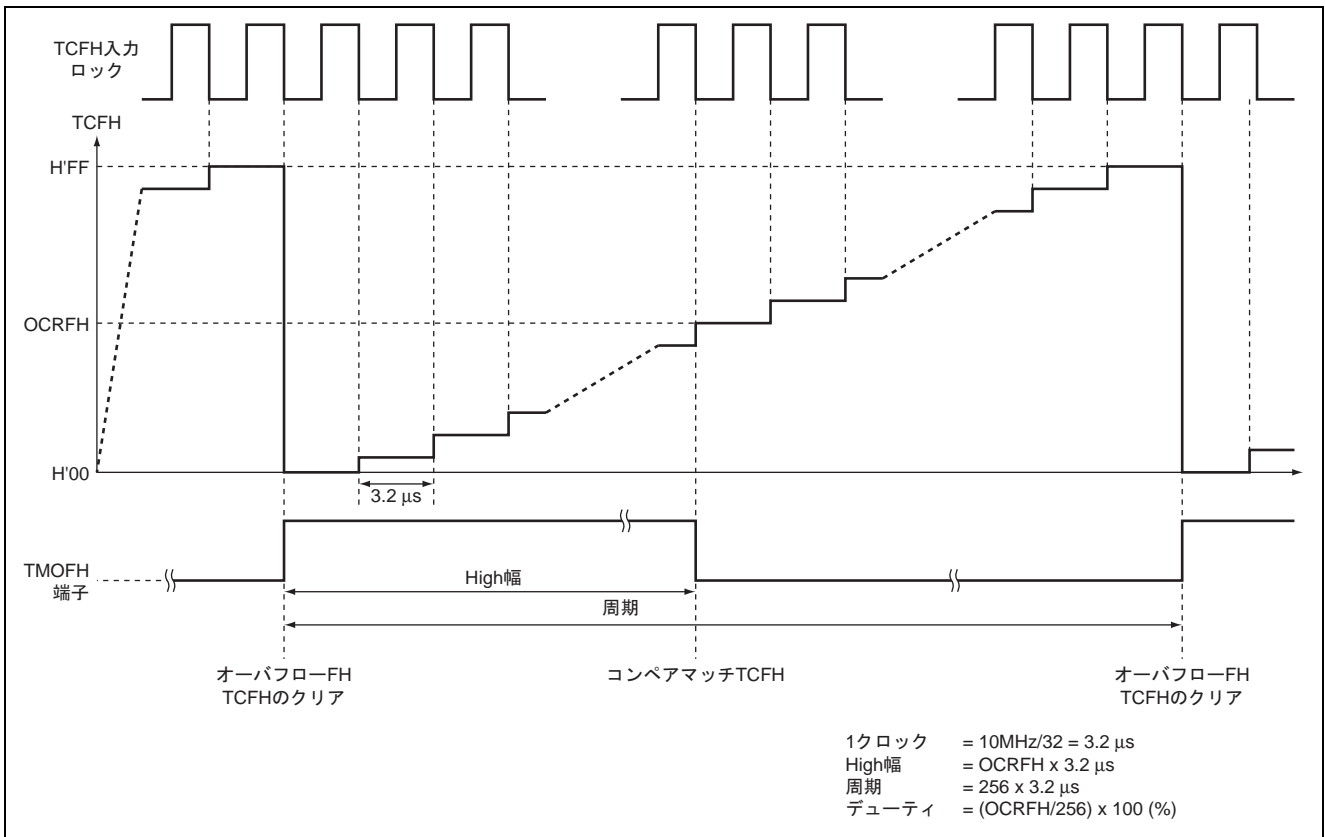


図3 PWM出力波形の周期, およびデューティの設定方法

2.4 PWMデューティを大きくする場合

デューティを大きくする場合, OCRFHは図4に示すタイミングで書き換えます。OCRFHの内容は, OCRFHに書き込むと同時に更新されます。デューティを大きくする場合, 図4の区間aでOCRFHを書き換えると, オーバフロー割り込みの前に, 連続してコンペアマッチFHが発生し, 正常なPWM波形になりません。このためOCRFHは, 図4の区間bで書き換える必要があります。本タスク例では, オーバフローFH割り込み処理の中で, OCRFHを書き換えています。

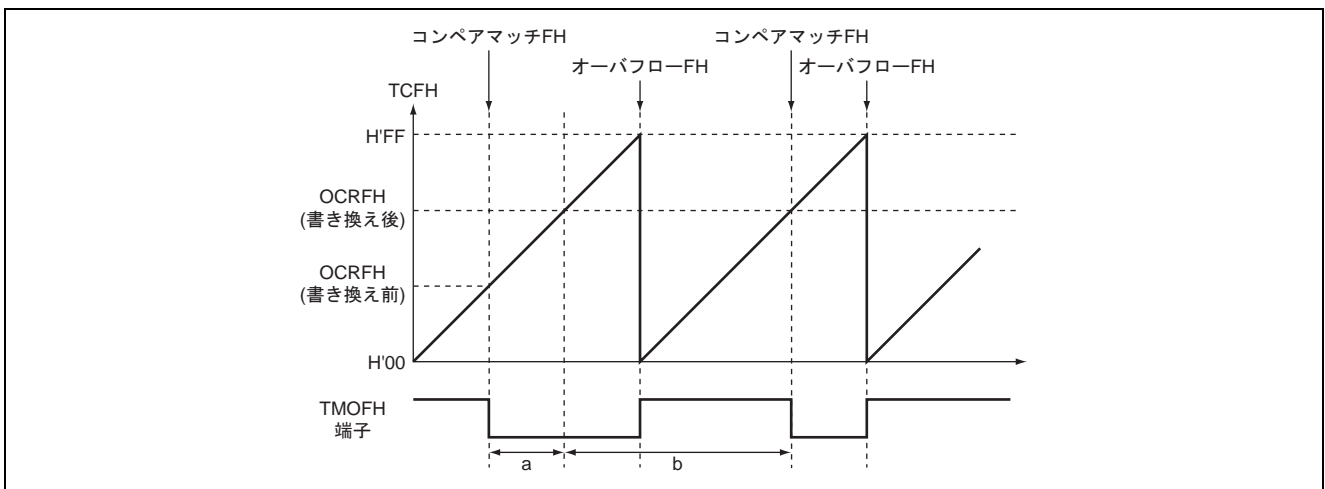


図4 デューティを大きくする場合のOCRFH書き換えタイミング

2.5 PWM デューティを小さくする場合

デューティを小さくする場合、OCRFH は図5に示すタイミングで書き換えます。OCRFHの内容は、OCRFHに書き込むと同時に更新されます。デューティを小さくする場合、図5の区間dでOCRFHを書き換えると、次のコンペアマッチFHが発生せず、正常なPWM波形になりません。このためOCRFHは、図5の区間cで書き換える必要があります。本タスク例では、コンペアマッチFH割り込み処理の中で、OCRFHを書き換えています。

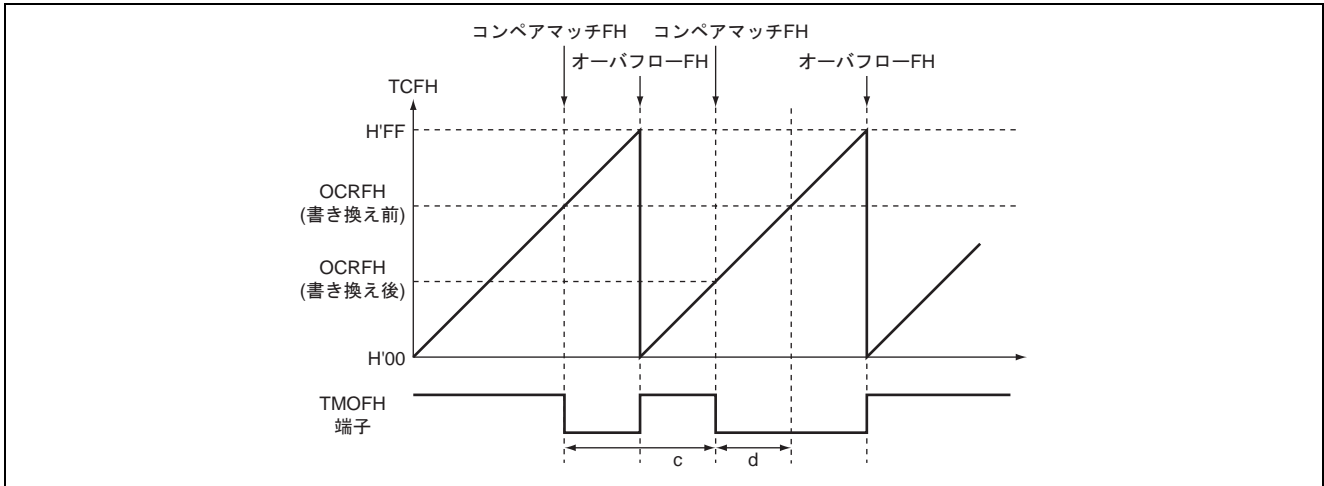


図5 デューティを小さくする場合のOCRFH書き換えタイミング

3. 動作説明

図6に動作説明を示します。図6に示すようなハードウェア処理, およびソフトウェア処理によりタイマF アウトプットコンペア機能による PWM 出力をします。

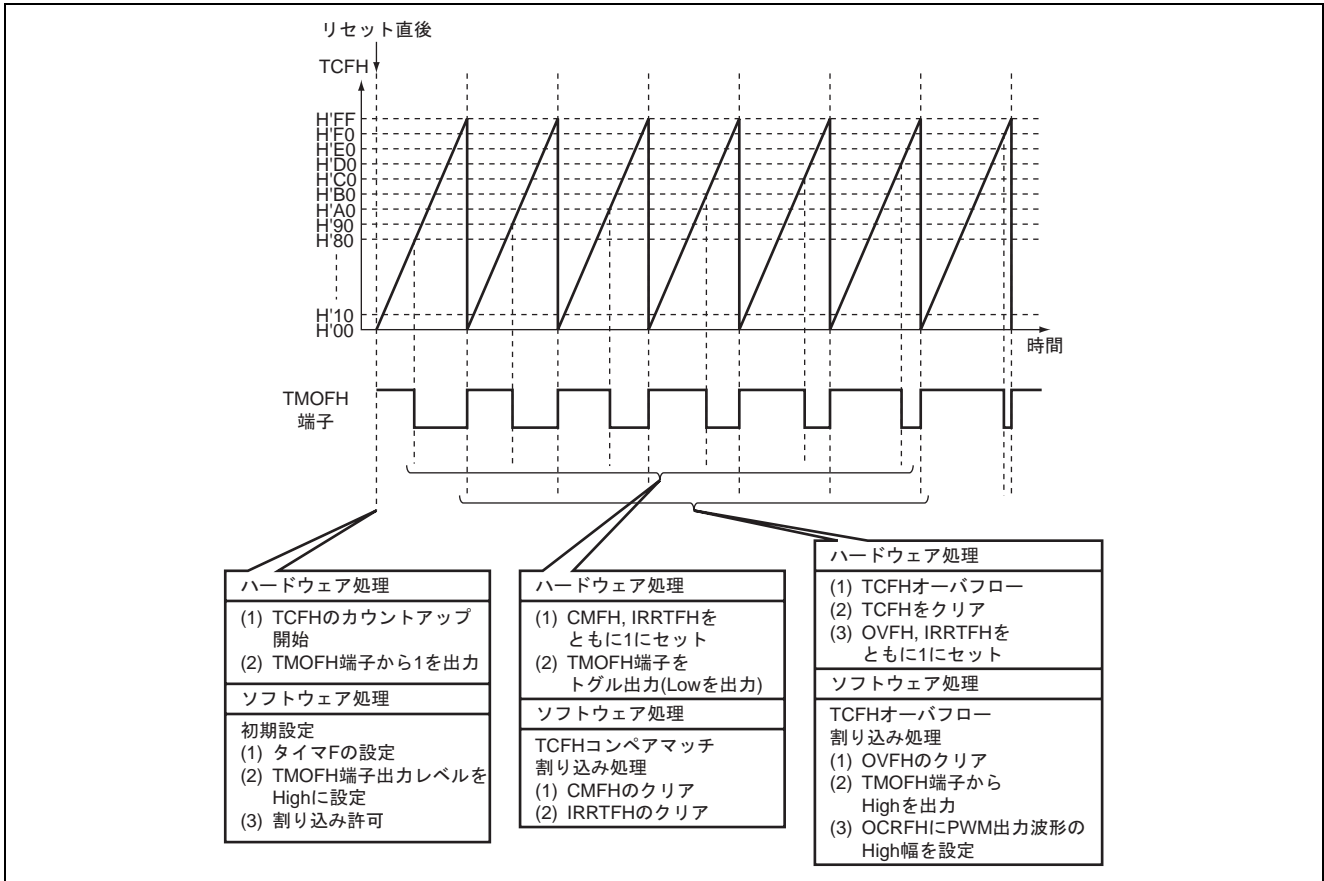


図6 タイマFのアウトプットコンペア機能による PWM 出力の動作説明

4. ソフトウェア説明

4.1 モジュール説明

本タスク例のモジュール説明を表 2 に示します。

表 2 モジュール説明

関数名	機能
main	タイマ F のアウトプットコンペア機能の設定 TCFH を 8 ビットタイマ , クロックソースを $\phi/32$ に設定 , TCFH オーバフロー割り込みを許可 , コンペアマッチによる TCFH のクリアを禁止 , TMOFH 端子に設定 , 割り込みの許可
tfhint	タイマ F 割り込み処理 オーバフロー割り込みのとき , OVFH , IRRTFH のクリア , OCRFH の書き換えを行う。 コンペアマッチ割り込みのとき , CMFH , IRRTFH のクリア

4.2 引数の説明

本タスク例では , 引数を使用しません。

4.3 使用内部レジスタ説明

本タスク例の使用内部レジスタを以下に示します。

- TCRF タイマコントロールレジスタ F アドレス : H'FFB6

ビット	ビット名	設定値	R/W	機能
7	TOLH	1	W	トグルアウトプットレベル H TMOFH 端子の出力レベルを設定します。 0 : Low レベル 1 : High レベル
6	CKSH2	1	W	クロックセレクト H TCFH に入力するクロックを内部クロックまたは TCFL のオーバ フローから選択します。 100 : 8 ビットモードとなり , 内部クロック $\phi/32$ でカウント
5	CKSH1	0	W	
4	CKSH0	0	W	
2	CKSL2	0	W	クロックセレクト L TCFL に入力するクロックを内部クロックまたは外部イベントか ら選択します。 011 : 使用禁止
1	CKSL1	1	W	
0	CKSL0	1	W	

• TCSRFB タイマコントロールステータスレジスタ F アドレス : H'FFB7

ビット	ビット名	設定値	R/W	機能
7	OVFH	不定	R/W*	タイマオーバフローフラグ H [セット条件] TCFH の値が H'FF から H'00 にオーバフローしたとき [クリア条件] 1 の状態をリードした後, 0 をライトしたとき
6	CMFH	不定	R/W*	コンペアマッチフラグ H TCFH と OCRFH がコンペアマッチしたことを示すステータスフラグです。 [セット条件] TCFH の値と OCRFH の値がコンペアマッチしたとき [クリア条件] 1 の状態をリードした後, 0 をライトしたとき
5	OVIEH	1	R/W	タイマオーバフローインタラプトイネーブル H TCFH のオーバフローが発生したとき, 割り込みの処理の許可または禁止を選択します。 1 : TCFH のオーバフローによる割り込み要求を許可
4	CCLR H	0	R/W	カウンタクリア H 8 ビットモード時, TCFH と OCRFH がコンペアマッチしたとき, TCFH をクリアするかどうかが選択します。 8 ビットモード時 0 : コンペアマッチによる TCFH のクリアを禁止

【注】 * フラグをクリアするための 0 ライトのみ可能です。

• TCFH タイマカウンタ FH アドレス : H'FFB8

ビット	ビット名	設定値	R/W	機能
7	bit7	1	R/W	アウトプットコンペアレジスタ FH TCRF の CKSH2 を 1 に設定すると, TCFH, TCFL は 2 本の独立した 8 ビットカウンタとして動作します。TCFH (TCFL) の入力クロックは, TCRF の CKSH2 ~ CKSH0 (CKSL2 ~ CKSL0) により選択します。 TCSRFB の CCLR H (CCLR L) により, コンペアマッチ時に TCFH (TCFL) をクリアすることができます。 TCFH (TCFL) がオーバフロー (H'FF H'00) すると, TCSRFB の OVFH (OVFL) が 1 にセットされます。このとき, TCSRFB の OVIEH (OVIEL) が 1 の場合, IRR2 の IRRTFH (IRRTFL) が 1 にセットされ, さらに IENR2 の IENTFH (IENTFL) が 1 ならば CPU に割り込みを要求します。
6	bit6	0	R/W	
5	bit5	0	R/W	
4	bit4	0	R/W	
3	bit3	0	R/W	
2	bit2	0	R/W	
1	bit1	0	R/W	
0	bit0	0	R/W	

• OCRFH アウトプットコンペアレジスタ FH アドレス : H'FFBA

ビット	ビット名	設定値	R/W	機能
7	bit7	1	R/W	アウトプットコンペアレジスタ FH TCRF の CKSH2 を 1 に設定すると、OCRFL は 2 本の 8 ビットレジスタとして動作します。OCRFL の内容は TCFH と、また OCRFL の内容は TCFL とそれぞれ個別に比較されます。OCRFL (OCRFL) と TCFH (TCFL) の値が一致すると、TCSRFL の CMFH (CMFL) が 1 にセットされます。また、同時に IRR2 の IRRTFH (IRRFL) も 1 にセットされます。このとき、IENR2 の IENTFH (IENTFL) が 1 ならば CPU に割り込みを要求します。 コンペアマッチによるトグル出力を TMOFH (TMOFL) 端子より出力することができます。また、TCRF の TOLH (TOLL) により、出力レベルが設定できます。
6	bit6	0	R/W	
5	bit5	0	R/W	
4	bit4	0	R/W	
3	bit3	0	R/W	
2	bit2	0	R/W	
1	bit1	0	R/W	
0	bit0	0	R/W	

• PMR4 ポートモードレジスタ 4 アドレス : H'FFC3

ビット	ビット名	設定値	R/W	機能
2	TMOFH	1	R/W	P42/TXD31/IrTXD/TMOFH 端子機能切り換え P42/TXD31/IrTXD/TMOFH 端子を P42 端子または TXD31/IrTXD 端子として使用するか、TMOFH 端子として使用するかを設定します。 1 : TMOFH 出力端子として機能

• IENR2 割り込み許可レジスタ 2 アドレス : H'FFF4

ビット	ビット名	設定値	R/W	機能
3	IENTFH	1	R/W	タイマ FH 割り込みイネーブル このビットを 1 にセットすると、タイマ FH 割り込み要求がイネーブルになります。 1 : タイマ FH 割り込みを許可

• IRR2 割り込み要求レジスタ 2 アドレス : H'FFF7

ビット	ビット名	設定値	R/W	機能
3	IRRTFH	不定	R/W	タイマ FH 割り込み要求フラグ [セット条件] タイマ FH がコンペアマッチおよびオーバフローしたとき [クリア条件] 0 をライトしたとき

4.4 使用 RAM 説明

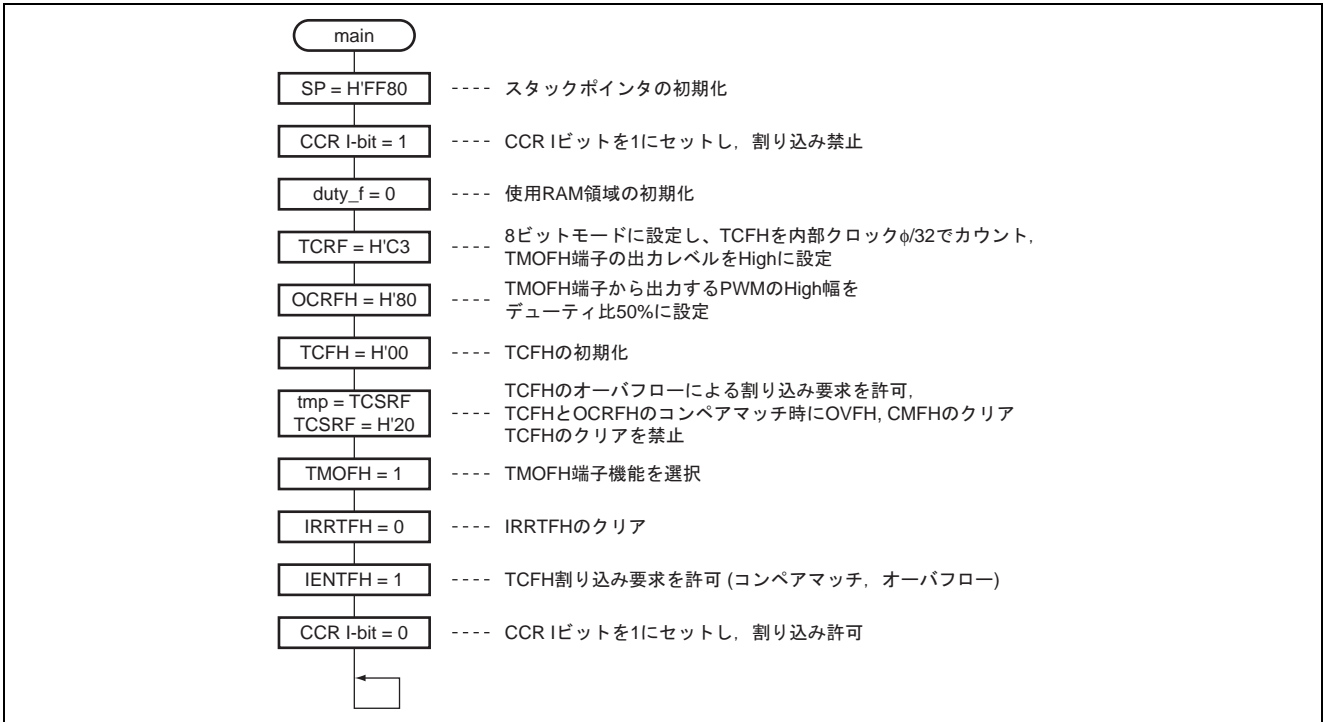
本タスク例の使用 RAM 説明を表 3 に示します。

表 3 使用 RAM 説明

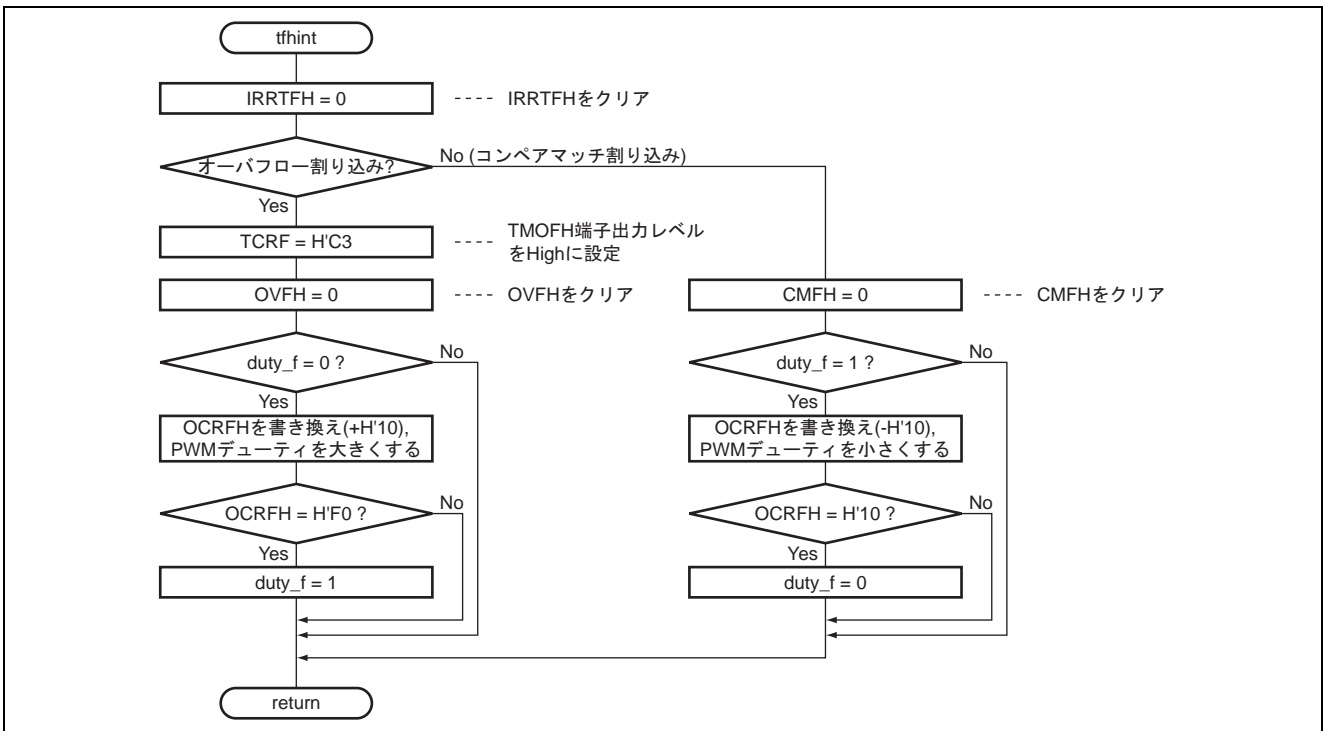
ラベル名	説明	メモリ消費量	使用関数名
duty_f	TMOFH トグル出力端子から出力する PWM のデューティを大きくするか、小さくするか 0 : PWM デューティを大きくする 1 : PWM デューティを小さくする	1 バイト	main tfhint

5. フローチャート

5.1 main



5.2 tfhint



5.3 リンクアドレス

セクション名	アドレス
CVECT	H'0000
P	H'0100
B	H'F780

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.03.18	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりますは、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。