

S7G2 MCU

R01AN3040JU0100

Rev.1.00

High-Speed USB 2.0 基板設計ガイドライン

2015.11.09

本資料は英語版を翻訳した参考資料です。内容に相違がある場合には英語版を優先します。資料によっては英語版のバージョンが更新され、内容が変わっている場合があります。日本語版は参考用としてご使用のうえ、最新および正式な内容については英語版のドキュメントをご参照ください。

検証キット

本資料は、Renesas Synergy™ MCU の S7G2 を使用して High-Speed USB 2.0 基板設計する際のガイドラインを説明します。本資料で説明する応用例は以下のキットで検証可能です。

- PE-HMI1
- DK-S7G2

注 この資料に掲載している内容は USB 規格をもとにした参考例であり、システムでの信号品質を保証するものではありません。実際のシステムに組み込む場合は、システム全体で十分検討評価し、お客様の責任において適用可否を判断してください。

目次

1. はじめに.....	2
2. USB 伝送線路	3
2.1 ルーティングガイドライン (USB.org 引用)	5
3. 電源・グランドパターン.....	6
4. VBUS 外付け回路	8
5. RREF 端子	8
6. EMI・ESD 対策.....	9
6.1 信号品質.....	9

1. はじめに

本資料は S7G2 MCU の端子名を用いて説明しています。表 1 に 224-pin BGA および 176-pin BGA の端子概要を、表 2 に S7G2 MCU の 176-pin LQFP の端子概要を示します。

表 1 S7G2 MCU 224-pin BGA および 176-pin BGA の USB 2.0 High-Speed 端子

端子番号	端子名	I/O	名称	機能
F14 (F14)	USBHS_DP	I/O	USB D+データ	USB バスの D+データ端子。USB バスの D+端子に接続してください。
F15 (F15)	USBHS_DM	I/O	USB D-データ	USB バスの D-データ端子。USB バスの D-端子に接続してください。
K13 (K13)	USBHS_VBUS	I	VBUS 入力	USB ケーブル接続監視入力端子。
G13 (G13)	USBHS_RREF	I	リファレンス入力	USBHS リファレンス電流源端子。2.2 kΩ (±1%) の抵抗を介して AVSS_USBHS 端子に接続してください。
H13 (H13)	AVCC_USBHS	I	トランシーバ部アナログ端子電源	端子用 3.3 V アナログ電源。
G14 (G14)	AVSS_USBHS	I	トランシーバ部アナログ端子グランド	USBHS 用アナロググランド端子。PVSS_USBHS 端子に短絡してください。
F13 (F13)	VCC_USBHS	I	トランシーバ部デジタル端子電源	端子用 3.3 V デジタル電源。
F12 (F12)	VSS1_USBHS	I	トランシーバ部デジタル端子グランド	端子用 3.3 V デジタルグランド。
F13 (F13)	VSS2_USBHS	I		
G15 (G15)	PVSS_USBHS	I	I/O 回路用電源	USBHS 用 PLL 回路グランド端子。AVSS_USBHS 端子に短絡してください。
C14 (B15)	USBHS_EXCEN	O	OTG 用ローパワー制御信号	OTG 電源 IC に接続してください。
B15 (D13)	USBHS_ID	I	MicroAB ID 信号	OTG 電源 IC に接続してください。
L15 (L15)	USBHS_OVRCURA	I	オーバーカレント検出	USB 用オーバーカレント検出端子。
L14 (L14)	USBHS_OVRCURB	I		
H9 (J12)	USBHS_VBUSEN-A USBHS_VBUSEN-B	O	VBUS 許可	USB 用 VBUS 電力供給許可端子。

注 端子番号の () 内の記載は 176 ピン版パッケージでの端子番号です。

表 2 S7G2 MCU 176-pin LQFP の USB 2.0 High-Speed 端子

端子番号	端子名	I/O	名称	機能
32	USBHS_DP	I/O	USB D+データ	USB バスの D+データ端子。USB バスの D+端子に接続してください。
31	USBHS_DM	I/O	USB D-データ	USB バスの D-データ端子。USB バスの D-端子に接続してください。
17	USBHS_VBUS	I	VBUS 入力	USB ケーブル接続監視入力端子。
27	USBHS_RREF	I	リファレンス入力	USBHS リファレンス電流源端子。2.2 kΩ (±1%) の抵抗を介して AVSS_USBHS 端子に接続してください。
26	AVCC_USBHS	I	トランシーバ部アナログ端子電源	端子用 3.3 V アナログ電源。
28	AVSS_USBHS	I	トランシーバ部アナログ端子グランド	USBHS 用アナロググランド端子。PVSS_USBHS 端子に短絡してください。
34	VCC_USBHS	I	トランシーバ部デジタル端子電源	端子用 3.3 V デジタル電源。
33	VSS1_USBHS	I	トランシーバ部デジタル端子グランド	端子用 3.3 V デジタルグランド。
30	VSS2_USBHS	I		
29	PVSS_USBHS	I	I/O 回路用電源	USBHS 用 PLL 回路グランド端子。AVSS_USBHS 端子に短絡してください。
42	USBHS_EXCEN	O	OTG 用ローパワー制御信号	OTG 電源 IC に接続してください。
43	USBHS_ID	I	MicroAB ID 信号	OTG 電源 IC に接続してください。
15	USBHS_OVRCURA	I	オーバーカレント検出	USB 用オーバーカレント検出端子。
14	USBHS_OVRCURB	I		
16	USBHS_VBUSEN-A USBHS_VBUSEN-B	O	VBUS 許可	USB 用 VBUS 電力供給許可端子。

2. USB 伝送線路

USB 伝送線路とは、USB コネクタと S7G2 MCU を接続するプリント回路基板の配線パターンを表します。USB 2.0 には、High-Speed、Full-Speed、Low-Speed の 3 つの通信モードがあります。High-Speed では最大 480 Mbps の通信速度で送受信できるため、S7G2 MCU と USB コネクタの間の基板トレースを高周波数回路の伝送線路として設計する必要があります。USB 伝送線路は、インピーダンスのコントロールが必要です。以下に、USB 伝送線路の配線パターン設計時の注意点を説明します。

- USB 伝送線路に要求される特性インピーダンスは差動インピーダンス $90 \Omega \pm 15\%$ です。
- コモンモード特性インピーダンスは、 $21 \sim 39 \Omega$ (USB 信号トレースとグラウンドの間のインピーダンスは $42 \sim 78 \Omega$) である必要があります。
- USB 接続のホスト側とデバイス側で使用される回路基板の USB 伝送線路は、それによってホストコントローラとデバイスコントローラの間合計遅延時間が 4 ns を超えて増加しないようにする必要があります。表 3 に、この上限を超えない範囲でホスト側とデバイス側のそれぞれの USB 伝送線路で許容される最大遅延時間を示します。

表 3 最大遅延時間を考慮した USB 伝送線路の配線パターン長の推奨値

機能名	最大遅延時間 (USB 規格)	配線長	D+端子、D-端子の配線長の差
ホストコントローラ	3 ns	300 mm 以下	2.5 mm 以下
ペリフェラルコントローラ	1 ns	100 mm 以下	2.5 mm 以下

- インピーダンスコントロールは、基板の厚さ、材質、層構成などにより、パターン幅とパターン間隔が異なります。詳細は基板メーカーにご相談ください。
- S7G2 から USB コネクタまでの USB 伝送線路の配線パターン長は、USB 規格で規定されている最大遅延時間を超えないように設計する必要があります。
- USB 伝送線路の下層はベタグラウンドにしてください。ベタグラウンドは USB 伝送線路より外側へ 2 mm 以上確保してください。ベタグラウンドにする電源はベタグラウンド (GND) となります。
- USB 伝送線路近くに他の信号線を配置しないでください。特にクロックやデータバスなど変化の激しい信号線は USB 伝送線路から離してください。また、USB 伝送線路と他の信号線が交差ししないようにしてください。
- USB 伝送線路と同一層 (表層) では、USB 伝送線路から外側へ 1 mm 以上離してグラウンドでガードリングすることを推奨します。
- USB 伝送線路はビアを通さず同じ階層で配線してください。また、延伸配線や分岐配線をしないでください。
- USB 伝送線路の間隔は、すべて一定になるように配線してください。
- USB 伝送線路は、発振器、電源回路、他の I/O コネクタから離してください。
- USB 伝送線路は直線で配線してください。USB 伝送線路を曲げる場合は、 135° または円弧を用いて緩やかに曲げてください。USB 伝送線路は急角度 (直角) に曲げないでください。
- クロック、リセット、リード、ライト、チップセレクト信号は、グラウンドでガードリングすることを推奨します。

図 1 にホストコントローラ時の USB 伝送線路パターン設計例を、図 2 にデバイスコントローラ時の USB 伝送線路パターン設計例を示します。

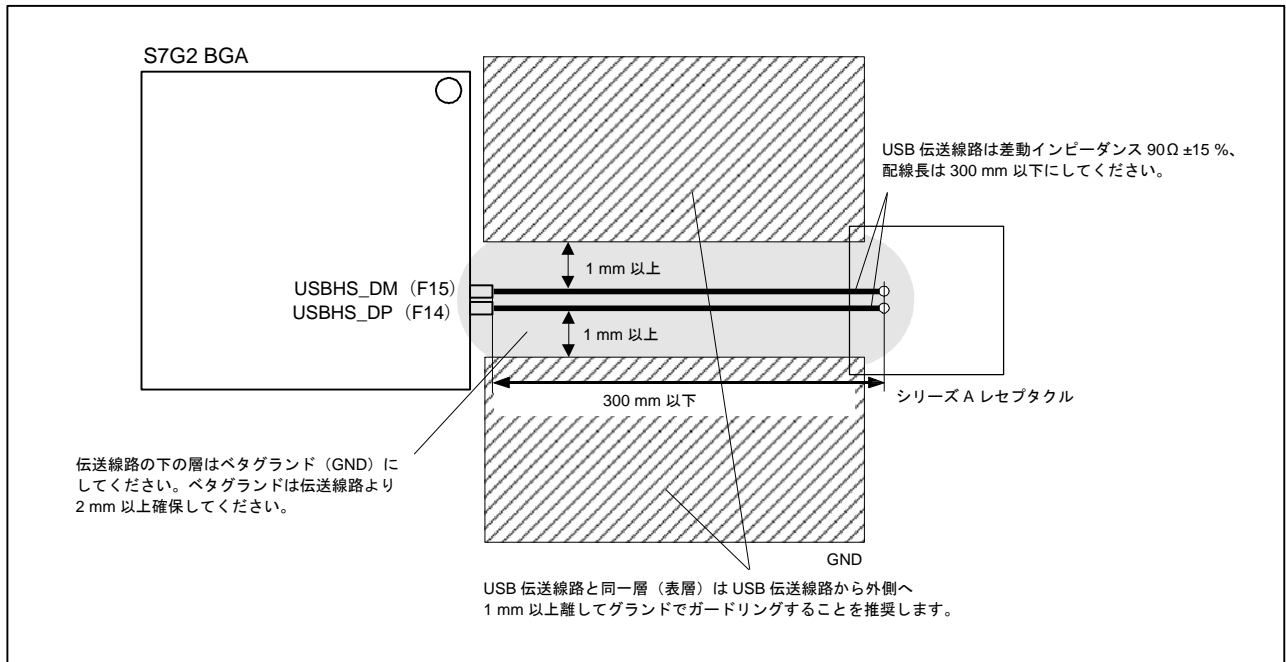


図 1 ホストコントローラ時の USB 伝送線路パターン設計例

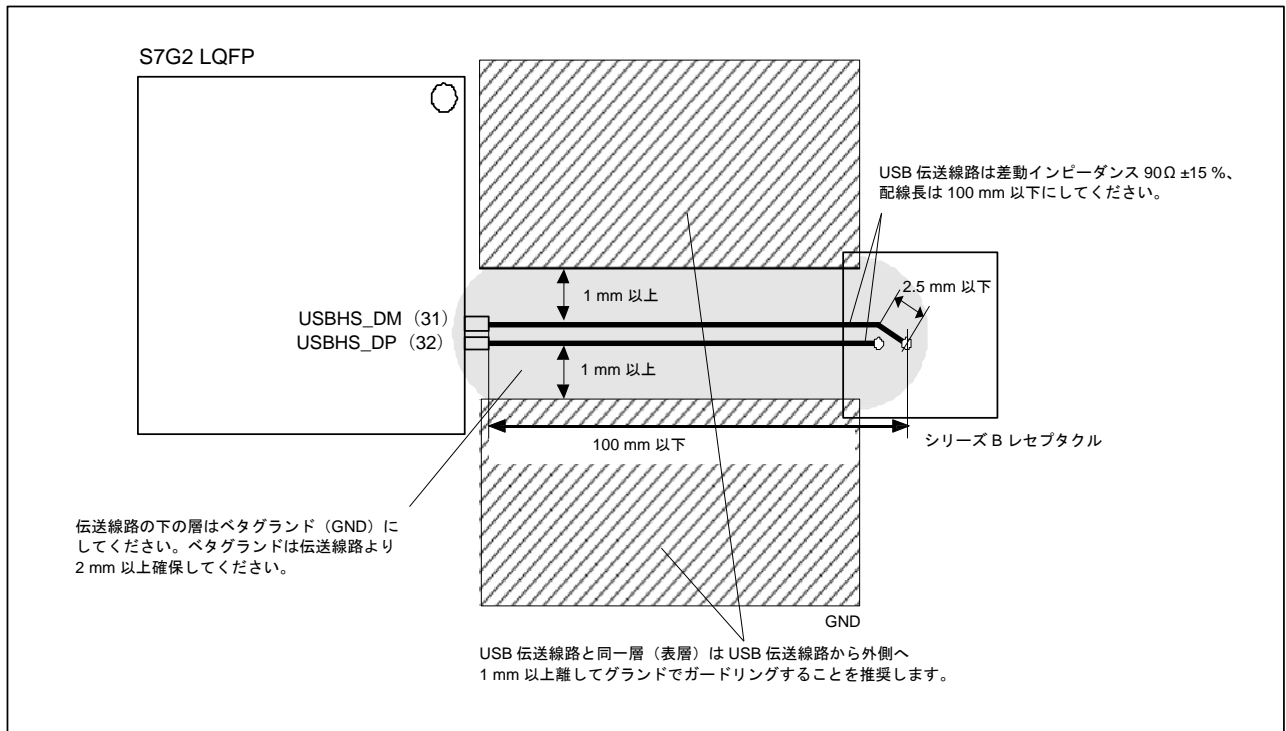


図 2 デバイスコントローラ時の USB 伝送線路パターン設計例

2.1 ルーティングガイドライン (USB.org 引用)

High-Speed USB の検証作業は、第1層を信号層、第2層を電源、第3層をグランド、第4層を信号層とする4層基板を中心として行われました。その結果、ほとんどの配線がグランド層に近い第4層に配置され、第1層の部品密度が向上しました。

- 最初に high-speed USB ホストコントローラと主要部品を未配線の基板に配置してください。
- トレース長が最短になるように、高速クロックと High-Speed USB 差動ペアを配線します。高速クロック/周期信号と High-Speed USB 差動ペアは、PCB 以外のコネクタ (I/O コネクタ、制御ヘッダと信号ヘッダ、電源コネクタなど) からできるだけ距離を空けてください。
- High-Speed USB 信号線は、可能なかぎり下の信号層に配線します。
- High-Speed USB 信号線の配線には、できるだけビアや隅の使用を避けてください。これにより、信号の反射やインピーダンスの変化が少なくなります。
- 配線を 90° に曲げる必要がある場合は、1回で 90° に曲げるのではなく、2回に分けて 45° ずつ曲げるか、円弧を用いて曲げてください。これにより、インピーダンスの不連続が最小限になり、信号の反射を抑えることができます。
- USB トレースを水晶発振子、発振器、クロックシンセサイザ、磁気デバイス、またはクロックを使用/複製する IC の下に配線しないでください。
- High-Speed USB 信号線上にスタブを作らないでください。スタブは信号が反射する原因となり、信号品質に影響が生じます。設計上、スタブが避けられない場合、スタブの大きさは 200 ミル (1 ミルは 1/1000 インチ) 以下にしてください。
- すべてのトレースは、中断のない連続したプレーン (VCC または GND) 上に配線してください。アンチエッチとの交差は、できるかぎり避けます。アンチエッチ (プレーンスプリット) を交差すると、ループエリアが大きくなり、インダクタンスと放射レベルが増加します。同様に、High-Speed トレースの配線層の変更は、可能なかぎり避けてください。ただし、プレーンスプリットとの交差を避けるために層を変更することは望ましい選択です。プレーンスプリットの詳細については、セクション 3.6 「Plane Splits, Voids and Cut-Outs (Anti-Etch)」を参照してください。
- 類似の信号トレースごとにカテゴリ分けし、類似の信号トレースをまとめて配線します (差動ペアをまとめて配線するなど)。
- High-Speed USB 信号線は、コアロジックセットから離してください。内部状態遷移時に高い電流トランジェントが生じ、フィルタリングが非常に困難な場合があります。
- 20 x h の経験則に従い、トレースをプレーン (トレースが配線されているプレーンに応じて VCC または GND) の端から、20 x (プレーンからの高さ) 以上離してください。推奨されるスタックアップでは、プレーンからの高さは 4.5 ミルです。つまりこの場合、プレーンの端から 90 ミル (20 x 4.5) 離す必要があります。これは、隣接するワイヤへの信号カップリングを防止し、PCB の端からの信号の自由放射を抑えます。

以下の間隔ガイドラインを使用してください。図 3 にトレース間隔の推奨値を示します。

- USB 差動信号線は、差動インピーダンスが 90Ω になるように必要なトレース間隔を空けて並行を保つ必要があります。差動インピーダンスの偏差は、通常、パッケージブレイクアウトまたはコネクタ端子への配線が原因です。偏差の量と長さを最小限に抑えてください。
- 使用する特定の基板スタックアップに必要なトレース幅と間隔はインピーダンスの式によって算出します。7.5 ミルのトレースを 7.5 ミルの間隔で配置すると、差動トレースインピーダンスが約 90Ω になります。
- クロストークを避けるため、高速クロック/周期信号トレースが High-Speed USB 信号線とできるだけ並行しないようにしてください。EMI テストの経験から、クロック信号から 50 ミル以上離すことが推奨されます。
- シミュレーションのデータによると、最適な信号品質を得るには、High-Speed USB 信号ペアと他の信号トレースの間に、20 ミル以上の間隔を空ける必要があります。これはクロストークの防止に役立ちます。

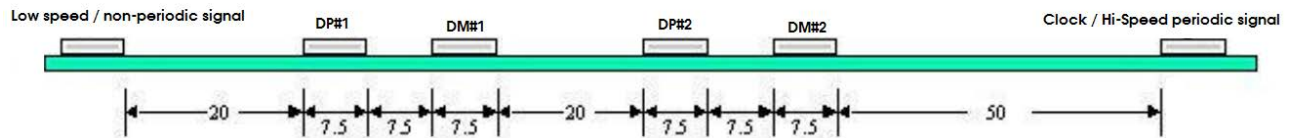


図3 トレース間隔の推奨値

3. 電源・グランドパターン

電源・グランドパターン設計時の注意点を説明します。電源・グランドはデジタルとアナログに分離してください。表4、表5に電源とグランドの分類を示します。

表4 USB電源の分類

端子名	USB電源の分類			
	アナログ電源 (3.3 V)	デジタル電源 (3.3 V)	デジタル電源 (1.8 V)	デジタルコア電源
AVCC_USBHS	○			
VCC_USBHS		○		

○：使用する電源を示します。

表5 USBグランドの分類

端子名	USBグランドの分類	
	アナロググランド (AGND)	デジタルグランド (DGND)
AVSS1_USBHS	○	
VSS1_USBHS		○
PVSS_USBHS		○
USBコネクタグランド (フレームグランドを含む)		○

○：使用する電源を示します。

- 電源・グランドは、できるかぎり広い面の層となるようにパターン設計してください。
- 電源のコンデンサは高周波数特性の良いタンタルコンデンサまたはセラミックコンデンサを推奨します。
- アルミ電解コンデンサはEYEパターン測定時のジッタ値に影響がありますので、十分な設計、テストをした上で使用してください。
- S7G2 USB電源端子のコンデンサは、最小のコンデンサが直近になるように、S7G2のできるだけ近くに配置することを推奨します。図4にデカップリングコンデンサの配置例を示します。
- デジタルグランドとアナロググランドは、S7G2 MCUの近くで、1点で接続してください。

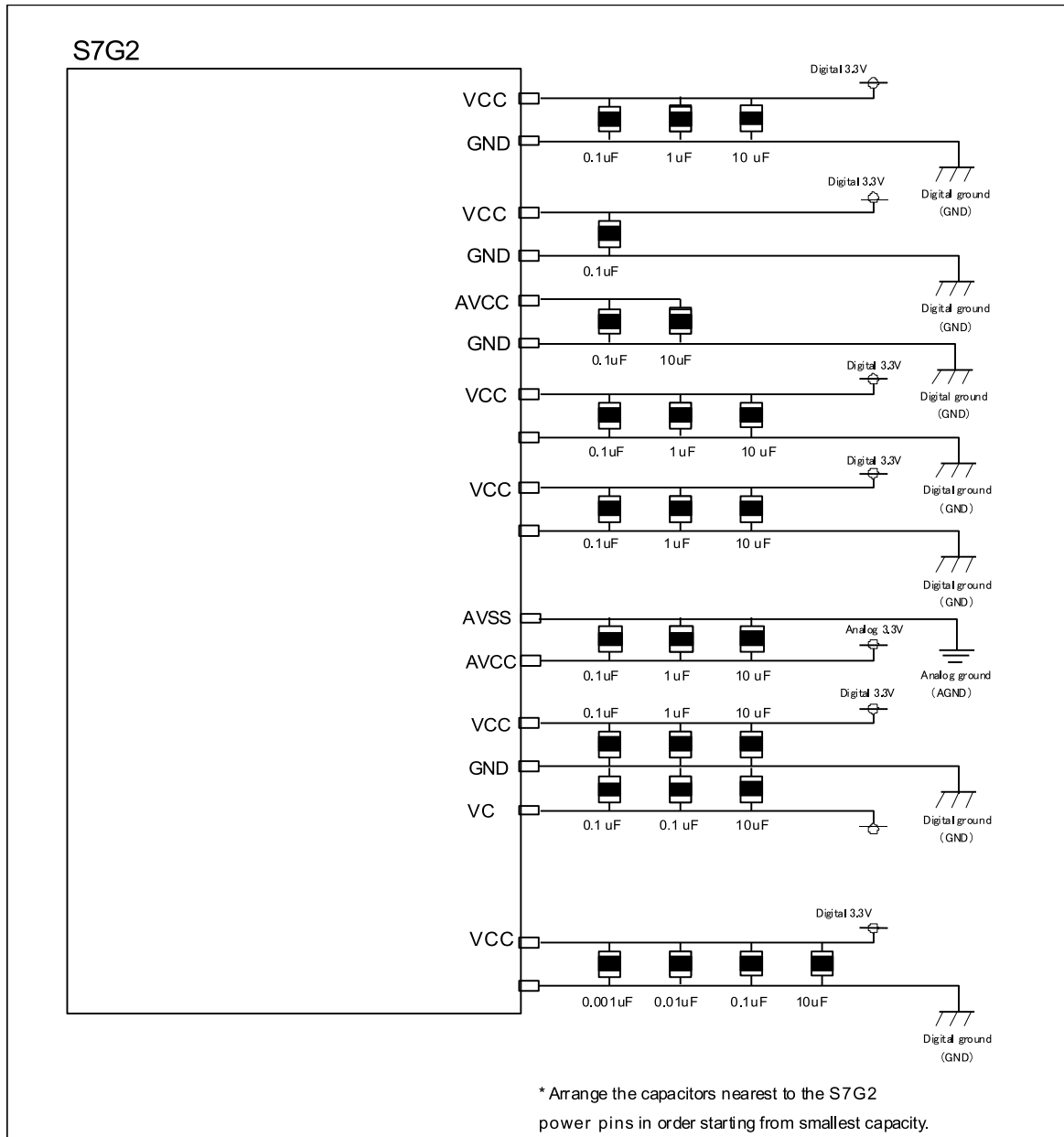


図 4 デカップリングコンデンサ配置例

4. VBUS 外付け回路

VBUS 外付け回路設計時の注意点について説明します。

- S7G2 をホストコントローラとして使用する場合、VBUS ラインの付加容量が 120 μF 以上になるように設計してください。
- S7G2 をデバイスコントローラとして使用する場合、VBUS ラインの付加容量が 1.0 μF ~10 μF 以内になるように設計してください。
- VBUS ラインには、USB ケーブル接続時にインピーダンスの不整合によって、オーバーシュートが発生する場合があります。フィルタ回路を設けてください。フィルタ回路として、容量 1.0 μF ~10 μF と抵抗 100 Ω ~1 k Ω を付けてください。最終的な定数は、基板上でオーバーシュートが発生しないことを確認した上で決定してください。その際、1 k Ω 以上の抵抗を付けないでください。
- S7G2 をホストコントローラとして使用する場合、デバイス機器に対して VBUS 電源を供給する必要があります。VBUS 電源の制御には、USB 電源バス用過電流制限機能付きパワースイッチ IC（以降、USB 電源スイッチ IC と記載）の使用を推奨します。VBUS 電源ラインの制限値を検討する必要があります。制限値は、接続されるシステムおよび USB デバイスを使用する電流値をもとに検討してください。また、VBUS 電源制御回路は、使用する USB 電源スイッチの IC のデータシートを参照してください。

5. RREF 端子

RREF 端子周辺回路設計時の注意点を説明します。

- RREF 端子と AGND の間に 2.2 k Ω +/-1%（以降、基準抵抗と記載）を接続してください。
- 基準抵抗は、S7G2 に可能な限り近くに配置してください。
- RREF 端子と基準抵抗と AGND は、太いパターンでかつ最短で接続してください。
- 基準抵抗と AGND を専用のパターンで接続し、その先でアナロググラウンドに接続してください。他の信号と共通インピーダンスを持たないようにパターン設計する必要があります。
- クロストークを避けるため、基準抵抗の近くとそのパターンの近くには変化の激しい信号（D+、D-、クロック、アドレスデータコントロール信号など）を交差または並行しないようにしてください。基準抵抗とそのパターンは、グラウンドでガードリングすることを推奨します。

図 5 に、RREF 端子周辺の接続図およびパターン設計例を示します。

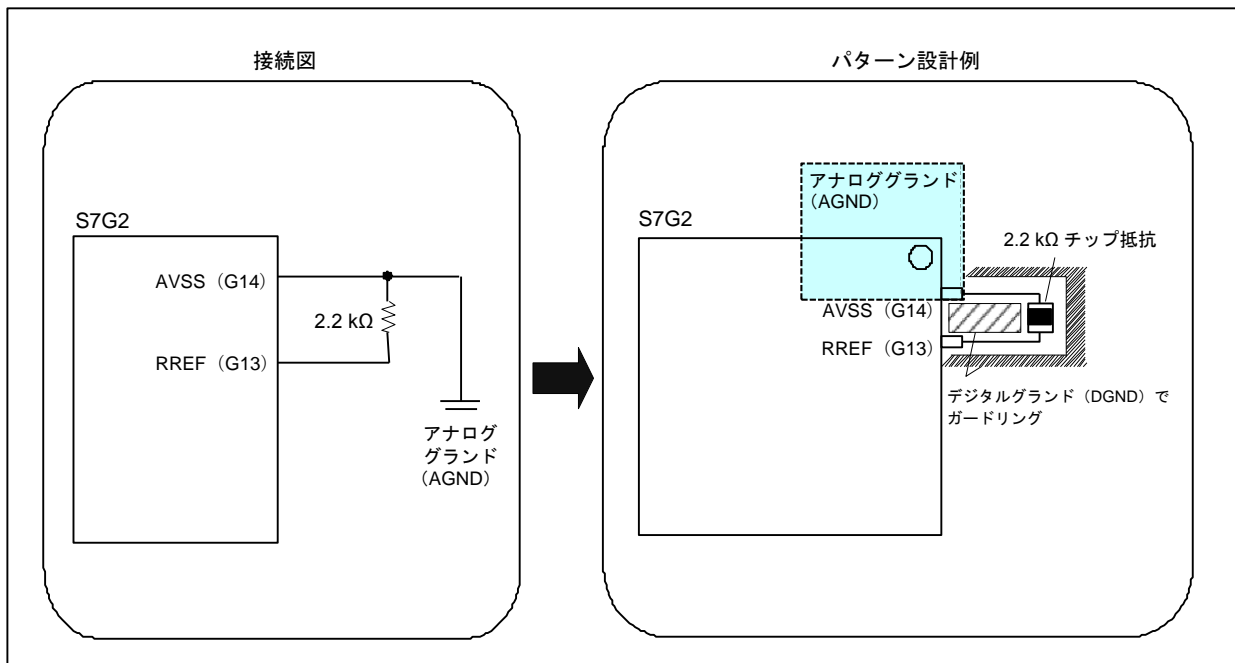


図 5 BGA 224 端子モジュールにおける RREF 端子周辺の接続図およびパターン設計例

6. EMI・ESD 対策

以下に、EMI・ESD 対策時の注意点について説明します。

- コイルやダイオードなどの EMI、ESD 対策用部品を USB 伝送線路に実装する場合は、USB 伝送線路の近くに配置し、配線は可能な限り短くしてください。
- EMI・ESD 対策用部品は、必ず USB 2.0 対応品を使用してください。なお、EMI・ESD 対策用部品を実装することで、USB 伝送線路のインピーダンスに不整合が生じて波形が乱れることがあります。十分に評価した上で使用する部品を決定してください。

図 6 に、EMI・ESD 対策用部品使用時の接続図例を示します。

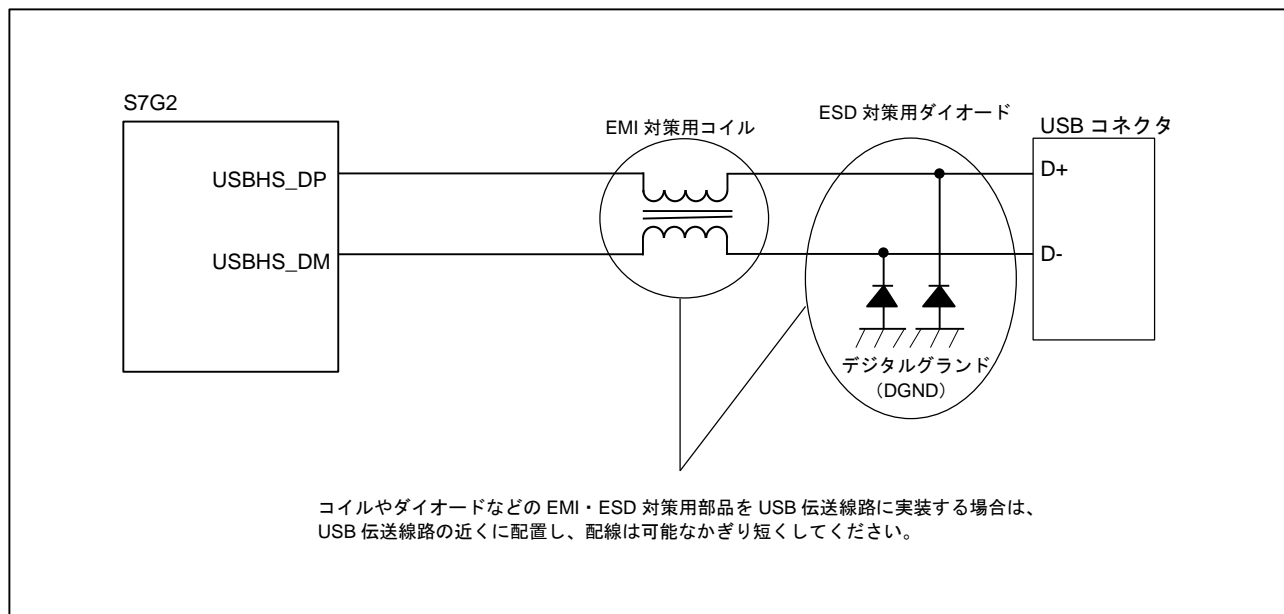
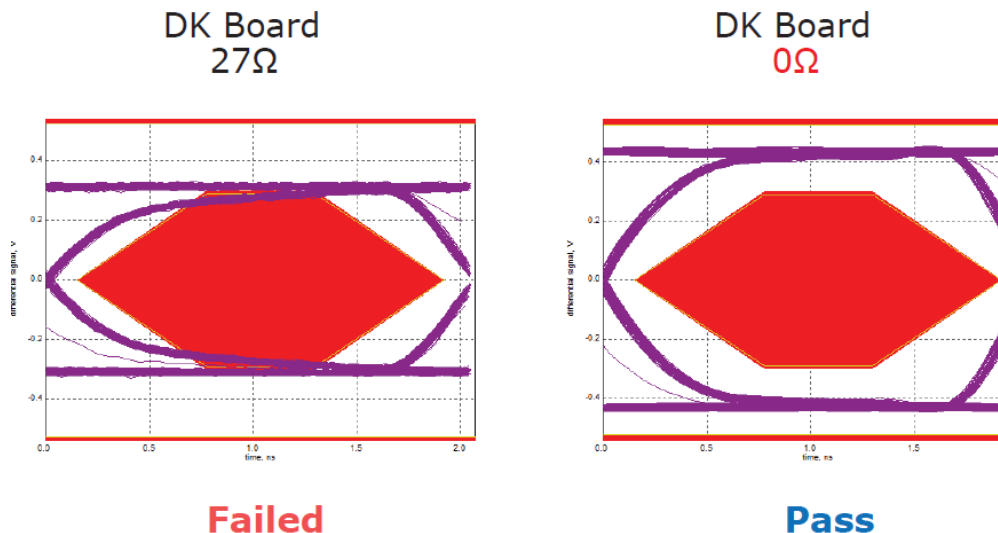


図 6 EMI・ESD 対策用部品使用時の接続図例

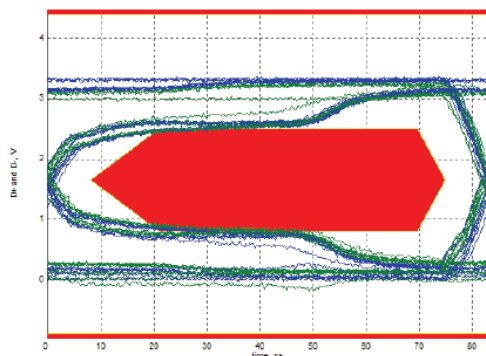
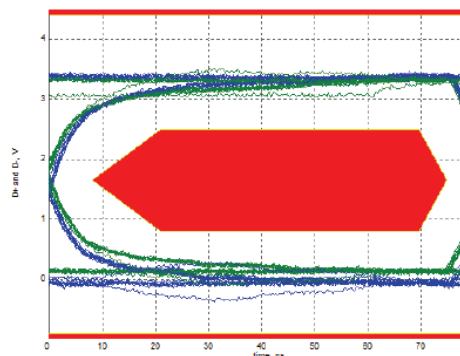
6.1 信号品質

以下に、DK-S7G2 開発基板で $0\ \Omega$ の抵抗（抵抗 R9、R10）を使用した適切な USB High-Speed の信号品質例を示します。以下の EYE パターンは DK-S7G2 基板上での高品質信号の典型例です。

- High-Speed ポート、High-Speed ホスト動作



- High-Speed ポート、Full-Speed ホスト動作

DK Board
27 Ω **Failed**DK Board
0 Ω **Pass**

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
Rev.1.00	2015.11.09	-	第 1 版発行 英文版 Guidelines for S7G2 MCU High-Speed USB 2.0 Board Design (資料番号 R01AN3040EU0100、リビジョン Rev.1.00、発行日 2015 年 10 月 7 日) を翻訳

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>