

**RX63T グループ、RX24T グループ、RX24U グループ** R01AN4020JJ0100

Rev.1.00

**RX63T グループから RX24T グループ、RX24U グループへの移行**

2017.10.17

**要旨**

本アプリケーションノートは、RX63T グループ MCU のコードを RX24T グループ、RX24U グループ MCU に移行する際のガイドラインについて説明します。

以下に示すピンパッケージにおける RX63T グループと RX24T グループ、RX24U グループの仕様を比較し、相違点を確認するための資料も含まれます。

- 100 ピンパッケージ

RX24T グループは、チップバージョン A、チップバージョン B があり、以下の違いがあります (B バージョンは 100 ピンのみとなります)。

機能内容		チップバージョン B	チップバージョン A
メモリ	ROM	256K/384K/512K バイト	128K/256K バイト
	RAM	32K バイト	16K バイト
マルチファンクション ピンコントローラ	MTU 反転入出力	あり	なし
タイマ	ポートアウトプットイネーブル 3 <ul style="list-style-type: none"> <li>チップバージョン B : POE3A</li> <li>チップバージョン A : POE3b</li> </ul>	MTU3/GPT 出力端子の ハイインピーダンス制御	MTU3 出力端子のハイ インピーダンス制御
	入出力ポート切り替え制御	あり	なし
	コンパレータ要因個別設定	あり	なし
	GPT	16 ビット × 4ch	なし
通信	RSCAN	1ch	なし
コンパレータ	外部リファレンス電圧	なし	CVREFC0、CVREFC1 端子
	内部リファレンス電圧	DA0/DA1 出力を選択	コンパレータ C 専用 D/A
8 ビット D/A		2ch	1ch
	外部出力	あり	なし (コンパレータ C リ ファレンス電圧生成専 用)

RX24T グループに関して本アプリケーションノートでは、主に B バージョンについて記載しています。

なお、本アプリケーションノートは RX63T グループ MCU から RX24T グループ、RX24U グループ MCU へ容易に移行するためのガイドであり、両製品の仕様差分を細部に渡り完全に網羅するものではございません。

移行の際には必ず両製品のユーザーズマニュアルを御確認ください。

**動作確認デバイス**

RX63T グループ、RX24T グループ、RX24U グループ

特に記載のない箇所については、RX63T グループ、RX24T グループ、RX24U グループの 100 ピンパッケージについて記載しています。RX63T グループはオプションの CAN モジュール搭載品とします。

## 目次

1. 移行設計の概要	4
2. 端子設計の留意点	5
2.1 メインクロック発振器	5
2.2 PLL 回路用の電源端子	5
2.3 VCL 端子（外付け容量）	5
2.4 汎用入出力ポート	5
2.5 コンパレータ	5
2.6 外部クロックを入力する方法	6
3. 機能設定の留意点	7
3.1 メモリウェイトサイクル	7
3.2 消費電力低減機能	7
3.3 コンパレータ	7
3.4 RAM 自己診断時の補足事項	7
3.5 フラッシュメモリ	8
4. 相違点	9
4.1 仕様概要の相違点	9
4.2 端子機能の相違点	23
4.2.1 100 ピンパッケージ	23
4.2.2 144 ピンパッケージ	28
4.2.3 64 ピンパッケージ	33
4.3 モジュールおよび機能の相違点	36
4.4 仕様詳細の相違点	38
4.4.1 CPU	38
4.4.2 動作モード	40
4.4.3 リセット	41
4.4.4 オプション設定メモリ	42
4.4.5 電圧検出回路	43
4.4.6 クロック発生回路	44
4.4.7 消費電力低減機能	47
4.4.8 レジスタライトプロテクション機能	51
4.4.9 割り込みコントローラ	52
4.4.10 バス	68
4.4.11 メモリプロテクションユニット	70
4.4.12 I/O ポート	70
4.4.13 マルチピンファンクションピンコントローラ	73
4.4.14 マルチファンクションタイマパルスユニット 3	84
4.4.15 ポートアウトプットイネーブル 3	87
4.4.16 汎用 PWM タイマ	103
4.4.17 独立ウォッチドッグタイマ	122
4.4.18 シリアルコミュニケーションインタフェース	124

4.4.19 I <sup>2</sup> C バスインタフェース .....	130
4.4.20 CAN モジュール.....	131
4.4.21 シリアルペリフェラルインタフェース.....	138
4.4.22 12 ビット A/D コンバータ.....	140
4.4.23 D/A コンバータ .....	146
4.4.24 RAM.....	147
4.4.25 フラッシュメモリ .....	148
5. 参考ドキュメント .....	153

## 1. 移行設計の概要

RX24T グループ、RX24U グループの MCU は RX63T グループの MCU と比べ、処理能力の向上と消費電力低減のための改良を実施しています。

RX63T グループから RX24T グループ、RX24U グループへ移行するにあたり、ハードウェアおよびソフトウェアに関していくつかの留意点があります。

ハードウェアに関する留意点を「2. 端子設計の留意点」で説明します。また、ソフトウェアに関する留意点を「3. 機能設定の留意点」で説明します。

## 2. 端子設計の留意点

RX24T グループ、RX24U グループは XTAL、EXTAL 端子に接続できる周波数の範囲が異なります。

以下の留意点は 100 ピンパッケージについて掲載しております。144 ピンパッケージ、64 ピンパッケージについては、「4.2 端子機能の相違点」の表「端子機能の相違点」、および「電源、クロック、システム制御端子の相違点」を参考にしてください。

### 2.1 メインクロック発振器

RX24T グループ、RX24U グループの EXTAL 端子、XTAL 端子に発振器（セラミック共振子、水晶振動子）を接続する場合、発振器周波数：1MHz～20MHz の発振器が接続できます（RX63T グループで接続できる発振器周波数：8MHz～12.5MHz を包含しています）。

RX63T グループと、RX24T グループ、RX24U グループでは水晶振動子接続例のコンデンサおよびダンピング抵抗の参考値が異なります。水晶振動子接続の詳細については、「5. 参考ドキュメント」の RX24T グループ、RX24U グループのユーザーズマニュアル ハードウェア編を参照してください。

### 2.2 PLL 回路用の電源端子

RX63T グループでは PLL 回路用の電源端子がありましたが、RX24T グループ、RX24U グループに PLL 回路専用の電源端子はありません。

### 2.3 VCL 端子（外付け容量）

RX24T グループ、RX24U グループの VCL 端子に接続する内部電源安定用の平滑コンデンサは 4.7 $\mu$ F の容量を使用してください。

### 2.4 汎用入出力ポート

RX63T グループではポート 4 が AVCC0 依存の入力ポート、ポート 5～6 が AVCC 依存の入力ポートになっていますが、RX24T グループ、RX24U グループでは P40～P43 が AVCC0、P44～P47 が AVCC1、ポート 5～6 が AVCC2 依存の入出力ポートになっていますので注意が必要です。これらの端子を使用しない場合は、入力に設定して 1 端子ごとに抵抗を介して対象のポートに対応した AVCC0、AVCC1、AVCC2 端子に接続（プルアップ）するか、1 端子ごとに抵抗を介して対象のポートに AVSS0、AVSS1、AVSS2 端子に接続（プルダウン）してください。

### 2.5 コンパレータ

RX63T グループでは、12 ビット A/D コンバータにコンパレータ機能が内蔵されていましたが、RX24T グループ、RX24U グループでは 12 ビット A/D コンバータにコンパレータ機能を内蔵していませんので、コンパレータ C を使用してください。このため、アナログ入力 CMPCnm（n=チャンネル番号、m=0～3）を使用してください。

また、RX63T グループでは、基準電圧について端子から入力（Low 側：AN003/CVREFL、High 側：AN103/CVREFH）するか、内部電圧を使用（ $1/8 \times AVCC0 \sim 7/8 \times AVCC0$ ）するか選択できましたが、RX24T グループ、RX24U グループでは、内蔵 D/A コンバータ 0 出力、または内蔵 D/A コンバータ 1 出力のいずれかから選択してください。なお、RX24T グループのチップバージョン A では、CVREFC0、CVREFC1 端子への入力、または内蔵 D/A コンバータ 0 出力のいずれかから選択してください。

## 2.6 外部クロックを入力する方法

RX63T グループでは、外部クロックを入力する際、EXTAL 端子へ入力するクロックの逆相を XTAL 端子に入力することを許可していました。しかし、RX24T グループ、RX24U グループは許可していませんので、設計の際は注意してください。

RX24T グループ、RX24U グループでは外部クロックを入力する場合、メインクロック強制発振コントロールレジスタ(MOFCR)のメインクロック発振器切り替えビット (MOSEL) を 1 に設定する必要があります。

### 3. 機能設定の留意点

以下は RX63T グループと RX24T グループ、RX24U グループで異なる機能の設定に関し、ソフトウェアでの留意点について掲載しております。

モジュールおよび機能の相違点について、詳細は「4.3 モジュールおよび機能の相違点」を参照してください。

本アプリケーションを適用する場合、十分評価してください。

#### 3.1 メモリウェイトサイクル

RX24T グループ、RX24U グループの MCU ではメモリウェイトサイクル設定レジスタ (MEMWAIT) が存在しますが、RX63T グループには存在しません。RX24T グループ、RX24U グループにおいて、ICLK に 32MHz より高周波数のクロックを選択する場合、MEMWAIT ビットを“01b” (ウェイトあり (ICLK ≤ 64MHz)) または“10b” (ウェイトあり (ICLK ≤ 80MHz)) にしてください。詳細は「5. 参考ドキュメント」の RX24T グループ、または RX24U グループのユーザーズマニュアル ハードウェア編を参照してください。

#### 3.2 消費電力低減機能

RX63T グループのディープソフトウェアスタンバイモードは RX24T グループ、RX24U グループではソフトウェアスタンバイモードに変更してください。ソフトウェアスタンバイモードはディープソフトウェアスタンバイモードと同等な消費電流で動作します。

また、RX63T グループの全モジュールクロックストップモードは RX24T グループ、RX24U グループではディープスリープモードに変更してください。ディープスリープモードは全モジュールクロックストップモードと同等な消費電流で動作します。

#### 3.3 コンパレータ

RX63T グループでは、12 ビット A/D コンバータにコンパレータ機能が内蔵されていましたが、RX24T グループ、RX24U グループでは 12 ビット A/D コンバータにコンパレータ機能を内蔵していませんので、コンパレータ C を使用してください。

#### 3.4 RAM 自己診断時の補足事項

RX24T グループ、RX24U グループでは、RAM と CPU の間に高速アクセス用のバッファが存在します。RAM に書き込みを行った後に、同一アドレスから読み出しを行うと、RAM ではなくバッファからデータが読み出される場合があります。バッファを持った構造は、書き込み/読み出しの動作としては機能的に問題ありませんが、書き込んだデータが RAM から読み出されることを想定したプログラム (例: 内蔵 RAM の自己診断など) においては、想定通りの動作にならない (書き込んだデータがバッファから読み出されてしまう) ことがあります。

確実に RAM からデータを読み出すには、以下を実行してください。

RAM に書き込みを行った後、4 バイトアライメント<sup>(注1)</sup>内のアドレスの RAM データを読み出したい場合、読み出したい RAM アドレスに対して 4 バイトアライメントと異なる RAM アドレスへライトを行った後、読み出したい RAM アドレスからリードしてください。

注 1. 4 バイトアライメントは、アドレスの下位 2bit が 00b~11b の範囲を示しています。

### 3.5 フラッシュメモリ

RX63T グループと RX24T グループ、RX24U グループのフラッシュメモリは、書き込み、消去の時間や単位が異なります。そのため、シングルチップモードでセルフプログラミングを使用するソフトウェアは変更が必要です。

RX63T グループでは、専用のシーケンサである FCU に FCU コマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。RX24T グループ、RX24U グループでは ROM のプログラム/イレーズ用の専用シーケンサのモードへ移行して、ソフトウェアコマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。

表 3.1 に FCU コマンドとソフトウェアコマンドの仕様比較を示します。

表3.1 FCU コマンドとソフトウェアコマンドの仕様比較

項目	FCU コマンド (RX63T)	ソフトウェアコマンド (RX24T、RX24U)
コマンド発行領域	P/E 用アドレス (00F8 0000h~00FF FFFFh)	プログラム/イレーズ用アドレス (FC18 0000h~FC1F FFFFh)
使用可能コマンド	<ul style="list-style-type: none"> <li>● P/E ノーマルモード移行</li> <li>● ステータスリードモード移行</li> <li>● ロックビットリードモード移行</li> <li>● 周辺クロック通知</li> <li>● プログラム</li> <li>● ブロックイレーズ</li> <li>● P/E サスペンド</li> <li>● P/E レジューム</li> <li>● ステータスレジスタクリア</li> <li>● ロックビットリード2</li> <li>● ロックビットプログラム</li> <li>● ブランクチェック</li> </ul>	<ul style="list-style-type: none"> <li>● プログラム</li> <li>● ブロックイレーズ</li> <li>● 全ブロックイレーズ</li> <li>● ブランクチェック</li> <li>● スタートアップ領域情報プログラム</li> <li>● アクセスウィンドウ情報プログラム</li> </ul>

## 4. 相違点

## 4.1 仕様概要の相違点

表 4.1 に仕様概要を示します。仕様概要の相違点は 100 ピンパッケージの仕様を掲載しており、周辺モジュールのチャンネル数はパッケージのピン数によって異なります。

いずれかのグループにしか存在しない仕様は青字に、両方のグループに存在するが相違点のある仕様は赤字に、両方のグループに存在する仕様は黒字にしています。

表 4.1 仕様概要の相違点

項目		RX63T	RX24T	RX24U
CPU	中央演算 処理装置	<ul style="list-style-type: none"> <li>最大動作周波数：100MHz</li> <li>32 ビット RX CPU</li> <li>最小命令実行時間：1 命令 1 クロック</li> <li>アドレス空間：4G バイト・リニアアドレス</li> <li>レジスタ 汎用レジスタ：32 ビット × 16 本 制御レジスタ：32 ビット × 9 本 アキュムレータ：64 ビット × 1 本</li> <li>基本命令：73 種類</li> <li>浮動小数点演算命令：8 種類</li> <li>DSP 機能命令：9 種類</li> <li>アドレッシングモード：10 種類</li> <li>データ配置 命令：リトルエンディアン データ：リトルエンディアン/ビッグエンディアンを選択可能</li> <li>32 ビット乗算器：32 ビット × 32 ビット → 64 ビット</li> <li>除算器：32 ビット ÷ 32 ビット → 32 ビット</li> <li>バレルシフタ：32 ビット</li> </ul>	<ul style="list-style-type: none"> <li>最大動作周波数：80MHz</li> <li>32 ビット RX CPU (RXv2)</li> <li>最小命令実行時間：1 命令 1 クロック</li> <li>アドレス空間：4G バイト・リニアアドレス</li> <li>レジスタ 汎用レジスタ：32 ビット × 16 本 制御レジスタ：32 ビット × 10 本 アキュムレータ：72 ビット × 2 本</li> <li>基本命令：75 種類 可変長命令形式</li> <li>浮動小数点演算命令：11 種類</li> <li>DSP 機能命令：23 種類</li> <li>アドレッシングモード：11 種類</li> <li>データ配置 命令：リトルエンディアン データ：リトルエンディアン/ビッグエンディアンを選択可能</li> <li>32 ビット乗算器：32 ビット × 32 ビット → 64 ビット</li> <li>除算器：32 ビット ÷ 32 ビット → 32 ビット</li> <li>バレルシフタ：32 ビット</li> <li>ROM キャッシュ：2K バイト (デフォルト無効)</li> </ul>	
	FPU	<ul style="list-style-type: none"> <li>単精度浮動小数点数 (32 ビット)</li> <li>IEEE754 に準拠したデータタイプおよび例外</li> </ul>	<ul style="list-style-type: none"> <li>単精度浮動小数点 (32 ビット)</li> <li>IEEE754 に準拠したデータタイプおよび例外</li> </ul>	

項目		RX63T	RX24T	RX24U
メモリ	ROM	<ul style="list-style-type: none"> <li>ROM 容量 : 32K/48K/64K/256K/384K/512K バイト</li> <li>100MHz : ノーウェイトアクセス</li> <li>3 種類のオンボードプログラミングモード ブートモード (SCI インタフェース) — ユーザブートモード セルフプログラミング (シングルチップモード)</li> <li>オフボードプログラミング (144/120/112/100 ピン版のみ) 書き換え方法 : パラレルライタを使用して書き換え可能</li> </ul>	<ul style="list-style-type: none"> <li>ROM 容量 : (RX24T) 128K/256K/384K/512K バイト (RX24U) 256K/384K/512K バイト</li> <li>32MHz 以下 : ウェイトなし</li> <li>32MHz~80MHz : ウェイトあり</li> <li>3 種類のオンボードプログラミングモード ブートモード (SCI インタフェース) ブートモード (FINE インタフェース) — セルフプログラミング (シングルチップモード)</li> <li>オフボードプログラミング 本 MCU に対応したフラッシュプログラマを使用し、書き換えが可能</li> </ul>	
	RAM	<ul style="list-style-type: none"> <li>容量 : 8K/24K/32K/48K バイト</li> <li>100MHz、ノーウェイトアクセス</li> </ul>	<ul style="list-style-type: none"> <li>容量 : (RX24T) 16K/32K バイト (RX24U) 32K バイト</li> <li>80MHz、ウェイトなし</li> </ul>	
	E2 データフラッシュ	<ul style="list-style-type: none"> <li>データ ROM 容量 : 32K/8K バイト</li> <li>プログラム/イレーズ回数 : 100000 回</li> <li>BGO (バックグラウンドオペレーション) 対応</li> </ul>	<ul style="list-style-type: none"> <li>データ ROM 容量 : 8K バイト</li> <li>プログラム/イレーズ回数 : 1000000 回</li> <li>BGO (バックグラウンドオペレーション) 対応</li> </ul>	
MCU 動作モード		<p>【144/120/112/100 ピン版】</p> <p>シングルチップモード、 内蔵 ROM 有効拡張モード、 内蔵 ROM 無効拡張モード (ソフトウェア切り替え)</p> <p>【64/48 ピン版】</p> <p>シングルチップモード</p>	<p>シングルチップモード</p> <p>—</p> <p>—</p>	

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T	RX24U	
クロック発生回路	<ul style="list-style-type: none"> <li>メインクロック発振器</li> <li>低速オンチップオシレータ</li> <li>—</li> <li>PLL 周波数シンセサイザ、</li> <li>IWDT 専用オンチップオシレータ</li> <li>メインクロック発振停止検出：あり</li> <li>クロック周波数精度測定回路 (CAC)：あり</li> <li>システムクロック (ICLK)、周辺モジュールクロック (PCLKA)、周辺モジュールクロック (PCLKB)、AD 用クロック (PCLKC)、FlashIF クロック (FCLK)、S12AD 用クロック (PCLKD) を個別に設定可能</li> <li>CPU、バスマスタなどのシステム系は、ICLK 同期：100MHz max</li> <li>マルチファンクションタイマパルスユニット 3 および汎用 PWM タイマは、PCLKA 同期：100MHz max</li> <li>周辺モジュールは、PCLKB 同期：50MHz max</li> <li>Flash IF は、FCLK 同期：50MHz max</li> <li>外部バスに接続するデバイスは、BCLK 同期：50MHz max</li> <li>10 ビット A/D コンバータは PCLKC 同期：100MHz max</li> <li>12 ビット A/D コンバータは PCLKD 同期：50MHz max</li> </ul>	<ul style="list-style-type: none"> <li>メインクロック発振器</li> <li>低速オンチップオシレータ</li> <li>高速オンチップオシレータ</li> <li>PLL 周波数シンセサイザ</li> <li>IWDT 専用オンチップオシレータ</li> <li>メインクロック発振停止検出：あり</li> <li>クロック周波数精度測定 (CAC)：あり</li> <li>システムクロック (ICLK)、周辺モジュールクロック (PCLKA)、周辺モジュールクロック (PCLKB)、FlashIF クロック (FCLK)、S12AD 用クロック (PCLKD) を個別に設定可能</li> <li>CPU、バスマスタなどのシステム系は ICLK 同期：Max 80MHz</li> <li>MTU3、GPT は PCLKA 同期：Max 80MHz</li> <li>MTU3、GPT 以外の周辺モジュールは PCLKB 同期：Max 40MHz</li> <li>フラッシュメモリ周辺回路は FCLK 同期：Max 32MHz</li> <li>—</li> <li>—</li> <li>S12AD の ADCLK は PCLKD 同期：Max 40MHz</li> </ul>		
リセット	<p>RES#端子リセット                      パワーオンリセット                      電圧監視リセット                      独立ウォッチドッグタイマリセット                      ウォッチドッグタイマリセット                      ディープソフトウェアスタンバイリセット                      ソフトウェアリセット</p>	<p>RES#端子リセット                      パワーオンリセット                      電圧監視リセット                      独立ウォッチドッグタイマリセット</p> <p>—                      —</p> <p>ソフトウェアリセット</p>		
電圧検出	<p><b>LVDA</b></p> <ul style="list-style-type: none"> <li>VCC が電圧検出レベル (Vdet) 以下になると内部リセットまたは内部割込みを発生</li> </ul>	<p><b>LVDAb</b></p> <ul style="list-style-type: none"> <li>VCC が電圧検出レベル以下になると、内部リセットまたは内部割込みを発生</li> <li>電圧検出 0 は検出電圧を 3 レベルから選択可能</li> <li>電圧検出 1 は検出電圧を 9 レベルから選択可能</li> <li>電圧検出 2 は検出電圧を 4 レベルから選択可能</li> </ul>		

項目	RX63T	RX24T	RX24U
消費電力低減機能	<ul style="list-style-type: none"> <li>モジュールストップ機能</li> <li>4種類の低消費電力状態 スリープモード 全モジュールクロックストップモード ソフトウェアスタンバイモード ディープソフトウェアスタンバイモード —</li> </ul>	<ul style="list-style-type: none"> <li>モジュールストップ機能</li> <li>3種類の低消費電力状態 スリープモード — ソフトウェアスタンバイモード — ディープスリープモード</li> </ul>	
動作電力低減機能	なし	動作電力制御モード <ul style="list-style-type: none"> <li>高速動作モード</li> <li>中速動作モード</li> </ul>	
割り込みコントローラ	<ul style="list-style-type: none"> <li>周辺機能割り込み: 要因数 169 (最大)</li> <li>外部割り込み: 要因数 9 (NMI 端子、IRQ0~IRQ7 端子)</li> <li>ソフトウェア割り込み: 要因数 1</li> <li>ノンマスクابل割り込み: 要因数 6 (NMI 端子、発振停止検出割り込み、電圧監視 1 割り込み、電圧監視 2 割り込み、WDT 割り込み、IWDT 割り込み)</li> <li>16 レベルの割り込み優先順位を設定可能</li> </ul>	<ul style="list-style-type: none"> <li>割り込みベクタ数: 163</li> <li>外部割り込み: 要因数 9 (NMI 端子、IRQ0~IRQ7 端子)</li> <li>—</li> <li>ノンマスクابل割り込み: 要因数 5 (NMI 端子、発振停止検出割り込み、電圧監視 1 割り込み、電圧監視 2 割り込み、IWDT 割り込み)</li> <li>16 レベルの割り込み優先順位を設定可能</li> </ul>	<ul style="list-style-type: none"> <li>割り込みベクタ数: 175</li> <li>外部割り込み: 要因数 9 (NMI 端子、IRQ0~IRQ7 端子)</li> <li>—</li> <li>ノンマスクابل割り込み: 要因数 5 (NMI 端子、発振停止検出割り込み、電圧監視 1 割り込み、電圧監視 2 割り込み、IWDT 割り込み)</li> <li>16 レベルの割り込み優先順位を設定可能</li> </ul>
外部バス拡張	<ul style="list-style-type: none"> <li>外部アドレス空間を 4 つのエリア (CS0~CS3) に分割して管理 各エリアの領域: 1M バイト (CS0~CS3) エリアごとにチップセレクト (CS0#~CS3#) 出力可能 エリアごとに 8 ビットバス空間/16 ビットバス空間を選択可能 エリアごとにエンディアンを設定可能 (データのみ)</li> <li>バス形式: セパレートバス、マルチプレクスバス</li> <li>ウェイト制御可能</li> <li>ライトバッファ機能</li> </ul>	なし	

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

項目		RX63T	RX24T	RX24U
DMA	DMA コントローラ (DMACA)	<ul style="list-style-type: none"> <li>4 チャンネル</li> <li>転送モード：ノーマル転送モード、リピート転送モード、ブロック転送モード</li> <li>起動要因：ソフトウェアトリガ、外部割り込み、周辺機能割り込み</li> </ul>	なし	
	データトランスファコントローラ (DTCa)	<ul style="list-style-type: none"> <li>転送モード：ノーマル転送モード、リピート転送モード、ブロック転送モード</li> <li>起動要因：ソフトウェアトリガ、外部割り込み、周辺機能割り込み可能</li> <li>チェーン転送機能あり</li> </ul>	<ul style="list-style-type: none"> <li>転送モード：ノーマル転送モード、リピート転送モード、ブロック転送モード</li> <li>起動要因：ソフトウェアトリガ、外部割り込み、周辺機能割り込み可能</li> <li>チェーン転送機能あり</li> </ul>	
I/O ポート		144/120/112/100/64/48 ピン <ul style="list-style-type: none"> <li>入出力： 81/72/69/57/39/25</li> <li>入力：29/21/21/21/9/7</li> <li>—</li> <li>オープンドレイン出力： 27/26/20/16/10/8</li> <li>大電流出力： 12/12/12/12/0/0</li> <li>5V トレラント 0/0/0/0/39/25</li> <li>常に端子の状態を読み出すことが可能</li> </ul>	100/80/64 ピン <ul style="list-style-type: none"> <li>入出力： 80/60/48</li> <li>入力：1/1/1</li> <li>プルアップ抵抗：80/64/48</li> <li>オープンドレイン出力： 60/45/37</li> <li>大電流出力： 15/14/14</li> <li>5V トレラント：2/2/2</li> <li>常に端子の状態を読み出すことが可能</li> </ul>	144/100 ピン <ul style="list-style-type: none"> <li>入出力： 110/79</li> <li>入力：1/1</li> <li>プルアップ抵抗：110/79</li> <li>オープンドレイン出力： 90/61</li> <li>大電流出力： 15/15</li> <li>5V トレラント：2/2</li> <li>常に端子の状態を読み出すことが可能</li> </ul>
マルチファンクションピンコントローラ		入出力機能を複数の端子から選択可能	入出力機能を複数の端子から選択可能	

項目		RX63T	RX24T	RX24U
タイマ	マルチファンクションタイマパルスユニット 3	<p><b>MTU3</b></p> <ul style="list-style-type: none"> <li>16 ビット×8 チャンネル</li> <li>最大 16 本のパルス入出力と 3 本のパルス入力が可能</li> <li>チャンネルごとに 10 種類のカウントクロック (PCLKA/1、PCLKA/4、PCLKA/16、PCLKA/64、PCLKA/256、PCLKA/1024、MTCLKA、MTCLKB、MTCLKC、MTCLKD) から 8 種類を選択可能 (チャンネル 1 は 7 種類、チャンネル 5 は 4 種類、チャンネル 6/7 は 6 種類)</li> <li>35 本のジェネラルレジスタ (その内 24 本のアウトプットコンペアレジスタ兼インプットキャプチャレジスタ)</li> <li>カウンタクリア動作 (コンペアマッチ/インプットキャプチャによる同時クリア可能)</li> <li>複数のタイマカウンタ (TCNT) への同時書き込み</li> <li>カウンタの同期動作による各レジスタの同期入出力</li> <li>バッファ動作</li> <li>カスケード接続動作</li> <li>38 種類の割り込み要因</li> <li>レジスタデータの自動転送</li> <li>パルス出力モード トグル/PWM/相補 PWM/リセット同期 PWM</li> <li>相補 PWM モード 3 相のインバータ制御用ノンオーバーラップ波形を出力 デッドタイム自動設定 PWM のデューティ比を 0~100%任意に設定可能 A/D 変換要求ディレイド機能 山/谷割り込み間引き機能 ダブルバッファ機能</li> <li>リセット同期 PWM モード 任意のデューティ比の正相・逆相 PWM 波形を 3 相出力</li> <li>位相計数モード</li> <li>デッドタイム補償用カウンタ機能</li> <li>A/D コンバータの変換開始トリガを生成可能</li> <li>A/D 変換開始間引き機能</li> </ul>	<p><b>MTU3d</b></p> <ul style="list-style-type: none"> <li>16 ビット×9 チャンネル</li> <li>最大 28 本のパルス入出力と 3 本のパルス入力が可能</li> <li>チャンネルごとに 14 種類のカウントクロック (PCLKA/1、PCLKA/2、PCLKA/4、PCLKA/8、PCLKA/16、PCLKA/32、PCLKA/64、PCLKA/256、PCLKA/1024、MTCLKA、MTCLKB、MTCLKC、MTCLKD、MTIOC1A) を選択可能 (チャンネル 1、3、4、6、7 は 11 種類、チャンネル 2 は 12 種類、チャンネル 5 は 10 種類)</li> <li>43 本のジェネラルレジスタ (その内 28 本はアウトプットコンペアレジスタ兼インプットキャプチャレジスタ)</li> <li>カウンタクリア動作 (コンペアマッチ/インプットキャプチャによる同時クリア可能)</li> <li>複数のタイマカウンタ (TCNT) への同時書き込み</li> <li>カウンタの同期動作による各レジスタの同期入出力</li> <li>バッファ動作</li> <li>カスケード接続動作</li> <li>45 種類の割り込み要因</li> <li>レジスタデータの自動転送</li> <li>パルス出力モード トグル/PWM/相補 PWM/リセット同期 PWM</li> <li>相補 PWM モード 3 相のインバータ制御用ノンオーバーラップ波形を出力 デッドタイム自動設定 PWM のデューティ比を 0~100%任意に設定可能 A/D 変換要求ディレイド機能 山/谷割り込み間引き機能 ダブルバッファ機能</li> <li>リセット同期 PWM モード 任意のデューティ比の正相・逆相 PWM 波形を 3 相出力</li> <li>位相計数モード</li> <li>デッドタイム補償用カウンタ機能</li> <li>A/D コンバータの変換開始トリガを生成可能</li> <li>A/D 変換開始間引き機能</li> </ul>	

項目		RX63T	RX24T	RX24U
タイマ	マルチファンクションタイマパルスユニット 3	—	インプットキャプチャ、外部カウントクロック端子にデジタルフィルタあり	
	ポートアウトプットインネーブル 3	<b>POE3</b> <ul style="list-style-type: none"> <li>MTU3/GPT 波形出力端子のハイインピーダンス制御</li> <li>POE0、POE4、POE8、POE10、POE11、POE12 の 6 つの入力端子による起動</li> <li>出力短絡検出 (PWM 出力が同時にアクティブレベルになったことを検出) による起動</li> <li>発振停止検出/コンパレータ検出/ソフトウェアによる起動</li> <li>出力制御対象端子をプログラマブルに追加制御可能</li> </ul>	<b>POE3A</b> <ul style="list-style-type: none"> <li>MTU3 および GPT 波形出力端子のハイインピーダンス/汎用入出力ポート切り替え制御</li> <li>POE0#, POE4#, POE8#, POE10#, POE11#, POE12# に 6 つの入力端子による起動</li> <li>出力短絡検出 (PWM 出力が同時にアクティブレベルになったことを検出) による起動</li> <li>発振停止検出/コンパレータ検出/ソフトウェアによる起動</li> <li>出力制御対象端子をプログラマブルに追加制御可能</li> </ul>	
	汎用 PWM タイマ	<b>GPT</b> <ul style="list-style-type: none"> <li>16 ビット x 8 チャンネル</li> <li>—</li> <li>各カウンタは、アップカウントもしくはダウンカウント (のこぎり波)、アップダウンカウント (三角波) が選択可能</li> <li>チャンネルごとに 4 種類のカウントクロック (PCLKA/1、PCLKA/4、PCLKA/8、PCLKA/16) から選択可能</li> <li>チャンネルごとに 2 本の入出力端子</li> <li>チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本</li> <li>各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能</li> <li>アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成</li> </ul>	<b>GPTB</b> <ul style="list-style-type: none"> <li>16 ビット x 4 チャンネル</li> <li>2 チャンネルをカスケード接続し、32 ビットタイマとして使用可能</li> <li>各カウンタは、アップカウントもしくはダウンカウント (のこぎり波)、アップダウンカウント (三角波) が選択可能</li> <li>チャンネルごとに 13 種類のカウントクロックソースから選択可能 (PCLKA/1、PCLKA/2、PCLKA/4、PCLKA/8、PCLKA/16、PCLKA/32、PCLKA/64、PCLKA/256、PCLKA/1024、GTECLKA、GTECLKB、GTECLKC、GTECLKD)</li> <li>チャンネルごとに 2 本の入出力端子</li> <li>チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本</li> <li>各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能</li> <li>アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成</li> </ul>	

RX63T グループから RX24T グループ、RX24U グループへの移行

項目		RX63T	RX24T	RX24U
タイマ	汎用 PWM タイマ	<ul style="list-style-type: none"> <li>• チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能）</li> <li>• それぞれのカウンタを同期動作可能</li> <li>• 同期動作のモード（同時または任意のタイミングでずらす（位相シフトに対応））</li> <li>• PWM 動作の際にデットタイム生成が可能</li> <li>• 3つのカウンタを組み合わせ、デットタイム付きの3相 PWM 波形を生成可能</li> <li>• 外部/内部トリガによりカウントスタート/クリア/ストップ可能</li> <li>• 内部トリガ要因として、コンパレータ検出、ソフトウェア、コンペアマッチ</li> </ul>	<ul style="list-style-type: none"> <li>• チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能）</li> <li>• それぞれのカウンタを同期動作可能</li> <li>• 同期動作のモード（同時または任意のタイミングでずらす（位相シフトに対応））</li> <li>• PWM 動作の際にデットタイム生成が可能</li> <li>• 3つのカウンタを組み合わせ、デットタイム付きの3相 PWM 波形を生成可能</li> <li>• 外部/内部トリガによりカウントスタート/クリア/ストップ可能</li> <li>• 内部トリガ要因として、コンパレータ検出、MTU3 カウントスタート、ソフトウェア、コンペアマッチ</li> <li>• インプットキャプチャ、外部トリガ端子、外部カウントクロック端子におけるノイズフィルタ機能</li> <li>• A/D コンバータの変換開始トリガを生成可能</li> </ul>	
	コンペアマッチタイマ	<ul style="list-style-type: none"> <li>• (16ビット×2チャンネル) ×2 ユニット</li> <li>• 4種類のクロック (PCLK/8、PCLK/32、PCLK/128、PCLK/512) を選択</li> </ul>	<ul style="list-style-type: none"> <li>• (16ビット×2チャンネル) ×2 ユニット</li> <li>• 4種類のクロック (PCLK/8、PCLK/32、PCLK/128、PCLK/512) を選択</li> </ul>	
	ウォッチドッグタイマ	<ul style="list-style-type: none"> <li>• 14ビット×1チャンネル</li> <li>• 6種類のカウントクロック (PCLK/4、PCLK/64、PCLK/128、PCLK/512、PCLK/2048、PCLK/8192) を選択可能</li> </ul>	なし	
	独立ウォッチドッグタイマ	<ul style="list-style-type: none"> <li>• 14ビット×1チャンネル</li> <li>• カウントクロック : IWDT 専用オンチップオシレータ</li> </ul>	<ul style="list-style-type: none"> <li>• 14ビット×1チャンネル</li> <li>• カウントクロック : IWDT 専用オンチップオシレータ</li> </ul>	

RX63T グループから RX24T グループ、RX24U グループへの移行

項目		RX63T	RX24T	RX24U
タイマ	8 ビットタイマ	なし	<ul style="list-style-type: none"> <li>• (8 ビット×2 チャンネル)×4 ユニット</li> <li>• 7 種類の内部クロック (PCLK/1, PCLK/2, PCLK/8, PCLK/32, PCLK/64, PCLK/1024, PCLK/8192) と外部クロックを選択可能</li> <li>• 任意のデューティのパルス出力や PWM 出力が可能</li> <li>• 2 チャンネルをカスケード接続し、16 ビットタイマとして使用可能</li> <li>• A/D コンバータの変換開始トリガを生成可能</li> <li>• SCI5、SCI6 のポーレートクロック生成可能</li> </ul>	
通信機能	シリアルコミュニケーションインタフェース	<p><b>SC1c</b></p> <ul style="list-style-type: none"> <li>• 3 チャンネル</li> <li>• シリアル通信方式：調歩同期式/クロック同期式/スマートカードインタフェース</li> <li>• マルチプロセッサ機能</li> <li>• 内蔵ポーレートジェネレータで任意のビットレートを選択可能</li> <li>• LSB ファースト/MSB ファーストを選択可能</li> <li>—</li> <li>—</li> <li>• 簡易 I<sup>2</sup>C サポート</li> <li>• 簡易 SPI サポート</li> <li>—</li> <li>—</li> <li>—</li> </ul> <p>SC1d (SC1c に以下の機能を付加)</p> <ul style="list-style-type: none"> <li>• 1 チャンネル</li> <li>• スタートフレーム、インフォメーションフレームから構成されるシリアル通信プロトコルをサポート</li> <li>• LIN フォーマットをサポート</li> </ul>	<p><b>SC1g</b></p> <ul style="list-style-type: none"> <li>• 3 チャンネル (RX24T)</li> <li>• 4 チャンネル (RX24U)</li> <li>• シリアル通信方式：調歩同期式/クロック同期式/スマートカードインタフェース</li> <li>• マルチプロセッサ機能</li> <li>• 内蔵ポーレートジェネレータで任意のビットレートを選択可能</li> <li>• LSB ファースト/MSB ファーストを選択可能</li> <li>• ノイズキャンセル機能 (調歩同期式時のみ有効)</li> <li>• TMR からの平均転送レートクロック入力が可能 (SCI5, SCI6)</li> <li>• 簡易 I<sup>2</sup>C サポート</li> <li>• 簡易 SPI サポート</li> <li>• スタートビット検出：レベルおよびエッジを選択可能</li> <li>• 9 ビット転送モードをサポート</li> <li>• ビットレートモジュレーション機能をサポート</li> <li>—</li> </ul>	
	I <sup>2</sup> C バスインタフェース	<p><b>RI1C</b></p> <ul style="list-style-type: none"> <li>• 1 チャンネル</li> <li>• 通信フォーマット：I<sup>2</sup>C バスフォーマット/SMBus フォーマット</li> <li>マスタ/スレーブ選択可能</li> <li>マルチマスタ対応</li> <li>ファストモード対応</li> </ul>	<p><b>RI1Ca</b></p> <ul style="list-style-type: none"> <li>• 1 チャンネル</li> <li>• 通信フォーマット：I<sup>2</sup>C バスフォーマット/SMBus フォーマット</li> <li>マスタ/スレーブ選択可能</li> <li>マルチマスタ対応</li> <li>ファストモード対応</li> </ul>	

項目		RX63T	RX24T	RX24U
通信機能	CAN モジュール	<b>CAN</b> <ul style="list-style-type: none"> <li>1 チャンネル</li> <li>ISO11898-1 仕様に準拠 (標準フレーム/拡張フレーム)</li> <li><b>32</b> メールボックス</li> </ul>	<b>RSCAN</b> <ul style="list-style-type: none"> <li>1 チャンネル</li> <li>ISO11898-1 仕様に準拠 (標準フレーム/拡張フレーム)</li> <li><b>16</b> メールボックス</li> </ul>	
	シリアルペ リフェラル インタ フェース	<b>RSPI</b> <ul style="list-style-type: none"> <li>2 チャンネル</li> <li>RSPI 転送機能</li> <li>MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock) 信号を使用して、SPI 動作 (4 線式) / クロック同期式動作 (3 線式) でシリアル通信が可能</li> <li>マスタ/スレーブモードでのシリアル通信が可能</li> <li>データフォーマット</li> <li>MSB ファースト/LSB ファーストの切り替え可能</li> <li>転送ビット長を 8~16、20、24、32 ビットに変更可能</li> <li>送信/受信バッファは 128 ビット</li> <li>一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)</li> <li>バッファ構成</li> <li>送信/受信バッファ構成はダブルバッファ</li> </ul>	<b>RSPIb</b> <ul style="list-style-type: none"> <li>1 チャンネル</li> <li>RSPI 転送機能</li> <li>MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock) 信号を使用して、SPI 動作 (4 線式) / クロック同期式動作 (3 線式) でシリアル通信が可能</li> <li>マスタ/スレーブモードでのシリアル通信が可能</li> <li>データフォーマット</li> <li>MSB ファースト/LSB ファーストを選択可能</li> <li>転送ビット長 (8~16、20、24、32 ビット) を選択可能</li> <li>送信/受信バッファは 128 ビット</li> <li>一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)</li> <li>バッファ構成</li> <li>送信/受信バッファ構成はダブルバッファ</li> </ul>	
A/D コン バータ	12 ビット A/D コン バータ	<b>S12ADB</b> <ul style="list-style-type: none"> <li>12 ビット (4 チャンネル × 2 ユニット)</li> <li>分解能 : 12 ビット</li> <li>変換時間 1 チャンネル当たり 1.0 μs (S12ADB 用クロック PCLKD (A/D 変換クロック ADCLK) = <b>50</b>MHz、AVCC0 = 4.0~5.5V 時) 1 チャンネル当たり 2.0 μs (S12ADB 用クロック PCLKD (A/D 変換クロック ADCLK) = 25MHz、AVCC0 = 3.0~3.6V 時)</li> </ul>	<b>S12ADF</b> <ul style="list-style-type: none"> <li>12 ビット (RX24T) : 5 チャンネル × 2 ユニット、 12 チャンネル × 1 ユニット (RX24U) : 5 チャンネル × 2 ユニット、 10 チャンネル × 1 ユニット</li> <li>分解能 : 12 ビット</li> <li>変換時間 1 チャンネル当たり 1.0 μs (ADCLK=40MHz)</li> </ul>	

項目		RX63T	RX24T	RX24U
A/D コンバータ	12 ビット A/D コンバータ	<ul style="list-style-type: none"> <li>動作モード スキャンモード（シングルスキャンモード／連続スキャンモード／グループスキャンモード） グループ A 優先制御（グループスキャンモードのみ）</li> <li>—</li> <li>サンプル&amp;ホールド機能 ユニット共通のサンプル&amp;ホールド回路を搭載 上記に加え、個別のサンプル&amp;ホールド回路を搭載（3 チャンネル/1 ユニット）</li> <li>自己診断機能 自己診断機能用に内部で 3 種類のアナログ入力電圧（VREFL0、VREFH0 × 1/2、VREFH0）を生成可能</li> <li>ダブルトリガモード（A/D 変換データ 2 重化機能）</li> <li>—</li> <li>プログラマブルゲインアンプによる入力信号増幅機能（3 チャンネル/1 ユニット）</li> <li>増幅率： 2.0 倍、2.5 倍、3.077 倍、3.636 倍、4.0 倍、4.444 倍、5.0 倍、5.714 倍、6.667 倍、10.0 倍、13.333 倍（計 11 ステップ）</li> <li>A/D 変換開始条件 ソフトウェアトリガ、タイマ（MTU3、GPT）のトリガ、外部トリガ</li> </ul>	<ul style="list-style-type: none"> <li>動作モード スキャンモード（シングルスキャンモード、連続スキャンモード、3 グループスキャンモード） グループ A 優先制御動作（3 グループスキャンモードのみ）</li> <li>サンプリング可変機能 チャンネルごとにサンプリング時間が設定可能</li> <li>サンプル&amp;ホールド機能 ユニット共通のサンプル&amp;ホールド回路を搭載 上記に加え、個別のサンプル&amp;ホールド回路を搭載（3 チャンネル/1 ユニット）</li> <li>自己診断機能 各ユニットで自己診断機能用に内部で 3 種類のアナログ入力（VREFL0 ~ 2、VREFH0 ~ 2 × 1/2、VREFH0 ~ 2）を生成可能</li> <li>ダブルトリガモード（A/D 変換データ二重化機能）</li> <li>アナログ入力断線検出アシスト機能</li> <li>プログラマブルゲインアンプによる入力信号増幅機能（1 チャンネル/ユニット 0、3 チャンネル/ユニット 1）</li> <li>増幅率： (RX24T) : 2.0 倍、2.5 倍、3.077 倍、3.636 倍、4.0 倍、4.444 倍（計 6 ステップ） (RX24U) : 2.0 倍、2.5 倍、3.077 倍、3.636 倍、4.0 倍、4.444 倍、5 倍、6.667 倍、8 倍、10.0 倍、13.333 倍（計 11 ステップ）</li> <li>A/D 変換開始条件 ソフトウェアトリガ、タイマ（MTU3、GPT、TMR）のトリガ、外部トリガ</li> </ul>	

項目		RX63T	RX24T	RX24U
A/D コンバータ	10 ビット A/D	<p>10 ビット (12 チャンネル×1 ユニット)</p> <ul style="list-style-type: none"> <li>• 分解能 : 10 ビット</li> <li>• 変換時間 1 チャンネル当たり 0.5 μs (A/D 変換クロック ADCLK=100MHz 時)</li> <li>• 2 種類の動作モード シングルモード、スキャンモード</li> <li>• スキャンモード 1 サイクルスキャンモード 連続スキャンモード</li> <li>• サンプル&amp;ホールド機能付き ユニット共通のサンプル&amp;ホールド回路を搭載</li> <li>• 3 種類の A/D 変換開始方法 ソフトウェアトリガ、タイマ (MTU3、GPT) のトリガ、外部トリガ</li> <li>• 8 ビット精度出力対応 変換結果出力の 2 ビット右シフトが選択可能</li> <li>• 自己診断機能 自己診断機能用に、内部で 3 種類のアナログ入力電圧 (VSS、VREF×1/2、VREF) を生成可能</li> </ul>	なし	
コンパレータ C		なし	<ul style="list-style-type: none"> <li>• 4 チャンネル</li> <li>• リファレンス電圧とアナログ入力電圧の比較機能</li> <li>• リファレンス電圧: 2 種類から選択可能</li> <li>• アナログ入力電圧: 4 入力から選択可能</li> </ul>	
D/A コンバータ (DAa)	2 チャンネル	<ul style="list-style-type: none"> <li>• 分解能 : 10 ビット</li> <li>• 出力電圧 : 0V~VREF</li> </ul> <p>—</p>	<ul style="list-style-type: none"> <li>• 2 チャンネル</li> <li>• 分解能 : 8 ビット</li> <li>• 出力電圧 : 0V~VREF</li> <li>• 外部出力可能、コンパレータ C リファレンス電圧として使用可能</li> </ul>	<ul style="list-style-type: none"> <li>• 2 チャンネル</li> <li>• 分解能 : 8 ビット</li> <li>• 出力電圧 : 0V~AVCC2</li> <li>• 外部出力可能、コンパレータ C リファレンス電圧として使用可能</li> </ul>

項目	RX63T	RX24T	RX24U
メモリプロテクションユニット	<ul style="list-style-type: none"> <li>プロテクションエリア：0000 0000h ~ FFFF FFFFh 範囲内で最大 8 エリアを設定可能</li> <li>最小保護単位：16 バイト</li> <li>エリアごとに読み出し/書き込み/実行のアクセス許可を設定可能</li> <li>設定エリア外へのアクセス検出時、アクセス例外が発生</li> </ul>	<ul style="list-style-type: none"> <li>プロテクションエリア：0000 0000h ~ FFFF FFFFh 範囲内で最大 8 エリアを設定可能</li> <li>最小保護単位：16 バイト</li> <li>エリアごとに読み出し/書き込み/実行のアクセス許可を設定可能</li> <li>設定エリア外へのアクセス検出時、アクセス例外が発生</li> </ul>	
レジスタライトプロテクション	プログラムが暴走したときに備え、重要なレジスタの書き換え防止	プログラムが暴走したときに備え、重要なレジスタの書き換え防止	
CRC 演算器	<ul style="list-style-type: none"> <li>8 ビット単位の任意のデータ長に対して CRC コードを生成</li> <li>3 つの多項式から選択可能</li> <li><math>X^8 + X^2 + X + 1</math>、<math>X^{16} + X^{15} + X^2 + 1</math>、<math>X^{16} + X^{12} + X^5 + 1</math></li> <li>LSB ファースト/MSB ファースト通信 CRC コード生成の選択が可能</li> </ul>	<ul style="list-style-type: none"> <li>8 ビット単位の任意のデータ長に対して CRC コードを生成</li> <li>3 つの多項式から選択可能</li> <li><math>X^8 + X^2 + X + 1</math>、<math>X^{16} + X^{15} + X^2 + 1</math>、<math>X^{16} + X^{12} + X^5 + 1</math></li> <li>LSB ファースト/MSB ファースト通信 CRC コード生成の選択が可能</li> </ul>	
クロック周波数精度測定回路	以下のクロックの周波数を測定可能 <ul style="list-style-type: none"> <li>メインクロック発振器出力クロック (CACMCLK)</li> <li>—</li> <li>—</li> <li>—</li> <li>IWDT 専用クロック (IWDTCLK)</li> <li>周辺モジュールクロック (PCLK)</li> </ul>	以下のクロックの周波数を測定可能 <ul style="list-style-type: none"> <li>メインクロック発振器、</li> <li>高速オンチップオシレータ</li> <li>低速オンチップオシレータ</li> <li>PLL 周波数シンセサイザ</li> <li>IWDT 専用オンチップオシレータ、</li> <li>PCLKB における出力クロック周波数</li> </ul>	
データ演算回路 (DOC)	16 ビット単位の任意のデータ比較/加算/減算が可能	16 ビットのデータを比較、加算、減算する機能	
デジタル電源制御演算器 (DPC)	<ul style="list-style-type: none"> <li>デジタル制御方式のスイッチング電源システムの制御パラメータ演算器</li> <li>制御安定度の高いロバスト制御アルゴリズムを採用</li> <li>10bitAD コンバータと連携し制御パラメータを算出</li> </ul>	なし	
動作周波数	100MHz max	80MHz max	
電源電圧	<ul style="list-style-type: none"> <li>3V 版 VCC = PLLVCC = VCC_USB = 2.7 ~ 3.6V AVCC0 = AVCC = VREF = 3.0 ~ 3.6V、または 4.0 ~ 5.5V VREFH0 = 3.0 ~ AVCC0、または 4.0 ~ AVCC0</li> <li>5V 版 VCC = PLLVCC = 4.0 ~ 5.5V VCC_USB = 3.0 ~ 3.6V AVCC0 = AVCC = VREF = 4.0 ~ 5.5V VREFH0 = 4.0 ~ AVCC0</li> </ul>	VCC = 2.7 ~ 5.5V	

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T	RX24U
動作周囲温度	Dバージョン : -40~+85°C Gバージョン : -40~+105°C	Dバージョン : -40~+85°C —	
パッケージ	144ピン LQFP 0.5mm ピッチ 120ピン LQFP 0.5mm ピッチ 112ピン LQFP 0.5mm ピッチ 100ピン LQFP 0.5mm ピッチ 64ピン LQFP 0.5mm ピッチ 48ピン LQFP 0.5mm ピッチ	100ピン LQFP 0.5mm ピッチ 80ピン LQFP 0.65mm ピッチ 80ピン LQFP 0.5mm ピッチ 64ピン LQFP 0.5mm ピッチ	144ピン LQFP 0.5mm ピッチ 100ピン LQFP 0.5mm ピッチ

## 4.2 端子機能の相違点

以下に端子機能の相違点、および電源、クロック、システム制御端子の相違点を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点のある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

## 4.2.1 100 ピンパッケージ

表 4.2 に 100 ピンパッケージ端子機能の相違点を示します。表 4.3 に 100 ピンパッケージにおける電源、クロック、システム制御端子の相違点を示します。

表 4.2 100 ピンパッケージ端子機能の相違点

I/O ポート	RX63T	RX24T	RX24U
P00	CS1#、CACREF、IRQ2、ADST1	IRQ2、ADST1	IRQ2、ADST1
P01	RD#、CTS0#、RTS0#、SS0#	POE12#、IRQ4、ADST2	POE12#、IRQ4、ADST2
P02	— (I/O ポートなし)	MTIOC9D、MTIOC9D#、 CTS1#、RTS1#、SS1#、IRQ5、 ADST0	MTIOC9D、MTIOC9D#、 CTS1#、RTS1#、SS1#、IRQ5、 ADST0
P10	MTCLKD、IRQ0-DS	MTIOC9B、MTIOC9B#、 MTCLKD、MTCLKD#、 TMRI3、POE12#、CTS6#、 RTS6#、SS6#、IRQ0	MTIOC9B、MTIOC9B#、 MTCLKD、MTCLKD#、 TMRI3、POE12#、CTS6#、 RTS6#、SS6#、IRQ0
P11	ALE、MTCLKC、IRQ1-DS	MTIOC3A、MTIOC3A#、 MTCLKC、MTCLKC#、TMO3、 IRQ1	MTIOC3A、MTIOC3A#、 MTCLKC、MTCLKC#、TMO3、 IRQ1
P20	D15、[A15/D15]、MTCLKB、 IRQ7-DS、ADTRG0#	MTCLKB、MTCLKB#、 MTIOC9C、MTIOC9C#、 TMRI4、IRQ7、ADTRG0#、 AN016	MTCLKB、MTCLKB#、 MTIOC9C、MTIOC9C#、 TMRI4、IRQ7、ADTRG0#、 AN016
P21	D14、[A14/D14]、MTCLKA、 IRQ6-DS、ADTRG1#	MTCLKA、MTCLKA#、 MTIOC9A、MTIOC9A#、 TMCI4、IRQ6、ADTRG1#、 AN116	MTCLKA、MTCLKA#、 MTIOC9A、MTIOC9A#、 TMCI4、IRQ6、ADTRG1#、 AN116
P22	D13、[A13/D13]、RXD0、 SMISO0、SSCL0、MISOA、 MISOB、CRX1、ADTRG#	MTIC5W、MTIC5W#、TMRI2、 TMO4、MISOA、ADTRG2#、 COMP2	MTIC5W、MTIC5W#、TMRI2、 TMO4、MISOA、ADTRG2#、 COMP2
P23	D12、[A12/D12]、CACREF、 TXD0、SMOSI0、SSDA0、 MOSIA、MOSIB、CTX1	MTIC5V、MTIC5V#、TMO2、 CACREF、MOSIA、COMP1、 DA1	MTIC5V、MTIC5V#、TMO2、 CACREF、MOSIA、COMP1、 DA1
P24	D11、[A11/D11]、CTS0#、 RTS0#、SS0#、RSPCKA、 RSPCKB、IRQ4	MTIC5U、MTIC5U#、TMCI2、 TMO6、RSPCKA、COMP0、 DA0	MTIC5U、MTIC5U#、TMCI2、 TMO6、RSPCKA、COMP0、 DA0
P27	— (I/O ポートなし)	— (I/O ポートなし)	MTIOC1A、MTIOC1A#
P30	D10、[A10/D10]、MTIOC0B、 MTCLKD、SCK0、SSLA0、 SSLB0	MTIOC0B、MTIOC0B#、 MTCLKD、MTCLKD#、 TMCI6、SSLA0、IRQ7、COMP3	MTIOC0B、MTIOC0B#、 MTCLKD、MTCLKD#、 TMCI6、SSLA0、IRQ7、COMP3
P31	D9、[A9/D9]、MTIOC0A、 MTCLKC、SSLA1、SSLB1	MTIOC0A、MTIOC0A#、 MTCLKC、MTCLKC#、 TMRI6、SSLA1、IRQ6	MTIOC0A、MTIOC0A#、 MTCLKC、MTCLKC#、 TMRI6、SSLA1、IRQ6

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX63T	RX24T	RX24U
P32	D8、[A8/D8]、MTIOC3C、 MTCLKB、SSLA2、SSLB2	MTIOC3C、MTIOC3C#、 MTCLKB、MTCLKB#、TMO6、 SSLA2	MTIOC3C、MTIOC3C#、 MTCLKB、MTCLKB#、TMO6、 SSLA2
P33	D7、[A7/D7]、MTIOC3A、 MTCLKA、SSLA3、SSLB3	MTIOC3A、MTIOC3A#、 MTCLKA、MTCLKA#、TMO0、 SSLA3	MTIOC3A、MTIOC3A#、 MTCLKA、MTCLKA#、TMO0、 SSLA3
P36	— (I/O ポートなし)	—	—
P37	— (I/O ポートなし)	—	—
P40	AN000	AN000、CMPC00、CMPC01、 CMPC22、CMPC23	AN000、CMPC00、CMPC01、 CMPC22、CMPC23
P41	AN001	AN001	AN001
P42	AN002	AN002	AN002
P43	AN003、CVREFL	AN003	AN003
P44	AN100	AN100、CMPC10、CMPC11、 CMPC32、CMPC33	AN100、CMPC10、CMPC11、 CMPC32、CMPC33
P45	AN101	AN101、CMPC02、CMPC03、 CMPC20、CMPC21	AN101、CMPC02、CMPC03、 CMPC20、CMPC21
P46	AN102	AN102、CMPC12、CMPC13、 CMPC30、CMPC31	AN102、CMPC12、CMPC13、 CMPC30、CMPC31
P47	AN103、CVREFH	AN103	AN103
P50	AN6	AN206	— (I/O ポートなし)
P51	AN7	AN207	— (I/O ポートなし)
P52	A7、AN8	AN208、IRQ0	AN208、IRQ0
P53	A6、AN9	AN209、IRQ1	AN209、IRQ1
P54	AN10、DA0	AN210、IRQ2	AN210、IRQ2
P55	AN11、DA1	AN211、IRQ3	AN211、IRQ3
P60	A5、AN0	AN200、IRQ4	AN200、IRQ4
P61	A4、AN1	AN201、IRQ5	AN201、IRQ5
P62	A3、AN2	AN202、IRQ6	AN202、IRQ6
P63	A2、AN3	AN203、IRQ7	AN203、IRQ7
P64	A1、AN4	AN204	AN204
P65	A0、BC0#、AN5	AN205	AN205
P70	D6、[A6/D6]、POE0#、 CTS1#、RTS1#、SS1#、 IRQ5-DS	POE0#、IRQ5	POE0#、IRQ5
P71	D5、[A5/D5]、MTIOC3B、 GTIOC0A	MTIOC3B、MTIOC3B#、 GTIOC0A、GTIOC0A#	MTIOC3B、MTIOC3B#、 GTIOC0A、GTIOC0A#
P72	D4、[A4/D4]、MTIOC4A、 GTIOC1A	MTIOC4A、MTIOC4A#、 GTIOC1A、GTIOC1A#	MTIOC4A、MTIOC4A#、 GTIOC1A、GTIOC1A#
P73	D3、[A3/D3]、MTIOC4B、 GTIOC2A	MTIOC4B、MTIOC4B#、 GTIOC2A、GTIOC2A#	MTIOC4B、MTIOC4B#、 GTIOC2A、GTIOC2A#
P74	D2、[A2/D2]、MTIOC3D、 GTIOC0B	MTIOC3D、MTIOC3D#、 GTIOC0B、GTIOC0B#	MTIOC3D、MTIOC3D#、 GTIOC0B、GTIOC0B#
P75	D1、[A1/D1]、MTIOC4C、 GTIOC1B	MTIOC4C、MTIOC4C#、 GTIOC1B、GTIOC1B#	MTIOC4C、MTIOC4C#、 GTIOC1B、GTIOC1B#
P76	D0、[A0/D0]、MTIOC4D、 GTIOC2B	MTIOC4D、MTIOC4D#、 GTIOC2B、GTIOC2B#	MTIOC4D、MTIOC4D#、 GTIOC2B、GTIOC2B#

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX63T	RX24T	RX24U
P80	A9、MTIC5W、RXD12、SMISO12、SSCL12、RXDX12、IRQ5	MTIC5W、MTIC5W#、TMRI4、RXD6、SMISO6、SSCL6	MTIC5W、MTIC5W#、TMRI4、RXD6、SMISO6、SSCL6
P81	A8、MTIC5V、TXD12、SMOSI12、SSDA12、TXDX12、SIOX12	MTIC5V、MTIC5V#、TMC14、TXD6、SMOSI6、SSDA6	MTIC5V、MTIC5V#、TMC14、TXD6、SMOSI6、SSDA6
P82	WAIT#、MTIC5U、SCK12、IRQ3	MTIC5U、MTIC5U#、TMO4、SCK6	MTIC5U、MTIC5U#、TMO4、SCK6
P90	MTIOC7D、GTIOC6B	MTIOC7D、MTIOC7D#	MTIOC7D、MTIOC7D#
P91	MTIOC7C、GTIOC5B	MTIOC7C、MTIOC7C#	MTIOC7C、MTIOC7C#
P92	MTIOC6D、GTIOC4B	MTIOC6D、MTIOC6D#	MTIOC6D、MTIOC6D#
P93	MTIOC7B、GTIOC6A、CTS2#、RTS2#、SS2#	MTIOC7B、MTIOC7B#	MTIOC7B、MTIOC7B#
P94	MTIOC7A、GTIOC5A、CTS1#、RTS1#、SS1#	MTIOC7A、MTIOC7A#	MTIOC7A、MTIOC7A#
P95	MTIOC6B、GTIOC4A、TXD1、SMOSI1、SSDA1	MTIOC6B、MTIOC6B#	MTIOC6B、MTIOC6B#
P96	A13、POE4#、RXD1、SMISO1、SSCL1、IRQ4-DS	POE4#、IRQ4	POE4#、IRQ4
PA0	MTIOC6C、SCK2、SSLA3、SSLB3	MTIOC6C、MTIOC6C#、TMO2、SSLA3、CTXD0	MTIOC6C、MTIOC6C#、TMO2、SSLA3、CTXD0
PA1	MTIOC6A、TXD2、SMOSI2、SSDA2、SSLA2、SSLB2	MTIOC6A、MTIOC6A#、TMO4、SSLA2、CRXD0、ADTRG0#	MTIOC6A、MTIOC6A#、TMO4、SSLA2、CRXD0、ADTRG0#
PA2	MTIOC2B、RXD2、SMISO2、SSCL2、SSLA1、SSLB1	MTIOC2B、MTIOC2B#、TMO7、GTADSM1、CTS6#、RTS6#、SS6#、SSLA1	MTIOC2B、MTIOC2B#、TMO7、GTADSM1、CTS6#、RTS6#、SS6#、SSLA1
PA3	MTIOC2A、SCK0、SSLA0、SSLB0	MTIOC2A、MTIOC2A#、TMRI7、GTADSM0、SSLA0	MTIOC2A、MTIOC2A#、TMRI7、GTADSM0、SSLA0
PA4	MTIOC1B、TXD0、SMOSI0、SSDA0、RSPCKA、RSPCKB、ADTRG0#	MTIOC1B、MTIOC1B#、TMC17、SCK6、RSPCKA、ADTRG0#	MTIOC1B、MTIOC1B#、TMC17、SCK6、RSPCKA、ADTRG0#
PA5	MTIOC1A、RXD0、SMISO0、SSCL0、MISOA、MISOB、ADTRG1#	MTIOC1A、MTIOC1A#、TMC13、RXD6、SMISO6、SSCL6、MISOA、IRQ1、ADTRG1#	MTIOC1A、MTIOC1A#、TMC13、RXD6、SMISO6、SSCL6、MISOA、IRQ1、ADTRG1#
PB0	A14、MTIOC0D、MOSIA、MOSIB	MTIOC0D、MTIOC0D#、TMO0、TXD6、SMOSI6、SSDA6、MOSIA、ADTRG2#	MTIOC0D、MTIOC0D#、TMO0、TXD6、SMOSI6、SSDA6、MOSIA、ADTRG2#
PB1	MTIOC0C、RXD0、SMISO0、SSCL0、SCL0、IRQ4	MTIOC0C、MTIOC0C#、TMC10、ADSM1、RXD6、SMISO6、SSCL6、SCL0	MTIOC0C、MTIOC0C#、TMC10、ADSM1、RXD6、SMISO6、SSCL6、SCL0
PB2	MTIOC0B、TXD0、SMOSI0、SSDA0、SDA0	MTIOC0B、MTIOC0B#、TMRI0、ADSM0、TXD6、SMOSI6、SSDA6、SDA0	MTIOC0B、MTIOC0B#、TMRI0、ADSM0、TXD6、SMOSI6、SSDA6、SDA0
PB3	A15、MTIOC0A、CACREF、SCK0	MTIOC0A、MTIOC0A#、CACREF、SCK6、RSPCKA	MTIOC0A、MTIOC0A#、CACREF、SCK6、RSPCKA

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX63T	RX24T	RX24U
PB4	A16、POE8#、GTETRG0、 IRQ3-DS	POE8#、GTETRG、 GTECLKD、CTS5#、RTS5#、 SS5#、IRQ3	POE8#、GTETRG、 GTECLKD、CTS5#、RTS5#、 SS5#、IRQ3
PB5	A17、TXD12、SMOSI12、 SSDA12、TXDX12、SIOX12、 CTX1	GTIOC2B、GTIOC2B#、 TXD5、SMOSI5、SSDA5	GTIOC2B、GTIOC2B#、 TXD5、SMOSI5、SSDA5
PB6	A18、RXD12、SMISO12、 SSCL12、RXDX12、CRX1、 IRQ2	GTIOC2A、GTIOC2A#、 RXD5、SMISO5、SSCL5、IRQ5	GTIOC2A、GTIOC2A#、 RXD5、SMISO5、SSCL5、IRQ5
PB7	A19、SCK12	GTIOC1B、GTIOC1B#、SCK5	GTIOC1B、GTIOC1B#、SCK5
PD0	A12、GTIOC3B、RSPCKA、 RSPCKB	TMO6、GTIOC1A、 GTIOC1A#、RSPCKA	TMO6、GTIOC1A、 GTIOC1A#、RSPCKA
PD1	CS0#、GTIOC3A、MISOA、 MISOB	TMO2、GTIOC0B、 GTIOC0B#、MISOA	TMO2、GTIOC0B、 GTIOC0B#、MISOA
PD2	CS2#、GTIOC2B、MOSIA、 MOSIB	TMC11、TMO4、GTIOC0A、 GTIOC0A#、SCK5、MOSIA	TMC11、TMO4、GTIOC0A、 GTIOC0A#、SCK5、MOSIA
PD3	GTIOC2A、TXD1、SMOSI1、 SSDA1	TMO0、GTECLKC、TXD1、 SMOSI1、SSDA1	TMO0、GTECLKC、TXD1、 SMOSI1、SSDA1、TXD11、 SMOSI11、SSDA11
PD4	GTIOC1B、SCK1	TMC10、TMC16、GTECLKB、 SCK1、IRQ2	TMC10、TMC16、GTECLKB、 SCK1、SCK11、IRQ2
PD5	GTIOC1A、RXD1、SMISO1、 SSCL1、IRQ6	TMRI0、TMRI6、GTECLKA、 RXD1、SMISO1、SSCL1、IRQ3	TMRI0、TMRI6、GTECLKA、 RXD1、SMISO1、SSCL1、 RXD11、SMISO11、SSCL11、 IRQ3
PD6	GTIOC0B、SSLA0、SSLB0	MTIOC9C、MTIOC9C#、 TMO1、GTIOC3B、 GTIOC3B#、CTS1#、RTS1#、 SS1#、SSLA0、IRQ5、ADST0	MTIOC9C、MTIOC9C#、 TMO1、GTIOC3B、 GTIOC3B#、CTS1#、RTS1#、 SS1#、CTS11#、RTS11#、 SS11#、SSLA0、IRQ5、ADST0
PD7	GTIOC0A、CTS0#、RTS0#、 SS0#、SSLA1、SSLB1、CTX1	MTIOC9A、MTIOC9A#、 TMRI1、TMRI5、GTIOC3A、 GTIOC3A#、TXD5、SMOSI5、 SSDA5、SSLA1	MTIOC9A、MTIOC9A#、 TMRI1、TMRI5、GTIOC3A、 GTIOC3A#、TXD5、SMOSI5、 SSDA5、SSLA1
PE0	WR1#、BC1#、WAIT#、 SSLA2、SSLB2、CRX1、IRQ7	MTIOC9B、MTIOC9B#、 TMC11、TMC15、RXD5、 SMISO5、SSCL5、SSLA2	MTIOC9B、MTIOC9B#、 TMC11、TMC15、RXD5、 SMISO5、SSCL5、SSLA2
PE1	WR0#、WR#、CTS12#、 RTS12#、SS12#、SSLA3、 SSLB3	MTIOC9D、MTIOC9D#、 TMO5、CTS5#、RTS5#、 SS5#、SSLA3	MTIOC9D、MTIOC9D#、 TMO5、CTS5#、RTS5#、 SS5#、SSLA3
PE2	POE10#、NMI	POE10#、NMI	POE10#、NMI
PE3	A11、POE11#、MTCLKD、 IRQ2-DS	MTCLKD、MTCLKD#、 POE11#、IRQ2	MTCLKD、MTCLKD#、 POE11#、IRQ2
PE4	A10、POE10#、MTCLKC、IRQ1	MTCLKC、MTCLKC#、 POE10#、IRQ1	MTCLKC、MTCLKC#、 POE10#、IRQ1
PE5	BCLK、IRQ0	IRQ0	IRQ0

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

表4.3 100 ピンパッケージにおける電源、クロック、システム制御端子の相違点

ピン番号	RX63T	RX24T	RX24U
2	EMLE	— (P02)	— (P02)
3	VSS	VSS	VSS
5	VCL	VCL	VCL
6	— (P00)	MD	MD
7	MD、FINED	— (P01)	— (P01)
10	RES#	RES#	RES#
11	XTAL	XTAL (P37)	XTAL (P37)
12	VSS	VSS	VSS
13	EXTAL	EXTAL (P36)	EXTAL (P36)
14	VCC	VCC	VCC
29	PLLVCC	VCC	VCC
31	PLLVSS	VSS	VSS
42	VCC	VCC	VCC
44	VSS	VSS	VSS
60	VCC	VCC	VCC
62	VSS	VSS	VSS
71	AVCC	AVCC2	— (P64)
72	VREF	VREF	AVCC2
73	AVSS	AVSS2	AVSS2
86	— (P45)	— (P45)	PGAVSS1
91	— (P40)	— (P40)	PGAVSS0
92	AVCC0	AVCC1	AVCC1
93	VREFH0	AVCC0	AVCC0
94	VREFL0	AVSS0	AVSS0
95	AVSS0	AVSS1	AVSS1

## 4.2.2 144 ピンパッケージ

表 4.4 に 144 ピンパッケージ端子機能の相違点を示します。表 4.5 に 144 ピンパッケージにおける電源、クロック、システム制御端子の相違点を示します。

表 4.4 144 ピンパッケージ端子機能の相違点

I/O ポート	RX63T	RX24U
P00	CS1#、CACREF	IRQ2、ADST1
P01	RD#、CTS0#、RTS0#、SS0#、USB0_DRPD	POE12#、IRQ4、ADST2
P02	TXD2、SMOSI2、SSDA2	MTIOC9D、MTIOC9D#、CTS1#、RTS1#、SS1#、IRQ5、ADST0
P03	RXD2、SMISO2、SSCL2、IRQ7	— (I/O ポートなし)
P04	—	— (I/O ポートなし)
P05	CS2#、WAIT#	— (I/O ポートなし)
P10	MTCLKD、IRQ0-DS	MTIOC9B、MTIOC9B#、MTCLKD、MTCLKD#、TMRI3、POE12#、CTS6#、RTS6#、SS6#、IRQ0
P11	ALE、MTCLKC、IRQ1-DS	MTIOC3A、MTIOC3A#、MTCLKC、MTCLKC#、TMO3、IRQ1
P12	CS3#、USB0_DPRPD	MTIOC3B、MTIOC3B#、GTIOC0A、GTIOC0A#
P13	CTS2#、RTS2#、SS2#、USB0_VBUSEN	MTIOC4A、MTIOC4A#、GTIOC1A、GTIOC1A#
P14	SCK2	MTIOC4B、MTIOC4B#、GTIOC2A、GTIOC2A#
P15	— (I/O ポートなし)	MTIOC3D、MTIOC3D#、GTIOC0B、GTIOC0B#
P16	— (I/O ポートなし)	MTIOC4C、MTIOC4C#、GTIOC1B、GTIOC1B#
P17	— (I/O ポートなし)	MTIOC4D、MTIOC4D#、GTIOC2B、GTIOC2B#
P20	D15、[A15/D15]、MTCLKB、IRQ7-DS、ADTRG0#	MTCLKB、MTCLKB#、MTIOC9C、MTIOC9C#、TMRI4、IRQ7、ADTRG0#、AN016
P21	D14、[A14/D14]、MTCLKA、IRQ6-DS、ADTRG1#	MTCLKA、MTCLKA#、MTIOC9A、MTIOC9A#、TMCi4、IRQ6、ADTRG1#、AN116
P22	D13、[A13/D13]、RXD0、SMISO0、SSCL0、MISOA、MISOB、CRX1、ADTRG#	MTIC5W、MTIC5W#、TMRI2、TMO4、MISOA、ADTRG2#、COMP2
P23	D12、[A12/D12]、CACREF、TXD0、SMOSI0、SSDA0、MOSIA、MOSIB、CTX1	MTIC5V、MTIC5V#、TMO2、CACREF、MOSIA、COMP1、DA1
P24	D11、[A11/D11]、CTS0#、RTS0#、SS0#、RSPCKA、RSPCKB、IRQ4	MTIC5U、MTIC5U#、TMCi2、TMO6、RSPCKA、COMP0、DA0
P25	CS1#、SCK1、SCL1	MTIOC9C、MTIOC9C#、SCK1、ADST1
P26	CS0#、TXD1、SMOSI1、SSDA1、SDA1	MTIOC9A、MTIOC9A#、CTS1#、RTS1#、SS1#、ADST0
P27	— (I/O ポートなし)	MTIOC1A、MTIOC1A#
P30	D10、[A10/D10]、MTIOC0B、MTCLKD、SCK0、SSLA0、SSLB0	MTIOC0B、MTIOC0B#、MTCLKD、MTCLKD#、TMCi6、SSLA0、IRQ7、COMP3
P31	D9、[A9/D9]、MTIOC0A、MTCLKC、SSLA1、SSLB1	MTIOC0A、MTIOC0A#、MTCLKC、MTCLKC#、TMRI6、SSLA1、IRQ6
P32	D8、[A8/D8]、MTIOC3C、MTCLKB、SSLA2、SSLB2	MTIOC3C、MTIOC3C#、MTCLKB、MTCLKB#、TMO6、SSLA2
P33	D7、[A7/D7]、MTIOC3A、MTCLKA、SSLA3、SSLB3	MTIOC3A、MTIOC3A#、MTCLKA、MTCLKA#、TMO0、SSLA3
P36	— (I/O ポートなし)	—
P37	— (I/O ポートなし)	—

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX63T	RX24U
P40	AN000	AN000、CMPC00、CMPC01、CMPC22、CMPC23
P41	AN001	AN001
P42	AN002	AN002
P43	AN003、CVREFL	AN003
P44	AN100	AN100、CMPC10、CMPC11、CMPC32、CMPC33
P45	AN101	AN101、CMPC02、CMPC03、CMPC20、CMPC21
P46	AN102	AN102、CMPC12、CMPC13、CMPC30、CMPC31
P47	AN103、CVREFH	AN103
P50	AN6	AN206
P51	AN7	AN207
P52	A7、AN8	AN208、IRQ0
P53	A6、AN9	AN209、IRQ1
P54	AN10、DA0	AN210、IRQ2
P55	AN11、DA1	AN211、IRQ3
P56	AN12	— (I/O ポートなし)
P57	AN13	— (I/O ポートなし)
P60	A5、AN0	AN200、IRQ4
P61	A4、AN1	AN201、IRQ5
P62	A3、AN2	AN202、IRQ6
P63	A2、AN3	AN203、IRQ7
P64	A1、AN4	AN204
P65	A0、BC0#、AN5	AN205
P70	D6、[A6/D6]、POE0#、CTS1#、RTS1#、SS1#、IRQ5-DS	POE0#、CTS9#、RTS9#、SS9#、IRQ5
P71	D5、[A5/D5]、MTIOC3B、GTIOC0A	MTIOC3B、MTIOC3B#、GTIOC0A、GTIOC0A#
P72	D4、[A4/D4]、MTIOC4A、GTIOC1A	MTIOC4A、MTIOC4A#、GTIOC1A、GTIOC1A#
P73	D3、[A3/D3]、MTIOC4B、GTIOC2A	MTIOC4B、MTIOC4B#、GTIOC2A、GTIOC2A#
P74	D2、[A2/D2]、MTIOC3D、GTIOC0B	MTIOC3D、MTIOC3D#、GTIOC0B、GTIOC0B#
P75	D1、[A1/D1]、MTIOC4C、GTIOC1B	MTIOC4C、MTIOC4C#、GTIOC1B、GTIOC1B#
P76	D0、[A0/D0]、MTIOC4D、GTIOC2B	MTIOC4D、MTIOC4D#、GTIOC2B、GTIOC2B#
P80	A9、MTIC5W、RXD12、SMISO12、SSCL12、RXDX12、IRQ5	MTIC5W、MTIC5W#、TMRI4、RXD6、SMISO6、SSCL6
P81	A8、MTIC5V、TXD12、SMOSI12、SSDA12、TXDX12、SIOX12	MTIC5V、MTIC5V#、TMCI4、TXD6、SMOSI6、SSDA6
P82	WAIT#、MTIC5U、SCK12、IRQ3	MTIC5U、MTIC5U#、TMO4、SCK6
P83	— (I/O ポートなし)	RXD8、SMISO8、SSCL8
P84	— (I/O ポートなし)	TXD8、SMOSI8、SSDA8
P90	MTIOC7D、GTIOC6B	MTIOC7D、MTIOC7D#
P91	MTIOC7C、GTIOC5B	MTIOC7C、MTIOC7C#
P92	MTIOC6D、GTIOC4B	MTIOC6D、MTIOC6D#
P93	MTIOC7B、GTIOC6A、CTS2#、RTS2#、SS2#	MTIOC7B、MTIOC7B#
P94	MTIOC7A、GTIOC5A、CTS1#、RTS1#、SS1#	MTIOC7A、MTIOC7A#
P95	MTIOC6B、GTIOC4A、TXD1、SMOSI1、SSDA1	MTIOC6B、MTIOC6B#
P96	A13、POE4#、RXD1、SMISO1、SSCL1、IRQ4-DS	POE4#、CTS8#、RTS8#、SS8#、IRQ4
PA0	MTIOC6C、SCK2、SSLA3、SSLB3	MTIOC6C、MTIOC6C#、TMO2、SSLA3、CTXD0

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX63T	RX24U
PA1	MTIOC6A、TXD2、SMOSI2、SSDA2、SSLA2、SSLB2	MTIOC6A、MTIOC6A#、TMO4、SSLA2、CRXD0、ADTRG0#
PA2	MTIOC2B、RXD2、SMISO2、SSCL2、SSLA1、SSLB1	MTIOC2B、MTIOC2B#、TMO7、GTADSM1、CTS6#、RTS6#、SS6#、SSLA1
PA3	MTIOC2A、SCK0、SSLA0、SSLB0	MTIOC2A、MTIOC2A#、TMRI7、GTADSM0、SSLA0
PA4	MTIOC1B、TXD0、SMOSI0、SSDA0、RSPCKA、RSPCKB、ADTRG0#	MTIOC1B、MTIOC1B#、TMC17、SCK6、RSPCKA、ADTRG0#
PA5	MTIOC1A、RXD0、SMISO0、SSCL0、MISOA、MISOB、ADTRG1#	MTIOC1A、MTIOC1A#、TMC13、RXD6、SMISO6、SSCL6、MISOA、IRQ1、ADTRG1#
PA6	CS3#、CTS3#、RTS3#、SS3#	TMO6、ADSM1
PA7	— (I/O ポートなし)	TMO2、ADSM0
PB0	A14、MTIOC0D、MOSIA、MOSIB	MTIOC0D、MTIOC0D#、TMO0、TXD6、SMOSI6、SSDA6、MOSIA、ADTRG2#
PB1	MTIOC0C、RXD0、SMISO0、SSCL0、SCL0、IRQ4	MTIOC0C、MTIOC0C#、TMC10、ADSM1、RXD6、SMISO6、SSCL6、SCL0
PB2	MTIOC0B、TXD0、SMOSI0、SSDA0、SDA0	MTIOC0B、MTIOC0B#、TMRI0、ADSM0、TXD6、SMOSI6、SSDA6、SDA0
PB3	A15、MTIOC0A、CACREF、SCK0	MTIOC0A、MTIOC0A#、CACREF、SCK6、RSPCKA
PB4	A16、POE8#、GTETRG0、IRQ3-DS	POE8#、GTETRG、GTECLKD、CTS5#、RTS5#、SS5#、IRQ3
PB5	A17、TXD12、SMOSI12、SSDA12、TXDX12、SIOX12、CTX1	GTIOC2B、GTIOC2B#、TXD5、SMOSI5、SSDA5
PB6	A18、RXD12、SMISO12、SSCL12、RXDX12、CRX1、IRQ2	GTIOC2A、GTIOC2A#、RXD5、SMISO5、SSCL5、IRQ5
PB7	A19、SCK12	GTIOC1B、GTIOC1B#、SCK5
PC0	AN14	RXD8、SMISO8、SSCL8、COMP3
PC1	AN15	ADSM1、GTADSM1、TXD8、SMOSI8、SSDA8
PC2	AN16	ADSM0、GTADSM0、SCK8
PC3	AN17	RXD1、SMISO1、SSCL1
PC4	AN18	TXD1、SMOSI1、SSDA1、ADST2
PC5	AN19	MTIOC1B、MTIOC1B#、TXD11、SMOSI11、SSDA11
PC6	— (I/O ポートなし)	MTIOC1A、MTIOC1A#、RXD11、SMISO11、SSCL11
PD0	A12、GTIOC3B、RSPCKA、RSPCKB	TMO6、GTIOC1A、GTIOC1A#、RSPCKA
PD1	CS0#、GTIOC3A、MISOA、MISOB、USB0_EXICEN	TMO2、GTIOC0B、GTIOC0B#、MISOA
PD2	CS2#、GTIOC2B、MOSIA、MOSIB、USB0_ID	TMC11、TMO4、GTIOC0A、GTIOC0A#、SCK5、MOSIA
PD3	GTIOC2A、TXD1、SMOSI1、SSDA1	TMO0、GTECLKC、TXD1、SMOSI11、SSDA11、TXD11、SMOSI11、SSDA11
PD4	GTIOC1B、SCK1	TMC10、TMC16、GTECLKB、SCK1、SCK11、IRQ2
PD5	GTIOC1A、RXD1、SMISO1、SSCL1、IRQ6	TMRI0、TMRI6、GTECLKA、RXD1、SMISO11、SSCL11、RXD11、SMISO11、SSCL11、IRQ3

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX63T	RX24U
PD6	GTIOC0B、SSLA0、SSLB0	MTIOC9C、MTIOC9C#、TMO1、GTIOC3B、GTIOC3B#、CTS1#、RTS1#、SS1#、CTS11#、RTS11#、SS11#、SSLA0、IRQ5、ADST0
PD7	GTIOC0A、CTS0#、RTS0#、SS0#、SSLA1、SSLB1、CTX1	MTIOC9A、MTIOC9A#、TMR11、TMR15、GTIOC3A、GTIOC3A#、TXD5、SMOSI5、SSDA5、SSLA1
PE0	WR1#、BC1#、WAIT#、SSLA2、SSLB2、CRX1、USB_OVRCURB、IRQ7	MTIOC9B、MTIOC9B#、TMC11、TMC15、RXD5、SMISO5、SSCL5、SSLA2
PE1	WR0#、WR#、CTS12#、RTS12#、SS12#、SSLA3、SSLB3、USB_OVRCURA	MTIOC9D、MTIOC9D#、TMO5、CTS5#、RTS5#、SS5#、SSLA3
PE2	POE10#、NMI	POE10#、NMI
PE3	A11、POE11#、MTCLKD、IRQ2-DS	MTCLKD、MTCLKD#、POE11#、IRQ2
PE4	A10、POE10#、MTCLKC、IRQ1	MTCLKC、MTCLKC#、POE10#、IRQ1
PE5	BCLK、USB_VBUS、IRQ0	IRQ0
PE6	— (I/O ポートなし)	POE10#、IRQ3
PF0	—	TMO1、TXD11、SMOSI11、SSDA11、COMP3
PF1	—	TMO5、RXD11、SMISO11、SSCL11、COMP2
PF2	CS1#、RXD1、SMISO1、SSCL1、IRQ5	TMO3、SCK11、CTXD0、COMP1
PF3	TXD1、SMOSI1、SSDA1	TMO7、CTS11#、RTS11#、SS11#、CRXD0、COMP0
PF4	CS3#	— (I/O ポートなし)
PG0	GTIOC7A、TXD2、SMOSI2、SSDA2、IRQ0	RXD9、SMISO9、SSCL9、COMP2
PG1	GTIOC7B、RXD2、SMISO2、SSCL2、IRQ1	TXD9、SMOSI9、SSDA9、COMP1
PG2	SCK2、IRQ2	GTETRG、SCK9、COMP0
PG3	GTIOC6A、TXD3、SMOSI3、SSDA3	— (I/O ポートなし)
PG4	GTIOV6B、RXD3、SMISO3、SSCL3、IRQ6	— (I/O ポートなし)
PG5	POE12#、SCK3、ADTRG#	— (I/O ポートなし)
PG6	CS2#、SCK1	— (I/O ポートなし)

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

表4.5 144 ピンパッケージにおける電源、クロック、システム制御端子の相違点

ピン番号	RX63T	RX24U
1	VCC_USB	— (P14)
3	EMLE	— (P12)
6	VSS	VCC
8	VCL	VSS
9	— (P00)	VSS
10	MD、FINED	— (P00)
12	— (PE3)	MD
14	VCC	— (PE4)
16	RES#	RES#
17	XTAL	XTAL (P37)
18	VSS	VSS
19	EXTAL	EXTAL (P36)
20	VCC	VCC
21	— (PE2)	VCC
27	VSS	— (PD5)
40	— (PB5)	VCC
41	PLLVCC	— (PB4)
42	— (PB4)	VSS
43	PLLVSS	VSS
60	VCC	— (P34)
63	VSS	VCC
65	— (P94)	VSS
66	— (P93)	VSS
85	VCC	VCC
86	— (P31)	VCC
87	VSS	— (P31)
88	— (P30)	VSS
89	— (P26)	VSS
102	AVCC	— (P64)
103	VREF	VREFH
104	AVSS	AVCC2
105	— (PC1)	AVSS2
106	— (PC0)	VREFL2
121	— (P45)	PGAVSS1
126	— (P40)	PGAVSS0
127	AVCC0	AVCC1
128	VREFH0	VREFH1
129	VREFL0	AVCC0
130	AVSS0	VREFH0
131	— (P82)	AVSS0
132	— (P81)	VREFL0
133	VSS	AVSS1
134	— (P80)	VREFL1
139	VCC	— (P80)
142	VSS_USB	— (P17)

## 4.2.3 64 ピンパッケージ

表 4.6 に 64 ピンパッケージ端子機能の相違点を示します。表 4.7 に 64 ピンパッケージにおける電源、クロック、システム制御端子の相違点を示します。

表 4.6 64 ピンパッケージ端子機能の相違点

I/O ポート	RX63T	RX24T
P00	GTIOC3A、CTS0#、RTS0#、SS0#、IRQ2-DS	IRQ2、ADST1
P01	GTIOC3B、CACREF、IRQ4-DS	POE12#、IRQ4、ADST2
P02	— (I/O ポートなし)	MTIOC9D、CTS1#、RTS1#、SS1#、IRQ5、ADST0
P10	MTCLKD、IRQ0-DS	— (I/O ポートなし)
P11	MTCLKC、IRQ1-DS	MTIOC3A、MTCLKC、TMO3、IRQ1
P21	— (I/O ポートなし)	MTCLKA、MTIOC9A、TMCI4、IRQ6、ADTRG1#、AN116、CVREFC1
P22	MTIC5W、MTCLKA、CTS0#、RTS0#、SS0#、MISOA	MTIC5W、TMRI2、TMO4、MISOA、ADTRG2#、COMP2
P23	MTIC5V、MTCLKB、CACREF、SCK0、MOSIA	MTIC5V、TMO2、CACREF、MOSIA、COMP1
P24	MTIC5U、MTCLKC、RXD0、SMISO0、SSCL0、RSPCKA	MTIC5U、TMCI2、TMO6、RSPCKA、COMP0
P30	MTIOC0B、MTCLKD、TXD0、SMOSI0、SSDA0、SSLA0	MTIOC0B、MTCLKD、TMCI6、SSLA0、IRQ7、COMP3
P31	MTIOC0A、SSLA1	MTIOC0A、MTCLKC、TMRI6、SSLA1、IRQ6
P32	MTIOC3C、MTIOC6C、SSLA2	— (I/O ポートなし)
P33	MTIOC3A、MTIOC6A、SSLA3	— (I/O ポートなし)
P36	— (I/O ポートなし)	—
P37	— (I/O ポートなし)	—
P40	AN000	AN000、CMPC00、CMPC01、CMPC22、CMPC23
P41	AN001	AN001
P42	AN002	AN002
P43	AN003、CVREFL	— (I/O ポートなし)
P44	AN004	AN100、CMPC10、CMPC11、CMPC32、CMPC33
P45	AN005	AN101、CMPC02、CMPC03、CMPC20、CMPC21
P46	AN006	AN102、CMPC12、CMPC13、CMPC30、CMPC31
P47	AN007、CVREFH	— (I/O ポートなし)
P50	— (I/O ポートなし)	AN206
P51	— (I/O ポートなし)	AN207
P52	— (I/O ポートなし)	AN208、IRQ0
P53	— (I/O ポートなし)	AN209、IRQ1
P54	— (I/O ポートなし)	AN210、IRQ2
P70	POE0#、CTS1#、RTS1#、SS1#、IRQ5-DS	POE0#、IRQ5
P71	MTIOC3B、GTIOC0A、MTIOC6B	MTIOC3B
P72	MTIOC4A、GTIOC1A、MTIOC7B	MTIOC4A
P73	MTIOC4B、GTIOC2A、MTIOC7B	MTIOC4B
P74	MTIOC3D、GTIOC0B、MTIOC6D	MTIOC3D
P75	MTIOC4C、GTIOC1B、MTIOC7C	MTIOC4C
P76	MTIOC4D、GTIOC2B、MTIOC7D	MTIOC4D
P90	— (I/O ポートなし)	MTIOC7D

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX63T	RX24T
P91	CTS1#、RTS1#、SS1#	MTIOC7C
P92	SCK1	MTIOC6D
P93	RXD1、SMISO1、SSCL1、IRQ1	MTIOC7B
P94	TXD1、SMOSI1、SSDA1	MTIOC7A
P95	— (I/O ポートなし)	MTIOC6B
P96	— (I/O ポートなし)	POE4#、IRQ4
PA2	MTIOC2B、SSLA1	— (I/O ポートなし)
PA3	MTIOC2A、SSLA0	— (I/O ポートなし)
PA4	MTIOC1B、RSPCKA、ADTRG0#	— (I/O ポートなし)
PA5	MTIOC1A、MISOA	— (I/O ポートなし)
PB0	MTIOC0D、MOSIA	— (I/O ポートなし)
PB1	MTIOC0C、RXD0、SMISO0、SSCL0、SCL	MTIOC0C、TMCIO、ADSM1、RXD6、SMISO6、SSCL6、SCL0
PB2	MTIOC0B、MTCLKB、TXD0、SMOSI0、SSDA0、SDA	MTIOC0B、TMRIO、ADSM0、TXD6、SMOSI6、SSDA6、SDA0
PB3	MTIOC0A、MTCLKA、CACREF、SCK0	MTIOC0A、CACREF、SCK6、RSPCKA
PB4	POE8#、GTETRG、CTS12#、RTS12#、SS12#、IRQ3-DS	POE8#、CTS5#、RTS5#、SS5#、IRQ3
PB5	POE11#、TXD12、SMOSI12、SSDA12、TXDX12、SIOX12、IRQ0	TXD5、SMOSI5、SSDA5
PB6	GTIOC2B、RXD12、SMISO12、SSCL12、RXDX12	RXD5、SMISO5、SSCL5、IRQ5
PB7	GTIOC2B、SCK12	— (I/O ポートなし)
PD3	GTIOC2A、TXD1、SMOSI1、SSDA1	TMO0、TXD1、SMOSI1、SSDA1
PD4	GTIOC1B、SCK1	TMCIO、TMCIO6、SCK1、IRQ2
PD5	GTIOC1A、RXD1、SMISO1、SSCL1	TMRIO、TMRIO6、RXD1、SMISO1、SSCL1
PD6	GTIOC0B	MTIOC9C、TMO1、CTS1#、RTS1#、SS1#
PD7	GTIOC0A、CTS0#、RTS0#、SS0#	MTIOC9A、TMRIO1、TMRIO5、SSLA1
PE2	POE10#、NMI	POE10#、NMI

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

表4.7 64 ピンパッケージにおける電源、クロック、システム制御端子の相違点

ピン番号	RX63T	RX24T
1	EMLE	— (P02)
3	VCL	VCL
4	— (P01)	MD
5	MD、FINED	— (P01)
6	RES#	RES#
7	XTAL	XTAL (P37)
8	VSS	VSS
9	EXTAL	EXTAL (P36)
10	VCC	VCC
20	VCC	— (PB3)
22	VSS	— (PB1)
23	— (PB3)	VCC
25	— (PB1)	VSS
39	— (P70)	VCC
41	— (P32)	VSS
42	VCC	— (P30)
44	VSS	— (P23)
47	— (P23)	AVCC2/VREF
48	— (P22)	AVSS2
57	AVCC0	— (P42)
58	VREFH0	— (P41)
59	VREFL0	— (P40)
60	AVSS0	AVCC1
61	— (P11)	AVCC0
62	— (P10)	AVSS0
63	— (PA5)	AVSS1

## 4.3 モジュールおよび機能の相違点

表 4.8にモジュールおよび機能の相違点を示します。モジュールおよび機能の相違点は 100 ピンパッケージの仕様を掲載しております。モジュールおよび機能の相違点について、詳細は「4.4 仕様詳細の相違点」および「5. 参考ドキュメント」のユーザーズマニュアル ハードウェア編を参照してください。

表4.8 モジュールおよび機能の相違点

No	モジュールおよび機能名	RX63T	RX24T	RX24U
1	<a href="#">動作モード</a>		△	
2	<a href="#">リセット</a>		△	
3	<a href="#">オプション設定メモリ</a>		△	
4	<a href="#">電圧検出回路 (LVDA/LVDAAb/LVDAAb)</a>		△	
5	<a href="#">クロック発生回路</a>		△	
6	クロック周波数精度測定回路 (CAC)		◎	
7	<a href="#">消費電力低減機能</a>		△	
8	レジスタライトプロテクション機能		△	
9	<a href="#">割り込みコントローラ (ICUb)</a>		△	
10	<a href="#">バス</a>		△	
11	<a href="#">メモリプロテクションユニット (MPU)</a>		△	
12	DMA コントローラ (DMACA)	○		—
13	データトランスファコントローラ (DTCa)		◎	
14	<a href="#">I/O ポート</a>		△	
15	<a href="#">マルチファンクションピンコントローラ (MPC)</a>		△	
16	<a href="#">マルチファンクションタイマパルスユニット 3 (MTU3/MTU3d/MTU3d)</a>		△	
17	<a href="#">ポートアウトプットイネーブル 3 (POE3/POE3A<sup>(注1)</sup>/POE3A)</a>		△	
18	<a href="#">汎用 PWM タイマ (GPT/GPTB/GPTB)</a>		△	
19	8 ビットタイマ (TMR)	—		○
20	コンペアマッチタイマ (CMT)		◎	
21	ウォッチドッグタイマ (WDT)	○		—
22	独立ウォッチドッグタイマ (IWDTa)		◎	
23	USB2.0 ホスト/ ファンクションモジュール (USBa)	○		—
24	<a href="#">シリアルコミュニケーションインタフェース (SCIC、SCId/ SCICg/SCICg)</a>		△	
25	<a href="#">I<sup>2</sup>C バスインタフェース (RIIC/RIICa/RIICa)</a>		△	
26	<a href="#">CAN モジュール (CAN/RSCAN/RSCAN)</a>		△	
27	<a href="#">シリアルペリフェラルインタフェース (RSPI/RSPIb/RSPIb)</a>		△	
28	CRC 演算器 (CRC)		◎	
29	<a href="#">12 ビット A/D コンバータ (S12ADB/S12ADF/S12ADF)</a>		△	
30	10 ビット A/D コンバータ (AD)	○		—
31	<a href="#">D/A コンバータ (DAa)</a>		△	
32	コンパレータ C (CMPC)	—		○
33	データ演算回路 (DOC)		◎	
34	デジタル電源制御演算器 (DPC)	○		—
35	<a href="#">RAM</a>		△	
36	<a href="#">フラッシュメモリ</a>		△	

注 1. RX24T (チップバージョン A) は POE3b、RX24T (チップバージョン B) は POE3A

凡例

- ◎： 全グループに搭載されているモジュールおよび機能
- または—： いずれかのグループに搭載されているモジュールおよび機能  
搭載されているグループには○を、搭載されていないグループには—を記述しています
- △： 全グループに搭載されているが、仕様が異なるモジュールおよび機能
- モジュールシンボルが異なる場合「モジュールおよび機能名（RX63T のモジュールシンボル/RX24T のモジュールシンボル/RX24U のモジュールシンボル）」と記述しています

#### 4.4 仕様詳細の相違点

以下に仕様詳細の相違点を示します。いずれかのグループにしか存在しない仕様は青字に、両方のグループに存在するが相違点のある仕様は赤字にしています。仕様に相違点がない項目は記載していません。

##### 4.4.1 CPU

表 4.9にCPU の相違点を示します。

表4.9 CPU の相違点

項目	RX63T	RX24T、RX24U
命令アーキテクチャ	<b>RXv1</b>	<b>RXv2</b>
CPU レジスタセット	<ul style="list-style-type: none"> <li>汎用レジスタ : 32 ビット × 16 本</li> <li>制御レジスタ : 32 ビット × <b>9</b> 本</li> <li>割り込みスタックポインタ (ISP)</li> <li>ユーザスタックポインタ (USP)</li> <li>割り込みテーブルレジスタ (INTB)</li> <li>プログラムカウンタ (PC)</li> <li>プロセッサステータスワード (PSW)</li> <li>バックアップ PC (BPC)</li> <li>バックアップ PSW (BPSW)</li> <li>高速割り込みベクタレジスタ (FINTV)</li> <li>浮動小数点ステータスワード (FPSW)</li> <li>—</li> <li>アキュムレータ : <b>64</b> ビット × <b>1</b> 本シングルチップモード (<b>ACC</b>)</li> </ul>	<ul style="list-style-type: none"> <li>汎用レジスタ : 32 ビット × 16 本</li> <li>制御レジスタ : 32 ビット × <b>10</b> 本</li> <li>割り込みスタックポインタ (ISP)</li> <li>ユーザスタックポインタ (USP)</li> <li>割り込みテーブルレジスタ (INTB)</li> <li>プログラムカウンタ (PC)</li> <li>プロセッサステータスワード (PSW)</li> <li>バックアップ PC (BPC)</li> <li>バックアップ PSW (BPSW)</li> <li>高速割り込みベクタレジスタ (FINTV)</li> <li>浮動小数点ステータスワード (FPSW)</li> <li><b>例外テーブルレジスタ (EXTB)</b></li> <li>アキュムレータ : <b>72</b> ビット × <b>2</b> 本シングルチップモード (<b>ACC0</b>、<b>ACC1</b>)</li> </ul>
アドレッシングモード	<b>10</b> 種類 即値 レジスタ直接 レジスタ間接 レジスタ相対 ポストインクリメントレジスタ間接 プリデクリメントレジスタ間接 インデックス付きレジスタ関節 制御レジスタ間接 PSW 直接 プログラムカウンタ相対 —	<b>11</b> 種類 即値 レジスタ直接 レジスタ間接 レジスタ相対 ポストインクリメントレジスタ間接 プリデクリメントレジスタ間接 インデックス付きレジスタ関節 制御レジスタ間接 PSW 直接 プログラムカウンタ相対 <b>アキュムレータ直接</b>
基本命令	<b>73</b> 種類 — —	<b>75</b> 種類 <b>LI フラグクリア付きストア (MOVCO)</b> <b>LI フラグセット付きロード (MOVLI)</b>

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T、RX24U
浮動小数点命令	<p>8 種類</p> <p>—</p> <p>—</p> <p>—</p>	<p>11 種類</p> <p>浮動小数点平方根 (FSQRT)</p> <p>浮動小数点数→整数変換 (FTOU)</p> <p>整数→浮動小数点数変換 (UTOF)</p>
DSP 機能命令	<p>9 種類</p> <p>上位 16 ビット積和演算 (MACHI)</p> <p>下位 16 ビット積和演算 (MACLO)</p> <p>上位 16 ビット乗算 (MULHI)</p> <p>下位 16 ビット乗算 (MULOL)</p> <p>アキュムレータ上位 32 ビットからの転送 (MVFACHI)</p> <p>アキュムレータ中央 32 ビットからの転送 (MVFACMI)</p> <p>アキュムレータ下位 32 ビットからの転送 (MVTACLO)</p> <p>16 ビット符号付きアキュムレータ丸め処理 (RACW)</p> <p>—</p>	<p>23 種類</p> <p>上位 16 ビット積和演算 (MACHI)</p> <p>下位 16 ビット積和演算 (MACLO)</p> <p>上位 16 ビット乗算 (MULHI)</p> <p>下位 16 ビット乗算 (MULOL)</p> <p>アキュムレータ上位 32 ビットからの転送 (MVFACHI)</p> <p>アキュムレータ中央 32 ビットからの転送 (MVFACMI)</p> <p>アキュムレータ下位 32 ビットからの転送 (MVTACLO)</p> <p>16 ビット符号付きアキュムレータ丸め処理 (RACW)</p> <p>32 ビット積和演算 (EMACA)</p> <p>32 ビット積差演算 (EMSBA)</p> <p>32 ビット乗算 (EMULA)</p> <p>下位 16 ビット・上位 16 ビット積和演算 (MACLH)</p> <p>上位 16 ビット積和演算 (MSBHI)</p> <p>下位 16 ビット・上位 16 ビット積和演算 (MSBLH)</p> <p>下位 16 ビット積和演算 (MSBLO)</p> <p>下位 16 ビット・上位 16 ビット乗算 (MULLH)</p> <p>アキュムレータガードビットからの転送 (MVFACGU)</p> <p>アキュムレータ下位 32 ビットからの転送 (MVFACLO)</p> <p>アキュムレータガードビットへの転送 (MVTACGU)</p> <p>符号付きアキュムレータ丸め処理 (RACL)</p> <p>符号付きアキュムレータ丸め処理 (RADCL)</p> <p>16 ビット符号付きアキュムレータ丸め処理 (RDACW)</p>
ベクタテーブル	<ul style="list-style-type: none"> <li>● 固定ベクタテーブル</li> <li>● 可変ベクタテーブル</li> </ul>	<ul style="list-style-type: none"> <li>● 例外ベクタテーブル</li> <li>● 割り込みベクタテーブル</li> </ul>

4.4.2 動作モード

表 4.10に動作モードの相違点を、表 4.11に動作モード関連 I/O レジスタの相違点を示します。

表4.10 動作モードの相違点

レジスタ	RX63T	RX24T、RX24U
動作モードの相違点	<ul style="list-style-type: none"> <li>● シングルチップモード</li> <li>● ブートモード SCI インタフェース</li> <li>● ユーザブートモード</li> </ul>	<ul style="list-style-type: none"> <li>● シングルチップモード</li> <li>● ブートモード SCI インタフェース FINE インタフェース</li> <li>—</li> </ul>
モード設定端子	MD	MD

表4.11 動作モード関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
MDSR	—	モードステータスレジスタ	レジスタなし
SYSCR0	—	システムコントロールレジスタ 0	レジスタなし

## 4.4.3 リセット

表 4.12 にリセットの相違点を、表 4.13 にリセット関連 I/O レジスタの相違点を示します。

表4.12 リセットの相違点

リセット名称	RX63T	RX24T、RX24U
リセットの種類	RES#端子リセット	RES#端子リセット
	パワーオンリセット	パワーオンリセット
	電圧監視 0 リセット	電圧監視 0 リセット
	電源監視 1 リセット	電源監視 1 リセット
	電源監視 2 リセット	電源監視 2 リセット
	ディープソフトウェアスタンバイ リセット	—
	独立ウォッチドッグタイマ リセット	独立ウォッチドッグタイマ リセット
	ウォッチドッグタイマリセット	—
	ソフトウェアリセット	ソフトウェアリセット

表4.13 リセット関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
RSTSR0	DPSRSTF	ディープソフトウェアスタンバイ リセットフラグ	予約ビット
RSTSR2	WDTRF	ウォッチドッグタイマリセット 検出フラグ	予約ビット

## 4.4.4 オプション設定メモリ

表 4.14 にオプション設定メモリの相違点を、表 4.15 にオプション設定メモリ関連 I/O レジスタの相違点を示します。

表4.14 オプション設定メモリの相違点

項目	RX63T	RX24T、RX24U
ユーザブートモード関連	UB コード A UB コード B エンディアン選択レジスタ B (MDEB)	なし
シングルチップモード関連	エンディアン選択レジスタ S	エンディアン選択レジスタ

表4.15 オプション設定メモリ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
OFS0	WDTTOPS[1:0]	IWDT タイムアウト期間選択ビット b3 b2 0 0 : 1024 サイクル (03FFh) 0 1 : 4096 サイクル (0FFFh) 1 0 : 8192 サイクル (1FFFh) 1 1 : 16384 サイクル (3FFFh)	IWDT タイムアウト期間選択ビット b3 b2 0 0 : 128 サイクル (007Fh) 0 1 : 512 サイクル (01FFh) 1 0 : 1024 サイクル (03FFh) 1 1 : 2048 サイクル (07FFh)
	IWDTSLCSTP	IWDT スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、および全モジュールクロックストップモード移行時のカウント停止有効	IWDT スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、およびディープスリープモード移行時のカウント停止有効
	WDTSTRT	WDT スタートモード選択ビット	予約ビット
	WDTTOPS[1:0]	WDT タイムアウト期間選択ビット	予約ビット
	WDTCKS[3:0]	WDT クロック分周比選択ビット	予約ビット
	WDTRPES[1:0]	WDT ウィンドウ終了位置選択ビット	予約ビット
	WDTRPSS[1:0]	WDT ウィンドウ開始位置選択ビット	予約ビット
	WDTRSTIRQS	WDT リセット割り込み要求選択ビット	予約ビット
OFS1	VDSEL[1:0]	予約ビット	電圧検出 0 レベル選択ビット
	HOCOEN	予約ビット	HOCO 発振有効ビット

## 4.4.5 電圧検出回路

表 4.16に電圧検出回路の相違点を、表 4.17に電圧検出回路関連 I/O レジスタの相違点を示します。

表4.16 電圧検出回路の相違点

項目		RX63T	RX24T、RX24U
電圧監視 0	検出電圧	1 レベル固定	3 レベルから選択可能
電圧監視 1	検出電圧	3 レベルから選択可能	9 レベルから選択可能
電圧監視 2	検出電圧	3 レベルから選択可能	4 レベルから選択可能

表4.17 電圧検出回路関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
LVD1CR1	LVD1IRQSEL	予約ビット	電圧監視 1 割り込み種類選択ビット
LVD2CR1	LVD2IRQSEL	予約ビット	電圧監視 2 割り込み種類選択ビット
LVD1CR0	LVD1FSAMP[1:0]	サンプリングクロック選択ビット	予約ビット
LVD2CR0	LVD2FSAMP[1:0]	サンプリングクロック選択ビット	予約ビット

4.4.6 クロック発生回路

表 4.18にクロック発生回路の相違点を、表 4.19にクロック発生回路関連 I/O レジスタの相違点を示します。

表4.18 クロック発生回路の相違点

項目	RX63T	RX24T、RX24U
用途	<ul style="list-style-type: none"> <li>• CPU、<b>DMAC</b>、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成</li> <li>• MTU3、GPT、<b>DPC</b> に供給される周辺モジュールクロック (PCLKA) の生成</li> <li>• 周辺モジュールに供給される周辺モジュールクロック (PCLKB) の生成</li> <li>• <b>AD</b> に供給される <b>AD 用クロック (PCLKC)</b> の生成</li> <li>• S12AD に供給される S12AD 用クロック (PCLKD) の生成</li> <li>• FlashIF に供給される FlashIF クロック (FCLK) の生成</li> <li>• <b>外部バス</b>に供給される<b>外部バスクロック (BCLK)</b> の生成</li> <li>• <b>USB</b> に供給される <b>USB クロック (UCLK)</b> の生成</li> <li>• <b>CAN</b> に供給される CAN クロック (CANMCLK) の生成</li> <li>• CAC に供給される CAC クロック (CACMCLK) の生成</li> <li>• IWDT に供給される IWDT 専用クロック (IWDTCLK) の生成</li> <li>• <b>JTAG</b> に供給される <b>JTAG 用クロック (JTAGTCK)</b> の生成</li> </ul>	<ul style="list-style-type: none"> <li>• CPU、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成</li> <li>• MTU3、GPT に供給される周辺モジュールクロック (PCLKA) の生成</li> <li>• 周辺モジュールに供給される周辺モジュールクロック (PCLKB) の生成</li> <li>—</li> <li>• S12AD に供給される S12AD 用クロック (PCLKD) の生成</li> <li>• FlashIF に供給される FlashIF クロック (FCLK) の生成</li> <li>—</li> <li>—</li> <li>• <b>RSCAN</b> に供給される CAN クロック (CANMCLK) の生成</li> <li>• CAC に供給される CAC クロック (CACCLK) の生成</li> <li>• IWDT に供給される IWDT 専用クロック (IWDTCLK) の生成</li> <li>—</li> </ul>
動作周波数	ICLK : <b>100MHz</b> (max) PCLKA : <b>100MHz</b> (max) PCLKB : <b>50MHz</b> (max) <b>PCLKC : 100MHz</b> (max) PCLKD : <b>50MHz</b> (max) FCLK : <b>4MHz~50MHz</b> (ROM、E2 データフラッシュ P/E 時) — — CANMCLK : <b>14MHz</b> (max)	ICLK : <b>80MHz</b> (max) PCLKA : <b>80MHz</b> (max) PCLKB : <b>40MHz</b> (max) — PCLKD : <b>40MHz</b> (max) FCLK : <b>1MHz~32MHz</b> (ROM)  <b>CACCLK : 各発振器のクロックと同じ</b> <b>IWDTCLK : 15kHz</b> CANMCLK : <b>20MHz</b> (max)
メインクロック発振器	発振子周波数 : <b>8MHz~12.5MHz</b>	発振子周波数 : <b>1MHz~20MHz</b>
PLL	<ul style="list-style-type: none"> <li>• 選択可能な通倍率 <b>8、10、12、16、20、24、25、50 通倍</b></li> <li>• VCO 発振周波数 <b>104MHz~200MHz</b></li> </ul>	<ul style="list-style-type: none"> <li>• 選択可能な通倍率 <b>4~15.5 通倍 (0.5 刻み)</b></li> <li>• 発振周波数 <b>40MHz~80MHz</b></li> </ul>
高速オンチップオシレータ	—	発振周波数 : <b>32Mz、64MHz</b>

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T、RX24U
低速オンチップオシレータ (LOCO)	発振周波数 : 125kHz	発振周波数 : 4MHz
IWDT 専用オンチップオシレータ	発振周波数 : 125kHz	発振周波数 : 15kHz

表4.19 クロック発生回路関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
SCKCR	PCKD[3:0]	S12AD 用クロック (PCLKD) 選択ビット	周辺モジュールクロック D (PCLKD) 選択ビット
	PCKC[3:0]	AD 用クロック (PCLKC) 選択ビット	予約ビット
	BCK [3:0]	外部バスクロック (BCLK) 選択ビット	予約ビット
	PSTOP1	BCLK 端子出力制御ビット	予約ビット
SCKCR2	—	システムクロックコントロール レジスタ 2	レジスタなし
SCKCR3	CKSEL[2:0]	クロックソース選択ビット 000 : LOCO 選択 — 010 : メインクロック発振器選択 100 : PLL 回路選択	クロックソース選択ビット 000 : LOCO 選択 001 : HOCO 選択 010 : メインクロック発振器選択 100 : PLL 回路選択
PLLCR	PLLSRCSEL	レジスタなし	PLL クロックソース選択ビット
	STC[5:0]	周波数逡倍率設定ビット [5:0] 000111 : ×8 — 001001 : ×10 — 001011 : ×12 — — — 001111 : ×16 — — — 010011 : ×20 — — — 010111 : ×24 011000 : ×25 110001 : ×50 — — — —	周波数逡倍率設定ビット [5:0] 000111 : ×4 001000 : ×4.5 001001 : ×5 001010 : ×5.5 001011 : ×6 001100 : ×6.5 001101 : ×7 001110 : ×7.5 001111 : ×8 010000 : ×8.5 010001 : ×9 010010 : ×9.5 010011 : ×10 010100 : ×10.5 010101 : ×11 010110 : ×11.5 010111 : ×12 011000 : ×12.5 011001 : ×13 011010 : ×13.5 011011 : ×14 011100 : ×14.5 011101 : ×15 011110 : ×15.5

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
BCKCR	—	外部バスクロックコントロールレジスタ	レジスタなし
HOCOCR	—	レジスタなし	高速オンチップオシレータコントロールレジスタ
HOCOCR2	—	レジスタなし	高速オンチップオシレータコントロールレジスタ 2
HOCOWTCR	—	レジスタなし	高速オンチップオシレータウェイトコントロールレジスタ
OSCOVFSR	—	レジスタなし	発振安定フラグレジスタ
MOFCR	MOFXIN	メインクロック発振器強制発振ビット	予約ビット
	MODRV21	予約ビット	メインクロック発振器ドライブ能力切り替えビット
	MOSEL	予約ビット	メインクロック発振器切り替えビット
MEMWAIT	—	レジスタなし	メモリウェイトサイクル設定レジスタ

## 4.4.7 消費電力低減機能

表 4.20 に消費電力低減機能の相違点を、表 4.21 に消費電力低減機能関連 I/O レジスタの相違点を示します。

表4.20 消費電力低減機能の相違点

項目	RX63T	RX24T、RX24U
クロックの切り替えによる消費電力の低減	個別に分周比を設定することができるクロック <ul style="list-style-type: none"> <li>システムクロック (ICLK)</li> <li>タイマモジュールクロック (PCLKA)</li> <li>周辺モジュールクロック (PCLKB)</li> <li>AD 用クロック (PCLKC)</li> <li>S12AD 用クロック (PCLKD)</li> <li>外部バスクロック (BCLK)</li> <li>フラッシュインタフェースクロック (FCLK)</li> </ul>	個別に分周比を設定することができるクロック <ul style="list-style-type: none"> <li>システムクロック (ICLK)</li> <li>高速周辺モジュールクロック (PCLKA)</li> <li>周辺モジュールクロック (PCLKB)</li> <li>—</li> <li>S12AD 用クロック (PCLKD)</li> <li>—</li> <li>FlashIF クロック (FCLK)</li> </ul>
BCLK 出力制御機能	BCLK 出力または High 出力の選択が可能	—
低消費電力状態	スリープモード 全モジュールクロックストップモード ソフトウェアスタンバイモード ディープソフトウェアスタンバイモード —	スリープモード — ソフトウェアスタンバイモード — ディープスリープモード
動作電力低減機能	—	動作電力制御状態 (2 種類) <ul style="list-style-type: none"> <li>高速動作モード</li> <li>低速動作モード</li> </ul>

表4.21 消費電力低減機能関連 I/O レジスタの相違点

レジスタ	ビット	RX63T	RX24T、RX24U
SBYCR	OPE	出力ポート許可ビット	予約ビット
	SSBY	ソフトウェアスタンバイビット 0: WAIT 命令実行後、スリープモードまたは全モジュールクロックストップモードに移行 1: WAIT 命令実行後、ソフトウェアスタンバイモードに移行	ソフトウェアスタンバイビット 0: WAIT 命令実行後、スリープモードまたはディープスリープモードに移行 1: WAIT 命令実行後、ソフトウェアスタンバイモードに移行
MSTPCRA	MSTPA2	予約ビット	8ビットタイマ7、6 (ユニット3) モジュールストップ設定ビット
	MSTPA3	予約ビット	8ビットタイマ5、4 (ユニット2) モジュールストップ設定ビット
	MSTPA4	予約ビット	8ビットタイマ3、2 (ユニット1) モジュールストップ設定ビット
	MSTPA5	予約ビット	8ビットタイマ1、0 (ユニット0) モジュールストップ設定ビット
	MSTPA6	汎用 PWM タイマ (ユニット1) モジュールストップ設定ビット	予約ビット
	MSTPA7	汎用 PWM タイマ (ユニット0) モジュールストップ設定ビット	汎用 PWM タイマモジュールストップ設定ビット
	MSTPA16	12ビット A/D コンバータ (ユニット1) モジュールストップ設定ビット	12ビット A/D コンバータ1 モジュールストップ設定ビット
	MSTPA17	12ビット A/D コンバータ (ユニット0) モジュールストップ設定ビット	12ビット A/D コンバータ モジュールストップ設定ビット
	MSTPA19	予約ビット	コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ モジュールストップ設定ビット
	MSTPA23	10ビット A/D コンバータ モジュールストップ設定ビット	12ビット A/D コンバータ2 モジュールストップ設定ビット
	MSTPA24	12ビット A/D コンバータ制御部 モジュールストップ設定ビット	予約ビット
ACSE	全モジュールクロックストップモード許可ビット	予約ビット	

レジスタ	ビット	RX63T	RX24T、RX24U
MSTPCRB	MSTPB0	CAN モジュールストップ設定ビット	RSCAN モジュールストップ設定ビット
	MSTPB4	シリアルコミュニケーションインタフェース SCId モジュールストップ設定ビット	予約ビット
	MSTPB6	データ演算回路モジュールストップ設定ビット	DOC モジュールストップ設定ビット
	MSTPB10	予約ビット	コンパレータ C モジュールストップ設定ビット
	MSTPB16	シリアルペリフェラルインタフェース 1 モジュールストップ設定ビット	予約ビット
	MSTPB19	ユニバーサルシリアルバスインタフェース (ポート 0) モジュールストップ設定ビット	予約ビット
	MSTPB21	I <sup>2</sup> C バスインタフェースモジュールストップ設定ビット	I <sup>2</sup> C バスインタフェース 0 モジュールストップ設定ビット
	MSTPB25	予約ビット	シリアルコミュニケーションインタフェース 6 モジュールストップ設定ビット
	MSTPB26	予約ビット	シリアルコミュニケーションインタフェース 5 モジュールストップ設定ビット
	MSTPB28	シリアルコミュニケーションインタフェース 3 モジュールストップ設定ビット	予約ビット
	MSTPB29	シリアルコミュニケーションインタフェース 2 モジュールストップ設定ビット	予約ビット
	MSTPB31	シリアルコミュニケーションインタフェース 0 モジュールストップ設定ビット	予約ビット
	MSTPCRC	MSTPC24	予約ビット
MSTPC31(RX63T) DSLPE(RX24T/24U)		デジタル電源制御回路モジュールストップ設定ビット (MSTPC31)	ディープスリープモード許可ビット (DSLPE)
MOSCWTCR	—	メインクロック発振器ウェイト時間コントロールレジスタ	レジスタなし
PLLWTCR	—	PLL ウェイトコントロールレジスタ	レジスタなし
DPSBYCR	—	ディープスタンバイコントロールレジスタ	レジスタなし
DPSIER0	—	ディープスタンバイインタラプトイネーブルレジスタ 0	レジスタなし
DPSIER2	—	ディープスタンバイインタラプトイネーブルレジスタ 2	レジスタなし
DPSIFR0	—	ディープスタンバイインタラプトフラグレジスタ 0	レジスタなし

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタ	ビット	RX63T	RX24T、RX24U
DPSIFR2	—	ディープスタンバイインタラプトフラグレジスタ 2	レジスタなし
DPSIEGR0	—	ディープスタンバイインタラプトエッジレジスタ 0	レジスタなし
DPSIEGR2	—	ディープスタンバイインタラプトエッジレジスタ 2	レジスタなし
DPSBKRY (y=0~31)	—	ディープスタンバイバックアップレジスタ	レジスタなし
OPCCR	—	レジスタなし	動作電力コントロールレジスタ

4.4.8 レジスタライトプロテクション機能

表 4.22 にレジスタライトプロテクション機能の相違点を、表 4.23 にレジスタライトプロテクション機能関連 I/O レジスタの相違点を示します。

表4.22 レジスタライトプロテクション機能の相違点

項目	RX63T	RX24T、RX24U
PRC0 ビット	<ul style="list-style-type: none"> <li>クロック発生回路関連レジスタ SCKCR, <a href="#">SCKCR2</a>, SCKCR3, PLLCR, PLLCR2, <a href="#">BCKCR</a>, MOSCCR, LOCOCR, ILOCOCR, OSTDCR, OSTDSR</li> </ul>	<ul style="list-style-type: none"> <li>クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, MOSCCR, LOCOCR, ILOCOCR, <a href="#">HOCO</a><a href="#">CR</a>, <a href="#">HOCO</a><a href="#">CR2</a>, OSTDCR, OSTDSR, <a href="#">MEM</a><a href="#">WAIT</a></li> </ul>
PRC1 ビット	<ul style="list-style-type: none"> <li>動作モード関連レジスタ <a href="#">SYSCR0</a>、SYSCR1</li> <li>消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, <a href="#">MOSC</a><a href="#">WT</a><a href="#">CR</a>, <a href="#">PLL</a><a href="#">W</a><a href="#">T</a><a href="#">CR</a>, <a href="#">DPS</a><a href="#">BY</a><a href="#">CR</a>, <a href="#">DPS</a><a href="#">IE</a><a href="#">R0</a>, <a href="#">DPS</a><a href="#">IE</a><a href="#">R2</a>, <a href="#">DPS</a><a href="#">IF</a><a href="#">R0</a>, <a href="#">DPS</a><a href="#">IF</a><a href="#">R2</a>, <a href="#">DPS</a><a href="#">IE</a><a href="#">GR0</a>, <a href="#">DPS</a><a href="#">IE</a><a href="#">GR2</a></li> <li>クロック発生回路関連レジスタ <a href="#">MOFCR</a></li> <li>ソフトウェアリセットレジスタ SWRR</li> </ul>	<ul style="list-style-type: none"> <li>動作モード関連レジスタ SYSCR1</li> <li>消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, <a href="#">OP</a><a href="#">CCR</a></li> <li>クロック発生回路関連レジスタ <a href="#">HOCOW</a><a href="#">T</a><a href="#">CR</a></li> <li>ソフトウェアリセットレジスタ SWRR</li> </ul>
PRC2 ビット	—	<ul style="list-style-type: none"> <li>クロック発生回路関連レジスタ <a href="#">HOCOW</a><a href="#">T</a><a href="#">CR</a></li> </ul>

表4.23 レジスタライトプロテクション機能関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
PRCR	PRC1	プロテクトビット 1 動作モード、消費電力低減機能、ソフトウェアリセット関連レジスタへの書き込み許可	プロテクトビット 1 動作モード、消費電力低減機能、 <a href="#">クロック発生回路関連レジスタ</a> 、ソフトウェアリセットレジスタへの書き込み許可設定
	PRC2	<a href="#">予約ビット</a>	<a href="#">プロテクトビット 2</a> <a href="#">クロック発生回路関連レジスタ</a> への書き込み許可

4.4.9 割り込みコントローラ

表 4.24に割り込みコントローラの相違点を、表 4.25に割り込みコントローラ関連 I/O レジスタの相違点を示します。

表4.24 割り込みコントローラの相違点

項目		RX63T	RX24T、RX24U
割り込み	周辺機能割り込み	<ul style="list-style-type: none"> <li>周辺モジュールからの割り込み</li> <li>要因数：169</li> <li>割り込み検出：エッジ検出／レベル検出</li> <li>接続している周辺モジュールの要因ごとに検出方法が決められている</li> <li>グループ割り込み機能：複数の割り込みを1つの割り込みベクタに割り当て エッジ検出割り込みグループ数：1（グループ0） レベル検出割り込みグループ数：1（グループ12）</li> </ul>	<ul style="list-style-type: none"> <li>周辺モジュールからの割り込み</li> <li>要因数： (RX24T)163、(RX24U)175</li> <li>割り込み検出：エッジ検出／レベル検出</li> <li>接続している周辺モジュールの要因ごとに検出方法が決められている</li> </ul>
	DTC 制御	DTC 起動要因：124 （周辺機能割り込み 115 +外部端子割り込み 8 +ソフトウェア割り込み 1）	DTC 起動要因： (RX24T) 118、(RX24U) 124 （周辺機能割り込み (RX24T) 109、(RX24U) 115 +外部端子割り込み 8 +ソフトウェア割り込み 1）
	DMAC 制御	DMAC 起動要因：119 （周辺機能割り込み 111 +外部端子割り込み 8）	なし
ノンマスカブル割り込み	WDT アンダフロー/リフレッシュエラー	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	なし
低消費電力状態からの復帰		<ul style="list-style-type: none"> <li>スリープモード ノンマスカブル割り込み、全割り込み要因で復帰</li> <li>—</li> <li>全モジュールクロックストップモード ノンマスカブル割り込み、IRQ0～IRQ7 割り込み、USB レジューム割り込みで復帰</li> <li>ソフトウェアスタンバイモード ノンマスカブル割り込み、IRQ0～IRQ7 割り込み、USB レジューム割り込みで復帰</li> </ul>	<ul style="list-style-type: none"> <li>スリープモード ノンマスカブル割り込み、全割り込み要因で復帰</li> <li>ディープスリープモード ノンマスカブル割り込み、全割り込み要因で復帰</li> <li>—</li> <li>ソフトウェアスタンバイモード ノンマスカブル割り込み、IRQ0～IRQ7 割り込みで復帰</li> </ul>

表4.25 割り込みコントローラ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
DTCERn n=割り込みベクタ 番号	DTCE	DTC 起動許可ビット	DTC 転送要求許可ビット
DMRSRm m = DMAC チャン ネル番号	—	DMAC 起動要求選択レジスタ	レジスタなし
NMISR	WDTST	WDT アンダフロー/リフレッシュ エラーステータスフラグ	予約ビット
NMIER	WDTEN	WDT アンダフロー/リフレッシュ エラー許可ビット	予約ビット
NMICLR	WDTCLR	WDT クリアビット	予約ビット
GRPm m=グループ番号	—	グループ m 割り込み要因レジスタ	レジスタなし
GENm m=グループ番号	—	グループ m 割り込み許可レジスタ	レジスタなし
GCRm m=グループ番号	—	グループ m 割り込みクリアレジスタ	レジスタなし

## RX63T グループ、RX24T グループ、RX24U グループ

### RX63T グループから RX24T グループ、RX24U グループへの移行

表 4.26の各項目の内容は以下のとおりです。

- ベクタ番号：ベクタ番号を示します
- RX63T/RX24T/RX24U：RX63T グループ/RX24T グループ/RX24U グループを示します
- 割り込み要求発生元：割り込み要求発生元の名称を示します
- 名称：割り込み名称を示します
- 割り込みの検出方法：割り込みの検出方法を”エッジ”、”レベル”で示します
- CPU 割り込み：CPU 割り込み要因を”○”で示します
- DTC 起動：DTC 起動要因を”○”で示します
- DMAC 起動：DMAC 起動要因を”○”で示します
- sstb 復帰：ソフトウェアスタンバイモードからの復帰要因を”○”で示します
- sacs 復帰：全モジュールクロックストップモードからの復帰要因を”○”で示します
- IER：ベクタ番号に対応する IER レジスタ、ビット名を示します
- IPR：割り込み要因に対応する IPR レジスタを示します
- DTCER：DTC 起動要因に対応する DTCER レジスタを示します

表4.26 割り込みベクタテーブルの相違点

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込 みの検 出方 法	CPU 割 り 込 み	DTC 起 動	DMAC 起 動	sstb 復 帰	sacs 復 帰	IER	IPR	DTCER
21	RX63T	FCUIF	FIFERR	レベル	○	x	x	x	x	IER02.IEN5	IPR001	—
	RX24T RX24U	—	予約	—	x					—	—	
32	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	CAC	FERRF	レベル	○					IER04.IEN0	IPR032	
33	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	CAC	MENDF	レベル	○					IER04.IEN1	IPR033	
34	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	CAC	OVFF	レベル	○					IER04.IEN2	IPR034	
36	RX63T	CAC	FERRF	レベル	○	x	x	x	x	—	—	—
	RX24T RX24U	—	予約	—	x					IER04.IEN4	IPR036	
37	RX63T	CAC	MENDF	レベル	○	x	x	x	x	—	—	—
	RX24T RX24U	—	予約	—	x					IER04.IEN5	IPR036	
38	RX63T	CAC	OVFF	レベル	○	x	x	x	x	—	—	—
	RX24T RX24U	—	予約	—	x					IER04.IEN6	IPR036	
39	RX63T	RSPI0	SPRI0	エッジ	○	○	○	x	x	IER04.IEN7	IPR039	DTCER039
	RX24T RX24U	—	予約	—	x	x	x			—	—	—
40	RX63T	RSPI0	SPTI0	エッジ	○	○	○	x	x	IER05.IEN0	IPR040	DTCER040
	RX24T RX24U	GPT	ETGIN			x	x					—

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
41	RX63T	RSPi0	SPIi0	レベル	○	x	x	x	x	IER05.IEN1	IPR041	—
	RX24T RX24U	GPT	ETGIP	エッジ								
42	RX63T	RSPi1	SPRi1	エッジ	○	○	○	x	x	IER05.IEN2	IPR042	DTCER042
	RX24T RX24U	—	予約	—	x	x	x			—	—	—
43	RX63T	RSPi1	SPTi1	エッジ	○	○	○	x	x	IER05.IEN3	IPR043	DTCER043
	RX24T RX24U	—	予約	—	x	x	x			—	—	—
44	RX63T	RSPi1	SPIi1	レベル	○	x	x	x	x	IER05.IEN4	IPR044	—
	RX24T RX24U	RSPi0	SPEi0									
45	RX63T	CAN1	RXF1	エッジ	○	x	x	x	x	IER05.IEN5	IPR045	—
	RX24T RX24U	RSPi0	SPRi0			○					IPR044	DTCER045
46	RX63T	CAN1	TXF1	エッジ	○	x	x	x	x	IER05.IEN6	IPR045	—
	RX24T RX24U	RSPi0	SPTi0			○					IPR044	DTCER046
47	RX63T	CAN1	RXM1	エッジ	○	x	x	x	x	IER05.IEN7	IPR045	—
	RX24T RX24U	RSPi0	SPIi0	レベル							IPR044	
48	RX63T	CAN1	TXM1	エッジ	○	x	x	x	x	IER06.IEN0	IPR045	—
	RX24T RX24U	GPT0	GTCiA0			○					IPR048	DTCER048
49	RX63T	GPT7	GTCiA7	エッジ	○	○	○	x	x	IER06.IEN1	IPR049	DTCER049
	RX24T RX24U	GPT0	GTCiB0				x					
50	RX63T	GPT7	GTCiB7	エッジ	○	○	○	x	x	IER06.IEN2	IPR049	DTCER050
	RX24T RX24U	GPT0	GTCiC0				x				IPR050	
51	RX63T	GPT7	GTCiC7	エッジ	○	○	○	x	x	IER06.IEN3	IPR049	DTCER051
	RX24T RX24U	GPT0	GTCiD0				x				IPR051	
52	RX63T	GPT7	GTCiE7	エッジ	○	○	○	x	x	IER06.IEN4	IPR052	DTCER052
	RX24T RX24U	GPT0	GDTE0			x	x					—
53	RX63T	GPT7	GTCiV7	エッジ	○	○	○	x	x	IER06.IEN5	IPR052	DTCER053
	RX24T RX24U	GPT0	GTCiE0				x				IPR053	
54	RX63T	コンパ レータ	CMP4	エッジ	○	○	○	x	x	IER06.IEN6	IPR054	DTCER054
	RX24T RX24U	GPT0	GTCiF0				x					
55	RX63T	コンパ レータ	CMP5	エッジ	○	○	○	x	x	IER06.IEN7	IPR055	DTCER055
	RX24T RX24U	GPT0	GTCiV0				x					

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DT CER
56	RX63T	コンパ レータ	CMP6	エッジ	○	○	○	x	x	IER07.IEN0	IPR056	DT CER056
	RX24T RX24U	GPT0	GTCIU0				x					
58	RX63T	DPC	RBI0	エッジ	○	○	○	x	x	IER07.IEN2	IPR058	DT CER058
	RX24T RX24U	—	予約	—	x	x	x			—	—	—
59	RX63T	DPC	RBI1	エッジ	○	○	○	x	x	IER07.IEN3	IPR059	DT CER059
	RX24T RX24U	RSCAN	COMFRXINT				x					
60	RX63T	DPC	RBI2	エッジ	○	○	○	x	x	IER07.IEN4	IPR060	DT CER060
	RX24T RX24U	RSCAN	RXFINT	レベル		x	x					—
61	RX63T	DPC	RBI3	エッジ	○	○	○	x	x	IER07.IEN5	IPR061	DT CER061
	RX24T RX24U	RSCAN	TXINT	レベル		x	x					—
62	RX63T	DPC	RBI4	エッジ	○	○	○	x	x	IER07.IEN6	IPR062	DT CER062
	RX24T RX24U	RSCAN	CHERRINT	レベル		x	x					—
63	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	RSCAN	GLERRINT	レベル	○					IER07.IEN7	IPR063	
64	RX63T	ICU	IRQ0	エッジ/ レベル	○	○	○	○	○	IER08.IEN0	IPR064	DT CER064
	RX24T RX24U	ICU					x		x			
65	RX63T	ICU	IRQ1	エッジ/ レベル	○	○	○	○	○	IER08.IEN1	IPR065	DT CER065
	RX24T RX24U	ICU					x		x			
66	RX63T	ICU	IRQ2	エッジ/ レベル	○	○	○	○	○	IER08.IEN2	IPR066	DT CER066
	RX24T RX24U	ICU					x		x			
67	RX63T	ICU	IRQ3	エッジ/ レベル	○	○	○	○	○	IER08.IEN3	IPR067	DT CER067
	RX24T RX24U	ICU					x		x			
68	RX63T	ICU	IRQ4	エッジ/ レベル	○	○	○	○	○	IER08.IEN4	IPR068	DT CER068
	RX24T RX24U	ICU					x		x			
69	RX63T	ICU	IRQ5	エッジ/ レベル	○	○	○	○	○	IER08.IEN5	IPR069	DT CER069
	RX24T RX24U	ICU					x		x			
70	RX63T	ICU	IRQ6	エッジ/ レベル	○	○	○	○	○	IER08.IEN6	IPR070	DT CER070
	RX24T RX24U	ICU					x		x			
71	RX63T	ICU	IRQ7	エッジ/ レベル	○	○	○	○	○	IER08.IEN7	IPR071	DT CER071
	RX24T RX24U	ICU					x		x			

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
88	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	LVD	LVD1	エッジ	○			○		IER0B.IEN0	IPR088	
89	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	LVD	LVD2	エッジ	○			○		IER0B.IEN1	IPR089	
98	RX63T	AD	ADI0	エッジ	○	○	○	x	x	IER0C.IEN2	IPR098	DTCER098
	RX24T RX24U	GPT1	GTCIA1				x					
99	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIB1	エッジ	○	○				IER0C.IEN3	IPR099	DTCER099
100	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIC1	エッジ	○	○				IER0C.IEN4	IPR100	DTCER100
101	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCID1	エッジ	○	○				IER0C.IEN5	IPR101	DTCER101
102	RX63T	S12AD	S12ADI	エッジ	○	○	○	x	x	IER0C.IEN6	IPR102	DTCER102
	RX24T RX24U						x					
103	RX63T	S12AD	S12GBADI	エッジ	○	○	○	x	x	IER0C.IEN7	IPR103	DTCER103
	RX24T RX24U		GBADI				x					
104	RX63T	S12AD1	S12ADI1	エッジ	○	○	○	x	x	IER0D.IEN0	IPR104	DTCER104
	RX24T RX24U	S12AD	GCADI				x					
105	RX63T	S12AD1	S12GBADI1	エッジ	○	○	○	x	x	IER0D.IEN1	IPR105	DTCER105
	RX24T RX24U		S12ADI1				x					
106	RX63T	ICU	GROUP0	レベル	○	x	x	x	x	IER0D.IEN2	IPR106	—
	RX24T RX24U	S12AD1	GBADI1	エッジ		○						DTCER106
107	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	S12ADI1	GCADI1	エッジ	○	○				IER0D.IEN3	IPR107	DTCER107
108	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	CMPC0	CMPC0	エッジ	○	○				IER0D.IEN4	IPR108	DTCER108
109	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	CMPC1	CMPC1	エッジ	○	○				IER0D.IEN5	IPR109	DTCER109
110	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	CMPC2	CMPC2	エッジ	○	○				IER0D.IEN6	IPR110	DTCER110

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
111	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	S12AD2	S12ADI2	エッジ	○	○				IER0D.IEN7	IPR111	DTCER111
112	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	S12AD2	GBADI2	エッジ	○	○				IER0E.IEN0	IPR112	DTCER112
113	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	S12AD2	GCADI2	エッジ	○	○				IER0E.IEN1	IPR113	DTCER113
114	RX63T	ICU	GROUP12	レベル	○	x	x	x	x	IER0E.IEN2	IPR114	—
	RX24T RX24U	MTU0	TGIA0	エッジ		○						DTCER114
115	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	MTU0	TGIB0	エッジ	○	○				IER0E.IEN3	IPR114	DTCER115
116	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	MTU0	TGIC0	エッジ	○	○				IER0E.IEN4	IPR114	DTCER115
117	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	MTU0	TGID0	エッジ	○	○				IER0E.IEN5	IPR114	DTCER115
118	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	MTU0	TCIV0	エッジ	○					IER0E.IEN6	IPR118	
119	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	MTU0	TGIE0	エッジ	○					IER0E.IEN7	IPR118	
120	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	MTU0	TGIF0	エッジ	○					IER0F.IEN0	IPR118	
121	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	MTU1	TGIA1	エッジ	○	○				IER0F.IEN1	IPR121	DTCER121
122	RX63T	SCI12	SCIX0	レベル	○	x	x	x	x	IER0F.IEN2	IPR122	—
	RX24T RX24U	MTU1	TGIB1	エッジ		○					IPR121	DTCER122
123	RX63T	SCI12	SCIX1	レベル	○	x	x	x	x	IER0F.IEN3	IPR122	—
	RX24T RX24U	MTU1	TCIV1	エッジ							IPR123	
124	RX63T	SCI12	SCIX2	レベル	○	x	x	x	x	IER0F.IEN4	IPR122	—
	RX24T RX24U	MTU1	TCIU1	エッジ							IPR123	
125	RX63T	SCI12	SCIX3	レベル	○	x	x	x	x	IER0F.IEN5	IPR122	—
	RX24T RX24U	MTU2	TGIA2	エッジ		○					IPR125	DTCER125

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
126	RX63T	MTU0	TGIA0	エッジ	○	○	○	x	x	IER0F.IEN6	IPR126	DTCER126
	RX24T RX24U	MTU2	TGIB2				x				IPR125	
127	RX63T	MTU0	TGIB0	エッジ	○	○	○	x	x	IER0F.IEN7	IPR126	DTCER127
	RX24T RX24U	MTU2	TCIV2				x				x	IPR127
128	RX63T	MTU0	TGIC0	エッジ	○	○	○	x	x	IER10.IEN0	IPR126	DTCER128
	RX24T RX24U	MTU2	TCIU2				x				x	IPR127
129	RX63T	MTU0	TGID0	エッジ	○	○	○	x	x	IER10.IEN1	IPR126	DTCER129
	RX24T RX24U	MTU3	TGIA3				x				IPR129	
130	RX63T	MTU0	TCIV0	エッジ	○	x	x	x	x	IER10.IEN2	IPR130	—
	RX24T RX24U	MTU3	TGIB3			○					IPR129	DTCER130
131	RX63T	MTU0	TGIE0	エッジ	○	x	x	x	x	IER10.IEN3	IPR130	—
	RX24T RX24U	MTU3	TGIC3			○					IPR129	DTCER131
132	RX63T	MTU0	TGIF0	エッジ	○	x	x	x	x	IER10.IEN4	IPR130	—
	RX24T RX24U	MTU3	TGID3			○					IPR129	DTCER132
133	RX63T	MTU1	TGIA1	エッジ	○	○	○	x	x	IER10.IEN5	IPR133	DTCER133
	RX24T RX24U	MTU3	TCIV3			x	x					—
134	RX63T	MTU1	TGIB1	エッジ	○	○	○	x	x	IER10.IEN6	IPR133	DTCER134
	RX24T RX24U	MTU4	TGIA4				x				IPR134	
135	RX63T	MTU1	TCIV1	エッジ	○	x	x	x	x	IER10.IEN7	IPR135	—
	RX24T RX24U	MTU4	TGIB4			○					IPR134	DTCER135
136	RX63T	MTU1	TCIU1	エッジ	○	x	x	x	x	IER11.IEN0	IPR135	—
	RX24T RX24U	MTU4	TGIC4			○					IPR134	DTCER136
137	RX63T	MTU2	TGIA2	エッジ	○	○	○	x	x	IER11.IEN1	IPR137	DTCER137
	RX24T RX24U	MTU4	TGID4				x				IPR134	
138	RX63T	MTU2	TGIB2	エッジ	○	○	○	x	x	IER11.IEN2	IPR137	DTCER138
	RX24T RX24U	MTU4	TCIV4				x				IPR138	
139	RX63T	MTU2	TCIV2	エッジ	○	x	x	x	x	IER11.IEN3	IPR139	—
	RX24T RX24U	MTU5	TGIU5			○						DTCER139
140	RX63T	MTU2	TCIU2	エッジ	○	x	x	x	x	IER11.IEN4	IPR139	—
	RX24T RX24U	MTU5	TGIV5			○						DTCER140

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
141	RX63T	MTU3	TGIA3	エッジ	○	○	○	x	x	IER11.IEN5	IPR141	DTCER141
	RX24T RX24U	MTU5	TGIW5				x				IPR139	
142	RX63T	MTU3	TGIB3	エッジ	○	○	○	x	x	IER11.IEN6	IPR141	DTCER142
	RX24T RX24U	MTU6	TGIA6				x				IPR142	
143	RX63T	MTU3	TGIC3	エッジ	○	○	○	x	x	IER11.IEN7	IPR141	DTCER143
	RX24T RX24U	MTU6	TGIB6				x				IPR142	
144	RX63T	MTU3	TGID3	エッジ	○	○	○	x	x	IER12.IEN0	IPR141	DTCER144
	RX24T RX24U	MTU6	TGIC6				x				IPR142	
145	RX63T	MTU3	TCIV3	エッジ	○	x	x	x	x	IER12.IEN1	IPR145	—
	RX24T RX24U	MTU6	TGID6			○					IPR142	DTCER145
146	RX63T	MTU4	TGIA4	エッジ	○	○	○	x	x	IER12.IEN2	IPR146	DTCER146
	RX24T RX24U	MTU6	TCIV6			x	x				IPR146	—
147	RX63T	MTU4	TGIB4	エッジ	○	○	○	x	x	IER12.IEN3	IPR146	DTCER147
	RX24T RX24U	—	予約	—	x	x	x					
148	RX63T	MTU4	TGIC4	エッジ	○	○	○	x	x	IER12.IEN4	IPR146	DTCER148
	RX24T RX24U	—	予約	—	x	x	x					
149	RX63T	MTU4	TGID4	エッジ	○	○	○	x	x	IER12.IEN5	IPR146	DTCER149
	RX24T RX24U	MTU7	TGIA7				x				IPR149	
150	RX63T	MTU4	TCIV4	エッジ	○	○	○	x	x	IER12.IEN6	IPR150	DTCER150
	RX24T RX24U	MTU7	TGIB7				x				IPR149	
151	RX63T	MTU5	TGIU5	エッジ	○	○	○	x	x	IER12.IEN7	IPR151	DTCER151
	RX24T RX24U	MTU7	TGIC7				x					
152	RX63T	MTU5	TGIV5	エッジ	○	○	○	x	x	IER13.IEN0	IPR151	DTCER152
	RX24T RX24U	MTU7	TGID7				x					
153	RX63T	MTU5	TGIW5	エッジ	○	○	○	x	x	IER13.IEN1	IPR151	DTCER153
	RX24T RX24U	MTU7	TCIV7				x				IPR153	
154	RX63T	MTU6	TGIA6	エッジ	○	○	○	x	x	IER13.IEN2	IPR154	DTCER154
	RX24T RX24U	—	予約	—	x	x	x					
155	RX63T	MTU6	TGIB6	エッジ	○	○	○	x	x	IER13.IEN3	IPR154	DTCER155
	RX24T RX24U	—	予約	—	x	x	x					

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの 検出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
156	RX63T	MTU6	TGIC6	エッジ	○	○	○	x	x	IER13.IEN4	IPR154	DTCER156
	RX24T RX24U	—	予約	—	x	x	x			—	—	—
157	RX63T	MTU6	TGID6	エッジ	○	○	○	x	x	IER13.IEN5	IPR154	DTCER157
	RX24T RX24U	—	予約	—	x	x	x			—	—	—
158	RX63T	MTU6	TCIV6	エッジ	○	x	x	x	x	IER13.IEN6	IPR158	—
	RX24T RX24U	—	予約	—	x					—	—	—
159	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	MTU9	TGIA9	エッジ	○	○				IER13.IEN7	IPR159	DTCER159
160	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	MTU9	TGIB9	エッジ	○	○				IER14.IEN0	IPR159	DTCER160
161	RX63T	MTU7	TGIA7	エッジ	○	○	○	x	x	IER14.IEN1	IPR161	DTCER161
	RX24T RX24U	MTU9	TGIC9				x			IPR159		
162	RX63T	MTU7	TGIB7	エッジ	○	○	○	x	x	IER14.IEN2	IPR161	DTCER162
	RX24T RX24U	MTU9	TGID9				x			IPR159		
163	RX63T	MTU7	TGIC7	エッジ	○	○	○	x	x	IER14.IEN3	IPR163	DTCER163
	RX24T RX24U	MTU9	TCIV9			x	x					—
164	RX63T	MTU7	TGID7	エッジ	○	○	○	x	x	IER14.IEN4	IPR163	DTCER164
	RX24T RX24U	MTU9	TGIE9			x	x					—
165	RX63T	MTU7	TCIV7	エッジ	○	○	○	x	x	IER14.IEN5	IPR165	DTCER165
	RX24T RX24U	MTU9	TGIF9			x	x			IPR163		—
166	RX63T	POE	OEI1	レベル	○	x	x	x	x	IER14.IEN6	IPR166	—
	RX24T RX24U	—	予約	—	x					—	—	—
167	RX63T	POE	OEI2	レベル	○	x	x	x	x	IER14.IEN7	IPR166	—
	RX24T RX24U	—	予約	—	x					—	—	—
168	RX63T	POE	OEI3	レベル	○	x	x	x	x	IER15.IEN0	IPR166	—
	RX24T RX24U		OEI1							IPR168		
169	RX63T	POE	OEI4	レベル	○	x	x	x	x	IER15.IEN1	IPR166	—
	RX24T RX24U		OEI2							IPR168		
170	RX63T	POE	OEI5	レベル	○	x	x	x	x	IER15.IEN2	IPR166	—
	RX24T RX24U		OEI3							IPR168		

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検出方法	CPU 割り込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
171	RX63T	コンパレータ	CMP0	エッジ	○	○	○	x	x	IER15.IEN3	IPR171	DTCER171
	RX24T RX24U	POE	OEI4	レベル		x	x				IPR168	—
172	RX63T	コンパレータ	CMP1	エッジ	○	○	○	x	x	IER15.IEN4	IPR172	DTCER172
	RX24T RX24U	POE	OEI5	レベル		x	x				IPR168	—
173	RX63T	コンパレータ	CMP2	エッジ	○	○	○	x	x	IER15.IEN5	IPR173	DTCER173
	RX24T RX24U	CMPC3	CMPC3				x					
174	RX63T	GPT4	GTCIA4	エッジ	○	○	○	x	x	IER15.IEN6	IPR174	DTCER174
	RX24T RX24U	TMR0	CMIA0				x					
175	RX63T	GPT4	GTCIB4	エッジ	○	○	○	x	x	IER15.IEN7	IPR174	DTCER175
	RX24T RX24U	TMR0	CMIB0				x					
176	RX63T	GPT4	GTCIC4	エッジ	○	○	○	x	x	IER16.IEN0	IPR174	DTCER176
	RX24T RX24U	TMR0	OVI0			x	x					—
177	RX63T	GPT4	GTCIE4	エッジ	○	○	○	x	x	IER16.IEN1	IPR177	DTCER177
	RX24T RX24U	TMR1	CMIA1				x					
178	RX63T	GPT4	GTCIV4	エッジ	○	○	○	x	x	IER16.IEN2	IPR177	DTCER178
	RX24T RX24U	TMR1	CMIB1				x					
179	RX63T	GPT4	LOCOI4	エッジ	○	○	○	x	x	IER16.IEN3	IPR177	DTCER179
	RX24T RX24U	TMR1	OVI1			x	x					—
180	RX63T	GPT5	GTCIA5	エッジ	○	○	○	x	x	IER16.IEN4	IPR180	DTCER180
	RX24T RX24U	TMR2	CMIA2				x					
181	RX63T	GPT5	GTCIB5	エッジ	○	○	○	x	x	IER16.IEN5	IPR180	DTCER181
	RX24T RX24U	TMR2	CMIB2				x					
182	RX63T	GPT5	GTCIC5	エッジ	○	○	○	x	x	IER16.IEN6	IPR180	DTCER182
	RX24T RX24U	TMR2	OVI2			x	x					—
183	RX63T	GPT5	GTCIE5	エッジ	○	○	○	x	x	IER16.IEN7	IPR183	DTCER183
	RX24T RX24U	TMR3	CMIA3				x					
184	RX63T	GPT5	GTCIV5	エッジ	○	○	○	x	x	IER17.IEN0	IPR183	DTCER184
	RX24T RX24U	TMR3	CMIB3				x					

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
185	RX63T	GPT6	GTCIA6	エッジ	○	○	○	x	x	IER17.IEN1	IPR185	DTCCER185
	RX24T RX24U	TMR3	OVI3			x	x				IPR183	—
186	RX63T	GPT6	GTCIB6	エッジ	○	○	○	x	x	IER17.IEN2	IPR185	DTCCER186
	RX24T RX24U	TMR4	CMIA4			x	IPR186					
187	RX63T	GPT6	GTCIC6	エッジ	○	○	○	x	x	IER17.IEN3	IPR185	DTCCER187
	RX24T RX24U	TMR4	CMIB4			x	IPR186					
188	RX63T	GPT6	GTCIE6	エッジ	○	○	○	x	x	IER17.IEN4	IPR188	DTCCER188
	RX24T RX24U	TMR4	OVI4			x	x				IPR186	—
189	RX63T	GPT6	GTCIV6	エッジ	○	○	○	x	x	IER17.IEN5	IPR188	DTCCER189
	RX24T RX24U	TMR5	CMIA5			x	IPR189					
190	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	TMR5	CMIB5	エッジ	○	○	—	—	—	IER17.IEN6	IPR189	DTCCER190
191	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	TMR5	OVI5	エッジ	○	—	—	—	—	IER17.IEN7	IPR189	—
192	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	TMR6	CMIA6	エッジ	○	○	—	—	—	IER18.IEN0	IPR192	DTCCER192
193	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	TMR6	CMIB6	エッジ	○	○	—	—	—	IER18.IEN1	IPR192	DTCCER193
194	RX63T	RIIC0	EEI0	レベル	○	x	x	x	x	IER18.IEN2	IPR194	—
	RX24T RX24U	TMR6	OVI6	エッジ	—	—	—	—	—		IPR192	
195	RX63T	RIIC0	RXI0	エッジ	○	○	○	x	x	IER18.IEN3	IPR194	DTCCER195
	RX24T RX24U	TMR7	CMIA7			x	IPR195					
196	RX63T	RIIC0	TXI0	エッジ	○	○	○	x	x	IER18.IEN4	IPR194	DTCCER196
	RX24T RX24U	TMR7	CMIB7			x	IPR195					
197	RX63T	RIIC0	TEI0	レベル	○	x	x	x	x	IER18.IEN5	IPR194	—
	RX24T RX24U	TMR7	OVI7	エッジ	—	—	—	—	—		IPR195	
198	RX63T	DMAC	DMAC0I	エッジ	○	○	x	x	x	IER18.IEN6	IPR198	DTCCER198
	RX24T RX24U	—	予約	—	x	x	—	—	—		—	
199	RX63T	DMAC	DMAC1I	エッジ	○	○	x	x	x	IER18.IEN7	IPR199	DTCCER199
	RX24T RX24U	—	予約	—	x	x	—	—	—		—	

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込 みの検 出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
200	RX63T	DMAC	DMAC2I	エッジ	○	○	x	x	x	IER19.IEN0	IPR200	DTCER200
	RX24T RX24U	—	予約	—	x	x				—	—	—
201	RX63T	DMAC	DMAC3I	エッジ	○	○	x	x	x	IER19.IEN1	IPR201	DTCER201
	RX24T RX24U	—	予約	—	x	x				—	—	—
202	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GDTE1	エッジ	○					IER19.IEN2	IPR202	
203	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIE1	エッジ	○	○				IER19.IEN3	IPR203	DTCER203
204	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIF1	エッジ	○	○				IER19.IEN4	IPR204	DTCER204
205	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIV1	エッジ	○	○				IER19.IEN5	IPR205	DTCER205
206	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIU1	エッジ	○	○				IER19.IEN6	IPR206	DTCER206
207	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCIA2	エッジ	○	○				IER19.IEN7	IPR207	DTCER207
208	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCIB2	エッジ	○	○				IER1A.IEN0	IPR208	DTCER208
209	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCIC2	エッジ	○	○				IER1A.IEN1	IPR209	DTCER209
210	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCID2	エッジ	○	○				IER1A.IEN2	IPR210	DTCER210
211	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GDTE2	エッジ	○					IER1A.IEN3	IPR211	
212	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCIE2	エッジ	○	○				IER1A.IEN4	IPR212	DTCER212
213	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCIF2	エッジ	○	○				IER1A.IEN5	IPR213	DTCER213
214	RX63T	SCI0	RXI0	エッジ	○	○	○	x	x	IER1A.IEN6	IPR214	DTCER214
	RX24T RX24U	GPT2	GTCIV2				x					

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
215	RX63T	SCI0	TXI0	エッジ	○	○	○	x	x	IER1A.IEN7	IPR214	DTCER215
	RX24T RX24U	GPT2	GTCIU2				x				IPR215	
216	RX63T	SCI0	TEI0	レベル	○	x	x	x	x	IER1B.IEN0	IPR214	—
	RX24T RX24U	GPT3	GTCIA3	エッジ		○					IPR216	DTCER216
217	RX63T	SCI1	RXI1	エッジ	○	○	○	x	x	IER1B.IEN1	IPR217	DTCER217
	RX24T RX24U	GPT3	GTCIB3				x					
218	RX63T	SCI1	TXI1	エッジ	○	○	○	x	x	IER1B.IEN2	IPR217	DTCER218
	RX24T RX24U		ERI1	レベル		x	x				IPR218	
219	RX63T	SCI1	TEI1	レベル	○	x	x	x	x	IER1B.IEN3	IPR217	—
	RX24T RX24U		RXI1	エッジ		○						IPR218
220	RX63T	SCI2	RXI2	エッジ	○	○	○	x	x	IER1B.IEN4	IPR220	DTCER220
	RX24T RX24U	SCI1	TXI1				x				IPR218	
221	RX63T	SCI2	TXI2	エッジ	○	○	○	x	x	IER1B.IEN5	IPR220	DTCER221
	RX24T RX24U	SCI1	TEI1	レベル		x	x				IPR218	
222	RX63T	SCI2	TEI2	レベル	○	x	x	x	x	IER1B.IEN6	IPR220	—
	RX24T RX24U	SCI5	ERI5								IPR222	
223	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	SCI5	RXI5	エッジ	○	○				IER1B.IEN7	IPR222	
224	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	SCI5	TXI5	エッジ	○	○				IER1C.IEN0	IPR222	
225	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	SCI5	TEI5	レベル	○					IER1C.IEN1	IPR222	
226	RX63T	GPT0	GTCIA0	エッジ	○	○	○	x	x	IER1C.IEN2	IPR226	DTCER226
	RX24T RX24U	SCI6	ERI6	レベル		x	x					—
227	RX63T	GPT0	GTCIB0	エッジ	○	○	○	x	x	IER1C.IEN3	IPR226	DTCER227
	RX24T RX24U	SCI6	RXI5				x					
228	RX63T	GPT0	GTCIC0	エッジ	○	○	○	x	x	IER1C.IEN4	IPR226	DTCER228
	RX24T RX24U	SCI6	TXI6				x					
229	RX63T	GPT0	GTCIE0	エッジ	○	○	○	x	x	IER1C.IEN5	IPR229	DTCER229
	RX24T RX24U	SCI6	TEI6	レベル		x	x				IPR226	—

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
230	RX63T	GPT0	GTCIV0	エッジ	○	○	○	x	x	IER1C.IEN6	IPR229	DTCER230
	RX24T/ RX24U	—	予約	—	x	x	x			—	—	—
231	RX63T	GPT0	LOCOI0	エッジ	○	○	○	x	x	IER1C.IEN7	IPR229	DTCER231
	RX24T	—	予約	—	x	x	x			—	—	—
	RX24U	—	予約	—	x	x	x			—	—	—
232	RX63T	GPT1	GTCIA1	エッジ	○	○	○	x	x	IER1D.IEN0	IPR232	DTCER232
	RX24T	—	予約	—	x	x	x			—	—	—
	RX24U	—	予約	—	x	x	x			—	—	—
233	RX63T	GPT1	GTCIB1	エッジ	○	○	○	x	x	IER1D.IEN1	IPR232	DTCER233
	RX24T	—	予約	—	x	x	x			—	—	—
	RX24U	—	予約	—	x	x	x			—	—	—
234	RX63T	GPT1	GTCIC1	エッジ	○	○	○	x	x	IER1D.IEN2	IPR232	DTCER234
	RX24T	—	予約	—	x	x	x			—	—	—
	RX24U	—	予約	—	x	x	x			—	—	—
235	RX63T	GPT1	GTCIE1	エッジ	○	○	○	x	x	IER1D.IEN3	IPR235	DTCER235
	RX24T	—	予約	—	x	x	x			—	—	—
	RX24U	—	予約	—	x	x	x			—	—	—
236	RX63T	GPT1	GTCIV1	エッジ	○	○	○	x	x	IER1D.IEN4	IPR235	DTCER236
	RX24T	—	予約	—	x	x	x			—	—	—
	RX24U	—	予約	—	x	x	x			—	—	—
238	RX63T	GPT2	GTCIA2	エッジ	○	○	○	x	x	IER1D.IEN6	IPR238	DTCER238
	RX24T	GPT3	GTCIC3				x					
	RX24U	—	予約				—					
239	RX63T	GPT2	GTCIB2	エッジ	○	○	○	x	x	IER1D.IEN7	IPR238	DTCER239
	RX24T	GPT3	GTCID3				x				IPR239	
	RX24U	—	予約				—				x	
240	RX63T	GPT2	GTCIC2	エッジ	○	○	x	x	IER1E.IEN0	IPR238	DTCER240	
	RX24T	GPT3	GDTE3			x				x	IPR240	—
	RX24U	—	予約			—				x	x	
241	RX63T	GPT2	GTCIE2	エッジ	○	○	○	x	x	IER1E.IEN1	IPR241	DTCER241
	RX24T	GPT3	GTCIE3				x					
	RX24U	—	予約				—					
242	RX63T	GPT2	GTCIV2	エッジ	○	○	○	x	x	IER1E.IEN2	IPR241	DTCER242
	RX24T	GPT3	GTCIF3				x				IPR242	
	RX24U	—	予約				—				x	
243	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T	GPT3	GTCIV3	エッジ	○	○	—			IER1E.IEN3	IPR243	DTCER243
	RX24U	—	予約	—	x	x	—			—	—	—
244	RX63T	GPT3	GTCIA3	エッジ	○	○	○	x	x	IER1E.IEN4	IPR244	DTCER244
	RX24T	GPT3	GTCIU3				x					
	RX24U	—	予約				—					
245	RX63T	GPT3	GTCIB3	エッジ	○	○	○	x	x	IER1E.IEN5	IPR244	DTCER245
	RX24T	—	予約	—	x	x	x			—	—	—
	RX24U	—	予約	—	x	x	x			—	—	—

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX63T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込 みの検 出方法	CPU 割り 込み	DTC 起動	DMAC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
246	RX63T	GPT3	GTCIC3	エッジ	○	○	○	x	x	IER1E.IEN6	IPR244	DTCER246
	RX24T RX24U	RIIC0	EEI0	レベル		x	x				IPR246	
247	RX63T	GPT3	GTCIE3	エッジ	○	○	○	x	x	IER1E.IEN7	IPR247	DTCER247
	RX24T RX24U	RIIC0	RXI0				x					
248	RX63T	GPT3	GTCIV3	エッジ	○	○	○	x	x	IER1F.IEN0	IPR247	DTCER248
	RX24T RX24U	RIIC0	TXI0				x				IPR248	
249	RX63T	—	予約	—	x	x	x	x	x	—	—	—
	RX24T RX24U	RIIC0	TEI0	レベル	○					IER1F.IEN1	IPR249	
250	RX63T	SCI12	RXI12	エッジ	○	○	○	x	x	IER1F.IEN2	IPR250	DTCER250
	RX24T	—	予約	—	x	x	x			—	—	—
	RX24U	SCI11	ERI11	レベル	○	x	x			IER1F.IEN2	IPR250	
251	RX63T	SCI12	TXI12	エッジ	○	○	○	x	x	IER1F.IEN3	IPR250	DTCER251
	RX24T	—	予約	—	x	x	x			—	—	—
	RX24U	SCI11	RXI11	エッジ	○	○	x			IER1F.IEN3	IPR250	DTCER251
252	RX63T	SCI12	TEI12	レベル	○	x	x	x	x	IER1F.IEN4	IPR250	—
	RX24T	—	予約	—	x					—	—	
	RX24U	SCI11	TXI11	エッジ	○	○				IER1F.IEN4	IPR250	DTCER252
253	RX63T RX24T	—	予約	—	x	x	x	x	x	—	—	—
	RX24U	SCI11	TEI11	レベル	○					IER1F.IEN5	IPR250	

## 4.4.10 バス

表 4.27 にバスの相違点を、表 4.28 にバス関連 I/O レジスタの相違点を示します。

表4.27 バスの相違点

項目	RX63T	RX24T、RX24U
内部メインバス 2	<ul style="list-style-type: none"> <li>DTC、DMAC を接続</li> <li>内蔵メモリを接続 (RAM、ROM)</li> <li>システムクロック (ICLK) に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>DTC を接続</li> <li>内蔵メモリを接続 (RAM、ROM)</li> <li>システムクロック (ICLK) に同期して動作</li> </ul>
内部周辺バス 1	<ul style="list-style-type: none"> <li>周辺機能 (DTC、DMAC、割り込みコントローラ、バスエラー監視部) を接続</li> <li>システムクロック (ICLK) に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>周辺機能 (DTC、割り込みコントローラ、バスエラー監視部) を接続</li> <li>システムクロック (ICLK) に同期して動作</li> </ul>
内部周辺バス 2	<ul style="list-style-type: none"> <li>周辺機能 (内部周辺バス 1、3、4、5 以外の周辺機能) を接続</li> <li>周辺モジュールクロック (PCLKB) に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>周辺機能 (内部周辺バス 1、3、4 以外の周辺機能) を接続</li> <li>周辺モジュールクロック (PCLKB) に同期して動作</li> </ul>
内部周辺バス 3	<ul style="list-style-type: none"> <li>周辺機能 (USB) を接続</li> <li>周辺モジュールクロック (PCLKB) に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>周辺機能 (RSCAN、CMPC) を接続</li> <li>周辺モジュールクロック (PCLKB) に同期して動作</li> </ul>
内部周辺バス 4	<ul style="list-style-type: none"> <li>周辺機能 (MTU3、GPT、DPC) を接続</li> <li>周辺モジュールクロック (PCLKA) に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>周辺機能 (MTU3、GPT、(RX24U) SCI11) を接続</li> <li>周辺モジュールクロック (PCLKA) に同期して動作</li> </ul>
内部周辺バス 6	<ul style="list-style-type: none"> <li>ROM (P/E 時)、E2 データフラッシュを接続</li> <li>FlashIF クロック (FCLK) に同期して動作</li> </ul>	<ul style="list-style-type: none"> <li>フラッシュ制御モジュール、E2 データフラッシュを接続</li> <li>FlashIF クロック (FCLK) に同期して動作</li> </ul>
CS 領域	<ul style="list-style-type: none"> <li>外部デバイスを接続</li> <li>外部バスクロック (BCLK) に同期して動作</li> </ul>	なし

表4.28 バス関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
CSnCR n=0~3	—	CSn 制御レジスタ	レジスタなし
CSnREC n=0~3	—	CSn リカバリサイクル設定レジスタ	レジスタなし
CSRECEN	—	CS リカバリサイクル挿入許可レジスタ	レジスタなし
CSnMOD n=0~3	—	CSn モードレジスタ	レジスタなし
CSnWCR1 n=0~3	—	CSn ウェイト制御レジスタ 1	レジスタなし
CSnWCR2 n=0~3	—	CSn ウェイト制御レジスタ 2	レジスタなし
BERSR1	MST[2:0]	バスマスタコードビット 000: CPU 001: 予約 010: 予約 011: DTC/DMAC 100: 予約 101: 予約 110: 予約 111: 予約	バスマスタコードビット 000: CPU 001: 予約 010: 予約 011: DTC 100: 予約 101: 予約 110: 予約 111: 予約
BUSPRI	BPEB[1:0]	外部バスプライオリティ制御ビット	予約ビット

4.4.11 メモリプロテクションユニット

表 4.29にメモリプロテクションユニット関連 I/O レジスタを示します。

表4.29 メモリプロテクションユニット関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
MPESTS	IA (RX63T) IMPER (RX24T、RX24U)	命令メモリプロテクション エラー発生ビット	命令メモリプロテクション エラー発生ビット
	DA (RX63T) DMPER (RX24T、RX24U)	データメモリプロテクション エラー発生ビット	データメモリプロテクション エラー発生ビット

4.4.12 I/O ポート

表 4.30に I/O ポートの相違点を、表 4.31にI/O ポート関連 I/O レジスタの相違点を示します。

表4.30 I/O ポートの相違点

項目	ポートシンボル	RX63T	RX24T、RX24U	
ポート	PORT0	P00、P01、—	P00、P01、P02	
	PORT2	P20、P21、P22、P23、P24、—	P20、P21、P22、 P23、P24、P27	
	PORT3	P30、P31、P32、P33	P30、P31、P32、P33、P36、P37	
	PORT5	P50、P51、P52、P53、P54、P55	—、—、P52、 P53、P54、P55	
入カプルアップ 機能	PORT0	P00、P01、— なし	P00、P01、P02 あり	
	PORT1	P10、P11 なし	P10、P11 あり	
	PORT2	P20~P24、— なし	P20~P24、— あり	P20~P24、P27 あり
	PORT3	P30~P33、—、— なし	P30~P33、P36、P37 あり	
	PORT4	P40~P47 なし	P40~P47 あり	
	PORT5	P50、P51、P52~P55 なし	P50、P51、 P52~P55 あり	—、—、P52~P55 あり
	PORT6	P60~P65 なし	P60~P65 あり	
	PORT7	P70~P76 なし	P70~P76 あり	
	PORT8	P80~P82 なし	P80~P82 あり	
	PORT9	P90~P96 なし	P90~P96 あり	
PORTA	PA0~PA5 なし	PA0~PA5 あり		

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	ポートシンボル	RX63T	RX24T、RX24U	
入力プルアップ機能	PORTB	PB0～PB7 なし	PB0～PB7 あり	
	PORTD	PD0～PD7 なし	PD0～PD7 あり	
	PORTE	PE0、PE1、PE3～PE5 なし	PE0、PE1、PE3～PE5 あり	
オープンドレイン出力機能	PORT0	P00、P01、— なし	P00、P01、P02 あり	
	PORT1	P10、P11 なし	P10、P11 あり	
	PORT2	P20、P21、P24、— なし	P20、P21、P24、— あり	P20、P21、P24、P27 あり
	PORT3	P30～P33、—、— なし	P30～P33、P36、P37 あり	
	PORT7	P70～P76 なし	P70～P76 あり	
	PORT8	P82 なし	P82 あり	
	PORT9	P90～P94 なし	P90～P94 あり	
	PORTA	PA0、PA3 なし	PA0、PA3 あり	
	PORTB	PB0、PB3、PB4、PB7 なし	PB0、PB3、PB4、PB7 あり	
	PORTD	PD0～PD2、PD4、PD6、PD7 なし	PD0～PD2、PD4、PD6、PD7 あり	
	PORTE	PE0、PE1、PE3～PE5 なし	PE0、PE1、PE3～PE5 あり	
	駆動能力切り替え機能	PORT1	P10 なし	P10 あり
PORT8		P81 あり P82 なし	P81 なし P82 あり	
PORTB		PB5 あり	PB5 なし	
PORTD		PD4、PD5 なし	PD4、PD5 あり	
大電流端子	PORT8	P81 なし	P81 あり	
	PORTB	PB5 なし	PB5 あり	
	PORTD	PD3 なし	PD3 あり	
5V トレラント	PORTB	PB1、PB2 なし	PB1、PB2 あり	

表4.31 I/O ポート関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
DSCR1	—	駆動能力制御レジスタ 1	レジスタなし
DSCR2	—	駆動能力制御レジスタ 2	レジスタなし
PCR	—	レジスタなし	プルアップ制御レジスタ
DSCR	—	レジスタなし	駆動能力制御レジスタ

4.4.13 マルチピンファンクションピンコントローラ

表 4.32 にマルチプル端子割り当ての相違点を、表 4.33 にマルチファンクションピンコントローラ関連 I/O レジスタの相違点を示します。

表4.32 マルチプル端子割り当ての相違点

モジュール/機能	チャンネル	端子機能	RX63T	RX24T	RX24U
割り込み		NMI (入力)	PE2	PE2	PE2
	IRQ0	IRQ0-DS (入力)	P10	—	—
			—	P10	P10
		IRQ0 (入力)	—	P52	P52
			PE5	PE5	PE5
	IRQ1	IRQ1-DS (入力)	P11	—	—
			—	P11	P11
		IRQ1 (入力)	—	P53	P53
			—	PA5	PA5
	PE4	PE4	PE4		
	IRQ2	IRQ2-DS (入力)	PE3	—	—
			—	P00	P00
		IRQ2 (入力)	—	P54	P54
			PB6	—	—
			—	PD4	PD4
	—	PE3	PE3		
	IRQ3	IRQ3-DS (入力)	PB4	—	—
			—	P55	P55
		IRQ3 (入力)	P82	—	—
			—	PB4	PB4
	—	PD5	PD5		
	IRQ4	IRQ4-DS (入力)	P96	—	—
			—	P01	P01
		IRQ4 (入力)	P24	—	—
			—	P60	P60
			—	P96	P96
	PB1	—	—		
	IRQ5	IRQ5-DS (入力)	P70	—	—
			—	P02	P02
		IRQ5 (入力)	—	P61	P61
			—	P70	P70
			P80	—	—
			—	PB6	PB6
	—	PD6	PD6		
	IRQ6	IRQ6-DS (入力)	P21	—	—
			—	P21	P21
		IRQ6 (入力)	—	P31	P31
			—	P62	P62
			PD5	—	—

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

モジュール/機能	チャンネル	端子機能	RX63T	RX24T	RX24U
割り込み	IRQ7	IRQ7-DS (入力)	P20	—	—
		IRQ7 (入力)	—	P20	P20
			—	P30	P30
			—	P63	P63
			PE0	—	—
マルチファンクションタイマユニット 3	MTU0	MTIOC0A (入出力) (RX63T)	P31	P31	P31
		MTIOC0A/MTIOC0A# (入出力) (RX24T/24U)	PB3	PB3	PB3
		MTIOC0B (入出力) (RX63T)	P30	P30	P30
		MTIOC0B/MTIOC0B# (入出力) (RX24T/24U)	PB2	PB2	PB2
	MTU1	MTIOC0C (入出力) (RX63T)	PB1	PB1	PB1
		MTIOC0C/MTIOC0C# (入出力) (RX24T/24U)	—	—	—
		MTIOC0D (入出力) (RX63T)	PB0	PB0	PB0
		MTIOC0D/MTIOC0D# (入出力) (RX24T/24U)	—	—	P27
	MTU2	MTIOC1A (入出力) (RX63T)	PA5	PA5	PA5
		MTIOC1A/MTIOC1A# (入出力) (RX24T/24U)	—	—	—
		MTIOC1B (入出力) (RX63T)	PA4	PA4	PA4
		MTIOC1B/MTIOC1B# (入出力) (RX24T/24U)	—	—	—
	MTU3	MTIOC2A (入出力) (RX63T)	PA3	PA3	PA3
		MTIOC2A/MTIOC2A# (入出力) (RX24T/24U)	—	—	—
		MTIOC2B (入出力) (RX63T)	PA2	PA2	PA2
		MTIOC2B/MTIOC2B# (入出力) (RX24T/24U)	—	—	—
	MTU3	MTIOC3A (入出力) (RX63T)	—	P11	P11
		MTIOC3A/MTIOC3A# (入出力) (RX24T/24U)	P33	P33	P33
		MTIOC3B (入出力) (RX63T)	P71	P71	P71
		MTIOC3B/MTIOC3B# (入出力) (RX24T/24U)	—	—	—
MTU3	MTIOC3C (入出力) (RX63T)	P32	P32	P32	
	MTIOC3C/MTIOC3C# (入出力) (RX24T/24U)	—	—	—	
MTU3	MTIOC3D (入出力) (RX63T)	P74	P74	P74	
	MTIOC3D/MTIOC3D# (入出力) (RX24T/24U)	—	—	—	

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

モジュール/機能	チャンネル	端子機能	RX63T	RX24T	RX24U
マルチファンクションタイマユニット 3	MTU4	MTIOC4A (入出力) (RX63T) MTIOC4A/MTIOC4A# (入出力) (RX24T/24U)	P72	P72	P72
		MTIOC4B (入出力) (RX63T) MTIOC4B/MTIOC4B# (入出力) (RX24T/24U)	P73	P73	P73
		MTIOC4C (入出力) (RX63T) MTIOC4C/MTIOC4C# (入出力) (RX24T/24U)	P75	P75	P75
		MTIOC4D (入出力) (RX63T) MTIOC4D/MTIOC4D# (入出力) (RX24T/24U)	P76	P76	P76
	MTU5	MTIC5U (入力) (RX63T) MTIC5U/MTIC5U# (入力) (RX24T/24U)	— P82	P24 P82	P24 P82
		MTIC5V (入力) (RX63T) MTIC5V/MTIC5V# (入力) (RX24T/24U)	— P81	P23 P81	P23 P81
		MTIC5W (入力) (RX63T) MTIC5W/MTIC5W# (入力) (RX24T/24U)	— P80	P22 P80	P22 P80
		MTIOC6A (入出力) (RX63T) MTIOC6A/MTIOC6A# (入出力) (RX24T/24U)	PA1	PA1	PA1
	MTU6	MTIOC6B (入出力) (RX63T) MTIOC6B/MTIOC6B# (入出力) (RX24T/24U)	P95	P95	P95
		MTIOC6C (入出力) (RX63T) MTIOC6C/MTIOC6C# (入出力) (RX24T/24U)	PA0	PA0	PA0
		MTIOC6D (入出力) (RX63T) MTIOC6D/MTIOC6D# (入出力) (RX24T/24U)	P92	P92	P92
		MTU7	MTIOC7A (入出力) (RX63T) MTIOC7A/MTIOC7A# (入出力) (RX24T/24U)	P94	P94
	MTIOC7B (入出力) (RX63T) MTIOC7B/MTIOC7B# (入出力) (RX24T/24U)		P93	P93	P93
	MTIOC7C (入出力) (RX63T) MTIOC7C/MTIOC7C# (入出力) (RX24T/24U)		P91	P91	P91
	MTIOC7D (入出力) (RX63T) MTIOC7D/MTIOC7D# (入出力) (RX24T/24U)		P90	P90	P90

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

モジュール/機能	チャンネル	端子機能	RX63T	RX24T	RX24U
マルチファンクションタイマユニット 3	MTU9	MTIOC9A/MTIOC9A# (入出力)	—	P21	P21
			—	PD7	PD7
		MTIOC9B/MTIOC9B# (入出力)	—	P10	P10
			—	PE0	PE0
		MTIOC9C/MTIOC9C# (入出力)	—	P20	P20
			—	PD6	PD6
		MTIOC9D/MTIOC9D# (入出力)	—	P02	P02
			—	PE1	PE1
	MTU	MTCLKA (入力) (RX63T)	P21	P21	P21
		MTCLKA/MTCLKA# (入力) (RX24T/24U)	P33	P33	P33
		MTCLKB (入力) (RX63T)	P20	P20	P20
		MTCLKB/MTCLKB# (入力) (RX24T/24U)	P32	P32	P32
		MTCLKC (入力) (RX63T)	P11	P11	P11
		MTCLKC/MTCLKC# (入力) (RX24T/24U)	P31	P31	P31
		PE4	PE4	PE4	
MTCLKD (入力) (RX63T)		P10	P10	P10	
MTCLKD/MTCLKD# (入力) (RX24T/24U)	P30	P30	P30		
	PE3	PE3	PE3		
	ADSM0 (出力)	—	PB2	PB2	
	ADSM1 (出力)	—	PB1	PB1	
ポートアウトプットイネーブル 3	POE0	POE0# (入力)	P70	P70	P70
	POE4	POE4# (入力)	P96	P96	P96
	POE8	POE8# (入力)	PB4	PB4	PB4
	POE10	POE10# (入力)	PE2	PE2	PE2
			PE4	PE4	PE4
	POE11	POE11# (入力)	PE3	PE3	PE3
	POE12	POE12# (入力)	—	P01	P01
—			P10	P10	
汎用 PWM タイマ	GPT0	GTIOC0A (入出力) (RX63T)	P71	P71	P71
		GTIOC0A/GTIOC0A# (入出力) (RX24T/24U)	—	PD2	PD2
			PD7	—	—
		GTIOC0B (入出力) (RX63T)	P74	P74	P74
		GTIOC0B/GTIOC0B# (入出力) (RX24T/24U)	—	PD1	PD1
			PD6	—	—
	GPT1	GTIOC1A (入出力) (RX63T)	P72	P72	P72
			—	PD0	PD0
		GTIOC1A/GTIOC1A# (入出力) (RX24T/24U)	PD5	—	—
			GTIOC1B (入出力) (RX63T)	P75	P75
GTIOC1B/GTIOC1B# (入出力) (RX24T/24U)	—	PB7	PB7		
	PD4	—	—		

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

モジュール/機能	チャンネル	端子機能	RX63T	RX24T	RX24U	
汎用 PWM タイマ	GPT2	GTIOC2A (入出力) (RX63T)	P73	P73	P73	
		GTIOC2A/GTIOC2A# (入出力) (RX24T/24U)	—	PB6	PB6	
			PD3	—	—	
		GTIOC2B (入出力) (RX63T)	P76	P76	P76	
		GTIOC2B/GTIOC2B# (入出力) (RX24T/24U)	—	PB5	PB5	
			PD2	—	—	
	GPT3	GTIOC3A (入出力) (RX63T)	GTIOC3A/GTIOC3A# (入出力) (RX24T/24U)	PD1	—	—
				—	PD7	PD7
		GTIOC3B (入出力) (RX63T)	GTIOC3B/GTIOC3B# (入出力) (RX24T/24U)	PD0	—	—
				—	PD6	PD6
	GPT4	GTIOC4A (入出力)	P95	—	—	
		GTIOC4B (入出力)	P92	—	—	
	GPT5	GTIOC5A (入出力)	P94	—	—	
		GTIOC5B (入出力)	P91	—	—	
	GPT6	GTIOC6A (入出力)	P93	—	—	
		GTIOC6B (入出力)	P90	—	—	
	GPT	GTECLKA (入力)	—	PD5	PD5	
		GTECLKB (入力)	—	PD4	PD4	
		GTECLKC (入力)	—	PD3	PD3	
		GTECLKD (入力)	—	PB4	PB4	
		GTETRG/GTETRG0 (RX63T)	PB4	PB4	PB4	
GTETRG (入力) (RX24T/24U)		—	—	—		
GTADSM0 (出力)		—	PA3	PA3		
GTADSM1 (出力)	—	PA2	PA2			
8 ビットタイマ	TMR0	TMO0 (出力)	—	P33	P33	
			—	PB0	PB0	
			—	PD3	PD3	
		TMCIO (入力)	—	PB1	PB1	
			—	PD4	PD4	
			—	PD5	PD5	
	TMR1	TMO1 (出力)	—	PD6	PD6	
		TMCIO (入力)	—	PD2	PD2	
			—	PE0	PE0	
		TMRI1 (入力)	—	PD7	PD7	
	TMR2	TMO2 (出力)	—	P23	P23	
			—	PA0	PA0	
			—	PD1	PD1	
		TMCIO (入力)	—	P24	P24	
		TMRI2 (入力)	—	P22	P22	
TMR3	TMO3 (出力)	—	P11	P11		
	TMCI3 (入力)	—	PA5	PA5		
	TMRI3 (入力)	—	P10	P10		

RX63T グループから RX24T グループ、RX24U グループへの移行

モジュール/機能	チャンネル	端子機能	RX63T	RX24T	RX24U
8ビットタイマ	TMR4	TMO4 (出力)	—	P22	P22
			—	P82	P82
			—	PA1	PA1
			—	PD2	PD2
		TMCI4 (入力)	—	P21	P21
			—	P81	P81
	TMRI4 (入力)	—	P20	P20	
		—	P80	P80	
	TMR5	TMO5 (出力)	—	PE1	PE1
			—	PE0	PE0
			—	PD7	PD7
	TMR6	TMO6 (出力)	—	P24	P24
			—	P32	P32
			—	PD0	PD0
		TMCI6 (入力)	—	P30	P30
			—	PD4	PD4
			—	P31	P31
	TMRI6 (入力)	—	PD5	PD5	
—		PA2	PA2		
—		PA4	PA4		
TMR7	TMO7 (出力)	—	PA3	PA3	
		—	PA4	PA4	
		—	PA3	PA3	
シリアルコミュニケーションインターフェース	SCI0	RXD0 (入力)/SMISO0 (入出力)/SSCL0 (入出力)	P22	—	—
			PA5	—	—
			PB1	—	—
		TXD0 (出力)/SMOSI0 (入出力)/SSDA0 (入出力)	P23	—	—
			PA4	—	—
			PB2	—	—
		SCK0 (入出力)	P30	—	—
			PA3	—	—
			PB3	—	—
		CTS0# (入力)/RTS0# (出力)/SS0# (入力)	P01	—	—
			P24	—	—
			PD7	—	—
	SCI1	RXD1 (入力)/SMISO01 (入出力)/SSCL1 (入出力)	P96	—	—
			PD5	PD5	PD5
		TXD1 (出力)/SMOSI1 (入出力)/SSDA1 (入出力)	P95	—	—
			PD3	PD3	PD3
		SCK1 (入出力)	PD4	PD4	PD4
		CTS1# (入力)/RTS1# (出力)/SS1# (入力)	P70	—	—
P94	—		—		
—	P02	P02			
—	PD6	PD6			

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

モジュール/機能	チャンネル	端子機能	RX63T	RX24T	RX24U	
シリアルコミュニケーションインタフェース	SCI2	RXD2 (入力)/SMISO02 (入出力)/SSCL2 (入出力)	PA2	—	—	
		TXD2 (出力)/SMOSI2 (入出力)/SSDA2 (入出力)	PA1	—	—	
		SCK2 (入出力)	PA0	—	—	
		CTS2# (入力)/RTS2# (出力)/SS2# (入力)	P93	—	—	
	SCI5	RXD5 (入力)/SMISO05 (入出力)/SSCL5 (入出力)	—	—	PB6	PB6
			—	—	PE0	PE0
		TXD5 (出力)/SMOSI5 (入出力)/SSDA5 (入出力)	—	—	PB5	PB5
			—	—	PD7	PD7
		SCK5 (入出力)	—	—	PB7	PB7
			—	—	PD2	PD2
	CTS5# (入力)/RTS5# (出力)/SS5# (入力)	—	—	PB4	PB4	
		—	—	PE1	PE1	
	SCI6	RXD6 (入力)/SMISO06 (入出力)/SSCL6 (入出力)	—	—	P80	P80
			—	—	PA5	PA5
			—	—	PB1	PB1
		TXD6 (出力)/SMOSI6 (入出力)/SSDA6 (入出力)	—	—	P81	P81
			—	—	PB0	PB0
			—	—	PB2	PB2
		SCK6 (入出力)	—	—	P82	P82
			—	—	PA4	PA4
	CTS6# (入力)/RTS6# (出力)/SS6# (入力)	—	—	P10	P10	
		—	—	PA2	PA2	
	SCI11	RXD11 (入力)/SMISO011 (入出力)/SSCL11 (入出力)	—	—	—	PD5
			—	—	—	PD3
TXD11 (出力)/SMOSI11 (入出力)/SSDA11 (入出力)		—	—	—	—	
		—	—	—	PD4	
SCK11 (入出力)	—	—	—	—		
	—	—	—	PD6		
SCI12	RXD12 (入力)/SMISO012 (入出力)/SSCL12 (入出力)/RXDX12 (入力)	P80	—	—	—	
		PB6	—	—	—	
		P81	—	—	—	
	TXD12 (出力)/SMOSI12 (入出力)/SSDA12 (入出力)/TXDX12 (出力)/SIOX12 (入出力)	PB5	—	—	—	
		P82	—	—	—	
	SCK12 (入出力)	PB7	—	—	—	
CTS12# (入力)/RTS12# (出力)/SS12# (入力)	PE1	—	—	—		
	—	—	—	—		
I <sup>2</sup> C バスインタフェース	IIC0	SCL0 (入出力)	PB1	PB1	PB1	
		SDA0 (入出力)	PB2	PB2	PB2	

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

モジュール/機能	チャンネル	端子機能	RX63T	RX24T	RX24U							
CAN モジュール	CAN (RX63T) RSCAN0 (RX24T/24U)	CRX1 (入力) (RX63T) CRXD0 (入力) (RX24T/24U)	P22	—	—							
			PB6	—	—							
			PE0	—	—							
			—	PA1	PA1							
	CTX1 (出力) (RX63T) CTXD0 (出力) (RX24T/24U)	P23	—	—	—							
				PB5	—	—						
				PD7	—	—						
				—	PA0	PA0						
シリアルペリフェラルインタフェース	RSPi0	RSPCKA (入出力)	P24	P24	P24							
			PA4	PA4	PA4							
			—	PB3	PB3							
			PD0	PD0	PD0							
		MOSIA (入出力)	P23	P23	P23	P23	P23					
					PB0	PB0	PB0					
					PD2	PD2	PD2					
		MISOA (入出力)	P22	P22	P22	P22	P22					
					PA5	PA5	PA5					
					PD1	PD1	PD1					
		SSLA0 (入出力)	P30	P30	P30	P30	P30					
					PA3	PA3	PA3					
					PD6	PD6	PD6					
		SSLA1 (出力)	P31	P31	P31	P31	P31					
					PA2	PA2	PA2					
					PD7	PD7	PD7					
		SSLA2 (出力)	P32	P32	P32	P32	P32					
					PA1	PA1	PA1					
	PE0				PE0	PE0						
	SSLA3 (出力)	P33	P33	P33	P33	P33						
				PA0	PA0	PA0						
				PE1	PE1	PE1						
	RSPi1	RSPCKB (入出力)	P24	—	—							
						PA4	—	—				
						PD0	—	—				
						MOSIB (入出力)	P23	—	—			
										PB0	—	—
										PD2	—	—
		MISOB (入出力)	P22	—	—							
						PA5	—	—				
						PD1	—	—				
		SSLB0 (入出力)	P30	—	—							
						PA3	—	—				
						PD6	—	—				
		SSLB1 (出力)	P31	—	—							
						PA2	—	—				
PD7						—	—					

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

モジュール/機能	チャンネル	端子機能	RX63T	RX24T	RX24U
シリアルペリフェラルインタフェース	RSP11	SSLB2 (出力)	P32	—	—
			PA1	—	—
			PE0	—	—
		SSLB3 (出力)	P33	—	—
			PA0	—	—
			PE1	—	—
12 ビット A/D コンバータ		AN000 (入力)	P40	P40	P40
		AN001 (入力)	P41	P41	P41
		AN002 (入力)	P42	P42	P42
		AN003 (入力)	P43	P43	P43
		AN016 (入力)	—	P20	P20
		AN100 (入力)	P44	P44	P44
		AN101 (入力)	P45	P45	P45
		AN102 (入力)	P46	P46	P46
		AN103 (入力)	P47	P47	P47
		AN116 (入力)	—	P21	P21
		AN200 (入力)	—	P60	P60
		AN201 (入力)	—	P61	P61
		AN202 (入力)	—	P62	P62
		AN203 (入力)	—	P63	P63
		AN204 (入力)	—	P64	P64
		AN205 (入力)	—	P65	P65
		AN206 (入力)	—	P50	—
		AN207 (入力)	—	P51	—
		AN208 (入力)	—	P52	P52
		AN209 (入力)	—	P53	P53
		AN210 (入力)	—	P54	P54
		AN211 (入力)	—	P55	P55
		ADTRG0# (入力)	P20	P20	P20
			—	PA1	PA1
			PA4	PA4	PA4
		ADTRG1# (入力)	P21	P21	P21
			PA5	PA5	PA5
		ADTRG2# (入力)	—	P22	P22
			—	PB0	PB0
		ADST0 (出力)	—	P02	P02
			—	PD6	PD6
		ADST1 (出力)	—	P00	P00
		ADST2 (出力)	—	P01	P01

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

モジュール/機能	チャンネル	端子機能	RX63T	RX24T	RX24U
10 ビット A/D コンバータ		AN0 (入力)	P60	—	—
		AN1 (入力)	P61	—	—
		AN2 (入力)	P62	—	—
		AN3 (入力)	P63	—	—
		AN4 (入力)	P64	—	—
		AN5 (入力)	P65	—	—
		AN6 (入力)	P50	—	—
		AN7 (入力)	P51	—	—
		AN8 (入力)	P52	—	—
		AN9 (入力)	P53	—	—
		AN10 (入力)	P54	—	—
		AN11 (入力)	P55	—	—
		ADTRG# (入力)	P22	—	—
D/A コンバータ		DA0 (出力)	P54	P24	P24
		DA1 (出力)	P55	P23	P23
クロック周波数精度測定回路		CACREF (入力)	P00	—	—
			P23	P23	P23
			PB3	PB3	PB3
コンパレータ		COMP0 (出力)	—	P24	P24
		COMP1 (出力)	—	P23	P23
		COMP2 (出力)	—	P22	P22
		COMP3 (出力)	—	P30	P30
		CMPC00 (入力)	—	P40	P40
		CMPC01 (入力)	—	P40	P40
		CMPC02 (入力)	—	P45	P45
		CMPC03 (入力)	—	P45	P45
		CMPC10 (入力)	—	P44	P44
		CMPC11 (入力)	—	P44	P44
		CMPC12 (入力)	—	P46	P46
		CMPC13 (入力)	—	P46	P46
		CMPC20 (入力)	—	P45	P45
		CMPC21 (入力)	—	P45	P45
		CMPC22 (入力)	—	P40	P40
		CMPC23 (入力)	—	P40	P40
		CMPC30 (入力)	—	P46	P46
		CMPC31 (入力)	—	P46	P46
	CMPC32 (入力)	—	P44	P44	
	CMPC33 (入力)	—	P44	P44	

表4.33 マルチファンクションピンコントローラ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
PX2nPFS (n=0~4) (RX63T) (n=0~4) (RX24T) (n=0~4、7) (RX24U)	ASEL	予約ビット	アナログ端子機能選択ビット
PX5nPFS (n=0~5) (RX63T) (n=0~5) (RX24T) (n=2~5) (RX24U)	ISEL	予約ビット	割り込み入力機能選択ビット
PX6nPFS (n=0~5)	ISEL	予約ビット	割り込み入力機能選択ビット
PX8nPFS (n=0~2)	ISEL	割り込み入力機能選択ビット	予約ビット
PXAnPFS (n=0~5)	ISEL	予約ビット	割り込み入力機能選択ビット

4.4.14 マルチファンクションタイマパルスユニット 3

表 4.34 にマルチファンクションタイマパルスユニット 3 の相違点を、表 4.35 にマルチファンクションタイマパルスユニット 3 関連 I/O レジスタの相違点を示します。

表4.34 マルチファンクションタイマパルスユニット 3 の相違点

項目	RX63T	RX24T、RX24U
パルス入出力	最大 24 本	最大 28 本
カウントクロック	チャンネルごとに 6~8 種類 (チャンネル 5 は 4 種類)	チャンネルごとに 11 種類 (MTU0、MTU9 は 14 種類、MTU2 は 12 種類、MTU5 は 10 種類、MTU1 & MTU2 (LWA=1 のとき) は 4 種類)
動作周波数	8~100MHz	~80MHz
設定可能動作	【MTU0~MTU4、MTU 6、MTU 7】 <ul style="list-style-type: none"> <li>コンペアマッチによる波形出力</li> <li>インプットキャプチャ機能</li> <li>カウンタクリア動作</li> <li>複数のタイマカウンタ (TCNT) への同時書き込み</li> <li>コンペアマッチ/インプットキャプチャによる同時クリア</li> <li>カウンタの同期動作による各レジスタの同期入出力</li> <li>同期動作と組み合わせることによる最大 12 相の PWM 出力</li> </ul>	【MTU0~MTU4、MTU6、MTU7、MTU9】 <ul style="list-style-type: none"> <li>コンペアマッチによる波形出力</li> <li>インプットキャプチャ機能 (ノイズフィルタ設定可能)</li> <li>カウンタクリア動作</li> <li>複数のタイマカウンタ (TCNT) への同時書き込み</li> <li>コンペアマッチ/インプットキャプチャによる同時クリア</li> <li>カウンタの同期動作による各レジスタの同期入出力</li> <li>同期動作と組み合わせることによる最大 14 相の PWM 出力</li> </ul>
	【MTU0、MTU3、MTU4、MTU6、MTU7】 <ul style="list-style-type: none"> <li>バッファ動作を設定可能</li> </ul>	【MTU0、MTU3、MTU4、MTU6、MTU7、MTU9】 <ul style="list-style-type: none"> <li>バッファ動作を設定可能</li> </ul>
	【MTU1、MTU2】 <ul style="list-style-type: none"> <li>個々に位相計数モードを設定可能</li> <li>カスケード接続動作が可能</li> </ul>	【MTU1、MTU2】 <ul style="list-style-type: none"> <li>独立に位相計数モードを設定可能</li> <li>MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能 (TMDR3.LWA = 1 設定時)</li> <li>カスケード接続動作が可能</li> </ul>
	【MTU3、MTU4、MTU6、MTU7】 <ul style="list-style-type: none"> <li>MTU3/4 および MTU6/7 の連動動作による相補 PWM リセット PWM 動作で、3 相のポジ/ネガ計 6 相の出力が可能</li> <li>相補 PWM モード時、タイマカウンタの山/谷もしくはバッファレジスタ (MTU4.TGRD、MTU7.TGRD) への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能</li> <li>相補 PWM モードでダブルバッファ機能を設定可能</li> </ul>	【MTU3、MTU4、MTU6、MTU7】 <ul style="list-style-type: none"> <li>MTU3/4 および MTU6/7 の連動動作による相補 PWM リセット PWM 動作で、6 相のポジ/ネガ計 12 相の出力が可能</li> <li>相補 PWM モード時、タイマカウンタの山/谷もしくはバッファレジスタ (MTU4.TGRD、MTU7.TGRD) への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能</li> <li>相補 PWM モードでダブルバッファ機能を設定可能</li> </ul>

項目	RX63T	RX24T、RX24U
設定可能動作	—	<b>【MTU6、MTU7】</b> <ul style="list-style-type: none"> <li>MTU9 と連動させて、相補 PWM、リセット PWM を用いた AC 同期モータ（ブラシレス DC モータ）駆動モードが設定可能で、2 種類（チョッピング、レベル）の波形出力が選択可能</li> </ul>
割り込み要因	38 種類	45 種類

表4.35 マルチファンクションタイマパルスユニット 3 関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
TCR2	—	レジスタなし	タイマコントロールレジスタ 2
TMDR1	BFE	バッファ動作 E ビット 0 : MTU0.TGRE と MTU0.TGRF は通常動作 1 : MTU0.TGRE と MTU0.TGRF はバッファ動作	バッファ動作 E ビット 0 : MTU0.TGRE、MTU9.TGRE と MTU0.TGRF、TU9.TGRF は通常動作 1 : MTU0.TGRE、MTU9.TGRE と MTU0.TGRF、TU9.TGRF はバッファ動作
TMDR3	—	レジスタなし	タイマモードレジスタ 3
TSR	TGFA	インプットキャプチャ/アウトプットコンペアフラグ A	予約ビット
	TGFB	インプットキャプチャ/アウトプットコンペアフラグ B	予約ビット
	TGFC	インプットキャプチャ/アウトプットコンペアフラグ C	予約ビット
	TGFD	インプットキャプチャ/アウトプットコンペアフラグ D	予約ビット
	TCFV	オーバフローフラグ	予約ビット
	TCFU	アンダフローフラグ	予約ビット
TSR2	—	タイマステータスレジスタ 2	レジスタなし
TBTM	TTSE	タイミング選択 E ビット 0 : MTU0.TGRF から MTU0.TGRE への転送タイミングは MTU0 のコンペアマッチ E 発生時 1 : MTU0.TGRF から MTU0.TGRE への転送タイミングは MTU0.TCNT クリア時	タイミング選択 E ビット 0 : MTU0.TGRF から MTU0.TGRE、MTU9.TGRF から MTU9.TGRE への転送タイミングは MTU0、MTU9 のコンペアマッチ E 発生時 1 : MTU0.TGRF から MTU0.TGRE、MTU9.TGRF から MTU9.TGRE への転送タイミングは MTU0.TCNT、MTU9.TCNT クリア時
TCNTLW	—	レジスタなし	タイマロングワードカウンタ
TGRnLW (n = A、B)	—	レジスタなし	タイマロングワードジェネラルレジスタ
TSTRA	CST9	予約ビット	カウンタスタート 9 ビット
TSYRA	SYNC9	予約ビット	タイマ同期 9 ビット
TCSYSTR	SCH9	予約ビット	シンクロススタート 9 ビット

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
TCR2	—	レジスタなし	タイマコントロールレジスタ 2
TGCRB	—	レジスタなし	タイマゲートコントロールレジスタ B
NFCRn (n=0~4、6、7、9、C)	—	レジスタなし	ノイズフィルタコントロールレジスタ n
NFCR5	—	レジスタなし	ノイズフィルタコントロールレジスタ 5
TADSTRGR0	—	レジスタなし	A/D 変換開始要求選択レジスタ 0
TADSTRGR1	—	レジスタなし	A/D 変換開始要求選択レジスタ 1

4.4.15 ポートアウトプットイネーブル 3

表 4.36 にポートアウトプットイネーブル 3 の相違点を、表 4.37 にポートアウトプットイネーブル 3 関連 I/O レジスタの相違点を示します。

表4.36 ポートアウトプットイネーブル 3 の相違点

項目	RX63T	RX24T、RX24U
ハイインピーダンス 対象端子 (POE3A は汎用入出 カポートにも選択 可)	<ul style="list-style-type: none"> <li>MTU の出力端子                              MTU0 端子 (MTIOC0A、MTIOC0B、                              MTIOC0C、MTIOC0D)                              MTU3 端子 (MTIOC3A、MTIOC3B、                              MTIOC3C、MTIOC3D)                              MTU4 端子 (MTIOC4A、MTIOC4B、                              MTIOC4C、MTIOC4D)                              MTU6 端子 (MTIOC6A、MTIOC6B、                              MTIOC6C、MTIOC6D)                              MTU7 端子 (MTIOC7A、MTIOC7B、                              MTIOC7C、MTIOC7D)</li> <li>GPT の出力端子                              GPT0 端子 (GTIOC0A、GTIOC0B)                              GPT1 端子 (GTIOC1A、GTIOC1B)                              GPT2 端子 (GTIOC2A、GTIOC2B)                              GPT3 端子 (GTIOC3A、GTIOC3B)                              GPT4 端子 (GTIOC4A、GTIOC4B)                              GPT5 端子 (GTIOC5A、GTIOC5B)                              GPT6 端子 (GTIOC6A、GTIOC6B)                              GPT7 端子 (GTIOC7A、GTIOC7B)</li> </ul>	<ul style="list-style-type: none"> <li>MTU の出力端子                              MTU0 端子 (MTIOC0A、MTIOC0B、                              MTIOC0C、MTIOC0D)                              MTU3 端子 (MTIOC3B、MTIOC3D)                                MTU4 端子 (MTIOC4A、MTIOC4B、                              MTIOC4C、MTIOC4D)                              MTU6 端子 (MTIOC6B、MTIOC6D)                                MTU7 端子 (MTIOC7A、MTIOC7B、                              MTIOC7C、MTIOC7D)                              MTU9 端子 (MTIOC9A、MTIOC9B、                              MTIOC9C、MTIOC9D)</li> <li>GPT の出力端子 (ただし、RX24T の                              チップバージョン A は対象外)                              GPT0 端子 (GTIOC0A、GTIOC0B)                              GPT1 端子 (GTIOC1A、GTIOC1B)                              GPT2 端子 (GTIOC2A、GTIOC2B)                              GPT3 端子 (GTIOC3A、GTIOC3B)</li> </ul>

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T、RX24U
ハイインピーダンス発生条件 (POE3A は汎用入出力ポートにも選択可)	<ul style="list-style-type: none"> <li>● 入力端子の変化 POE0#、POE4#、POE8#、POE10#、POE11#、POE12#<sup>(注1)</sup>端子が入力されたとき</li> <li>● 出力端子の短絡 以下の組み合わせの出力信号レベル（アクティブレベル）が1サイクル以上一致（短絡）したとき 1.TIOC3B と MTIOC3D 2.TIOC4A と MTIOC4C 3.TIOC4B と MTIOC4D 4.TIOC6B と MTIOC6D 5.TIOC7A と MTIOC7C 6.TIOC7B と MTIOC7D 7.TIOC0A と GTIOC0B 8.TIOC1A と GTIOC1B 9.TIOC2A と GTIOC2B  10.TIOC4A と GTIOC4B 11.TIOC5A と GTIOC5B 12.TIOC6A と GTIOC6B</li> <li>● レジスタ設定をしたとき</li> <li>● クロック発生回路の発振停止を検出したとき</li> <li>● コンパレータ（S12ADB）のコンパレータ検出をしたとき</li> </ul>	<ul style="list-style-type: none"> <li>● 入力端子の変化 POE0#、POE4#、POE8#、POE10#、POE11#、POE12#端子が入力されたとき</li> <li>● 出力端子の短絡 以下の組み合わせの出力信号レベル（アクティブレベル）が1サイクル以上一致（短絡）したとき 1. MTIOC3B と MTIOC3D 2. MTIOC4A と MTIOC4C 3. MTIOC4B と MTIOC4D 4. MTIOC6B と MTIOC6D 5. MTIOC7A と MTIOC7C 6. MTIOC7B と MTIOC7D 7. GTIOC0A と GTIOC0B 8. GTIOC1A と GTIOC1B 9. GTIOC2A と GTIOC2B （ただし、7～9 に関して RX24T のチップバージョン A は対象外） — — —</li> <li>● レジスタ設定をしたとき</li> <li>● クロック発生回路の発振停止を検出したとき</li> <li>● コンパレータ（CMPC）のコンパレータ検出をしたとき</li> </ul>

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T、RX24U
機能	<ul style="list-style-type: none"> <li>● POE0#, POE4#, POE8#, POE10#, POE11#, POE12#(注<sup>1</sup>)の各入力端子に立ち下がりエッジ、PCLK/8×16回、PCLK/16×16回、PCLK/128×16回の Low サンプリングの設定が可能です。</li> <li>● POE0#, POE4#, POE8#, POE10#, POE11#, POE12#(注<sup>1</sup>)端子の立ち下がりがエッジ、または Low サンプリングによって、MTU 相補 PWM 出力端子および MTU0 端子、GPT 端子をハイインピーダンス状態にできます。</li> <li>● クロック発生回路の発振停止を検出した場合、MTU 相補 PWM 出力端子および MTU0 端子、GPT 端子をハイインピーダンス状態にできます。</li> <li>● MTU 相補 PWM 出力端子または GPT 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子または GPT 出力端子をハイインピーダンス状態にできます。</li> <li>● 12 ビット A/D コンバータ (S12ADB) のコンパレータ検出によって、MTU 相補 PWM 出力端子および MTU0 端子、GPT 端子をハイインピーダンス状態にできます。</li> <li>● POE3 のレジスタの設定により、MTU 相補 PWM 出力端子および MTU0 端子、GPT 端子をハイインピーダンス状態にできます。</li> <li>● 入力レベルのサンプリング、または出力レベルの比較結果により、それぞれ割り込みの発生が可能です。</li> </ul>	<ul style="list-style-type: none"> <li>● POE0#, POE4#, POE8#, POE10#, POE11#, POE12#の各入力端子に立ち下がりエッジ、PCLK/8×16回、PCLK/16×16回、PCLK/128×16回の Low サンプリングの設定が可能です。</li> <li>● POE0#, POE4#, POE8#, POE10#, POE11#, POE12#端子の立ち下がりがエッジ、または Low サンプリングによって、すべての制御対象端子の出力を停止できます。</li> <li>● クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力を停止できます。</li> <li>● MTU 相補 PWM 出力端子または GPT 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力を停止できます。</li> <li>● GPT 出力端子(GPT0/1/2)の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、GPT 出力端子の出力を停止できます。</li> <li>● コンパレータ C (CMPC) 出力の検出によって、すべての制御対象端子の出力を停止できます。</li> <li>● POE3 のレジスタの設定により、すべての制御対象端子の出力を停止できません。</li> <li>● 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です。</li> </ul>

注 1. 112 ピン以上にのみ存在します。

表4.37 ポートアウトプットイネーブル 3 関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
ICSR1	POE0M[1:0]	<p>POE0 モード選択ビット</p> <p>0 0 : POE0#端子入力の立ち下がリエッジでハイインピーダンス制御要求を受け付け</p> <p>0 1 : POE0#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>1 0 : POE0#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>1 1 : POE0#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p>	<p>POE0 モード選択ビット</p> <p>0 0 : POE0#端子入力の立ち下がリエッジで要求を受け付け</p> <p>0 1 : POE0#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>1 0 : POE0#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>1 1 : POE0#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p>	
	POE0F	<p>POE0 フラグ</p> <p>0 : POE0#端子入力のハイインピーダンス制御要求なし</p> <p>1 : POE0#端子入力のハイインピーダンス制御要求あり</p>	<p>POE0 フラグ</p> <p>0 : POE0#端子に出力停止要求なし</p> <p>1 : POE0#端子に出力停止要求あり</p>	

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
ICSR2	POE0M[1:0]	<p>POE4 モード選択ビット</p> <p>00 : POE4#端子入力の立ち下がリエッジでハイインピーダンス制御要求を受け付け</p> <p>01 : POE4#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>10 : POE4#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>11 : POE4#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p>	<p>POE4 モード選択ビット</p> <p>00 : POE4#端子入力の立ち下がリエッジで要求を受け付け</p> <p>01 : POE4#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>10 : POE4#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>11 : POE4#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p>	
	POE0F	<p>POE4 フラグ</p> <p>0 : POE4#端子入力のハイインピーダンス制御要求なし</p> <p>1 : POE4#端子入力のハイインピーダンス制御要求あり</p>	<p>POE4 フラグ</p> <p>0 : POE4#端子に出力停止要求なし</p> <p>1 : POE4#端子に出力停止要求あり</p>	
OCSR1	OCE1	<p>出力短絡ハイインピーダンス許可 1 ビット</p> <p>0 : 端子をハイインピーダンスにしない</p> <p>1 : 端子をハイインピーダンスにする</p>	<p>出力短絡時出力停止許可 1 ビット</p> <p>0 : 出力短絡時に端子の出力を停止しない</p> <p>1 : 出力短絡時に端子の出力を停止する</p>	
OCSR2	OCE2	<p>出力短絡ハイインピーダンス許可 2 ビット</p> <p>0 : 端子をハイインピーダンスにしない</p> <p>1 : 端子をハイインピーダンスにする</p>	<p>出力短絡時出力停止許可 2 ビット</p> <p>0 : 出力短絡時に端子の出力を停止しない</p> <p>1 : 出力短絡時に端子の出力を停止する</p>	

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
ALR1	OLSG0A	MTIOC3B/GTIOC0A アクティブレベル設定ビット	MTIOC3B/GTIOC0A (P71) 端子アクティブレベル設定ビット	
	OLSG0B	MTIOC3D/GTIOC0B アクティブレベル設定ビット	MTIOC3D/GTIOC0B (P74) 端子アクティブレベル設定ビット	
	OLSG1A	MTIOC4A/GTIOC1A アクティブレベル設定ビット	MTIOC4A/GTIOC1A (P72) 端子アクティブレベル設定ビット	
	OLSG1B	MTIOC4C/GTIOC1B アクティブレベル設定ビット	MTIOC4C/GTIOC1B (P75) 端子アクティブレベル設定ビット	
	OLSG2A	MTIOC4B/GTIOC2A アクティブレベル設定ビット	MTIOC4B/GTIOC2A (P73) 端子アクティブレベル設定ビット	
	OLSG2B	MTIOC4D/GTIOC2B アクティブレベル設定ビット	MTIOC4D/GTIOC2B (P76) 端子アクティブレベル設定ビット	
	MTUCHSEL	MTU 出力アクティブレベルチャンネル設定ビット	予約ビット	
ALR2	OLSG4A	MTIOC6B/GTIOC4A アクティブレベル設定ビット	MTIOC6B アクティブレベル設定ビット	
	OLSG4B	MTIOC6D/GTIOC4B アクティブレベル設定ビット	MTIOC6D アクティブレベル設定ビット	
	OLSG5A	MTIOC7A/GTIOC5A アクティブレベル設定ビット	MTIOC7A アクティブレベル設定ビット	
	OLSG5B	MTIOC7C/GTIOC5B アクティブレベル設定ビット	MTIOC7C アクティブレベル設定ビット	
	OLSG6A	MTIOC7B/GTIOC6A アクティブレベル設定ビット	MTIOC7B アクティブレベル設定ビット	
	OLSG6B	MTIOC7D/GTIOC6B アクティブレベル設定ビット	MTIOC7D アクティブレベル設定ビット	
ALR3	—	レジスタなし		アクティブレベルレジスタ 3

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
ICSR3	POE8M[1:0]	<p>POE8 モード選択ビット</p> <p>0 0 : POE8#端子入力の立ち下がりエッジでハイインピーダンス制御要求を受け付け</p> <p>0 1 : POE8#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>1 0 : POE8#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>1 1 : POE8#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p>	<p>POE8 モード選択ビット</p> <p>0 0 : POE8#端子入力の立ち下がりエッジで要求を受け付け</p> <p>0 1 : POE8#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>1 0 : POE8#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>1 1 : POE8#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p>	
	POE8E	POE8 ハイインピーダンス許可ビット	POE8 出力停止許可ビット	
	POE8F	<p>POE8 フラグ</p> <p>0 : POE8#端子入力にハイインピーダンス制御要求なし</p> <p>1 : POE8#端子入力にハイインピーダンス制御要求あり</p>	<p>POE8 フラグ</p> <p>0 : POE8#端子に出力停止要求なし</p> <p>1 : POE8#端子に出力停止要求あり</p>	

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
ICSR4	POE10M[1:0]	<p>POE10 モード選択ビット</p> <p>0 0 : POE10#端子入力の立ち下がりエッジでハイインピーダンス制御要求を受け付け</p> <p>0 1 : POE10#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>1 0 : POE10#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>1 1 : POE10#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p>	<p>POE10 モード選択ビット</p> <p>0 0 : POE10#端子入力の立ち下がりエッジで要求を受け付け</p> <p>0 1 : POE10#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>1 0 : POE10#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>1 1 : POE10#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p>	
	POE10E	POE10 ハイインピーダンス許可ビット	POE10 出力停止許可ビット	
	POE10F	<p>POE10 フラグ</p> <p>0 : POE10#端子入力にハイインピーダンス制御要求なし</p> <p>1 : POE10#端子入力にハイインピーダンス制御要求あり</p>	<p>POE10 フラグ</p> <p>0 : POE10#端子に出力停止要求なし</p> <p>1 : POE10#端子に出力停止要求あり</p>	

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
ICSR5	POE11M[1:0]	<p>POE11 モード選択ビット</p> <p>0 0 : POE11#端子入力の立ち下がりエッジでハイインピーダンス制御要求を受け付け</p> <p>0 1 : POE11#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>1 0 : POE11#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>1 1 : POE11#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p>	<p>POE11 モード選択ビット</p> <p>0 0 : POE11#端子入力の立ち下がりエッジで要求を受け付け</p> <p>0 1 : POE11#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>1 0 : POE11#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>1 1 : POE11#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p>	
	POE11E	POE11 ハイインピーダンス許可ビット	POE11 出力停止許可ビット	
	POE11F	<p>POE11 フラグ</p> <p>0 : POE11#端子入力のハイインピーダンス制御要求なし</p> <p>1 : POE11#端子入力のハイインピーダンス制御要求あり</p>	<p>POE11 フラグ</p> <p>0 : POE11#端子に出力停止要求なし</p> <p>1 : POE11#端子に出力停止要求あり</p>	

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
ICSR7	POE12M[1:0]	<p>POE12 モード選択ビット</p> <p>0 0 : POE12#端子入力の立ち下がりエッジでハイインピーダンス制御要求を受け付け</p> <p>0 1 : POE12#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>1 0 : POE12#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p> <p>1 1 : POE12#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、ハイインピーダンス制御要求を受け付け</p>	<p>POE12 モード選択ビット</p> <p>0 0 : POE12#端子入力の立ち下がりエッジで要求を受け付け</p> <p>0 1 : POE12#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>1 0 : POE12#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p> <p>1 1 : POE12#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け</p>	
	POE12E	POE12 ハイインピーダンス許可ビット	POE12 出力停止許可ビット	
	POE12F	<p>POE12 フラグ</p> <p>0 : POE12#端子入力のハイインピーダンス制御要求なし</p> <p>1 : POE12#端子入力のハイインピーダンス制御要求あり</p>	<p>POE12 フラグ</p> <p>0 : POE12#端子に出力停止要求なし</p> <p>1 : POE12#端子に出力停止要求あり</p>	
ICSR6	OSTSTE	OSTST ハイインピーダンス許可ビット	発振停止時出力停止許可ビット	
	OSTSTF	OSTST ハイインピーダンスフラグ	発振停止検出フラグ	

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
SPOER	MTUCH34HIZ	MTU3、MTU4 出力ハイインピーダンス許可ビット	MTU3、MTU4/GPT0~GPT2 端子出力停止許可ビット	
	MTUCH67HIZ	MTU6、MTU7 出力ハイインピーダンス許可ビット	MTU6、MTU7 端子出力停止許可ビット	
	MTUCH0HIZ	MTU0 出力ハイインピーダンス許可ビット	MTU0 端子出力停止許可ビット	
	GPT01HIZ (RX63T) GPT02HIZ (RX24U)	GPT0、GPT1 出力ハイインピーダンス許可ビット	予約ビット	GPT0~GPT2/ MTU3、MTU4 端子出力停止許可ビット
	GPT23HIZ (RX63T) GPT03HIZ (RX24T/24U)	GPT2、GPT3 出力ハイインピーダンス許可ビット	GPT0~GPT3 端子出力停止許可ビット	
	GPT67HIZ (RX63T) MTUCH9HIZ (RX24T/24U)	GPT6、GPT7 出力ハイインピーダンス許可ビット	MTU9 出力停止許可ビット	
POECR1	MTU0AZE	MTU CH0A ハイインピーダンス許可ビット	MTIOC0A (PB3) 端子ハイインピーダンス許可ビット	
	MTU0BZE	MTU CH0B ハイインピーダンス許可ビット	MTIOC0B (PB2) 端子ハイインピーダンス許可ビット	
	MTU0CZE	MTU CH0C ハイインピーダンス許可ビット	MTIOC0C 端子ハイインピーダンス許可ビット	
	MTU0DZE	MTU CH0D ハイインピーダンス許可ビット	MTIOC0D 端子ハイインピーダンス許可ビット	
	MTU0A1ZE	予約ビット	MTIOC0A (P31) 端子ハイインピーダンス許可ビット	
	MTU0B1ZE	予約ビット	MTIOC0B (P30) 端子ハイインピーダンス許可ビット	
POECR2	MTU7BDZE	MTU CH7BD ハイインピーダンス許可ビット	MTIOC7B/MTIOC7D 端子ハイインピーダンス許可ビット	
	MTU7ACZE	MTU CH7AC ハイインピーダンス許可ビット	MTIOC7A/MTIOC7C 端子ハイインピーダンス許可ビット	
	MTU6BDZE	MTU CH6BD ハイインピーダンス許可ビット	MTIOC6B/MTIOC6D 端子ハイインピーダンス許可ビット	
	MTU4BDZE	MTU CH4BD ハイインピーダンス許可ビット	MTIOC4B/MTIOC4D (P73/P76) 端子ハイインピーダンス許可ビット	
	MTU4ACZE	MTU CH4AC ハイインピーダンス許可ビット	MTIOC4A/MTIOC4C (P72/P75) 端子ハイインピーダンス許可ビット	
	MTU3BDZE	MTU CH3BD ハイインピーダンス許可ビット	MTIOC3B/MTIOC3D (P71/P74) 端子ハイインピーダンス許可ビット	

## RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
POECR3	GPT0ABZE (RX63T) GPT0AZE (RX24U)	GPT CH0AB ハイイン ピーダンス許可ビット	予約ビット	GTIOC0A (P12) 端子ハイイン ピーダンス許可 ビット
	GPT1ABZE (RX63T) GPT0BZE (RX24U)	GPT CH1AB ハイイン ピーダンス許可ビット	予約ビット	GTIOC0B (P15) 端子ハイイン ピーダンス許可 ビット
	GPT1AZE	予約ビット		GTIOC1A (P13) 端子ハイイン ピーダンス許可 ビット
	GPT1BZE	予約ビット		GTIOC1B (P16) 端子ハイイン ピーダンス許可 ビット
	GPT2AZE	予約ビット		GTIOC2A (P14) 端子ハイイン ピーダンス許可 ビット
	GPT2BZE	予約ビット		GTIOC2B (P17) 端子ハイイン ピーダンス許可 ビット
	GPT2ABZE (RX63T) GPT0A1ZE (RX24U/24U)	GPT CH2AB ハイイン ピーダンス許可ビット	GTIOC0A (PD2) 端子ハイインピーダ ンス許可ビット	
	GPT3ABZE (RX63T) GPT0B1ZE (RX24U/24U)	GPT CH3AB ハイイン ピーダンス許可ビット	GTIOC0B (PD1) 端子ハイインピーダン ス許可ビット	
	GPT1A1ZE	予約ビット	GTIOC1A (PD0) 端子ハイインピーダ ンス許可ビット	
	GPT1B1ZE	予約ビット	GTIOC1B (PB7) 端子ハイインピーダ ンス許可ビット	
	GPT2A1ZE	予約ビット	GTIOC2A (PB6) 端子ハイインピーダ ンス許可ビット	
	GPT2B1ZE	予約ビット	GTIOC2B (PB5) 端子ハイインピーダ ンス許可ビット	
	GPT3A1ZE	予約ビット	GTIOC3A ハイインピーダンス許可 ビット	
	GPT3B1ZE	予約ビット	GTIOC3B ハイインピーダンス許可 ビット	

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
POECR4	CMADDMT34ZE	MTU CH34 ハイインピーダンス CFLAG 追加ビット	MTU3, MTU4 出力停止条件 CFLAG 追加ビット	
	IC2ADDMT34ZE	MTU CH34 ハイインピーダンス POE4F 追加ビット	MTU3, MTU4 出力停止条件 POE4F 追加ビット	
	IC3ADDMT34ZE	MTU CH34 ハイインピーダンス POE8F 追加ビット	MTU3, MTU4 出力停止条件 POE8F 追加ビット	
	IC4ADDMT34ZE	MTU CH34 ハイインピーダンス POE10F 追加ビット	MTU3, MTU4 出力停止条件 POE10F 追加ビット	
	IC5ADDMT34ZE	MTU CH34 ハイインピーダンス POE11F 追加ビット	MTU3, MTU4 出力停止条件 POE11F 追加ビット	
	IC6ADDMT34ZE	MTU CH34 ハイインピーダンス POE12F 追加ビット	MTU3, MTU4 出力停止条件 POE12F 追加ビット	
	CMADOMT67ZE (RX63T) CMADDMT67ZE (RX24U/24U)	MTU CH67 ハイインピーダンス CFLAG 追加ビット	MTU6, MTU7 出力停止条件 CFLAG 追加ビット	
	IC1ADDMT67ZE	MTU CH67 ハイインピーダンス POE0F 追加ビット	MTU6, MTU7 出力停止条件 POE0F 追加ビット	
	IC3ADDMT67ZE	MTU CH67 ハイインピーダンス POE8F 追加ビット	MTU6, MTU7 出力停止条件 POE8F 追加ビット	
	IC4ADDMT67ZE	MTU CH67 ハイインピーダンス POE10F 追加ビット	MTU6, MTU7 出力停止条件 POE10F 追加ビット	
	IC5ADDMT67ZE	MTU CH67 ハイインピーダンス POE11F 追加ビット	MTU6, MTU7 出力停止条件 POE11F 追加ビット	
	IC6ADDMT67ZE	MTU CH67 ハイインピーダンス POE12F 追加ビット	MTU6, MTU7 出力停止条件 POE12F 追加ビット	
POECR5	CMADDMT0ZE	MTU CH0 ハイインピーダンス CFLAG 追加ビット	MTU0 出力停止条件 CFLAG 追加ビット	
	IC1ADDMT0ZE	MTU CH0 ハイインピーダンス POE0F 追加ビット	MTU0 出力停止 POE0F 追加ビット	
	IC2ADDMT0ZE	MTU CH0 ハイインピーダンス POE4F 追加ビット	MTU0 出力停止 POE4F 追加ビット	
	IC4ADDMT0ZE	MTU CH0 ハイインピーダンス POE10F 追加ビット	MTU0 出力停止 POE10F 追加ビット	
	IC5ADDMT0ZE	MTU CH0 ハイインピーダンス POE11F 追加ビット	MTU0 出力停止 POE11F 追加ビット	
	IC6ADDMT0ZE	MTU CH0 ハイインピーダンス POE12F 追加ビット	MTU0 出力停止 POE12F 追加ビット	

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
POECR6	CMADDGPT01ZE (RX63T) CMADDGPT02ZE (RX24U)	GPT CH01 ハイインピー ダンス CFLAG 追加ビット	予約ビット	GPT0~GPT2 出 力停止条件 CFLAG 追加ビッ ト
	IC1ADDGPT01ZE (RX63T) IC1ADDGPT02ZE (RX24U)	GPT CH01 ハイインピー ダンス POE0F 追加ビット	予約ビット	GPT0~GPT2 出 力停止条件 POE0F 追加ビッ ト
	IC2ADDGPT01ZE (RX63T) IC2ADDGPT02ZE (RX24U)	GPT CH01 ハイインピー ダンス POE4F 追加ビット	予約ビット	GPT0~GPT2 出 力停止条件 POE4F 追加ビッ ト
	IC3ADDGPT01ZE (RX63T) IC3ADDGPT02ZE (RX24U)	GPT CH01 ハイインピー ダンス POE8F 追加ビット	予約ビット	GPT0~GPT2 出 力停止条件 POE8F 追加ビッ ト
	IC5ADDGPT01ZE (RX63T) IC5ADDGPT02ZE (RX24U)	GPT CH01 ハイインピー ダンス POE11F 追加ビット	予約ビット	GPT0~GPT2 出 力停止条件 POE11F 追加ビッ ト
	IC6ADDGPT01ZE (RX63T) IC6ADDGPT02ZE (RX24U)	GPT CH01 ハイインピー ダンス POE12F 追加ビット	予約ビット	GPT0~GPT2 出 力停止条件 POE12F 追加ビッ ト
	CMADDGPT23ZE (RX63T) CMADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピー ダンス CFLAG 追加ビット	GPT0~GPT3 出力停止条件 CFLAG 追加ビット	
	IC1ADDGPT23ZE (RX63T) IC1ADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピー ダンス POE0F 追加ビット	GPT0~GPT3 出力停止条件 POE0F 追 加ビット	
	IC2ADDGPT23ZE (RX63T) IC2ADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピー ダンス POE4F 追加ビット	GPT0~GPT3 出力停止条件 POE4F 追 加ビット	
	C3ADDGPT23ZE (RX63T) IC3ADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピー ダンス POE8F 追加ビット	GPT0~GPT3 出力停止条件 POE8F 追 加ビット	
	IC4ADDGPT23ZE (RX63T) IC4ADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピー ダンス POE10F 追加ビッ ト	GPT0~GPT3 出力停止条件 POE10F 追加ビット	
	IC6ADDGPT23ZE (RX63T) IC6ADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピー ダンス POE12F 追加ビッ ト	GPT0~GPT3 出力停止条件 POE12F 追加ビット	

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U	
POECR7	MTU9AZE	予約ビット	MTIOC9A (PD7) 端子ハイインピーダンス許可ビット		
	MTU9BZE	予約ビット	MTIOC9B (PE0) 端子ハイインピーダンス許可ビット		
	MTU9CZE	予約ビット	MTIOC9C (PD6) 端子ハイインピーダンス許可ビット		
	MTU9DZE	予約ビット	MTIOC9D (PE1) 端子ハイインピーダンス許可ビット		
	MTU9A1ZE	予約ビット	MTIOC9A (P21) 端子ハイインピーダンス許可ビット		
	MTU9B1ZE	予約ビット	MTIOCBA (P10) 端子ハイインピーダンス許可ビット		
	MTU9C1ZE	予約ビット	MTIOC9A (P20) 端子ハイインピーダンス許可ビット		
	MTU9D1ZE	予約ビット	MTIOC9D (P02) 端子ハイインピーダンス許可ビット		
	GPT6ABZE (RX63T) MTU9A2ZE (RX24U)	GPT6ABZE ハイインピーダンス許可ビット	予約ビット	MTIOC9A (P26) 端子ハイインピーダンス許可ビット	
	GPT7ABZE	GPT7ABZE ハイインピーダンス許可ビット	予約ビット	予約ビット	
MTU9C2ZE	予約ビット			MTIOC9C (P25) 端子ハイインピーダンス許可ビット	
POECR8	CMADDGPT67ZE (RX63T) CMADDMT9ZE (RX24T/24U)	GPT CH67 ハイインピーダンス CFLAG 追加ビット	MTU9 出力停止条件 CFLAG 追加ビット		
	IC1ADDGPT67ZE (RX63T) IC1ADDMT9ZE (RX24T/24U)	GPT CH67 ハイインピーダンス POE0F 追加ビット	MTU9 出力停止条件 POE0F 追加ビット		
	IC2ADDGPT67ZE (RX63T) IC2ADDMT9ZE (RX24T/24U)	GPT CH67 ハイインピーダンス POE4F 追加ビット	MTU9 出力停止条件 POE4F 追加ビット		
	IC3ADDGPT67ZE (RX63T) IC3ADDMT9ZE (RX24T/24U)	GPT CH67 ハイインピーダンス POE8F 追加ビット	MTU9 出力停止条件 POE8F 追加ビット		
	IC4ADDGPT67ZE (RX63T) IC4ADDMT9ZE (RX24T/24U)	GPT CH67 ハイインピーダンス POE10F 追加ビット	MTU9 出力停止条件 POE10F 追加ビット		
	IC5ADDGPT67ZE (RX63T) IC5ADDMT9ZE (RX24T/24U)	GPT CH67 ハイインピーダンス POE11F 追加ビット	MTU9 出力停止条件 POE11F 追加ビット		

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T	RX24U
PMMCR0	—	レジスタなし	ポートモードマスクコントロールレジスタ 0	
PMMCR1	—	レジスタなし	ポートモードマスクコントロールレジスタ 1	
PMMCR2	GPT0AME	レジスタなし	予約ビット	GTIOC0A/MTIOC3B (P12) 端子 ポートモードマスク許可ビット
	GPT0BME	レジスタなし	予約ビット	GTIOC0B/MTIOC3D (P15) 端子 ポートモードマスク許可ビット
	GPT1AME	レジスタなし	予約ビット	GTIOC1A/MTIOC4A (P13) 端子 ポートモードマスク許可ビット
	GPT1BME	レジスタなし	予約ビット	GTIOC1B/MTIOC4C (P16) 端子 ポートモードマスク許可ビット
	GPT2AME	レジスタなし	予約ビット	GTIOC2A/MTIOC4B (P14) 端子 ポートモードマスク許可ビット
	GPT2BME	レジスタなし	予約ビット	GTIOC2B/MTIOC4D (P17) 端子 ポートモードマスク許可ビット
PMMCR3	MTU9A2ME	レジスタなし	予約ビット	MTIOC9A (P26) 端子 ポートモードマスク許可ビット
	MTU9C2ME	レジスタなし	予約ビット	MTIOC9C (P25) 端子 ポートモードマスク許可ビット
POECMPFR	—	レジスタなし	ポートアウトプットイネーブルコンパレータ出力検出フラグレジスタ	
POECMPSEL	—	レジスタなし	ポートアウトプットイネーブルコンパレータ要求選択レジスタ	
POECMPExm (m=0~2, 4, 5) (RX24T) (m=0~5) (RX24U)	—	レジスタなし	ポートアウトプットイネーブルコンパレータ要求拡張選択レジスタ m	

4.4.16 汎用 PWM タイマ

表 4.38に汎用 PWM タイマの相違点を、表 4.39に汎用 PWM タイマ関連 I/O レジスタの相違点を示します。

表4.38 汎用 PWM タイマの相違点

項目	RX63T	RX24T、RX24U
機能	<ul style="list-style-type: none"> <li>● 16 ビット×8 チャンネル</li> <li>● 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波）</li> <li>● 動作モード                             <ul style="list-style-type: none"> <li>のこぎり波 PWM モード</li> <li>のこぎり波ワンショットパルスモード</li> <li>三角波 PWM モード 1</li> <li>三角波 PWM モード 2</li> <li>三角波 PWM モード 3</li> </ul> </li> <li>● チャンネルごとに独立したクロックソース（内部クロック 4 種、外部クロック 2 種）を選択可能</li> <li>● チャンネルごとに 2 本の入出力端子</li> <li>—</li> <li>● チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本</li> <li>● 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能</li> <li>● アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成</li> <li>● チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能）</li> <li>● それぞれのカウンタを同期動作可能</li> <li>● 同期動作のモード（同時または任意のタイミングでずらす位相シフトに対応）</li> <li>● PWM 動作の際にデッドタイム生成が可能</li> <li>● 3 つのカウンタを組み合わせ、デッドタイム付きの 3 相 PWM 波形を生成可能</li> <li>● 外部/内部トリガ（ハードウェア要因）によりカウントスタート/クリア/ストップ可能</li> </ul>	<ul style="list-style-type: none"> <li>● 16 ビット× 4 チャンネル、16 ビット× 2 チャンネル+32 ビット× 1 チャンネル、32 ビット× 2 チャンネルのいずれを選択可能</li> <li>● 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波）</li> <li>● 動作モード                             <ul style="list-style-type: none"> <li>のこぎり波 PWM モード</li> <li>のこぎり波ワンショットパルスモード</li> <li>三角波 PWM モード 1</li> <li>三角波 PWM モード 2</li> <li>三角波 PWM モード 3</li> </ul> </li> <li>● チャンネルごとに独立したクロックソース（内部クロック 9 種、外部クロック 4 種）を選択可能</li> <li>● チャンネルごとに 2 本の入出力端子</li> <li>● 端子入力経路にノイズフィルタを選択可能</li> <li>● チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本</li> <li>● 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能</li> <li>● アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成</li> <li>● チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能）</li> <li>● それぞれのカウンタを同期動作可能</li> <li>● 同期動作のモード（同時または任意のタイミングでずらす位相シフトに対応）</li> <li>● PWM 動作の際にデッドタイム生成が可能</li> <li>● 3 つのカウンタを組み合わせ、デッドタイム付きの 3 相 PWM 波形を生成可能</li> <li>● 外部/内部トリガ（ハードウェア要因）によりカウントスタート/カウントストップ/カウンタクリアが可能</li> </ul>

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T、RX24U
機能	<ul style="list-style-type: none"> <li>内部トリガ要因として、コンパレータ検出、ソフトウェア、コンペアマッチ</li> <li>分周された IWDTC 専用クロック (IWDTCCLK) のエッジを、タイマモジュールクロック (PCLKA) を分周したカウントクロックで計測することが可能 (発振異常検出)</li> <li>チャンネル 0~チャンネル 3 の 2 本の PWM 出力端子に対し、システムクロック (ICLK) の 1/32 の分解能で立ち上がり/立ち下がりタイミングの制御が可能 (PWM 遅延生成機能)</li> </ul>	<ul style="list-style-type: none"> <li>内部トリガ要因として、コンパレータ出力、MTU のカウントスタート、ソフトウェア、コンペアマッチ</li> <li>—</li> <li>—</li> </ul>

表4.39 汎用 PWM タイマ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTSTR	CST1	GPT1.GTCNT カウントスタートビット	GPT1.GTCNT/GPT01.GTCNTLW カウントスタートビット
	CST3	GPT3.GTCNT カウントスタートビット	GPT3.GTCNT/GPT23.GTCNTLW カウントスタートビット
NFCR	—	レジスタなし	ノイズフィルタ制御レジスタ
GTHSCR 汎用 PWM タイマ ハードウェア要因 スタートコントロールレジスタ (RX63T)	CSHW1[1:0]	GPT1.GTCNT ハードウェア要因カウントスタートビット	GPT1.GTCNT/GPT01.GTCNTLW ハードウェア要因カウントスタートビット
	CSHW3[1:0]	GPT3.GTCNT ハードウェア要因カウントスタートビット	GPT3.GTCNT/GPT23.GTCNTLW ハードウェア要因カウントスタートビット
汎用 PWM タイマ ハードウェア要因 スタート/ストップ制御レジスタ (RX24T/24U)	CPHW1[1:0]	GPT1.GTCNT ハードウェア要因カウントストップビット	GPT1.GTCNT/GPT01.GTCNTLW ハードウェア要因カウントストップビット
	CPHW3[1:0]	GPT3.GTCNT ハードウェア要因カウントストップビット	GPT3.GTCNT/GPT23.GTCNTLW ハードウェア要因カウントストップビット
GTHCCR	CCHW1[1:0]	GPT1.GTCNT ハードウェア要因カウンタクリアビット	GPT1.GTCNT/GPT01.GTCNTLW ハードウェア要因カウンタクリアビット
	CCHW3[1:0]	GPT3.GTCNT ハードウェア要因カウンタクリアビット	GPT3.GTCNT/GPT01.GTCNTLW ハードウェア要因カウンタクリアビット
	CCSW1	GPT1.GTCNT カウンタクリアビット	GPT1.GTCNT/GPT01.GTCNTLW カウンタクリアビット
	CCSW3	GP30.GTCNT カウンタクリアビット	GPT3.GTCNT/GPT23.GTCNTLW カウンタクリアビット

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTHSSR	CSHSL0[3:0]	GPT0.GTCNT ハードウェア要因カウントスタートビット b3 b0 0000: AN000 用コンパレータ検出 0001: AN001 用コンパレータ検出 0010: AN002 用コンパレータ検出 0011: 設定しないでください  0100: AN100 用コンパレータ検出 0101: AN101 用コンパレータ検出 0110: AN102 用コンパレータ検出 0111: 設定しないでください  1000: GTIOC3A 端子入力 1001: GTIOC3B 端子入力 1010: GTIOC3A 内部出力 (アウトプットコンペア) 1011: GTIOC3B 内部出力 (アウトプットコンペア) 1100: GTETRG0 端子入力 — — 上記以外は設定しないでください	GPT0.GTCNT ハードウェア要因カウントスタートビット b3 b0 0000: CMPC0 コンパレータ出力 0001: CMPC1 コンパレータ出力 0010: MTU0 カウントスタート 0011: MTU1 カウントスタート  0100: CMPC2 コンパレータ出力 0101: CMPC3 コンパレータ出力 0110: MTU2 カウントスタート 0111: MTU4 カウントスタート  1000: GTIOC3A 端子入力 1001: GTIOC3B 端子入力 1010: GTIOC3A 内部出力 (アウトプットコンペア) 1011: GTIOC3B 内部出力 (アウトプットコンペア) 1100: GTETRG 端子入力 1101: MTU7 カウントスタート 1110: MTU9 カウントスタート ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTHSSR	CSHSL1[3:0]	<p><b>GPT1.GTCNT</b> ハードウェア要因カウントスタートビット</p> <p>b7 b4</p> <p>0 0 0 0 : <b>AN000</b> 用コンパレータ検出</p> <p>0 0 0 1 : <b>AN001</b> 用コンパレータ検出</p> <p>0 0 1 0 : <b>AN002</b> 用コンパレータ検出</p> <p>0 0 1 1 : 設定しないでください</p> <p>0 1 0 0 : <b>AN100</b> 用コンパレータ検出</p> <p>0 1 0 1 : <b>AN101</b> 用コンパレータ検出</p> <p>0 1 1 0 : <b>AN102</b> 用コンパレータ検出</p> <p>0 1 1 1 : 設定しないでください</p> <p>1 0 0 0 : GTIOC3A 端子入力</p> <p>1 0 0 1 : GTIOC3B 端子入力</p> <p>1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア)</p> <p>1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア)</p> <p>1 1 0 0 : <b>GTETRG0</b> 端子入力</p> <p>—</p> <p>—</p> <p>上記以外は設定しないでください</p>	<p><b>GPT1.GTCNT/GPT01.GTCNTLW</b> ハードウェア要因カウントスタートビット</p> <p>b7 b4</p> <p>0 0 0 0 : <b>CMPC0</b> コンパレータ出力</p> <p>0 0 0 1 : <b>CMPC1</b> コンパレータ出力</p> <p>0 0 1 0 : <b>MTU0</b> カウントスタート</p> <p>0 0 1 1 : <b>MTU1</b> カウントスタート</p> <p>0 1 0 0 : <b>CMPC2</b> コンパレータ出力</p> <p>0 1 0 1 : <b>CMPC3</b> コンパレータ出力</p> <p>0 1 1 0 : <b>MTU2</b> カウントスタート</p> <p>0 1 1 1 : <b>MTU4</b> カウントスタート</p> <p>1 0 0 0 : GTIOC3A 端子入力</p> <p>1 0 0 1 : GTIOC3B 端子入力</p> <p>1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア)</p> <p>1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア)</p> <p>1 1 0 0 : <b>GTETRG</b> 端子入力</p> <p><b>1 1 0 1 : MTU7</b> カウントスタート</p> <p><b>1 1 1 0 : MTU9</b> カウントスタート</p> <p>ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください</p>

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTHSSR	CSHSL2[3:0]	GPT2.GTCNT ハードウェアカウンタスタート要因選択ビット b11 b8 0000: AN000 用コンパレータ検出 0001: AN001 用コンパレータ検出 0010: AN002 用コンパレータ検出 0011: 設定しないでください 0100: AN100 用コンパレータ検出 0101: AN101 用コンパレータ検出 0110: AN102 用コンパレータ検出 0111: 設定しないでください 1000: GTIOC3A 端子入力 1001: GTIOC3B 端子入力 1010: GTIOC3A 内部出力 (アウトプットコンペア) 1011: GTIOC3B 内部出力 (アウトプットコンペア) 1100: GTETRG0 端子入力 — — 上記以外は設定しないでください	GPT2.GTCNT ハードウェアカウンタスタート要因選択ビット b11 b8 0000: CMPC0 コンパレータ出力 0001: CMPC1 コンパレータ出力 0010: MTU0 カウントスタート 0011: MTU1 カウントスタート 0100: CMPC2 コンパレータ出力 0101: CMPC3 コンパレータ出力 0110: MTU2 カウントスタート 0111: MTU4 カウントスタート 1000: GTIOC3A 端子入力 1001: GTIOC3B 端子入力 1010: GTIOC3A 内部出力 (アウトプットコンペア) 1011: GTIOC3B 内部出力 (アウトプットコンペア) 1100: GTETRG 端子入力 1101: MTU7 カウントスタート 1110: MTU9 カウントスタート ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTHSSR	CSHSL3[3:0]	<p><b>GPT3.GTCNT</b> ハードウェアカウンタスタート要因選択ビット</p> <p>b15 b12</p> <p>0 0 0 0: <b>AN000</b> 用コンパレータ検出</p> <p>0 0 0 1: <b>AN001</b> 用コンパレータ検出</p> <p>0 0 1 0: <b>AN002</b> 用コンパレータ検出</p> <p>0 0 1 1: 設定しないでください</p> <p>0 1 0 0: <b>AN100</b> 用コンパレータ検出</p> <p>0 1 0 1: <b>AN101</b> 用コンパレータ検出</p> <p>0 1 1 0: <b>AN102</b> 用コンパレータ検出</p> <p>0 1 1 1: 設定しないでください</p> <p>1 0 0 0: GTIOC3A 端子入力</p> <p>1 0 0 1: GTIOC3B 端子入力</p> <p>1 0 1 0: 設定しないでください</p> <p>1 0 1 1: 設定しないでください</p> <p>1 1 0 0: <b>GTETRGO</b> 端子入力</p> <p>—</p> <p>—</p> <p>上記以外は設定しないでください</p>	<p><b>GPT3.GTCNT/GPT23.GTCNTLW</b> ハードウェアカウンタスタート要因選択ビット</p> <p>b15 b12</p> <p>0 0 0 0: <b>CMPC0</b> コンパレータ出力</p> <p>0 0 0 1: <b>CMPC1</b> コンパレータ出力</p> <p>0 0 1 0: <b>MTU0</b> カウントスタート</p> <p>0 0 1 1: <b>MTU1</b> カウントスタート</p> <p>0 1 0 0: <b>CMPC2</b> コンパレータ出力</p> <p>0 1 0 1: <b>CMPC3</b> コンパレータ出力</p> <p>0 1 1 0: <b>MTU2</b> カウントスタート</p> <p>0 1 1 1: <b>MTU4</b> カウントスタート</p> <p>1 0 0 0: GTIOC3A 端子入力</p> <p>1 0 0 1: GTIOC3B 端子入力</p> <p>1 1 0 0: <b>GTETRGO</b> 端子入力</p> <p>1 1 0 1: <b>MTU7</b> カウントスタート</p> <p>1 1 1 0: <b>MTU9</b> カウントスタート</p> <p>ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください</p>

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTHPSR	CSHPL0[3:0]	<p>GPT0.GTCNT ハードウェアカウンタストップ・クリア要因選択ビット</p> <p>b3 b0</p> <p>0 0 0 0 : AN000 用コンパレータ検出</p> <p>0 0 0 1 : AN001 用コンパレータ検出</p> <p>0 0 1 0 : AN002 用コンパレータ検出</p> <p>0 1 0 0 : AN100 用コンパレータ検出</p> <p>0 1 0 1 : AN101 用コンパレータ検出</p> <p>0 1 1 0 : AN102 用コンパレータ検出</p> <p>1 0 0 0 : GTIOC3A 端子入力</p> <p>1 0 0 1 : GTIOC3B 端子入力</p> <p>1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア)</p> <p>1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア)</p> <p>1 1 0 0 : GTETRG0 端子入力</p> <p>上記以外は設定しないでください</p>	<p>GPT0.GTCNT ハードウェアカウンタストップ/クリア要因選択ビット</p> <p>b3 b0</p> <p>0 0 0 0 : CMPC0 コンパレータ出力</p> <p>0 0 0 1 : CMPC1 コンパレータ出力</p> <p>—</p> <p>0 1 0 0 : CMPC2 コンパレータ出力</p> <p>0 1 0 1 : CMPC3 コンパレータ出力</p> <p>—</p> <p>1 0 0 0 : GTIOC3A 端子入力</p> <p>1 0 0 1 : GTIOC3B 端子入力</p> <p>1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア)</p> <p>1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア)</p> <p>1 1 0 0 : GTETRG 端子入力</p> <p>ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください</p>

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTHPSR	CSHPL1[3:0]	<p><b>GPT1.GTCNT</b> ハードウェアカウンタストップ・クリア要因選択ビット</p> <p>b7 b4</p> <p>0 0 0 0 : <b>AN000</b> 用コンパレータ検出</p> <p>0 0 0 1 : <b>AN001</b> 用コンパレータ検出</p> <p>0 0 1 0 : <b>AN002</b> 用コンパレータ検出</p> <p>0 1 0 0 : <b>AN100</b> 用コンパレータ検出</p> <p>0 1 0 1 : <b>AN101</b> 用コンパレータ検出</p> <p>0 1 1 0 : <b>AN102</b> 用コンパレータ検出</p> <p>1 0 0 0 : GTIOC3A 端子入力</p> <p>1 0 0 1 : GTIOC3B 端子入力</p> <p>1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア)</p> <p>1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア)</p> <p>1 1 0 0 : <b>GTETRG0</b> 端子入力</p> <p>上記以外は設定しないでください</p>	<p><b>GPT1.GTCNT/GPT01.GTCNTLW</b> ハードウェアカウンタストップ/クリア要因選択ビット</p> <p>b7 b4</p> <p>0 0 0 0 : <b>CMPC0</b> コンパレータ出力</p> <p>0 0 0 1 : <b>CMPC1</b> コンパレータ出力</p> <p>—</p> <p>0 1 0 0 : <b>CMPC2</b> コンパレータ出力</p> <p>0 1 0 1 : <b>CMPC3</b> コンパレータ出力</p> <p>—</p> <p>1 0 0 0 : GTIOC3A 端子入力</p> <p>1 0 0 1 : GTIOC3B 端子入力</p> <p>1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア)</p> <p>1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア)</p> <p>1 1 0 0 : <b>GTETRG</b> 端子入力</p> <p>ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください</p>

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTHPSR	CSHPL2[3:0]	GPT2.GTCNT ハードウェアカウンタストップ・クリア要因選択ビット b11 b8 0 0 0 0 : AN000 用コンパレータ検出 0 0 0 1 : AN001 用コンパレータ検出 0 0 1 0 : AN002 用コンパレータ検出 0 1 0 0 : AN100 用コンパレータ検出 0 1 0 1 : AN101 用コンパレータ検出 0 1 1 0 : AN102 用コンパレータ検出 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG0 端子入力 上記以外は設定しないでください	GPT2.GTCNT ハードウェアカウンタストップ/クリア要因選択ビット b11 b8 0 0 0 0 : CMPC0 コンパレータ出力 0 0 0 1 : CMPC1 コンパレータ出力 — 0 1 0 0 : CMPC2 コンパレータ出力 0 1 0 1 : CMPC3 コンパレータ出力 — 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTHPSR	CSHPL3[3:0]	<p><b>GPT3.GTCNT</b> ハードウェアカウンタストップ・クリア要因選択ビット</p> <p>b15 b12</p> <p>0 0 0 0: <b>AN000</b> 用コンパレータ検出</p> <p>0 0 0 1: <b>AN001</b> 用コンパレータ検出</p> <p>0 0 1 0: <b>AN002</b> 用コンパレータ検出</p> <p>0 1 0 0: <b>AN100</b> 用コンパレータ検出</p> <p>0 1 0 1: <b>AN101</b> 用コンパレータ検出</p> <p>0 1 1 0: <b>AN102</b> 用コンパレータ検出</p> <p>1 0 0 0: GTIOC3A 端子入力</p> <p>1 0 0 1: GTIOC3B 端子入力</p> <p>1 0 1 0: GTIOC3A 内部出力 (アウトプットコンペア)</p> <p>1 0 1 1: GTIOC3B 内部出力 (アウトプットコンペア)</p> <p>1 1 0 0: <b>GTETRG0</b> 端子入力</p> <p>上記以外は設定しないでください</p>	<p><b>GPT3.GTCNT/GPT01.GTCNTLW</b> ハードウェアカウンタストップ/クリア要因選択ビット</p> <p>b15 b12</p> <p>0 0 0 0: <b>CMPC0</b> コンパレータ出力</p> <p>0 0 0 1: <b>CMPC1</b> コンパレータ出力</p> <p>—</p> <p>0 1 0 0: <b>CMPC2</b> コンパレータ出力</p> <p>0 1 0 1: <b>CMPC3</b> コンパレータ出力</p> <p>—</p> <p>1 0 0 0: GTIOC3A 端子入力</p> <p>1 0 0 1: GTIOC3B 端子入力</p> <p>1 0 1 0: GTIOC3A 内部出力 (アウトプットコンペア)</p> <p>1 0 1 1: GTIOC3B 内部出力 (アウトプットコンペア)</p> <p>1 1 0 0: <b>GTETRG</b> 端子入力</p> <p>ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください</p>
GTWP	WP1	<b>GPT1</b> レジスタ書き込み禁止ビット	<b>GPT1/GPT01</b> レジスタ書き込み禁止ビット
	WP3	<b>GPT3</b> レジスタ書き込み禁止ビット	<b>GPT3/GPT23</b> レジスタ書き込み禁止ビット
GTSYNC	SYNC0[1:0]	<p>GPT0.GTCNT カウンタ同期クリア要因選択ビット</p> <p>b1 b0</p> <p>0 0: 同期クリアしない</p> <p>0 1: GPT1 のクリア要因で GPT0.GTCNT を同期クリア</p> <p>1 0: GPT2 のクリア要因で GPT0.GTCNT を同期クリア</p> <p>1 1: <b>GPT3</b> のクリア要因で GPT0.GTCNT を同期クリア</p>	<p>GPT0.GTCNT カウンタ同期クリア要因選択ビット</p> <p>b1 b0</p> <p>0 0: 同期クリアしない</p> <p>0 1: GPT1 のクリア要因で GPT0.GTCNT を同期クリア</p> <p>1 0: GPT2 のクリア要因で GPT0.GTCNT を同期クリア</p> <p>1 1: <b>GPT3/GPT23</b> のクリア要因で GPT0.GTCNT を同期クリア</p>

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTSYNC	SYNC1[1:0]	<p><b>GPT1.GTCNT</b> カウンタ同期クリア要因選択ビット</p> <p>b5 b4</p> <p>00 : GPT0 のクリア要因で <b>GPT1.GTCNT</b> を同期クリア</p> <p>01 : 同期クリアしない</p> <p>10 : GPT2 のクリア要因で <b>GPT1.GTCNT</b> を同期クリア</p> <p>11 : <b>GPT3</b> のクリア要因で <b>GPT1.GTCNT</b> を同期クリア</p>	<p><b>GPT1.GTCNT/GPT01.GTCNTLW</b> カウンタ同期クリア要因選択ビット</p> <p>b5 b4</p> <p>00 : GPT0 のクリア要因で <b>GPT1.GTCNT</b> カウンタを同期クリア</p> <p>01 : 同期クリアしない</p> <p>10 : GPT2 のクリア要因で <b>GPT1.GTCNT/GPT01.GTCNTLW</b> カウンタを同期クリア</p> <p>11 : <b>GPT3/GPT23</b> のクリア要因で <b>GPT1.GTCNT/GPT01.GTCNTLW</b> カウンタを同期クリア</p>
	SYNC2[1:0]	<p>GPT2.GTCNT カウンタ同期クリア要因選択ビット</p> <p>b9 b8</p> <p>00 : GPT0 のクリア要因で <b>GPT2.GTCNT</b> を同期クリア</p> <p>01 : <b>GPT1</b> のクリア要因で <b>GPT2.GTCNT</b> を同期クリア</p> <p>10 : 同期クリアしない</p> <p>11 : GPT3 のクリア要因で <b>GPT2.GTCNT</b> を同期クリア</p>	<p>GPT2.GTCNT カウンタ同期クリア要因選択ビット</p> <p>b9 b8</p> <p>00 : GPT0 のクリア要因で <b>GPT2.GTCNT</b> を同期クリア</p> <p>01 : <b>GPT1/GPT01</b> のクリア要因で <b>GPT2.GTCNT</b> を同期クリア</p> <p>10 : 同期クリアしない</p> <p>11 : GPT3 のクリア要因で <b>GPT2.GTCNT</b> を同期クリア</p>
	SYNC3[1:0]	<p><b>GPT3.GTCNT</b> カウンタ同期クリア要因選択ビット</p> <p>b13 b12</p> <p>00 : GPT0 のクリア要因で <b>GPT3.GTCNT</b> を同期クリア</p> <p>01 : <b>GPT1</b> のクリア要因で <b>GPT3.GTCNT</b> を同期クリア</p> <p>10 : GPT2 のクリア要因で <b>GPT3.GTCNT</b> を同期クリア</p> <p>11 : 同期クリアしない</p>	<p><b>GPT3.GTCNT/GPT01.GTCNTLW</b> カウンタ同期クリア要因選択ビット</p> <p>b13 b12</p> <p>00 : GPT0 のクリア要因で <b>GPT3.GTCNT/GPT23.GTCNTLW</b> カウンタを同期クリア</p> <p>01 : <b>GPT1/GPT01</b> のクリア要因で <b>GPT3.GTCNT/GPT23.GTCNTLW</b> カウンタを同期クリア</p> <p>10 : GPT2 のクリア要因で <b>GPT3.GTCNT</b> カウンタを同期クリア</p> <p>11 : 同期クリアしない</p>

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTETINT	ETIPF	外部トリガ立ち上がり入力 割り込み要求フラグ	予約ビット
	ETINF	外部トリガ立ち下がり入力 割り込み要求フラグ	予約ビット
	GTETRGEN	予約ビット	GTETRGEN ノイズフィルタ許 可ビット
GTBDR	BD0[0] (RX63T) BD00 (RX24T/24U)	GPT0.GTCCR バッファ動作禁 止ビット	GPT0.GTCCR バッファ動作禁 止ビット
	BD0[1] (RX63T) BD01 (RX24T/24U)	GPT0.GTPR バッファ動作禁止 ビット	GPT0.GTPR バッファ動作禁止 ビット
	BD0[2] (RX63T) BD02 (RX24T/24U)	GPT0.GTADPR バッファ動作禁 止ビット	GPT0.GTADPR バッファ動作禁 止ビット
	BD0[3] (RX63T) BD03 (RX24T/24U)	GPT0.GTDV バッファ動作禁止 ビット	GPT0.GTDV バッファ動作禁止 ビット
	BD1[0] (RX63T) BD10 (RX24T/24U)	GPT1.GTCCR バッファ動作禁 止ビット	GPT1.GTCCR/ GPT01.GTCCRLW バッファ動 作禁止ビット
	BD1[1] (RX63T) BD11 (RX24T/24U)	GPT1.GTPR/GPT01.GTPRLW バッファ動作禁止ビット	GPT1.GTPR/GPT01.GTPRLW バッファ動作禁止ビット
	BD1[2] (RX63T) BD12 (RX24T/24U)	GPT1.GTADTR バッファ動作禁 止ビット	GPT1.GTADTR/ GPT01.GTADTRLW バッファ動 作禁止ビット
	BD1[3] (RX63T) BD13 (RX24T/24U)	GPT1.GTDV バッファ動作禁止 ビット	GPT1.GTDV/ GPT01.GTDVLW バッファ動作禁止ビット
	BD2[0] (RX63T) BD20 (RX24T/24U)	GPT2.GTCCR バッファ動作禁 止ビット	GPT2.GTCCR バッファ動作禁 止ビット
	BD2[1] (RX63T) BD21 (RX24T/24U)	GPT2.GTPR バッファ動作禁止 ビット	GPT2.GTPR バッファ動作禁止 ビット
	BD2[2] (RX63T) BD22 (RX24T/24U)	GPT2.GTADPR バッファ動作禁 止ビット	GPT2.GTADPR バッファ動作禁 止ビット
	BD2[3] (RX63T) BD23 (RX24T/24U)	GPT2.GTDV バッファ動作禁止 ビット	GPT2.GTDV バッファ動作禁止 ビット
	BD3[0] (RX63T) BD10 (RX24T/24U)	GPT3.GTCCR バッファ動作禁 止ビット	GPT3.GTCCR/ GPT23.GTCCRLW バッファ動 作禁止ビット
	BD3[1] (RX63T) BD11 (RX24T/24U)	GPT3.GTPR/GPT01.GTPRLW バッファ動作禁止ビット	GPT3.GTPR/GPT23.GTPRLW バッファ動作禁止ビット
	BD3[2] (RX63T) BD12 (RX24T/24U)	GPT3.GTADTR バッファ動作禁 止ビット	GPT3.GTADTR/ GPT23.GTADTRLW バッファ動 作禁止ビット
BD3[3] (RX63T) BD33 (RX24T/24U)	GPT3.GTDV バッファ動作禁止 ビット	GPT3.GTDV/ GPT23.GTDVLW バッファ動作禁止ビット	
LCCR	—	LOCO カウントコントロールレ ジスタ	レジスタなし
LCST	—	LOCO カウントステータスレジ スタ	レジスタなし
LCNT	—	LOCO カウント値レジスタ	レジスタなし
LCNTA	—	LOCO カウント結果平均レジ スタ	レジスタなし

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
LCNTn (n=00~15)	—	LOCO カウント結果レジスタ n	レジスタなし
LCNTDU	—	LOCO カウント上限/下限許容 偏差値レジスタ	レジスタなし
LCNTDL	—	LOCO カウント上限/下限許容 偏差値レジスタ	レジスタなし
GTCWP	—	レジスタなし	汎用 PWM タイマクリア書き込み保護レジスタ
GTCMNWP	—	レジスタなし	タイマ共通レジスタ書き込み保護レジスタ
GTMDR	—	レジスタなし	汎用 PWM タイマモードレジスタ
GTECNFCR	—	レジスタなし	汎用 PWM タイマ外部クロック ノイズフィルタコントロールレジスタ
GTADSMR	—	レジスタなし	汎用 PWM タイマ A/D 変換開始 要求信号モニタレジスタ
GTCR	TPCS[1:0] (RX63T) TPCS[3:0] (RX24T/24U)	タイマプリスケーラ選択ビット b9 b8 0 0 : PCLKA (タイマモジュールクロック) 0 1 : PCLKA/2 (タイマモジュールクロック /2) 1 0 : PCLKA/4 (タイマモジュールクロック /4) 1 1 : PCLKA/8 (タイマモジュールクロック /8)	タイマプリスケーラ選択ビット b11 b8 0 0 0 0 : PCLKA 0 0 0 1 : PCLKA/2 0 0 1 0 : PCLKA/4 0 0 1 1 : PCLKA/8 0 1 0 0 : PCLKA/16 0 1 0 1 : PCLKA/32 0 1 1 0 : PCLKA/64 0 1 1 1 : PCLKA/256 1 0 0 0 : PCLKA/1024 1 0 0 1 : 設定しないでください 1 0 1 0 : 設定しないでください 1 0 1 1 : 設定しないでください 1 1 0 0 : GTECLKA 1 1 0 1 : GTECLKB 1 1 1 0 : GTECLKC 1 1 1 1 : GTECLKD
GTBER	CCRA[1:0]	GTCCRA バッファ動作ビット b1 b0 0 0 : バッファ動作しない 0 1 : シングルバッファとして動作する (GTCCRA ⇄ GTCCRC) 1 x : ダブルバッファとして動作する (GTCCRA ⇄ GTCCRC ⇄ GTCCRD)	GTCCRA (LW) バッファ動作ビット b1 b0 0 0 : バッファ動作しない 0 1 : シングルバッファとして動作する (GTCCRA (LW) レジスタ ⇄ GTCCRC (LW) レジスタ) 1 x : ダブルバッファとして動作する (GTCCRA (LW) レジスタ ⇄ GTCCRC (LW) レジスタ ⇄ GTCCRD (LW) レジスタ)

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTBER	CCRB[1:0]	<p><b>GTCCRB</b> バッファ動作ビット</p> <p>b3 b2</p> <p>00: バッファ動作しない</p> <p>01: シングルバッファとして動作する (<b>GTCCRB</b> ⇄ <b>GTCCRE</b>)</p> <p>1x: ダブルバッファとして動作する (<b>GTCCRB</b> ⇄ <b>GTCCRE</b> ⇄ <b>GTCCRF</b>)</p>	<p><b>GTCCRB (LW)</b> バッファ動作ビット</p> <p>b3 b2</p> <p>00: バッファ動作しない</p> <p>01: シングルバッファとして動作する (<b>GTCCRB (LW)</b> レジスタ ⇄ <b>GTCCRE (LW)</b> レジスタ)</p> <p>1x: ダブルバッファとして動作する (<b>GTCCRB (LW)</b> レジスタ ⇄ <b>GTCCRE (LW)</b> レジスタ ⇄ <b>GTCCRF (LW)</b> レジスタ)</p>
	PR[1:0]	<p><b>GTPR</b> バッファ動作ビット</p> <p>b5 b4</p> <p>00: バッファ動作しない</p> <p>01: シングルバッファとして動作する (<b>GTPBR</b> ⇄ <b>GTPR</b>)</p> <p>1x: ダブルバッファとして動作する (<b>GTPDBR</b> ⇄ <b>GTPBR</b> ⇄ <b>GTPR</b>)</p>	<p><b>GTPR (LW)</b> バッファ動作ビット</p> <p>b5 b4</p> <p>00: バッファ動作しない</p> <p>01: シングルバッファとして動作する (<b>GTPBR (LW)</b> レジスタ ⇄ <b>GTPR (LW)</b> レジスタ)</p> <p>1x: ダブルバッファとして動作する (<b>GTPDBR (LW)</b> レジスタ ⇄ <b>GTPBR (LW)</b> レジスタ ⇄ <b>GTPR (LW)</b> レジスタ)</p>
	CCRSWT	<p><b>GTCCRA</b>・<b>GTCCRB</b> 強制バッファ動作ビット</p> <p>“1” を書くと <b>GTCCRA</b>、<b>GTCCRB</b> のバッファ転送を強制的に行います。“1” を書いた後、自動的に“0”に戻ります。読むと“0”が読めます</p>	<p><b>GTCCRA(LW)</b>・<b>GTCCRB (LW)</b> 強制バッファ動作ビット</p> <p>“1” を書くと <b>GTCCRA (LW)</b>、<b>GTCCRB (LW)</b> レジスタのバッファ転送を強制的に行います。“1” を書いた後、自動的に“0”に戻ります。読むと“0”が読めます</p>

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTBER	ADTTA[1:0]	<b>GTADTRA</b> バッファ転送タイミング選択ビット ● 三角波の場合 b9 b8 00: 転送しない 01: (山) で転送 10: (谷) で転送 11: (谷/山) で転送  ● のこぎり波の場合 b9 b8 00: 転送しない 00 以外: アンダフロー (ダウンカウント時)、オーバーフロー (アップカウント時) で転送	<b>GTADTRA (LW)</b> バッファ転送タイミング選択ビット ● 三角波の場合 b9 b8 00: 転送しない 01: (山) で転送 10: (谷) で転送 11: (谷/山) で転送  ● のこぎり波の場合 b9 b8 00: 転送しない 00 以外: アンダフロー (ダウンカウント時)、オーバーフロー (アップカウント時)、 <b>カウンタクリア</b> で転送
	ADTDB[1:0]	<b>GTADTRB</b> ダブルバッファ動作ビット 0: シングルバッファとして動作する ( <b>GTADTBRA</b> ⇒ <b>GTADTRA</b> ) 1: ダブルバッファとして動作する ( <b>GTADTDBRA</b> ⇒ <b>GTADTBRA</b> ⇒ <b>GTADTRA</b> )	<b>GTADTRA (LW)</b> ダブルバッファ動作ビット 0: シングルバッファとして動作する ( <b>GTADTBRA (LW)</b> レジスタ ⇒ <b>GTADTRA (LW)</b> レジスタ) 1: ダブルバッファとして動作する ( <b>GTADTDBRA (LW)</b> レジスタ ⇒ <b>GTADTBRA (LW)</b> レジスタ ⇒ <b>GTADTRA (LW)</b> レジスタ)
	ADTTB[1:0]	<b>GTADTRB</b> バッファ転送タイミング選択ビット	<b>GTADTRB (LW)</b> バッファ転送タイミング選択ビット
	ADTDB	<b>GTADTRB</b> ダブルバッファ動作ビット	<b>GTADTRB (LW)</b> ダブルバッファ動作ビット
GTUDC	UD	カウント方向設定ビット 0: <b>GTCNT</b> カウンタはダウンカウント 1: <b>GTCNT</b> カウンタはアップカウント	カウント方向設定ビット 0: <b>GTCNT (LW)</b> カウンタはダウンカウント 1: <b>GTCNT (LW)</b> カウンタはアップカウント
	OADTY[1:0]	予約ビット	<b>GTIOCA</b> 端子出力デューティ設定ビット
	OADTYF	予約ビット	<b>GTIOCA</b> 端子出力デューティ強制設定ビット
	OADTYR	予約ビット	<b>GTIOCA</b> 端子出力 0%/100% デューティ設定解除後出力
	OBPTY[1:0]	予約ビット	<b>GTIOCB</b> 端子出力デューティ設定ビット
	OBPTYF	予約ビット	<b>GTIOCB</b> 端子出力デューティ強制設定ビット
	OBPTYR	予約ビット	<b>GTIOCB</b> 端子出力 0%/100% デューティ設定解除後出力

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTITC	ITLA	<b>GTCCRA</b> コンペアマッチ/イン プットキャプチャ割り込み連動 ビット 0: <b>GTCIV</b> 割り込み間引き機能 と連動しない 1: <b>GTCIV</b> 割り込み間引き機能 と連動する	<b>GTCCRA(LW)</b> コンペアマッチ/ インプットキャプチャ割り込み 連動ビット 0: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動しない 1: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動する
	ITLB	<b>GTCCRB</b> コンペアマッチ/イン プットキャプチャ割り込み連動 ビット 0: <b>GTCIV</b> 割り込み間引き機能 と連動しない 1: <b>GTCIV</b> 割り込み間引き機能 と連動する	<b>GTCCRB(LW)</b> コンペアマッチ/ インプットキャプチャ割り込み 連動ビット 0: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動しない 1: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動する
	ITLC	<b>GTCCRC</b> コンペアマッチ/割り 込み連動ビット 0: <b>GTCIV</b> 割り込み間引き機能 と連動しない 1: <b>GTCIV</b> 割り込み間引き機能 と連動する	<b>GTCCRC(LW)</b> コンペアマッチ 割り込み連動ビット 0: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動しない 1: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動する
	ITLD	<b>GTCCRD</b> コンペアマッチ割り 込み連動ビット 0: <b>GTCIV</b> 割り込み間引き機能 と連動しない 1: <b>GTCIV</b> 割り込み間引き機能 と連動する	<b>GTCCRD(LW)</b> コンペアマッチ 割り込み連動ビット 0: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動しない 1: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動する
	ITLE	<b>GTCCRE</b> コンペアマッチ割り 込み連動ビット 0: <b>GTCIV</b> 割り込み間引き機能 と連動しない 1: <b>GTCIV</b> 割り込み間引き機能 と連動する	<b>GTCCRE(LW)</b> コンペアマッチ 割り込み連動ビット 0: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動しない 1: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動する
	ITLF	<b>GTCCRF</b> コンペアマッチ割り 込み連動ビット 0: <b>GTCIV</b> 割り込み間引き機能 と連動しない 1: <b>GTCIV</b> 割り込み間引き機能 と連動する	<b>GTCCRF(LW)</b> コンペアマッチ 割り込み連動ビット 0: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動しない 1: <b>GTCIV/GTCIU</b> 割り込み間引 き機能と連動する
	IVTC[1:0]	<b>GTCIV</b> 割り込み間引き機能選択 ビット	<b>GTCIV/GTCIU</b> 割り込み間引き 機能選択ビット
	IVTT[2:0]	<b>GTCIV</b> 割り込み間引き回数選択 ビット	<b>GTCIV/GTCIU</b> 割り込み間引き 回数選択ビット
	ADTAL	<b>GTADTRA A/D</b> 変換開始要求連 動ビット	<b>GTADTRA (LW) A/D</b> 変換開始 要求連動ビット
ADTBL	<b>GTADTRB A/D</b> 変換開始要求連 動ビット	<b>GTADTRB (LW) A/D</b> 変換開始 要求連動ビット	

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTST	TCFA	インプットキャプチャ/コンペアマッチフラグ A	予約ビット
	TCFB	インプットキャプチャ/コンペアマッチフラグ B	予約ビット
	TCFC	コンペアマッチフラグ C	予約ビット
	TCFD	コンペアマッチフラグ D	予約ビット
	TCFE	コンペアマッチフラグ E	予約ビット
	TCFF	コンペアマッチフラグ F	予約ビット
	TCFPO	オーバフローフラグ	予約ビット
	TCFPU	アンダフローフラグ	予約ビット
	ITCNT[2:0]	GTCIV 割り込み間引き回数カウンタ	GTCIV/GTCIU 割り込み間引き回数カウンタ
TUCF	カウント方向フラグ 0: GPTn.GTCNT カウンタはダウンカウント 1: GPTn.GTCNT カウンタはアップカウント	カウント方向フラグ 0: GTCNT (LW) カウンタはダウンカウント 1: GTCNT (LW) カウンタはアップカウント	
		カウント方向フラグ 0: GTCNT (LW) カウンタはダウンカウント 1: GTCNT (LW) カウンタはアップカウント	
GTCNTLW	—	レジスタなし	汎用 PWM タイマロングワードカウンタレジスタ
GTCCRmLW (m = A~F)	—	レジスタなし	汎用 PWM タイマロングワードコンペアキャプチャレジスタ
GTPRLW	—	レジスタなし	汎用 PWM タイマロングワード周期設定レジスタ
GTPBRLW	—	レジスタなし	汎用 PWM タイマロングワード周期設定バッファレジスタ
GTPDBRLW	—	レジスタなし	汎用 PWM タイマロングワード周期設定ダブルバッファレジスタ
GTADTRmLW (m = A, B)	—	レジスタなし	ロングワード A/D 変換開始要求タイミングレジスタ
GTADTBRmLW (m = A, B)	—	レジスタなし	ロングワード A/D 変換開始要求タイミングバッファレジスタ
GTADTDBRmLW (m = A, B)	—	レジスタなし	ロングワード A/D 変換開始要求タイミングダブルバッファレジスタ

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTONCR	NFS[3:0]	<p>GTIOC 出力ネゲート要因選択ビット b7 b4</p> <p>0 0 0 0: AN000 用コンパレータ検出</p> <p>0 0 0 1: AN001 用コンパレータ検出</p> <p>0 0 1 0: AN002 用コンパレータ検出</p> <p>0 0 1 1: 設定しないでください</p> <p>0 1 0 0: AN100 用コンパレータ検出</p> <p>0 1 0 1: AN101 用コンパレータ検出</p> <p>0 1 1 0: AN102 用コンパレータ検出</p> <p>0 1 1 1: GTETRG0 端子入力</p> <p>1 x x x: ソフトウェア制御 (SWN ビットによる制御)</p>	<p>GTIOC 出力ネゲート要因選択ビット b7 b4</p> <p>0 0 0 1: CMPC1 コンパレータ出力</p> <p>0 1 0 0: CMPC2 コンパレータ出力</p> <p>0 1 0 1: CMPC3 コンパレータ出力</p> <p>—</p> <p>—</p> <p>—</p> <p>—</p> <p>0 1 1 1: GTETRG 端子入力</p> <p>1 x x x: ソフトウェア制御 (SWN ビットによる制御)</p> <p>NEA, NEB ビットでネゲート制御を許可する場合は、上記以外は設定しないでください</p>
GDTDCR	TDE	<p>逆相波形設定ビット</p> <p>0: GTDVU レジスタ、GTDVD レジスタを使用しないで、GTCCRB レジスタを個別に設定する</p> <p>1: GTDVU レジスタ、GTDVD レジスタを使用して、デッドタイム付き逆相波形用のコンペアマッチ値を GTCCRB レジスタに自動設定する</p>	<p>逆相波形設定ビット</p> <p>0: GTDVU (LW), GTDVD (LW) レジスタを使用しないで、GTCCRB (LW) レジスタを個別に設定する</p> <p>1: GTDVU (LW), GTDVD (LW) レジスタを使用して、デッドタイム付き逆相波形用コンペアマッチ値を GTCCRB (LW) レジスタに自動設定する</p>
	TDBUE	<p>GTDVU バッファ動作許可ビット</p> <p>0: GTDVU レジスタのバッファ動作を禁止</p> <p>1: GTDVU レジスタのバッファ動作を許可</p>	<p>GTDVU (LW) バッファ動作許可ビット</p> <p>0: GTDVU (LW) レジスタのバッファ動作を禁止</p> <p>1: GTDVU (LW) レジスタのバッファ動作を許可</p>
	TDBDE	<p>GTDVD バッファ動作許可ビット</p> <p>0: GTDVD レジスタのバッファ動作を禁止</p> <p>1: GTDVD レジスタのバッファ動作を許可</p>	<p>GTDVD (LW) バッファ動作許可ビット</p> <p>0: GTDVD (LW) レジスタのバッファ動作を禁止</p> <p>1: GTDVD (LW) レジスタのバッファ動作を許可</p>

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
GTDTCR	TDFER	<b>GTDVD</b> 設定ビット 0 : <b>GTDVU</b> レジスタ、 <b>GTDVD</b> レジスタを個別に設定する 1 : <b>GTDVU</b> レジスタに書き込んだ値を、 <b>GTDVD</b> レジスタにも自動設定する	<b>GTDVD(LW)</b> 設定ビット 0 : <b>GTDVU (LW)</b> , <b>GTDVD (LW)</b> レジスタを個別に設定する 1 : <b>GTDVU (LW)</b> レジスタに書き込んだ値を、 <b>GTDVD (LW)</b> レジスタにも自動設定する
GTSOS	SOS [1:0]	出力保護機能ステータスビット b1 b0 00 : 通常動作 01 : 保護状態 (谷もしくは山の転送で <b>GTC CRA</b> =0 が設定された) 10 : 保護状態 (谷の転送で <b>GTC CRA</b> $\geq$ <b>GTPR</b> が設定された) 11 : 保護状態 (山の転送で <b>GTC CRA</b> $\geq$ <b>GTPR</b> が設定された)	出力保護機能ステータスビット b1 b0 00 : 通常動作 01 : 保護状態 (谷もしくは山の転送で <b>GTC CRA (LW)</b> レジスタ=0 が設定された) 10 : 保護状態 (谷の転送で <b>GTC CRA (LW) レジスタ</b> $\geq$ <b>GTPR (LW) レジスタ</b> が設定された) 11 : 保護状態 (山の転送で <b>GTC CRA (LW) レジスタ</b> $\geq$ <b>GTPR (LW) レジスタ</b> が設定された)
GTDVmLW (m=U, D)	—	レジスタなし	汎用 PWM タイマロングワードデッドタイム値レジスタ m
GTDBmLW (m=U, D)	—	レジスタなし	汎用 PWM タイマロングワードデッドタイムバッファレジスタ m
GTDLYCR	—	PWM 出力遅延制御レジスタ	レジスタなし
GTDLYRA	—	GTIOCA 立ち上がり出力遅延レジスタ	レジスタなし
GTDLYFA	—	GTIOCA 立ち下がり出力遅延レジスタ	レジスタなし
GTDLYRB	—	GTIOCB 立ち上がり出力遅延レジスタ	レジスタなし
GTDLYFB	—	GTIOCB 立ち下がり出力遅延レジスタ	レジスタなし

## 4.4.17 独立ウォッチドッグタイマ

表 4.40に独立ウォッチドッグタイマの相違点を、表 4.41に独立ウォッチドッグタイマ関連 I/O レジスタの相違点を示します。

表4.40 独立ウォッチドッグタイマの相違点

項目	RX63T	RX24T、RX24U
カウント停止条件	<ul style="list-style-type: none"> <li>リセット（ダウンカウンタ、レジスタは初期値に戻る）</li> <li>アンダフロー、リフレッシュエラー発生時 カウント再開（オートスタートモード：<b>自動</b>、レジスタスタートモード：<b>リフレッシュ</b>）</li> </ul>	<ul style="list-style-type: none"> <li>リセット（ダウンカウンタ、レジスタは初期値に戻る）</li> <li>アンダフロー、リフレッシュエラー発生時 カウント再開（オートスタートモード：<b>リセットもしくはノンマスカブル割り込み要求を出力後に自動でカウント再開</b>、レジスタスタートモード：<b>リフレッシュ後にカウント再開</b>）</li> </ul>
ノンマスカブル割り込み要因	<ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたとき<b>ノンマスカブル割り込み（WUNI）</b>を発生</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合（リフレッシュエラー）</li> </ul>	<ul style="list-style-type: none"> <li>ダウンカウンタがアンダフローしたとき</li> <li>リフレッシュ許可期間以外でリフレッシュを行った場合（リフレッシュエラー）</li> </ul>
オートスタートモード（オプション機能選択レジスタ 0（OFS0）制御）	<ul style="list-style-type: none"> <li>リセット後のクロック分周比の選択（OFS0.IWDTCKS[3:0]ビット）</li> <li>ウォッチドッグタイマのタイムアウト期間の選択（OFS0.IWDTTOPS[1:0]ビット）</li> <li>ウォッチドッグタイマのウィンドウ開始位置の選択（OFS0.IWDRPSS[1:0]ビット）</li> <li>ウォッチドッグタイマのウィンドウ終了位置の選択（OFS0.IWDRPES[1:0]ビット）</li> <li>リセット出力、または割り込み要求出力の選択（OFS0.IWDRSTIRQS ビット）</li> <li>スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、<b>または全モジュールクロックストップモード遷移時のダウンカウント停止</b>の選択（OFS0.IWDTSLCSTP ビット）</li> </ul>	<ul style="list-style-type: none"> <li>リセット後のクロック分周比の選択（OFS0.IWDTCKS[3:0]ビット）</li> <li>独立ウォッチドッグタイマのタイムアウト期間の選択（OFS0.IWDTTOPS[1:0]ビット）</li> <li>独立ウォッチドッグタイマのウィンドウ開始位置の選択（OFS0.IWDRPSS[1:0]ビット）</li> <li>独立ウォッチドッグタイマのウィンドウ終了位置の選択（OFS0.IWDRPES[1:0]ビット）</li> <li>リセット出力、または割り込み要求出力の選択（OFS0.IWDRSTIRQS ビット）</li> <li>スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択（OFS0.IWDTSLCSTP ビット）</li> </ul>

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T、RX24U
レジスタスタートモード (IWDTCR レジスタ制御)	<ul style="list-style-type: none"> <li>リフレッシュ動作後のクロック分周比の選択 (IWDTCR.CKS[3:0]ビット)</li> <li>ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット)</li> <li>ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット)</li> <li>ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット)</li> <li>リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット)</li> <li>スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (IWDTCSTPR.SLCSTP ビット)</li> </ul>	<ul style="list-style-type: none"> <li>リフレッシュ動作後のクロック分周比の選択 (IWDTCR.CKS[3:0]ビット)</li> <li>独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット)</li> <li>独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット)</li> <li>リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット)</li> <li>スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (IWDTCSTPR.SLCSTP ビット)</li> </ul>

表4.41 独立ウォッチドッグタイマ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
IWDTCR	TOPS[1:0]	タイムアウト選択ビット b1 b0 0 0 : 1024 サイクル (03FFh) 0 1 : 4096 サイクル (0FFFh) 1 0 : 8192 サイクル (1FFFh) 1 1 : 16384 サイクル (3FFFh)	タイムアウト選択ビット b1 b0 0 0 : 128 サイクル (007Fh) 0 1 : 512 サイクル (01FFh) 1 0 : 1024 サイクル (03FFh) 1 1 : 2048 サイクル (07FFh)

4.4.18 シリアルコミュニケーションインタフェース

表 4.42 にシリアルコミュニケーションインタフェースの相違点を、表 4.43 にシリアルコミュニケーションインタフェース関連 I/O レジスタの相違点を示します。

表4.42 シリアルコミュニケーションインタフェースの相違点

項目	RX63T	RX24T	RX24U
チャンネル数	3 チャンネル (SC1c) 1 チャンネル (SC1d)	3 チャンネル —	4 チャンネル —
入出力端子	<ul style="list-style-type: none"> <li>• SCI の入出力端子 (調歩同期式/クロック同期式モード) SCK0、RXD0、TXD0、 CTS0#/RTS0#、SCK1、RXD1、 TXD1、CTS1#/RTS1#、SCK2、 RXD2、TXD2、CTS2#/RTS2#、 SCK3、RXD3、TXD3、 CTS3#/RTS3#、SCK12、RXD12、 TXD12、CTS12#/RTS12#</li> <li>• SCI の入出力端子 (簡易 I<sup>2</sup>C モード) SSCL0、SSDA0、SSCL1、SSDA1、 SSCL2、SSDA2、SSCL3、SSDA3、 SSCL12、SSDA12</li> <li>• SCI の入出力端子 (簡易 SPI モード) SCK0、SMISO0、SMOSI0、 SS0#、SCK1、SMISO1、SMOSI1、 SS1#、SCK2、SMISO2、SMOSI2、 SS3#、SCK12、SMISO12、 SMOSI12、SS12#</li> <li>• SCI の入出力端子 (拡張シリアルモード) RXDX12、SMISO0、SMOSI0</li> </ul>	<ul style="list-style-type: none"> <li>• SCI の入出力端子 (調歩同期式/クロック同期式モード) SCK1、RXD1、TXD1、 CTS1#/RTS1#、SCK5、RXD5、 TXD5、CTS5#/RTS5#、SCK6、 RXD6、TXD6、CTS6#/RTS6# (RX24U のみチャンネル 11 搭載) SCK11、RXD11、TXD11、 CTS11#/RTS11#</li> <li>• SCI の入出力端子 (簡易 I<sup>2</sup>C モード) SSCL1、SSDA1、SSCL5、SSDA5、 SSCL6、SSDA6 (RX24U のみチャンネル 11 搭載) SSCL11、SSDA11</li> <li>• SCI の入出力端子 (簡易 SPI モード) SCK1、SMISO1、SMOSI1、SS1#、 SCK5、SMISO5、SMOSI5、SS5#、 SCK6、SMISO6、SMOSI6、SS6# (RX24U のみチャンネル 11 搭載) SCK11、SMISO11、SMOSI11、SS11#</li> </ul>	
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット
	スタートビットの検出	—	Low または立ち下がリエッジ検出を選択可能
	クロックソース	内部クロック/外部クロックの選択が可能 MTU3 からの転送レートクロック入力が可能	内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能 (SCI5、SCI6)
	倍速モード	—	ポーレートジェネレータ倍速モードを選択可能
ビットレートモジュレーション機能	—	内蔵ポーレートジェネレータの出力補正により誤差を低減可能	

表4.43 シリアルコミュニケーションインタフェース関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
RDRH	—	レジスタなし	レシーブデータレジスタ H
RDRL	—	レジスタなし	レシーブデータレジスタ L
RDRHL	—	レジスタなし	レシーブデータレジスタ HL
TDRH	—	レジスタなし	トランスミットデータレジスタ H
TDRL	—	レジスタなし	トランスミットデータレジスタ L
TDRHL	—	レジスタなし	トランスミットデータレジスタ HL
SMR (SCMR.SMIF=0)	CHR	キャラクタレングスビット (調歩同期式モードのみ有効)  0: データ長 8 ビットで送受信 1: データ長 7 ビットで送受信	キャラクタレングスビット (調歩同期式モードのみ有効) SCMR.CHR1 ビットと組み合わせて選択します。 <b>CHR1 CHR</b> 00: データ長 9 ビットで送受信 01: データ長 9 ビットで送受信 10: データ長 8 ビットで送受信 11: データ長 7 ビットで送受信
	CM	コミュニケーションモードビット 0: 調歩同期式モードで動作 1: クロック同期式モードで動作	コミュニケーションモードビット  0: 調歩同期式モード、または簡易 I <sup>2</sup> C モードで動作 1: クロック同期式モード、または簡易 SPI モードで動作

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
SCR (SCMR.SMIF=0)	CKE[1:0]	<p>クロックイネーブルビット (調歩同期式の場合)</p> <p>0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます</p> <p>0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周波数のクロックを出力します</p> <p>1 x : 外部クロックまたは MTU3 クロック</p> <ul style="list-style-type: none"> <li>外部クロック使用時は、SCKn 端子からビットレートの 16 倍の周波数のクロックを入力してください。</li> <li>SEMR.ABCS ビットが“1”のときは 8 倍の周波数のクロックを入力してください</li> <li>MTU3 クロックを使用可能</li> </ul> <p>MTU3 から入力するベースクロックは、PCLK の 1/4 の周波数以下となるように設定してください。MTU3 クロック使用時は、I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます。</p> <p>(クロック同期式の場合)</p> <p>0 x : 内部クロック : SCKn 端子はクロック出力端子となります</p> <p>1 x : 外部クロック SCKn 端子はクロック入力端子となります</p>	<p>SCI1、SCI11<sup>(注1)</sup>の場合</p> <p>クロックイネーブルビット (調歩同期式の場合)</p> <p>0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます</p> <p>0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周波数のクロックを出力します</p> <p>1 x : 外部クロック</p> <p>SCKn 端子からビットレートの 16 倍の周波数のクロックを入力してください。SEMR.ABCS ビットが“1”のときは 8 倍の周波数のクロックを入力してください</p> <p>(クロック同期式の場合)</p> <p>0 x : 内部クロック SCKn 端子はクロック出力端子となります</p> <p>1 x : 外部クロック SCKn 端子はクロック入力端子となります</p>

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
SCR (SCMR.SMIF=0)	CKE[1:0]	<p>クロックイネーブルビット (調歩同期式の場合)</p> <p>0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます</p> <p>0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周波数のクロックを出力します</p> <p>1 x : 外部クロックまたは <b>MTU3</b> クロック</p> <ul style="list-style-type: none"> <li>外部クロック使用時は、SCKn 端子からビットレートの 16 倍の周波数のクロックを入力してください。</li> <li>SEMR.ABCS ビットが“1”のときは 8 倍の周波数のクロックを入力してください</li> <li><b>MTU3 クロックを使用可能</b> MTU3 から入力するベースクロックは、PCLK の 1/4 の周波数以下となるように設定してください。MTU3 クロック使用時は、I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます。</li> </ul> <p>(クロック同期式の場合)</p> <p>0 x : 内部クロック : SCKn 端子はクロック出力端子となります</p> <p>1 x : 外部クロック SCKn 端子はクロック入力端子となります</p>	<p><b>SCI5、SCI6 の場合</b></p> <p>クロックイネーブルビット (調歩同期式の場合)</p> <p>0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます</p> <p>0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周波数のクロックを出力します</p> <p>1 x : 外部クロックまたは <b>TMR</b> クロック</p> <ul style="list-style-type: none"> <li>外部クロック使用時は、SCKn 端子からビットレートの 16 倍の周波数のクロックを入力してください。</li> <li>SEMR.ABCS ビットが“1”のときは 8 倍の周波数のクロックを入力してください</li> <li><b>TMR クロックを使用可能</b> TMR クロック使用時は、I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます。</li> </ul> <p>(クロック同期式の場合)</p> <p>0 x : 内部クロック : SCKn 端子はクロック出力端子となります</p> <p>1 x : 外部クロック SCKn 端子はクロック入力端子となります</p>
SSR (SCMR.SMIF=1)	RDRF	<p><b>予約ビット</b></p> <p>リセット後の初期値が異なります</p>	<p><b>受信データフルフラグ</b></p>
	TDRE	<p><b>予約ビット</b></p> <p>リセット後の初期値が異なります</p>	<p><b>送信データエンプティフラグ</b></p>

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
SCMR	SMIF	スマートカードインタフェース モードセレクトビット 0: シリアルコミュニケーション インタフェースモード 1: スマートカードインタフェ スモード	スマートカードインタフェース モードセレクトビット 0: 非スマートカードインタ フェースモード (調歩同期式モード、クロッ ク同期式モード、簡易 SPI モード、簡易 I <sup>2</sup> C モード) 1: スマートカードインタフェ スモード
	SDIR	送受信データトランスファディ レクションビット 簡易 I <sup>2</sup> C モード選択時、SDIR ビットを“1” (MSB ファース ト) に設定してください 0: LSB ファーストで送受信 1: MSB ファーストで送受信	送受信データトランスファディ レクションビット 以下のモードで使用可能です。 ● スマートカードインタフェ スモード ● 調歩同期式モード (マルチプ ロセッサモード) ● クロック同期式モード ● 簡易 SPI モード 簡易 I <sup>2</sup> C モードで動作させる場 合は、“1” にしてください 0: LSB ファーストで送受信 1: MSB ファーストで送受信
	CHR1	予約ビット	キャラクタリングスビット 1
SEMR	ACS0	(調歩同期式モードのみ有効) 0: 外部クロック入力 1: MTU3 クロック入力 (MTIOC6A、MTIOC7A)	(調歩同期式モードのみ有効) 0: 外部クロック 1: TMR から出力される 2 つのコ ンペアマッチ出力の論理積 (SCI5,SCI6 のみ有効) SCI のチャネルごとに使用できる コンペアマッチ出力が異なり ます
	BRME	予約ビット	ビットレートモジュレーショ ンイネーブルビット
	BGDM	予約ビット	ポーレートジェネレータ倍速 モードセレクトビット
	RXDESEL	予約ビット	調歩同期スタートビットエッ ジ検出セレクトビット
SIMR1	IICM	簡易 I <sup>2</sup> C モードセレクトビット 00: シリアルインタフェース モード (調歩同期式、クロック同 期式モードまたは簡易 SPI モード) 01: 簡易 I <sup>2</sup> C モード 10: スマートカードインタ フェースモード 11: 設定しないでください	簡易 I <sup>2</sup> C モードセレクトビット 00: 調歩同期式モード、マルチ プロセッサモード、クロッ ク同期式モード (調歩同期式、クロック同 期式モードまたは簡易 SPI モード) 01: 簡易 I <sup>2</sup> C モード 10: スマートカードインタ フェースモード 11: 設定しないでください

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
SPMR	SSE	<b>SS</b> 端子機能イネーブルビット 0 : <b>SS</b> 端子機能禁止 1 : <b>SS</b> 端子機能許可	<b>SSn#</b> 端子機能イネーブルビット 0 : <b>SSn#</b> 端子機能禁止 1 : <b>SSn#</b> 端子機能許可
ESMER	—	拡張シリアルモード有効レジスタ	レジスタなし
CR0	—	コントロールレジスタ 0	レジスタなし
CR1	—	コントロールレジスタ 1	レジスタなし
CR2	—	コントロールレジスタ 2	レジスタなし
CR3	—	コントロールレジスタ 3	レジスタなし
PCR	—	ポートコントロールレジスタ	レジスタなし
ICR	—	割り込みコントロールレジスタ	レジスタなし
STR	—	ステータスレジスタ	レジスタなし
STCR	—	ステータスクリアレジスタ	レジスタなし
CF0DR	—	Control Field 0 データレジスタ	レジスタなし
CF0CR	—	Control Field 0 コンペアイネーブルレジスタ	レジスタなし
CF0RR	—	Control Field 0 受信データレジスタ	レジスタなし
PCF1DR	—	プライマリ Control Field 1 データレジスタ	レジスタなし
SCF1DR	—	セカンダリ Control Field 1 データレジスタ	レジスタなし
CF1CR	—	Control Field 1 コンペアイネーブルレジスタ	レジスタなし
CF1RR	—	Control Field 1 受信データレジスタ	レジスタなし
TCR	—	タイマコントロールレジスタ	レジスタなし
TMR	—	タイマモードレジスタ	レジスタなし
TPRE	—	タイマプリスケアラレジスタ	レジスタなし
TCNT	—	タイマカウントレジスタ	レジスタなし

注 1. RX24U のみ搭載されています。

4.4.19 I<sup>2</sup>C バスインタフェース

表 4.44に I<sup>2</sup>C バスインタフェースの相違点を、表 4.45に I<sup>2</sup>C バスインタフェース関連 I/O レジスタの相違点を示します。

表4.44 I<sup>2</sup>C バスインタフェースの相違点

項目	RX63T	RX24T、RX24U
チャンネル数	2 チャンネル	1 チャンネル

表4.45 I<sup>2</sup>C バスインタフェース関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T/24U
ICCR2	BBSY	バスビジー検出フラグ 0 : I <sup>2</sup> C バスが解放状態 (バスフリー状態) 1 : I <sup>2</sup> C バスが占有状態 (バスビジー状態またはバスフリーの期間中)	バスビジー検出フラグ 0 : I <sup>2</sup> C バスが解放状態 (バスフリー状態) 1 : I <sup>2</sup> C バスが占有状態 (バスビジー状態)
ICMR2	TMWE	タイムアウト内部カウンタ書き込み許可ビット	予約ビット
TMOCNT	—	タイムアウト内部カウンタ	レジスタなし

4.4.20 CAN モジュール

表 4.46 に CAN モジュールの相違点を、表 4.47 に CAN モジュール関連 I/O レジスタの相違点を示します。

表4.46 CAN モジュールの相違点

項目	RX63T	RX24T/24U
チャンネル数	3 チャンネル	1 チャンネル
ビットレート	1Mbps 以下のビットレートをプログラム可能 (fCAN ≥ 8MHz) fCAN : CAN クロックソース	最大 1Mbps
メッセージボックス	<p>32 メールボックス : 2 種類のメールボックスモードを選択可能</p> <ul style="list-style-type: none"> <li>通常メールボックスモード : 32 メールボックスを送信または受信用に設定可能</li> <li>FIFO メールボックスモード : 24 メールボックスを送信または受信用に設定可能 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能</li> </ul>	<p>16 メッセージボックス</p> <ul style="list-style-type: none"> <li>各チャンネル専用 : 4 バッファ (4 バッファ × 1 チャンネル) 送信バッファ : 4 バッファ / 1 チャンネル</li> <li>チャンネル間共用 : 16 バッファ 受信バッファ : 0 ~ 16 バッファ 受信 FIFO バッファ : 2 本 (1 本あたり最大 16 バッファ割り当て可能) 送受信 FIFO バッファ : 1 本 / 1 チャンネル (1 本あたり最大 16 バッファ割り当て可能)</li> </ul>
受信	<ul style="list-style-type: none"> <li>データフレームとリモートフレームを受信可能</li> <li>受信する ID フォーマット (標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID) を選択可能</li> <li>ワンショット受信機能を選択可能</li> <li>オーバーライトモード (メッセージ上書き) かオーバーランモード (メッセージ破棄) を選択可能</li> <li>受信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能</li> </ul> <p>—</p> <p>—</p> <p>—</p>	<ul style="list-style-type: none"> <li>データフレームとリモートフレームを受信可能</li> <li>受信する ID フォーマット (標準 ID、拡張 ID、両方) を選択可能</li> </ul> <p>—</p> <p>—</p> <p>—</p> <ul style="list-style-type: none"> <li>FIFO ごとの割り込み許可/禁止設定可能</li> <li>ミラー機能 (自送信メッセージの受信機能)</li> <li>タイムスタンプ機能 (メッセージの受信時間を 16 ビットタイム値で記録)</li> </ul>
アクセプタンスフィルタ	<ul style="list-style-type: none"> <li>8 つのアクセプタンスマスク (4 メールボックスごとに個別のマスク)</li> <li>メールボックスはマスクの有効/無効を個別に設定可能</li> </ul>	受信フィルタ機能参照

項目	RX63T	RX24T/24U
受信フィルタ機能	—	<ul style="list-style-type: none"> <li>合計 16 個の受信ルールで受信メッセージを選別可能</li> <li>チャンネルごとに 0~16 個の範囲で受信ルール数を設定可能</li> <li>アクセプタンスフィルタ処理：受信ルールごとに ID、マスク設定可能</li> <li>DLC フィルタ処理：受信ルールごとに DLC フィルタチェック可能</li> </ul>
受信メッセージ転送機能	—	<ul style="list-style-type: none"> <li>ルーティング機能 受信メッセージを任意のバッファへ転送する機能（転送可能バッファ数：2） 転送先：受信バッファ、受信 FIFO バッファ、送受信 FIFO バッファ</li> <li>ラベル付加機能 受信バッファおよび FIFO バッファへメッセージを格納時、ラベル情報も同時に格納可能</li> </ul>
送信	<ul style="list-style-type: none"> <li>データフレームとリモートフレームを送信可能</li> <li>送信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能</li> <li>ワンショット送信機能を選択可能</li> <li>ID 優先送信モードかメールボックス番号優先送信モードを選択可能</li> <li>送信要求をアポート可能（フラグでアポート完了を確認可能）</li> <li>送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能</li> </ul>	<ul style="list-style-type: none"> <li>データフレームとリモートフレームを送信可能</li> <li>送信する ID フォーマット（標準 ID、拡張 ID、両方）を選択可能</li> <li>ワンショット送信機能</li> <li>ID 優先送信または送信バッファ番号優先送信を選択可能</li> <li>送信アポート機能（フラグでアポート完了を確認可能）</li> <li>送信バッファ、送受信 FIFO バッファごとに割り込み許可/禁止設定可能</li> </ul>
インターバル送信機能	—	メッセージの送信間隔を設定可能（送受信 FIFO バッファの送信モード）
送信履歴機能	—	送信完了したメッセージの履歴情報を格納する機能
エラー状態の監視	<ul style="list-style-type: none"> <li>CAN バスエラー（スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー）を監視可能</li> <li>エラー状態の遷移を検出可能（エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰）</li> <li>エラーカウンタを読み出し可能</li> </ul>	<ul style="list-style-type: none"> <li>CAN プロトコルエラー（スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー、バスドミナントロック）を監視</li> <li>エラー状態の遷移を検出（エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰）</li> <li>エラーカウンタの読み出し</li> <li>DLC エラーを監視</li> </ul>

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T/24U
タイムスタンプ機能	<ul style="list-style-type: none"> <li>16 ビットカウンタによるタイムスタンプ機能</li> <li>基準クロックは、1、2、4、8 ビットタイムから選択可能</li> </ul>	<ul style="list-style-type: none"> <li>16 ビットカウンタによるタイムスタンプ機能</li> <li>タイムスタンプクロック源分周機能有</li> </ul>
割り込み機能	5 種類の割り込み要因（受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み）	5 本 <ul style="list-style-type: none"> <li>グローバル（2 本） グローバル受信 FIFO 割り込み グローバルエラー割り込み</li> <li>チャンネル（3 本） チャンネル送信割り込み 送信完了割り込み 送信アボート割り込み 送受信 FIFO 送信完了割り込み 送信履歴割り込み</li> <li>送受信 FIFO 受信割り込み</li> <li>チャンネルエラー割り込み</li> </ul>
CAN スリープモード	CAN クロックを停止することで消費電流を低減可能	—
ソフトウェアサポートユニット	3 つのソフトウェアサポートユニット <ul style="list-style-type: none"> <li>アクセプタンスフィルタサポート</li> <li>メールボックス検索サポート（受信メールボックス検索、送信メールボックス検索、メッセージロスト検索）</li> <li>チャンネル検索サポート</li> </ul>	—
テストモード	ユーザ評価用に 3 つのテストモードを用意 <ul style="list-style-type: none"> <li>リッスンオンリモード</li> <li>セルフテストモード 0（外部ループバック）</li> <li>セルフテストモード 1（内部ループバック）</li> </ul> —	ユーザ評価用テスト機能 <ul style="list-style-type: none"> <li>リッスンオンリモード</li> <li>セルフテストモード 0（外部ループバック）</li> <li>セルフテストモード 1（内部ループバック）</li> <li>RAM テスト（読み書きテスト）</li> </ul>

表4.47 CAN モジュール関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24/24U
CTRL	—	制御レジスタ	レジスタなし
BCR	—	ビットコンフィグレーションレジスタ	レジスタなし
MKRi (i = 0~7)	—	マスクレジスタ i (i = 0~7)	レジスタなし
FIDCR0	—	FIFO 受信 ID 比較レジスタ 0	レジスタなし
FIDCR1	—	FIFO 受信 ID 比較レジスタ 1	レジスタなし
MKIVLR	—	マスク無効レジスタ	レジスタなし
MBj (j = 0~31)	—	メールボックスレジスタ j (j = 0~31)	レジスタなし
MIER	—	メールボックス割り込み許可レジスタ	レジスタなし
MCTLj (j = 0~31)	—	メッセージ制御レジスタ j (j = 0~31)	レジスタなし
RFCR	—	受信 FIFO 制御レジスタ	レジスタなし
RFPCR	—	受信 FIFO ポインタ制御レジスタ	レジスタなし
TFCR	—	送信 FIFO 制御レジスタ	レジスタなし
TFPCR	—	送信 FIFO ポインタ制御レジスタ	レジスタなし
STR	—	ステータスレジスタ	レジスタなし
MSMR	—	メールボックスサーチモードレジスタ	レジスタなし
MSSR	—	メールボックスサーチステータスレジスタ	レジスタなし
CSSR	—	チャンネルサーチサポートレジスタ	レジスタなし
AFSR	—	アクセプタンスフィルタサポートレジスタ	レジスタなし
EIER	—	エラー割り込み許可レジスタ	レジスタなし
EIFR	—	エラー割り込み要因判定レジスタ	レジスタなし
RECR	—	受信エラーカウントレジスタ	レジスタなし
TECR	—	送信エラーカウントレジスタ	レジスタなし
ECSR	—	エラーコード格納レジスタ	レジスタなし
TSR	—	タイムスタンプレジスタ	レジスタなし
TCR	—	テスト制御レジスタ	レジスタなし
CFGL	—	レジスタなし	ビットコンフィギュレーションレジスタ L
CFGH	—	レジスタなし	ビットコンフィギュレーションレジスタ H
CTRL	—	レジスタなし	制御レジスタ L
CTRH	—	レジスタなし	制御レジスタ H
STSL	—	レジスタなし	ステータスレジスタ L
STSH	—	レジスタなし	ステータスレジスタ H
ERFLL	—	レジスタなし	エラーフラグレジスタ L
ERFLH	—	レジスタなし	エラーフラグレジスタ H
GCFGL	—	レジスタなし	グローバル設定レジスタ L
GCFGH	—	レジスタなし	グローバル設定レジスタ H
GCTRL	—	レジスタなし	グローバル制御レジスタ L

## RX63T グループ、RX24T グループ、RX24U グループ

## RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24/24U
GCTRH	—	レジスタなし	グローバル制御レジスタ H
GSTS	—	レジスタなし	グローバルステータスレジスタ
GERFLL	—	レジスタなし	グローバルエラーフラグレジスタ
GTINTSTS	—	レジスタなし	グローバル送信割り込みステータスレジスタ
GTSC	—	レジスタなし	タイムスタンプレジスタ
GAFLCFG	—	レジスタなし	受信ルール数設定レジスタ
GAFLIDLj (j = 0~15)	—	レジスタなし	受信ルール登録レジスタ jAL (j = 0~15)
GAFLIDHj (j = 0~15)	—	レジスタなし	受信ルール登録レジスタ jAH (j = 0~15)
GAFLMLj (j = 0~15)	—	レジスタなし	受信ルール登録レジスタ jBL (j = 0~15)
GAFLMHj (j = 0~15)	—	レジスタなし	受信ルール登録レジスタ jBH (j = 0~15)
GAFLPLj (j = 0~15)	—	レジスタなし	受信ルール登録レジスタ jCL (j = 0~15)
GAFLPHj (j = 0~15)	—	レジスタなし	受信ルール登録レジスタ jCH (j = 0~15)
RMNB	—	レジスタなし	受信バッファ数設定レジスタ
RMND0	—	レジスタなし	受信バッファ受信完了フラグレジスタ
RMIDLn (n = 0~15)	—	レジスタなし	受信バッファレジスタ nAL (n = 0~15)
RMIDHn (n = 0~15)	—	レジスタなし	受信バッファレジスタ nAH (n = 0~15)
RMTSn (n = 0~15)	—	レジスタなし	受信バッファレジスタ nBL (n = 0~15)
RMPTRn (n = 0~15)	—	レジスタなし	受信バッファレジスタ nBH (n = 0~15)
RMDF0n (n = 0~15)	—	レジスタなし	受信バッファレジスタ nCL (n = 0~15)
RMDF1n (n = 0~15)	—	レジスタなし	受信バッファレジスタ nCH (n = 0~15)
RMDF2n (n = 0~15)	—	レジスタなし	受信バッファレジスタ nDL (n = 0~15)
RMDF3n (n = 0~15)	—	レジスタなし	受信バッファレジスタ nDH (n = 0~15)
RFCCm (m = 0, 1)	—	レジスタなし	受信 FIFO 制御レジスタ m (m = 0, 1)
RFSTSm (m = 0, 1)	—	レジスタなし	受信 FIFO ステータスレジスタ m (m = 0, 1)
RFPCTRm (m = 0, 1)	—	レジスタなし	受信 FIFO ポインタ制御レジスタ m (m = 0, 1)
RFIDLm (m = 0, 1)	—	レジスタなし	受信 FIFO アクセスレジスタ mAL (m = 0, 1)
RFIDHm (m = 0, 1)	—	レジスタなし	受信 FIFO アクセスレジスタ mAH (m = 0, 1)

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24/24U
RFTSm (m = 0, 1)	—	レジスタなし	受信 FIFO アクセスレジスタ mBL (m = 0, 1)
RFPTm (m = 0, 1)	—	レジスタなし	受信 FIFO アクセスレジスタ mBH (m = 0, 1)
RFDF0m (m = 0, 1)	—	レジスタなし	受信 FIFO アクセスレジスタ mCL (m = 0, 1)
RFDF1m (m = 0, 1)	—	レジスタなし	受信 FIFO アクセスレジスタ mCH (m = 0, 1)
RFDF2m (m = 0, 1)	—	レジスタなし	受信 FIFO アクセスレジスタ mDL (m = 0, 1)
RFDF3m (m = 0, 1)	—	レジスタなし	受信 FIFO アクセスレジスタ mDH (m = 0, 1)
CFCCLO	—	レジスタなし	送受信 FIFO 制御レジスタ 0L
CFCCH0	—	レジスタなし	送受信 FIFO 制御レジスタ 0H
CFSTS0	—	レジスタなし	送受信 FIFO ステータスレジスタ 0
CFPCTR0	—	レジスタなし	送受信 FIFO ポインタ制御レジ スタ 0
CFIDL0	—	レジスタなし	送受信 FIFO アクセスレジスタ 0AL
CFIDH0	—	レジスタなし	送受信 FIFO アクセスレジスタ 0AH
CFTS0	—	レジスタなし	送受信 FIFO アクセスレジスタ 0BL
CFPTR0	—	レジスタなし	送受信 FIFO アクセスレジスタ 0BH
CFDF00	—	レジスタなし	送受信 FIFO アクセスレジスタ 0CL
CFDF10	—	レジスタなし	送受信 FIFO アクセスレジスタ 0CH
CFDF20	—	レジスタなし	送受信 FIFO アクセスレジスタ 0DL
CFDF30	—	レジスタなし	送受信 FIFO アクセスレジスタ 0DH
RFMSTS	—	レジスタなし	受信 FIFO メッセージロスト ステータスレジスタ
CFMSTS	—	レジスタなし	送受信 FIFO メッセージロスト ステータスレジスタ
RFISTS	—	レジスタなし	受信 FIFO 割り込みステータス レジスタ
CFISTS	—	レジスタなし	送受信 FIFO 受信割り込みステ ータスレジスタ
TMCp (p = 0~3)	—	レジスタなし	送信バッファ制御レジスタ p (p = 0~3)
TMSTSp (p = 0~3)	—	レジスタなし	送信バッファステータスレジ スタ p (p = 0~3)
TMTRSTS	—	レジスタなし	送信バッファ送信要求ステータ スレジスタ
TMTCSTS	—	レジスタなし	送信バッファ送信完了ステータ スレジスタ

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24/24U
TMTASTS	—	レジスタなし	送信バッファ送信アポートステータスレジスタ
TMIEC	—	レジスタなし	送信バッファ割り込み許可レジスタ
TMIDLp (p = 0~3)	—	レジスタなし	送信バッファレジスタ pAL (p = 0~3)
TMIDHp (p = 0~3)	—	レジスタなし	送信バッファレジスタ pAH (p = 0~3)
TMPTRp (p = 0~3)	—	レジスタなし	送信バッファレジスタ pBH (p = 0~3)
TMDF0p (p = 0~3)	—	レジスタなし	送信バッファレジスタ pCL (p = 0~3)
TMDF1p (p = 0~3)	—	レジスタなし	送信バッファレジスタ pCH (p = 0~3)
TMDF2p (p = 0~3)	—	レジスタなし	送信バッファレジスタ pDL (p = 0~3)
TMDF3p (p = 0~3)	—	レジスタなし	送信バッファレジスタ pDH (p = 0~3)
THLCC0	—	レジスタなし	送信履歴バッファ制御レジスタ
THLSTS0	—	レジスタなし	送信履歴バッファステータスレジスタ
THLACC0	—	レジスタなし	送信履歴バッファアクセスレジスタ
THLPCTR0	—	レジスタなし	送信履歴バッファポインタ制御レジスタ
GRWCR	—	レジスタなし	グローバル RAM ウィンドウ制御レジスタ
GTSTCFG	—	レジスタなし	グローバルテスト設定レジスタ
GTSTCTRL	—	レジスタなし	グローバルテスト制御レジスタ
GLOCKK	—	レジスタなし	グローバルテストプロテクト解除レジスタ
RPGACCr (r = 0~127)	—	レジスタなし	RAM テストレジスタ r (r = 0~127)

## 4.4.21 シリアルペリフェラルインタフェース

表 4.48 にシリアルペリフェラルインタフェースの相違点を、表 4.49 にシリアルペリフェラルインタフェース関連 I/O レジスタの相違点を示します。

表 4.48 シリアルペリフェラルインタフェースの相違点

項目	RX63T	RX24T/24U
チャンネル数	2 チャンネル	1 チャンネル
ビットレート	<ul style="list-style-type: none"> <li>マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成（分周比は 2~4096 分周）</li> <li>スレーブモード時、外部入力クロックをシリアルクロックとして使用（最大周波数は PCLK の 8 分周） High 幅：PCLK の 4 サイクル、 Low 幅：PCLK の 4 サイクル</li> </ul>	<ul style="list-style-type: none"> <li>マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成（分周比は 2~4096 分周）</li> <li>スレーブ時は、PCLK の最小 6 分周のクロックを、RSPCK として入力可能（RSPCK の最大周波数は PCLK の 6 分周） High 幅：PCLK の 3 サイクル、 Low 幅：PCLK の 3 サイクル</li> </ul>
バッファ構成	<ul style="list-style-type: none"> <li>送信および受信バッファはそれぞれダブルバッファ構造</li> </ul>	<ul style="list-style-type: none"> <li>送信および受信バッファはそれぞれダブルバッファ構造</li> <li>送信および受信バッファは 128 ビット</li> </ul>
エラー検出	<ul style="list-style-type: none"> <li>モードフォルトエラー検出</li> <li>オーバランエラー検出</li> <li>パリティエラー検出</li> </ul>	<ul style="list-style-type: none"> <li>モードフォルトエラー検出</li> <li>オーバランエラー検出</li> <li>パリティエラー検出</li> <li>アンダランエラー検出</li> </ul>
マスタ転送時の制御方式	<ul style="list-style-type: none"> <li>最大 8 コマンドで構成された転送を連続してループ実行可能</li> <li>各コマンドに以下の項目を設定可能</li> <li>SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延</li> <li>送信バッファへのライトで転送を起動可能</li> <li>SSL ネゲート時の MOSI 信号値を設定可能</li> </ul>	<ul style="list-style-type: none"> <li>最大 8 コマンドで構成された転送を連続してループ実行可能</li> <li>各コマンドに以下の項目を設定可能</li> <li>SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延</li> <li>送信バッファへのライトで転送を起動可能</li> <li>SSL ネゲート時の MOSI 信号値を設定可能</li> <li>RSPCK 自動停止機能</li> </ul>
割り込み要因	割り込み要因 <ul style="list-style-type: none"> <li>受信バッファフル割り込み</li> <li>送信バッファエンプティ割り込み</li> <li>RSPI エラー割り込み（モードフォルト、オーバラン、パリティエラー）</li> <li>RSPI アイドル割り込み（RSPI アイドル）</li> </ul>	割り込み要因 <ul style="list-style-type: none"> <li>受信バッファフル割り込み</li> <li>送信バッファエンプティ割り込み</li> <li>RSPI エラー割り込み（モードフォルト、オーバラン、アンダラン、パリティエラー）</li> <li>RSPI アイドル割り込み（RSPI アイドル）</li> </ul>

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T/24U
その他の機能	<p>—</p> <ul style="list-style-type: none"> <li>RSPI 初期化機能</li> <li>ループバックモード機能</li> </ul>	<ul style="list-style-type: none"> <li>CMOS/オープンドレイン出力切り替え機能</li> <li>RSPI 初期化機能</li> <li>ループバックモード機能</li> </ul>

表4.49 シリアルペリフェラルインタフェース関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
SPPCR	SPOM	RSPI 出力端子モードビット	予約ビット
SPSR	UDRF	予約ビット	アンダランエラーフラグ
SPCR2	SCKASE	予約ビット	RSPCK 自動停止機能許可ビット

## 4.4.22 12 ビット A/D コンバータ

表 4.50 に 12 ビット A/D コンバータの相違点を、表 4.51 に 12 ビット A/D コンバータ関連 I/O レジスタの相違点を示します。

表4.50 12 ビット A/D コンバータの相違点

項目	RX63T	RX24T/24U
ユニット数	2 ユニット	3 ユニット
入力チャンネル	8 チャンネル (4 チャンネル×2 ユニット)	22 チャンネル (RX24U の 100pin は 20)
拡張アナログ機能	—	内部基準電圧 (S12AD2 のみ)
変換時間	1 チャンネル当たり 1.0 μs (A/D 変換クロック ADCLK = 50MHz)	1 チャンネル当たり 1.0 μs (A/D 変換クロック ADCLK = 40MHz 動作時)
A/D 変換クロック	周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の周波数比で設定可能 PCLKB : ADCLK 周波数比 = 1 : 1、1 : 2、1 : 4、1 : 8 ADCLK の設定はクロック発生回路で行います	周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の周波数比で設定可能 PCLKB : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います
データレジスタ	<ul style="list-style-type: none"> <li>アナログ入力用 8 本、ダブルトリガモードでの A/D 変換データ 2 重化用 1 本、ダブルトリガモード拡張動作時の A/D 変換データ 2 重化用 2 本</li> <li>—</li> <li>—</li> <li>A/D 変換結果を 12 ビット A/D データレジスタに保持</li> <li>A/D 変換結果の 8、10、12 ビット精度出力対応 (変換結果出力の 2 ビット、または 4 ビット右シフト選択対応)</li> <li>加算モード時は A/D 変換結果の加算値を 14 ビットで A/D データレジスタに保持</li> <li>ダブルトリガモード (1 サイクルスキャンとグループスキャンモードで選択可能) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは 2 重化レジスタに保持</li> <li>ダブルトリガモード拡張動作 (特定トリガ種別で有効) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した 2 重化レジスタに保持</li> </ul>	<ul style="list-style-type: none"> <li>アナログ入力用 22 本、ダブルトリガモードでの A/D 変換データ 2 重化用 1 本、ダブルトリガモード拡張動作時の A/D 変換データ 2 重化用 2 本/ユニット</li> <li>内部基準電圧用 1 本</li> <li>自己診断用 1 本/ユニット</li> <li>A/D 変換結果を 12 ビット A/D データレジスタに保持</li> <li>A/D 変換結果の 12 ビット精度出力に対応</li> <li>加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット / 4 ビットで A/D データレジスタに保持</li> <li>ダブルトリガモード (シングルスキャンとグループスキャンモードで選択可能) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持</li> <li>ダブルトリガモード拡張動作 (特定トリガ種別で有効) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持</li> </ul>

項目	RX63T	RX24T/24U
動作モード	<ul style="list-style-type: none"> <li>1 サイクルスキャンモード： 任意に選択した最大 4 チャンネルのアナログ入力を 1 回のみ変換</li> <li>—</li> <li>連続スキャンモード： 最大 4 チャンネルのアナログ入力を繰り返し A/D 変換</li> <li>グループスキャンモード： 最大 4 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択した全チャンネルのアナログ入力を 1 回のみ変換グループ A とグループ B は、各々の変換開始条件を選択することで異なるタイミングで変換開始可能</li> <li>グループスキャンモード（グループ A 優先制御選択時）： グループ B の A/D 変換動作中にグループ A のトリガ入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行（再スキャン）</li> </ul>	<ul style="list-style-type: none"> <li>シングルスキャンモード： 任意に選択したチャンネルのアナログ入力を 1 回のみ A/D 変換 内部基準電圧を 1 回のみ A/D 変換 (S12AD2)</li> <li>連続スキャンモード： 任意に選択したチャンネルのアナログ入力を繰り返し A/D 変換</li> <li>グループスキャンモード： 使用するグループの数は 2 つ（グループ A, B）と 3 つ（グループ A, B, C）が選択可能 （グループの数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能） 任意に選択したチャンネルのアナログ入力をグループ A とグループ B またはグループ A, B, C に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 グループ A とグループ B とグループ C は、各々の変換開始条件（同期トリガ）を選択することで異なるタイミングで変換開始可能</li> <li>グループスキャンモード（グループ優先制御選択時） 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。 優先順位は、グループ A（高）&gt; グループ B&gt;グループ C（低） 優先グループのスキャン終了後、低優先グループのスキャンを再実行（再スキャン）する/しないを設定可能 また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能</li> </ul>
A/D 変換開始条件	<ul style="list-style-type: none"> <li>ソフトウェアトリガ</li> <li>同期トリガ マルチファンクションタイマパルスユニット 3（MTU3）、または汎用 PWM タイマ（GPT）からのトリガ</li> <li>非同期トリガ 外部トリガ ADTRGn#端子による A/D 変換動作の開始が可能</li> </ul>	<ul style="list-style-type: none"> <li>ソフトウェアトリガ</li> <li>同期トリガ マルチファンクションタイマパルスユニット 3（MTU3d）、汎用 PWM タイマ（GPT）、8 ビットタイマ（TMR）からのトリガ</li> <li>非同期トリガ ADTRG0#（S12AD）、ADTRG1#（S12AD1）、ADTRG2#（S12AD2）端子による A/D 変換動作の開始が可能（3 ユニット個別）</li> </ul>

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T/24U
機能	<ul style="list-style-type: none"> <li>● サンプル&amp;ホールド機能</li> <li>● チャンネル専用サンプル&amp;ホールド機能 (3ch/ユニット)</li> <li>● サンプリングステート数可変機能</li> <li>● 12ビット A/D コンバータの自己診断機能</li> <li>● A/D 変換値加算モード</li>   <li>● ディスチャージ機能</li> <li>● ダブルトリガモード (A/D 変換データ 2 重化機能)</li> <li>● ウィンドウコンパレータ機能 (3ch/ユニット)</li> <li>● プログラマブルゲインアンプによる入力信号増幅機能 (3 チャンネル/1 ユニット)</li> </ul>	<ul style="list-style-type: none"> <li>—</li> <li>● チャンネル専用サンプル&amp;ホールド機能 (3 チャンネル/S12AD1 のみ)</li> <li>● サンプリングステート数可変機能</li> <li>● 12ビット A/D コンバータの自己診断機能</li> <li>● A/D 変換値加算モードと平均モードが選択可能</li>   <li>—</li> <li>● ダブルトリガモード (A/D 変換データ 2 重化機能)</li>   <li>—</li> <li>● プログラマブルゲインアンプによる入力信号増幅機能 (1ch/S12AD, 3ch/S12AD1)</li> <li>● アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能)</li> <li>● A/D データレジスタオートクリア機能</li> </ul>

RX63T グループから RX24T グループ、RX24U グループへの移行

項目	RX63T	RX24T/24U
割り込み要因	<ul style="list-style-type: none"> <li>● ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求 (S12ADI) を発生</li> <li>● ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1) を発生</li> <li>● グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (S12GBADI、S12GBADI1) を発生</li> <li>● グループスキャンモードでダブルトリガモードの設定では、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1) を発生。 グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (S12GBADI、S12GBADI1) を発生</li> <li>● コンパレータ検出で割り込み要求 (CMP0~CMP2、CMP4~CMP6) を発生 (POE 要因としても使用可能)</li> <li>● S12ADI、S12GBADI、S12ADI1、S12GBADI1 割り込みまたは CMP0~CMP2、CMP4~CMP6 割り込みで DMA コントローラ (DMAC)、データトランスファコントローラ (DTC) を起動可能</li> </ul>	<ul style="list-style-type: none"> <li>● ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1、S12ADI2) を発生 (3 ユニット個別)</li> <li>● ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1、S12ADI2) を発生 (3 ユニット個別)</li> <li>● グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1、S12ADI2) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI、GBADI1、GBADI2) を発生。グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求 (GCADI、GCADI1、GCADI2) を発生</li> <li>● グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1、S12ADI2) を発生。グループ B とグループ C のスキャン終了でそれぞれ専用のスキャン終了割り込み要求 (GBADI、GBADI1、GBADI2、GCADI、GCADI1、GCADI2) を発生</li> <li>—</li> <li>● S12ADI/ S12ADI1/S12ADI2、GBADI/GBADI1/GBADI2、GCADI/GCADI1/GCADI2 割り込みでデータトランスファコントローラ (DTC) を起動可能</li> </ul>

表4.51 12ビット A/D コンバータ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T/24U
ADOCDR	—	レジスタなし	A/D 内部基準電圧データレジスタ
ADANSA	—	A/D チャンネル選択レジスタ A	レジスタなし
ADANSB	—	A/D チャンネル選択レジスタ B	レジスタなし
ADANSA0	—	レジスタなし	A/D チャンネル選択レジスタ A0
ADANSA1	—	レジスタなし	A/D チャンネル選択レジスタ A1
ADANSB0	—	レジスタなし	A/D チャンネル選択レジスタ B0
ADANSB1	—	レジスタなし	A/D チャンネル選択レジスタ B1
ADANSC0	—	レジスタなし	A/D チャンネル選択レジスタ C0
ADANSC1	—	レジスタなし	A/D チャンネル選択レジスタ C1
ADADS	—	A/D 変換値加算モード選択レジスタ	レジスタなし
ADADS0	—	レジスタなし	A/D 変換値換算/平均チャンネル選択レジスタ 0
ADADS1	—	レジスタなし	A/D 変換値換算/平均チャンネル選択レジスタ 1
ADADC A/D 変換値加算回数選択レジスタ (RX63T) A/D 変換値加算/平均回数選択レジスタ (RX24T/24U)	ADC[1:0] (RX63T) ADC[2:0] (RX24T/24U)	加算回数選択ビット 00: 1回変換 (加算なし。通常変換と同じ) 01: 2回変換 (1回加算を行う) 10: 3回変換 (2回加算を行う) 11: 4回変換 (3回加算を行う)  bit2 は予約ビット	加算回数選択ビット 000: 1回変換 (加算なし。通常変換と同じ) 001: 2回変換 (1回加算を行う) 010: 3回変換 (2回加算を行う) 011: 4回変換 (3回加算を行う) 101: 16回変換 (15回加算を行う)
	AVEE	予約ビット	平均モードイネーブルビット
ADCER	ADPRC[1:0]	A/D データレジスタビット 精度指定ビット	予約ビット
	DCE	ディスチャージイネーブルビット	予約ビット
	ACE	自動クリアイネーブルビット	A/D データレジスタ自動クリアイネーブルビット
ADSSTRn (n=0~3) (RX63T) (n = 0~11, L, O) (RX24T/24U)	—	サンプリング時間設定ビット リセット後の初期値が異なります	ビット名なし
ADDISCR	—	レジスタなし	A/D 断線検出コントロールレジスタ

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T/24U
ADGSPCR	LGRRS	予約ビット	再開チャネル選択ビット
	GBRP	グループ B 用 1 サイクルスキャン連続起動設定ビット (PGS=1 のときのみ有効。 PGS=0 のときは予約ビット) 0: グループ B は 1 サイクルスキャン連続動作しない 1: グループ B の 1 サイクルスキャン連続動作開始	シングルスキャン連続起動設定ビット (PGS = 1 のときのみ有効。 PGS = 0 のときは予約ビット) 0: シングルスキャン連続動作しない 1: 最も優先度の低いグループのシングルスキャン連続動作開始
ADCMPMD0	—	コンパレータ動作モード選択レジスタ 0	レジスタなし
ADCMPMD1	—	コンパレータ動作モード選択レジスタ 1	レジスタなし
ADCMPNR0	—	コンパレータフィルタモードレジスタ 0	レジスタなし
ADCMPFR	—	コンパレータ検出フラグレジスタ	レジスタなし
ADCMPSEL	—	コンパレータ割り込み選択レジスタ	レジスタなし
ADPG	—	A/D プログラマブルゲインアンプレジスタ	レジスタなし
ADGSPMR	—	A/D グループスキャン優先モードレジスタ	レジスタなし
ADEXICR	—	レジスタなし	A/D 変換拡張入力コントロールレジスタ
ADGCTRGR	—	レジスタなし	A/D グループ C トリガ選択ビット
ADSHCR	—	レジスタなし	A/D サンプル&ホールド回路コントロールレジスタ
ADGSPCR	—	レジスタなし	A/D グループスキャン優先コントロールレジスタ
ADPGACR	—	レジスタなし	A/D プログラマブルゲインアンプレジスタ
ADPGAGS0	—	レジスタなし	A/D プログラマブルゲインアンプレジスタ 0

4.4.23 D/A コンバータ

表 4.52にD/A コンバータの相違点を、表 4.53にD/A コンバータレジスタの相違点を示します。

表4.52 D/A コンバータの相違点

項目	RX63T	RX24T、RX24U
分解能	10 ビット	8 ビット
出力チャンネル	2 チャンネル	2 チャンネル
アナログモジュールの干渉対	<ul style="list-style-type: none"> <li>D/A 変換と A/D 変換の干渉対策</li> <li>10 ビット A/D コンバータが出力する 10 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する (D/A コンバータのラッシュカレント発生タイミングを許可信号で制御することにより、干渉による A/D 変換精度劣化を低減する)</li> </ul>	<ul style="list-style-type: none"> <li>D/A 変換と A/D 変換の干渉対策</li> <li>12 ビット A/D コンバータ (ユニット 2) が出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、8 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。</li> </ul>

表4.53 D/A コンバータレジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24、RX24U
DACR	DAE	D/A 許可ビット	予約ビット

## 4.4.24 RAM

表 4.54にRAM の相違点を示します。

表4.54 RAM の相違点

項目	RX63T	RX24T、RX24U
RAM 容量	48K バイト/32K バイト/24K バイト	32K バイト/16K バイト <sup>(注1)</sup>
RAM アドレス	0000 0000h~0000 BFFFh (48K バイト) 0000 0000h~0000 7FFFh (32K バイト) 0000 0000h~0000 5FFFh (24K バイト) —	— 0000 0000h~0000 7FFFh (32K バイト) — 0000 0000h~0000 3FFFh (16K バイト)

注 1. RX24T グループのみ

## 4.4.25 フラッシュメモリ

表 4.55 にフラッシュメモリの相違点を、表 4.56 にフラッシュメモリ関連 I/O レジスタの相違点を示します。

表4.55 フラッシュメモリの相違点

項目	RX63T		RX24T、RX24U	
	ROM	E2 データ フラッシュ	ROM	E2 データ フラッシュ
メモリ空間	<ul style="list-style-type: none"> <li>ユーザ領域： 512K バイト 384K バイト 256K バイト</li> <li>ユーザブート領域： 16K バイト</li> </ul>	データ領域： 32K バイト	<ul style="list-style-type: none"> <li>ユーザ領域： 512K バイト 384K バイト 256K バイト (RX24T のみ) 128K バイト</li> <li>—</li> </ul>	データ領域： 8K バイト
ROM キャッシュ	—	—	容量：2K バイト	
リードサイクル	ICLK 1 サイクルの高 速読み出しが可能	ワード、バイトアクセ ス時には PCLK 6 サイ クルでの読み出し	ICLK ≤ 32MHz 時 ROM のウェイトサ イクルなし、 ICLK > 32MHz 時 ROM のウェイトサ イクルあり	—
イレース後の 値	FFh	不定値	FFh	FFh
割り込み	FCU コマンドの実行 (プログラム、P/E サ スペンド、ロックビッ トリード 2、周辺ク ロック通知) の完了に よりフラッシュレディ 割り込み要求 (FRDYI) が発生	FCU コマンドの実行 (プログラム、P/E サ スペンド、ブランク チェック、周辺クロッ ク通知) の完了により フラッシュレディ割り 込み要求 (FRDYI) が 発生	ソフトウェアコマンド処理の完了、または 強制停止処理の完了によりフラッシュレ ディ割り込み (FRDYI) が発生	
P/E 方式	<ul style="list-style-type: none"> <li>ROM の書き換えを行う専用のシーケンサ (FCU) を内蔵</li> <li>FCU ヘコマンドを発行することにより、 ROM へ P/E を実行可能</li> </ul>	—	ソフトウェアコマンドによる書き換え <ul style="list-style-type: none"> <li>以下のソフトウェアコマンドを実装</li> <li>プログラム、ブランクチェック、ブロッ クイレーズ、全ブロックイレーズ</li> <li>エクストラ領域のプログラム用に以下 のコマンドを実装</li> <li>スタートアップ領域情報プログラム、</li> <li>アクセスウィンドウ情報プログラム</li> </ul>	
サスペンド/ レジューム 機能	<ul style="list-style-type: none"> <li>ROM への書き込み/消去動作を中断し、CPU は ROM 領域のプログラムを実行可能 (サス ペンド)</li> <li>中断した後、ROM への書き込み/消去を再開 可能 (レジューム)</li> </ul>	—	—	

項目	RX63T		RX24T、RX24U	
	ROM	E2 データ フラッシュ	ROM	E2 データ フラッシュ
P/E 単位	<ul style="list-style-type: none"> <li>ユーザ領域およびユーザブート領域へのプログラム：<b>128</b> バイト</li> <li>ユーザ領域のイレーズ：ブロックユーザブート領域のイレーズ：<b>16K</b> バイト</li> </ul>	<ul style="list-style-type: none"> <li>データ領域へのプログラム：<b>2</b> バイト</li> <li>データ領域のイレーズ：<b>32</b> バイト</li> </ul>	<ul style="list-style-type: none"> <li>ユーザ領域の書き込み単位：<b>8</b> バイト</li> <li>ユーザ領域の消去単位：<b>2K</b> バイト</li> </ul>	<ul style="list-style-type: none"> <li>データ領域の書き込み単位：<b>1</b> バイト</li> <li>データ領域の消去単位：<b>1K</b> バイト</li> </ul>
オンボードプログラミング	<p>ブートモードによる書き換え</p> <ul style="list-style-type: none"> <li>調歩同期式シリアルインターフェース (SCI1) を使用</li> <li>通信速度は自動調整</li> <li>ユーザブート領域も書き換え可能</li> </ul> <p>—</p> <p>ユーザブートモードによる書き換え</p> <ul style="list-style-type: none"> <li>ユーザ独自のブートプログラムを作成可能</li> </ul> <p>ユーザプログラム中の ROM/データフラッシュ書き換えルーチンによる書き換え</p> <ul style="list-style-type: none"> <li>システムをリセットすることなく ROM/E2 データフラッシュの書き換えが可能</li> </ul>		<p>ブートモード (SCI インタフェース)</p> <ul style="list-style-type: none"> <li>調歩同期式シリアルインターフェース (SCI1) を使用</li> <li>通信速度は自動調整</li> </ul> <p>—</p> <p>ブートモード(FINE インタフェース)</p> <ul style="list-style-type: none"> <li>FINE を使用</li> <li>ユーザ領域とデータ領域を書き換え可能</li> </ul> <p>—</p> <p>セルフプログラミング</p> <ul style="list-style-type: none"> <li>システムをリセットすることなくユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能</li> </ul>	
オフボードプログラミング	フラッシュライタを使用して、ユーザ領域/ユーザブート領域の書き換えが可能	—	本 MCU に対応したフラッシュプログラム (シリアルプログラム、パラレルプログラム) を使用して、ユーザ領域の書き換えが可能	
ソフトウェアプロテクト機能	FENTRYR.FENTRY0 ビット、 <b>FWEPROR.FLWE[1:0]</b> ビット、ロックビットにより意図しない書き換えを防ぐことが可能	FENTRYR.FENTRYD ビット、 <b>FWEPROR.FLWE[1:0]</b> ビット、 <b>DFLREK</b> レジスタ、 <b>DFLWEK</b> レジスタにより意図しない書き換えを防ぐことが可能 (k = 0, 1)	FENTRYR.FENTRY0 ビットにより意図しない書き換えを防ぐことが可能	FENTRYR.FENTRYD ビットにより意図しない書き換えを防ぐことが可能
ID コードプロテクト	<ul style="list-style-type: none"> <li>ホストからの読み出し/書き込み/消去を禁止するための機能</li> <li>オンチップデバッグエミュレータ接続時、ID コードにより制御可能</li> </ul> <p>—</p>	<ul style="list-style-type: none"> <li>ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能</li> <li>オンチップデバッグエミュレータ接続時、ID コードにより制御可能</li> <li>パラレルプログラマ接続時、ROM コードにより制御可能</li> </ul>		

項目	RX63T		RX24T、RX24U	
	ROM	E2 データ フラッシュ	ROM	E2 データ フラッシュ
スタート アッププロ グラム保護 機能	—	—	ブロック 0~7 の書き換えを安全に行うための機能	
エリアプロ テクション	—	—	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能	

表4.56 フラッシュメモリ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
FWEPROR	—	フラッシュ P/E プロテクトレジスタ	レジスタなし
FMODR	—	フラッシュモードレジスタ	レジスタなし
FASTAT	—	フラッシュアクセスステータスレジスタ	レジスタなし
FAEINT	—	フラッシュアクセスエラー割り込み許可レジスタ	レジスタなし
FRDYIE	—	フラッシュレディ割り込み許可レジスタ	レジスタなし
DFLRE0	—	E2 データフラッシュ読み出し許可レジスタ 0	レジスタなし
DFLRE1	—	E2 データフラッシュ読み出し許可レジスタ 1	レジスタなし
DFLWE0	—	E2 データフラッシュ P/E 許可レジスタ 0	レジスタなし
DFLWE1	—	E2 データフラッシュ P/E 許可レジスタ 1	レジスタなし
FSTATR0	PRGSPD	プログラムサスペンドステータスフラグ (b0)	なし
	ERERR	なし	イレーズエラーフラグ (b0)
	ERSSPD	イレーズサスペンドステータスフラグ (b1)	なし
	PRGERR	プログラムエラーフラグ (b4)	プログラムエラーフラグ (b1)
	SUSRDY	サスペンドレディフラグ (b3)	なし
	BCERR	なし	ブランクチェックエラーフラグ (b3)
	ERSERR	イレーズエラービット (b5)	なし
	EILGLERR	なし	エクストラ領域イリーガルコマンドエラーフラグ (b5)
	ILGLERR	イリーガルコマンドエラーフラグ (b6)	予約ビット
FRDY	フラッシュレディフラグ (b7)	予約ビット	

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
FSTATR1	FLOCKST	ロックビットステータスビット	予約ビット
	FRDY	予約ビット	フラッシュレディフラグ
	FCUERR	FCU エラービット (b7)	なし
	EXRDY	なし	エクストラ領域レディフラグ (b7)
FPROTR	—	フラッシュプロテクトレジスタ	レジスタなし
FRESETR	FRKEY[7:0]	キーコード	予約ビット
FCMDR	—	FCU コマンドレジスタ	レジスタなし
FCPSR	—	FCU 処理切り替えレジスタ	レジスタなし
DFLBCCNT	—	E2 データフラッシュブランク チェック制御レジスタ	レジスタなし
FPESTAT	—	フラッシュ P/E ステータスレジスタ	レジスタなし
DFLBCSTAT	—	データフラッシュブランク チェックステータスレジスタ	レジスタなし
PCKAR	—	周辺クロック通知レジスタ	レジスタなし
DFLCTL	—	レジスタなし	E2 データフラッシュ制御レジスタ
FPR	—	レジスタなし	プロテクト解除レジスタ
FPSR	—	レジスタなし	プロテクト解除ステータスレジスタ
FPMCR	—	レジスタなし	フラッシュ P/E モード制御レジスタ
FISR	—	レジスタなし	フラッシュ初期化レジスタ
FASR	—	レジスタなし	フラッシュ領域選択レジスタ
FCR	—	レジスタなし	フラッシュ制御レジスタ
FEXCR	—	レジスタなし	フラッシュエクストラ領域制御レジスタ
FSARH	—	レジスタなし	フラッシュ処理開始アドレス レジスタ H
FSARL	—	レジスタなし	フラッシュ処理開始アドレス レジスタ L
FEARH	—	レジスタなし	フラッシュ処理終了アドレス レジスタ H
FEARL	—	レジスタなし	フラッシュ処理終了アドレス レジスタ L
FWBn (n = 0~3)	—	レジスタなし	フラッシュライトバッファ n レジスタ
FEAMH	—	レジスタなし	フラッシュエラーアドレスモニタ レジスタ H
FEAML	—	レジスタなし	フラッシュエラーアドレスモニタ レジスタ L
FSCMR	—	レジスタなし	フラッシュスタートアップ設定 モニタレジスタ
FAWSMR	—	レジスタなし	フラッシュアクセスウィンドウ 開始アドレスモニタレジスタ

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX63T	RX24T、RX24U
FAWEMR	—	レジスタなし	フラッシュアクセスウィンドウ 終了アドレスモニタレジスタ
UIDRn (n = 0~3)	—	レジスタなし	ユニーク ID レジスタ n
ROMCE	—	レジスタなし	ROM キャッシュ許可レジスタ
ROMCIV	—	レジスタなし	ROM キャッシュ無効化レジスタ

## 5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX63T グループ ユーザーズマニュアル ハードウェア編 Rev.2.20 (R01UH0238JJ0220)  
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX24T グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0576JJ0100)  
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

### テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX\*-A173A/J

RX63T グループ、RX24T グループ、RX24U グループ

RX63T グループから RX24T グループ、RX24U グループへの移行

---

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2017.10.17	—	初版発行

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれかに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
  - 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
  - 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
  - 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
  - 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、  
金融端末基幹システム、各種安全制御装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を生じさせるおそれのある機器・システム（宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
  - 当社製品をご使用の際は、最新の製品情報（データシート、ユーザズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
  - 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
  - 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
  - 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル（無人航空機を含みます。）の開発、設計、製造、使用もしくは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、かつ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。  
当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
  - お客様の転売、貸与等により、本書（本ご注意書きを含みます。）記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
  - 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
  - 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1 2016.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<https://www.renesas.com/contact/>