

RX63Tグループ

R01AN1252JJ0101

Rev.1.01

初期設定例

2016.07.29

要旨

本アプリケーションノートでは、クロックの設定やリセット後に動作している周辺機能の停止など、リセット後に必要な設定について説明します。

対象デバイス

- ・RX63Tグループ 144ピン版 ROM容量：256KB～512KB
- ・RX63Tグループ 120ピン版 ROM容量：256KB～512KB
- ・RX63Tグループ 112ピン版 ROM容量：256KB～512KB
- ・RX63Tグループ 100ピン版 ROM容量：256KB～512KB
- ・RX63Tグループ 64ピン版 ROM容量：32KB～64KB
- ・RX63Tグループ 48ピン版 ROM容量：32KB～64KB

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
1.1 リセット後に動作している周辺機能の停止	3
1.2 存在しないポートの設定	3
1.3 クロックの設定	4
1.3.1 概要	4
1.3.2 サンプルコードで想定しているクロックの仕様	4
2. 動作確認条件	5
3. ソフトウェア説明	7
3.1 リセット後に動作している周辺機能の停止	7
3.2 存在しないポートの設定	8
3.2.1 処理概要	8
3.2.2 ピン数の選択方法	9
3.3 クロックの設定	10
3.3.1 クロックの設定手順	10
3.3.2 各クロックの発振安定待機時間の考え方	11
3.4 ファイル構成	13
3.5 オプション設定メモリ	13
3.6 定数一覧	14
3.7 関数一覧	18
3.8 関数仕様	19
3.9 フローチャート	21
3.9.1 メイン処理	21
3.9.2 リセット後に動作している周辺機能の停止	21
3.9.3 存在しないポートの初期設定	22
3.9.4 クロック初期設定	23
3.9.5 CMT0によるソフトウェアウェイト	25
4. 付録	26
5. サンプルコード	27
6. 参考ドキュメント	27

1. 仕様

リセット後に動作している周辺機能の停止、存在しないポートの設定、クロックの設定を行います。本アプリケーションノートでは、電源投入時（コールドスタート時）の処理を想定しています。

1.1 リセット後に動作している周辺機能の停止

周辺機能によっては、電源投入後から動作しているものや、モジュールストップ機能が無効になっているものがあります。この項目に該当する処理として、

- ・ DMAC、DTC、RAM0 の機能を停止する処理

を用意しています。なお、サンプルコードでは上記の処理は実行させていません。必要に応じて定数を書き換えて、処理を実行させてください。

1.2 存在しないポートの設定

端子数が 144 ピン未満の製品では、端子に接続されていないポートを出力に設定する必要があります。サンプルコードでは、端子数が 64 ピンの製品に合わせて初期値を設定しています。お使いの製品に応じて定数を書き換えてください。

1.3 クロックの設定

1.3.1 概要

クロックの設定は、下記の手順で行います。

- (1)メインクロック設定
- (2)PLL クロック設定
- (3)システムクロックの切り替え

サンプルコードでは、システムクロックを PLL とし、処理を実行させています。

1.3.2 サンプルコードで想定しているクロックの仕様

表 1.1にサンプルコードで想定しているクロックの仕様を示します。この表に記載している仕様の発振子に合わせて、発振安定待機時間などを算出しています。

表 1.2に本処理で使用する周辺機能とその用途を示します。

表 1.1 サンプルコードでの動作条件

	発振子周波数	発振安定時間	備考
メインクロック 発振子	16MHz	4.2ms (注 1)	144 ピン版は 12MHz
PLL クロック	192MHz (メインクロック 1 分周 12 通倍)	最大 500 μ s (注 2)	144 ピン版は 144MHz

注 1. 発振子の発振安定時間は実際のシステムにおける配線パターン、発振定数などの条件により異なります。発振安定時間は、お客様が実際に使用されるシステムの評価を発振子メーカーに依頼して入手してください。

注 2. ユーザーズマニュアル ハードウェア編の「電気的特性」を参照してください。

表 1.2 使用する周辺機能と用途

周辺機能	用途
コンペアマッチタイマ チャンネル 0 (以下、CMT0)	クロック発振安定待機時間の測定(注 1)

注 1. OS を使用する場合は、OS が使用しないタイマのチャンネルを選択してください。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表2.1 動作確認条件 (64ピン版)

項目	内容
使用マイコン	R5F563T6EDFM (RX63T グループ) (64ピン版)
動作周波数	<ul style="list-style-type: none"> ・メインクロック : 16MHz ・PLL : 192MHz (メインクロック 1分周 12 逡倍) ・システムクロック (ICLK) : 96MHz (PLL 2分周) ・タイマモジュールクロック (PCLKA) : 96MHz (PLL 2分周) ・周辺モジュールクロック (PCLKB) : 48MHz (PLL 4分周) ・S12AD 用クロック (PCLKD) : 48MHz (PLL 4分周) ・FlashIF クロック (FCLK) : 48MHz (PLL 4分周)
動作電圧	3.3V
統合開発環境	ルネサスエレクトロニクス製 High-performance Embedded Workshop Version 4.09.01.007
C コンパイラ	ルネサスエレクトロニクス製 C/C++ Compiler Package for RX Family V.1.02 Release 01 コンパイルオプション (統合開発環境のデフォルト設定を使用しています)
iodefine.h のバージョン	Version 2.1b
エンディアン	リトルエンディアン
動作モード	シングルチップモード
プロセッサモード	スーパバイザモード
サンプルコードのバージョン	Version 1.00
使用ボード	Renesas Starter Kit for RX63T (製品型名: R0K50563TS000BE)

表2.2 動作確認条件 (144ピン版)

項目	内容
使用マイコン	R5F563TEADFB (RX63T グループ) (144ピン版)
動作周波数	メインクロック : 12.0MHz PLL : 144MHz(メインクロック 1分周 12 逡倍) システムクロック (ICLK) : 72MHz (PLL2 分周) タイマモジュールクロック (PCLKA) : 72MHz (PLL2 分周) 周辺モジュールクロック (PCLKB) : 36MHz (PLL4 分周) AD クロック (PCLKC) : 36MHz (PLL4 分周) S12AD クロック (PCLKD) : 36MHz (PLL4 分周) 外部バスクロック (BCLK) : 36MHz (PLL4 分周) FlashIF クロック (FCLK): 36MHz (PLL4 分周)
動作電圧	5.0V
統合開発環境	ルネサスエレクトロニクス製 High-performance Embedded Workshop Version 4.09.01.007
C コンパイラ	ルネサスエレクトロニクス製 C/C++ Compiler Package for RX Family V.1.02 Release 01 コンパイルオプション (統合開発環境のデフォルト設定を使用しています)
iodefine.h のバージョン	version 2.1b
エンディアン	リトルエンディアン
動作モード	シングルチップモード
プロセッサモード	スーパバイザモード
サンプルコードのバージョン	Version 1.00
使用ボード	Renesas Starter Kit for RX63T-H (R0K5563THS000BE)

3. ソフトウェア説明

リセット後に動作している周辺機能の停止、存在しないポートの設定を行ったのち、クロックの設定を行います。

3.1 リセット後に動作している周辺機能の停止

リセット後に動作している周辺機能の停止を行います。

リセット解除後、以下の周辺モジュールに限り、モジュールストップ状態が解除されています。モジュールストップ状態へ遷移する場合は、モジュールストップビットを“1”（モジュールストップ状態へ遷移）に設定してください。このモジュールストップを行うことで消費電力を低減できます。

サンプルコードでは定数「MSTP_STATE_対象モジュール名」の値を“0 (MODULE_STOP_DISABLE)”とし、対象モジュールはモジュールストップ状態に遷移していません。使用するシステムに応じてモジュールストップ状態へ遷移したい場合は、r_init_stop_module.hの定数の値を“1 (MODULE_STOP_ENABLE)”に設定してください。

表 3.1にリセット後にモジュール状態が解除されている周辺モジュール一覧を示します。

表3.1 リセット後にモジュール状態が解除されている周辺モジュール一覧

対象モジュール	モジュールストップ設定ビット	リセット後の値	このモジュールを使用しない場合の設定
DMAC/DTC	MSTPCRA.MSTPA28 ビット	0 (モジュール ストップ状態の解除)	1 (モジュール ストップ状態)
RAM0	MSTPCRC.MSTPC0 ビット		

3.2 存在しないポートの設定

3.2.1 処理概要

144ピン版未満の製品を使用する場合、存在しないポートのPDRレジスタの対応ビットを“1”(出力)に設定します。本関数をコールした後に、存在しないポートを含むPDRレジスタまたはPODRレジスタへバイト単位で書き込む場合、存在しないポートの方向制御ビットには“1”、ポート出力データ格納ビットには“0”を設定してください。

表 3.2と表 3.3に存在しないポート一覧を示します。

表 3.2 存在しないポート一覧(1)

ポート シンボル	120ピン版の製品	本数	112ピン版の製品	本数	100ピン版の製品	本数
PORT0	P02~P05	4	P02、P03	2	P02~P05	4
PORT1	P14	1	P13、P14	2	P12~P14	3
PORT2	—	—	P25、P26	2	P25、P26	2
PORT3	P34、P35	2	P34、P35	2	P34、P35	2
PORT4※	—	—	—	—	—	—
PORT5※	P56、P57	2	P56、P57	2	P56、P57	2
PORT6※	—	—	—	—	—	—
PORT7	—	—	—	—	—	—
PORT8	—	—	—	—	—	—
PORT9	—	—	—	—	—	—
PORTA	PA6	1	PA6	1	PA6	1
PORTB	—	—	—	—	—	—
PORTC※	PC0~PC5	6	PC0~PC5	6	PC0~PC5	6
PORTD	—	—	—	—	—	—
PORTE	—	—	—	—	—	—
PORTF	PF4	1	PF0、PF1	2	PF0~PF4	5
PORTG	—	—	PG6	1	PG0~PG6	7

※ PORT4~6 と PORTC は入力専用端子

表 3.3 存在しないポート一覧(2)

ポート シンボル	64ピン版の製品	本数	48ピン版の製品	本数
PORT0	P02~P05	4	P00~P05	6
PORT1	P12~P14	3	P10~P14	5
PORT2	P20、P21、P25、P26	4	P20、P21、P25、P26	4
PORT3	P34、P35	2	P31~P35	5
PORT4※	—	—	P45、P46	2
PORT7	—	—	—	—
PORT8(注)	P80~P82	3	P80~P82	3
PORT9	P90、P95、P96	3	P90~P96	7
PORTA	PA0、PA1、PA6	3	PA0、PA1、PA4~PA6	5
PORTB	—	—	PB7	1
PORTD	PD0~PD2	3	PD0~PD2	3

※ PORT4~6 と PORTC は入力専用端子

注. 64ピン版、48ピン版は PORT5、PORT6、PORT8、PORTC、PORTF、PORTG の PDR レジスタはありません

3.2.2 ピン数の選択方法

サンプルコードでは、64ピン版(PIN_SIZE=64)に設定しています。また本アプリケーションノートで対応しているピン数は、144ピン、120ピン、112ピン、100ピン、64ピン、48ピンです。64ピン以外の製品を使用する場合は、r_init_non_existent_port.h の PIN_SIZE を使用するピン数に変更してください。

3.3 クロックの設定

3.3.1 クロックの設定手順

表 3.4にクロックの設定手順とそれぞれの処理内容、およびサンプルコードでの設定を示します。

サンプルコードでは、手順1~4のすべての設定を行います。メインクロック、PLLを動作させます。その後、システムクロックをPLLに切り替えます。

表 3.4 クロックの設定手順

手順	処理	処理内容	サンプルコードの設定
1	メインクロックの発振設定	メインクロックの出力を内部クロックに供給するまでの待機時間を MOSCWTCR レジスタに設定してから、メインクロックを発振します。その後、ソフトウェアによるメインクロックの発振安定待機時間待ち（注1）を行います。	メインクロック発振器の動作
2	PLLの発振設定（注2）	PLL入力分周比および周波数逡倍率の設定、およびPLLクロックの出力を内部クロックに供給するまでの待機時間を PLLWTCR に設定してから、PLLクロックを発振します。その後、ソフトウェアによるPLLの発振安定待機時間待ち（注1）を行います。	PLLの動作開始
3	クロック分周比設定（注3）	クロック分周の変更を行います。	・ ICLK, PCLKA: 2分周 ・ PCLKB, PCLKD, FCLK.: 4分周
4	システムクロック源切り替え	使用するシステムに応じて切り替えます。	PLLに切り替え

注1: 各クロックの発振安定待機時間についての考え方は、3.3.2 各クロックの発振安定待機時間の考え方を参照ください。

注2: PLLを用いない場合、PLLクロック設定は不要です。

注3: システムクロックにメインクロックを選択するときは、1分周と2分周を設定しないでください。

3.3.2 各クロックの発振安定待機時間の考え方

メインクロック、PLL のウェイトコントロールレジスタおよび発振安定待機時間の考え方を示します。発振安定待機時間はサンプルコードで示します。

メインクロックの発振安定待機時間の考え方 (64ピン版)

図 3.1にメインクロックの発振安定待機時間の考え方、表 3.5にメインクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値を示します。

メインクロックのウェイトコントロールレジスタ (MOSCWTCR) は「発振子メーカーが推奨するメインクロックの発振安定時間以上の値」を設定します。また、メインクロックの発振安定待機時間は「発振子メーカーが推奨するメインクロックの発振安定時間 + (MOSCWTCR レジスタで設定した待機時間 + 16384 サイクル) 以上」で設定します。

サンプルコードで使用したメインクロックの発振安定時間は 4.2ms のため、サンプルコードでの設定値はウェイトコントロールレジスタ 0Dh (約 8.19ms)、発振安定待機時間は約 13.416ms です。

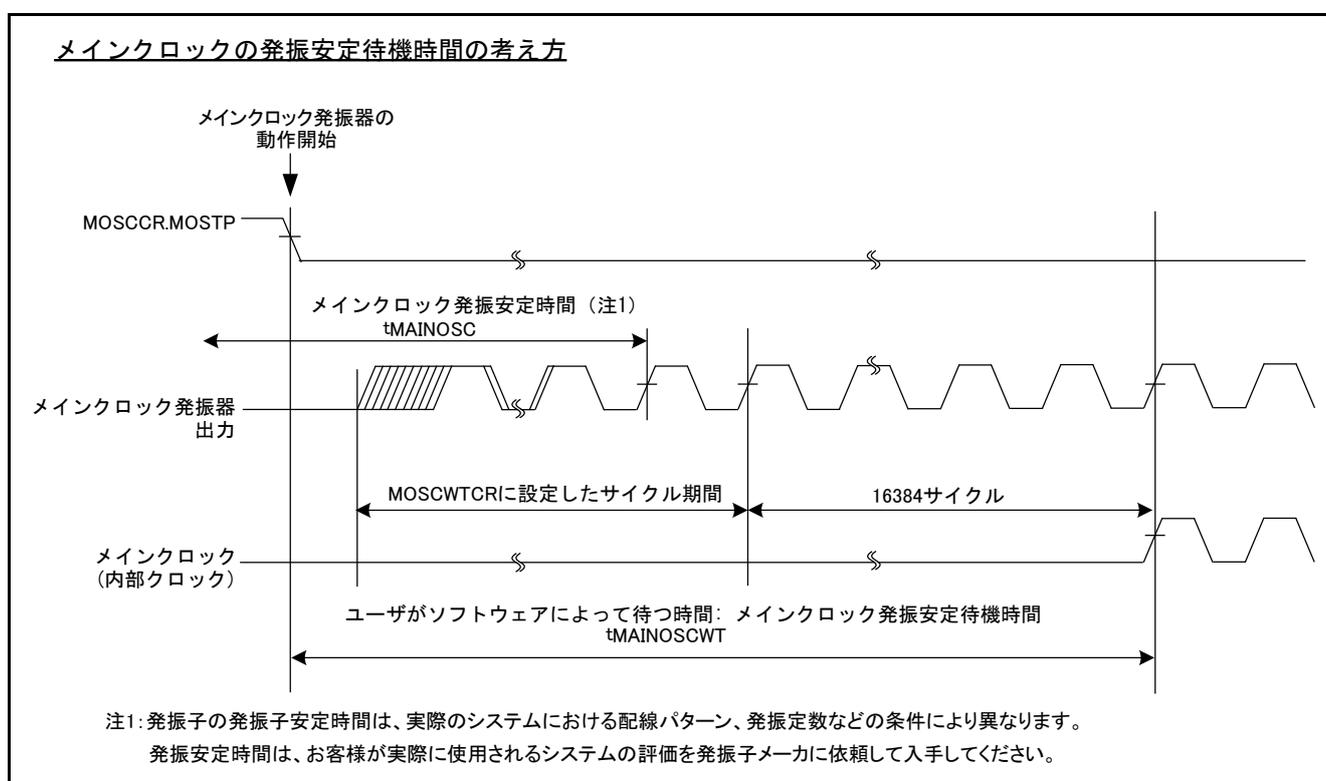


図 3.1 メインクロックの発振安定待機時間の考え方

表 3.5 メインクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値

	算出方法	サンプルコードの設定値
ウェイトコントロールレジスタ (MOSCWTCR.MSTS)	発振子メーカーが推奨するメインクロックの発振安定時間以上の値	64ピン版： 0Dh (約 8.19ms) 144ピン版： 0Dh (約 10.92ms)
発振安定待機時間 (tMAINOSCWT)	MOSCWTCR.MSTS ビットで選択した待機時間を n とすると $t_{MAINOSC} + \frac{n + 16384}{f_{MAIN}}$	64ピン版： 13.416ms 144ピン版： 16.487ms

B) PLL の発振安定待機時間の考え方(メインクロックの発振安定待機時間経過後に PLL の発振を行う場合)
(64 ピン版)

図 3.2に PLL の発振安定待機時間の考え方、表 3.6に PLL のウェイトコントロールと発振安定待機時間の算出方法と設定値を示します。

PLL のウェイトコントロールレジスタ (PLLWTCR) は「 t_{PLL1} (最大 $500\mu s$)以上の値」を設定します。また、PLL の発振安定待機時間は「 $t_{PLL1}(500\mu s) + (\text{PLLWTCR レジスタで設定した待機時間} + 131072 \text{ サイクル})$ 以上」で設定します。

PLL の発振安定待機時間は最大 $500\mu s$ のため、サンプルコードでの設定値はウェイトコントロールレジスタ 0Ah (約 $681.6\mu s$)、発振安定待機時間は約 $1.865ms$ となります。

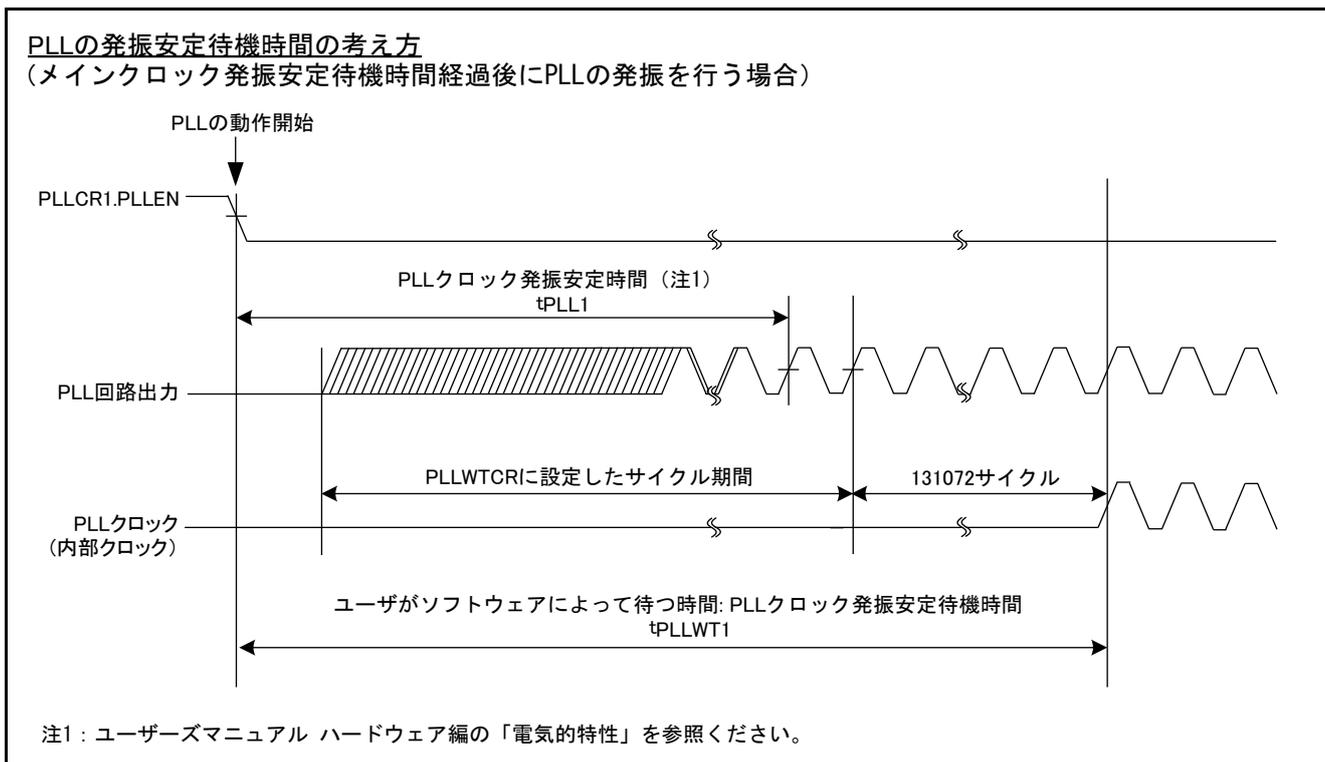


図 3.2 PLL の発振安定待機時間の考え方

表 3.6 PLL クロックのウェイトコントロールと発振安定待機時間の算出方法と設定値

	算出方法	サンプルコードの 設定値
ウェイトコントロール レジスタ (PLLWTCR.PSTS)	t_{PLL1} (最大 $500\mu s$)以上の値	64 ピン版 0Ah (約 $681.6\mu s$) 144 ピン版 0Ah (約 $910.2\mu s$)
発振安定待機時間 (t_{PLLWT1})	PLLWTCR.PSTS で選択した待機時間を n とすると $t_{PLL1} + \frac{n + 131072}{f_{PLL}}$	64 ピン版 : 約 $1.865ms$ 144 ピン版 : 約 $2.320ms$

3.4 ファイル構成

表 3.7にサンプルコードで使用するファイルを示します。なお、統合開発環境で自動生成されるファイルは除きます。

表 3.7 サンプルコードで使用するファイル

ファイル名	概要	備考
main.c	メイン処理	
r_init_stop_module.c	リセット後に動作している周辺機能の停止	
r_init_stop_module.h	r_init_stop_module.c のヘッダファイル	
r_init_non_existent_port.c	存在しないポートの初期設定	
r_init_non_existent_port.h	r_init_non_existent_port.c のヘッダファイル	
r_init_clock.c	クロック初期設定	
r_init_clock.h	r_init_clock.c のヘッダファイル	

3.5 オプション設定メモリ

表 3.8にサンプルコードで使用するオプション設定メモリの状態を示します。必要に応じて、お客様のシステムに最適な値を設定してください。

表 3.8 サンプルコードで使用するオプション設定メモリ

シンボル	アドレス	設定値	内容
OFS0	FFFF FF8Fh~FFFF FF8Ch	FFFF FFFFh	リセット後、IWDT は停止 リセット後、WDT は停止
OFS1	FFFF FF8Bh~FFFF FF88h	FFFF FFFFh	リセット後、電圧監視 0 リセット無効
MDES	FFFF FF83h~FFFF FF80h	FFFF FFFFh	リトルエンディアン

3.6 定数一覧

表 3.9にサンプルコードで使用する定数を、表 3.10～表 3.15に使用する製品の端子数の定数を示します。
本サンプルコードでは、※がついている値を設定しています。

表 3.9 サンプルコードで使用する定数

定数名	設定値	内容
WAIT_TIME_FOR_MAIN_OSCILLATION (注1)	13,416,000 L 16,487,000 L ※	64 ピン: メインクロックの発振安定待機時間 (ns) 144 ピン: メインクロックの発振安定待機時間 (ns)
WAIT_TIME_FOR_PLL_OSCILLATION (注1)	1,865,000 L 2,320,000 L ※	64 ピン: PLL の発振安定待機時間 (ns) 144 ピン: PLL の発振安定待機時間 (ns)
MSTP_STATE_DMADCDC (注2)	MODULE_STOP_DISABLE	DMAC、DTC のモジュールストップ状態解除
MSTP_STATE_RAM0 (注2)	MODULE_STOP_DISABLE	RAM0 のモジュールストップ状態解除
PIN_SIZE (注3)	64	使用する製品の端子数
FOR_CMT0_TIME	1/LOCO(143.75kHz)*32	発振安定待機時間待ち用タイマ(CMT0)のカウント周期(ns) (LOCO = PCLKB = 143.75kHz(max)、PCLKB の 32 分周)
MODULE_STOP_ENABLE	1	モジュールストップ状態
MODULE_STOP_DISABLE	0	モジュールストップ解除状態

注1: システムに応じて「r_init_clock.h」で設定値を変更してください。

注2: システムに応じて「r_init_stop_module.h」で設定値を変更してください。

注3: システムに応じて「r_init_no_existent_port.h」で設定値を変更してください。

表 3.10 144ピン版(PIN_SIZE=144)の場合での定数

定数名	設定値	内容
DEF_P0PDR	0x00	ポート P0 の方向レジスタ設定値
DEF_P1PDR	0x00	ポート P1 の方向レジスタ設定値
DEF_P2PDR	0x00	ポート P2 の方向レジスタ設定値
DEF_P3PDR	0x00	ポート P3 の方向レジスタ設定値
DEF_P7PDR	0x00	ポート P7 の方向レジスタ設定値
DEF_P8PDR	0x00	ポート P8 の方向レジスタ設定値
DEF_P9PDR	0x00	ポート P9 の方向レジスタ設定値
DEF_PAPDR	0x00	ポート PA の方向レジスタ設定値
DEF_PBPDR	0x00	ポート PB の方向レジスタ設定値
DEF_PDPDR	0x00	ポート PD の方向レジスタ設定値
DEF_PEPDR	0x00	ポート PE の方向レジスタ設定値
DEF_PFPDR	0x00	ポート PF の方向レジスタ設定値
DEF_PGPDR	0x00	ポート PG の方向レジスタ設定値

表 3.11 120ピン版(PIN_SIZE=120)の場合での定数

定数名	設定値	内容
DEF_P0PDR	0x3C	ポート P0 の方向レジスタ設定値
DEF_P1PDR	0x10	ポート P1 の方向レジスタ設定値
DEF_P2PDR	0x00	ポート P2 の方向レジスタ設定値
DEF_P3PDR	0x30	ポート P3 の方向レジスタ設定値
DEF_P7PDR	0x00	ポート P7 の方向レジスタ設定値
DEF_P8PDR	0x00	ポート P8 の方向レジスタ設定値
DEF_P9PDR	0x00	ポート P9 の方向レジスタ設定値
DEF_PAPDR	0x40	ポート PA の方向レジスタ設定値
DEF_PBPDR	0x00	ポート PB の方向レジスタ設定値
DEF_PDPDR	0x00	ポート PD の方向レジスタ設定値
DEF_PEPDR	0x00	ポート PE の方向レジスタ設定値
DEF_PFPDR	0x10	ポート PF の方向レジスタ設定値
DEF_PGPDR	0x00	ポート PG の方向レジスタ設定値

表 3.12 112ピン版(PIN_SIZE=112)の場合での定数

定数名	設定値	内容
DEF_P0PDR	0x0C	ポート P0 の方向レジスタ設定値
DEF_P1PDR	0x18	ポート P1 の方向レジスタ設定値
DEF_P2PDR	0x60	ポート P2 の方向レジスタ設定値
DEF_P3PDR	0x30	ポート P3 の方向レジスタ設定値
DEF_P7PDR	0x00	ポート P7 の方向レジスタ設定値
DEF_P8PDR	0x00	ポート P8 の方向レジスタ設定値
DEF_P9PDR	0x00	ポート P9 の方向レジスタ設定値
DEF_PAPDR	0x40	ポート PA の方向レジスタ設定値
DEF_PBPDR	0x00	ポート PB の方向レジスタ設定値
DEF_PDPDR	0x00	ポート PD の方向レジスタ設定値
DEF_PEPDR	0x00	ポート PE の方向レジスタ設定値
DEF_PFPDR	0x03	ポート PF の方向レジスタ設定値
DEF_PGPDR	0x40	ポート PG の方向レジスタ設定値

表 3.13 100ピン版(PIN_SIZE=100)の場合での定数

定数名	設定値	内容
DEF_P0PDR	0x3C	ポート P0 の方向レジスタ設定値
DEF_P1PDR	0x1C	ポート P1 の方向レジスタ設定値
DEF_P2PDR	0x60	ポート P2 の方向レジスタ設定値
DEF_P3PDR	0x30	ポート P3 の方向レジスタ設定値
DEF_P7PDR	0x00	ポート P7 の方向レジスタ設定値
DEF_P8PDR	0x00	ポート P8 の方向レジスタ設定値
DEF_P9PDR	0x00	ポート P9 の方向レジスタ設定値
DEF_PAPDR	0x40	ポート PA の方向レジスタ設定値
DEF_PBPDR	0x00	ポート PB の方向レジスタ設定値
DEF_PDPDR	0x00	ポート PD の方向レジスタ設定値
DEF_PEPDR	0x00	ポート PE の方向レジスタ設定値
DEF_PFPDR	0x1F	ポート PF の方向レジスタ設定値
DEF_PGPDR	0x7F	ポート PG の方向レジスタ設定値

表 3.14 64ピン版(PIN_SIZE=64)の場合での定数

定数名	設定値	内容
DEF_P0PDR	0x3C	ポート P0 の方向レジスタ設定値
DEF_P1PDR	0x1C	ポート P1 の方向レジスタ設定値
DEF_P2PDR	0x63	ポート P2 の方向レジスタ設定値
DEF_P3PDR	0x30	ポート P3 の方向レジスタ設定値
DEF_P7PDR	0x00	ポート P7 の方向レジスタ設定値
DEF_P9PDR	0x61	ポート P9 の方向レジスタ設定値
DEF_PAPDR	0x43	ポート PA の方向レジスタ設定値
DEF_PBPDR	0x00	ポート PB の方向レジスタ設定値
DEF_PDPDR	0x07	ポート PD の方向レジスタ設定値

表 3.15 48ピン版(PIN_SIZE=48)の場合での定数

定数名	設定値	内容
DEF_P0PDR	0x3F	ポート P0 の方向レジスタ設定値
DEF_P1PDR	0x1F	ポート P1 の方向レジスタ設定値
DEF_P2PDR	0x63	ポート P2 の方向レジスタ設定値
DEF_P3PDR	0x3E	ポート P3 の方向レジスタ設定値
DEF_P7PDR	0x00	ポート P7 の方向レジスタ設定値
DEF_P9PDR	0x7F	ポート P9 の方向レジスタ設定値
DEF_PAPDR	0x73	ポート PA の方向レジスタ設定値
DEF_PBPDR	0x80	ポート PB の方向レジスタ設定値
DEF_PDPDR	0x07	ポート PD の方向レジスタ設定値

3.7 関数一覧

表 3.16にサンプルコードで使用する関数を示します。

表 3.16 サンプルコードで使用する関数

関数名	概要
main	メイン処理
R_INIT_StopModule	リセット後に動作している周辺機能の停止
R_INIT_NonExistentPort	存在しないポートの初期設定
R_INIT_Clock	クロック初期設定
CGC_oscillation_main	メインクロックの発振設定
CGC_oscillation_PLL	PLL クロックの発振設定
cmt0_wait	CMT0 によるソフトウェアウェイト

3.8 関数仕様

サンプルコードの関数仕様を示します。

main	
概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	リセット後に動作している周辺機能の停止設定関数、存在しないポートの初期設定関数およびクロックの初期設定関数を呼び出します。
引数	なし
リターン値	なし

R_INIT_StopModule	
概要	リセット後に動作している周辺機能の停止
ヘッダ	r_init_stop_module.h
宣言	void R_INIT_StopModule (void)
説明	モジュールストップ状態へ遷移する設定を行います。
引数	なし
リターン値	なし
備考	サンプルコードでは、モジュールストップ状態への遷移は行っていません。

R_INIT_NonExistentPort	
概要	存在しないポートの初期設定
ヘッダ	r_init_non_existent_port.h
宣言	void R_INIT_NonExistentPort(void)
説明	144ピン未満の製品に対して、存在しないポートの端子に対応するポート方向レジスタの初期設定を行います。
引数	なし
リターン値	なし
備考	サンプルコードでは、64ピン版(PIN_SIZE=64)に設定しています。 本関数をコールした後に、存在しないポートを含むPDRレジスタへバイト単位で書き込む場合、存在しないポートの方向制御ビットには“1”、ポート出力データ格納ビットには“0”を設定してください。

R_INIT_Clock	
概要	クロック初期設定
ヘッダ	r_init_clock.h
宣言	void R_INIT_Clock(void)
説明	クロックの初期設定を行います。
引数	なし
リターン値	なし
備考	サンプルコードでは、システムクロックをPLLとしています。

CGC_oscillation_main

概要	メインクロックの発振設定
ヘッダ	r_init_clock.h
宣言	void CGC_oscillation_main (void)
説明	MOSCWTCR レジスタを設定してから、メインクロックを発振します。その後、ソフトウェアによるメインクロックの発振安定待機時間待ちを行います。
引数	なし
リターン値	なし

CGC_oscillation_PLL

概要	PLL の発振設定
ヘッダ	r_init_clock.h
宣言	void CGC_oscillation_PLL (void)
説明	PLL 入力分周比および周波数通倍率の設定、および PLLWTCR を設定してから、PLL クロックを発振します。その後、PLL の発振安定時間待ちを行います。
引数	なし
リターン値	なし
備考	PLL をシステムクロックとして使用しない場合、この処理を省略できます。

cmt0_wait

概要	CMT0 によるソフトウェアウェイト
ヘッダ	r_init_clock.h
宣言	static void cmt0_wait (uint32_t cnt)
説明	発振安定待機時間待ちを行う際に使用します。
引数	uint32_t cnt: 発振安定待機時間 cnt = 発振安定待機時間(ns)(注 1) ÷ FOR_CMT0_TIME (注 2)
リターン値	なし
備考	注 1 : 発振安定待機時間は発振子によって異なります。3.3.2 の算出方法に基づいて設定してください。 注 2 : FOR_CMT0_TIME は LOCO = 143.75kHz(max)での算出値です。実際の待ち時間は LOCO の周波数により異なります。

3.9 フローチャート

3.9.1 メイン処理

図 3.3にメイン処理のフローチャートを示します。

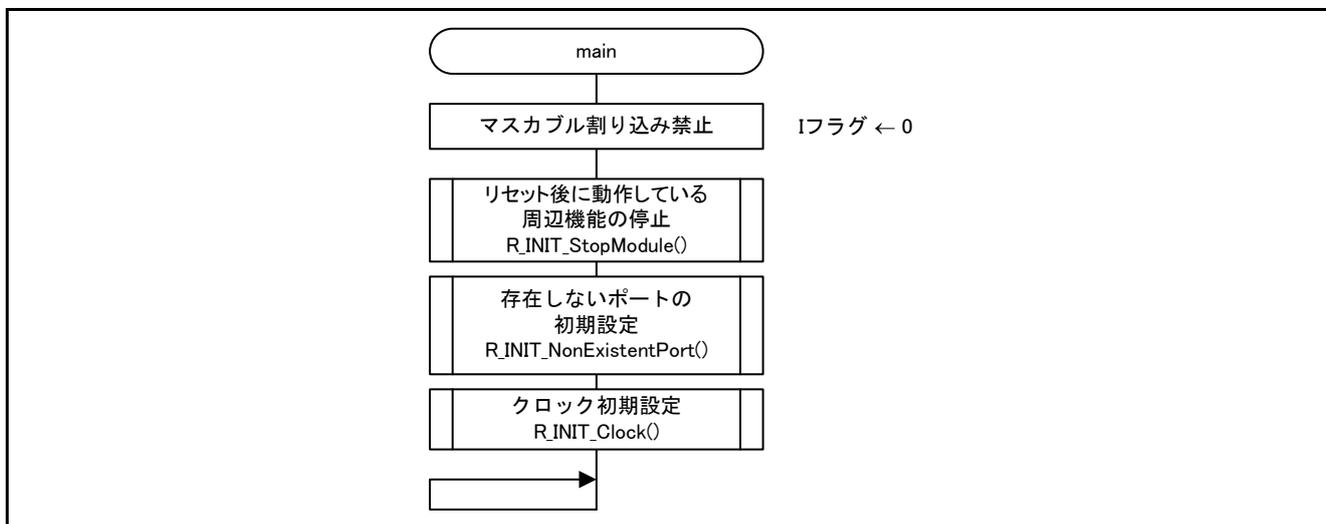


図 3.3 メイン処理

3.9.2 リセット後に動作している周辺機能の停止

図 3.4にリセット後に動作している周辺機能の停止のフローチャートを示します。

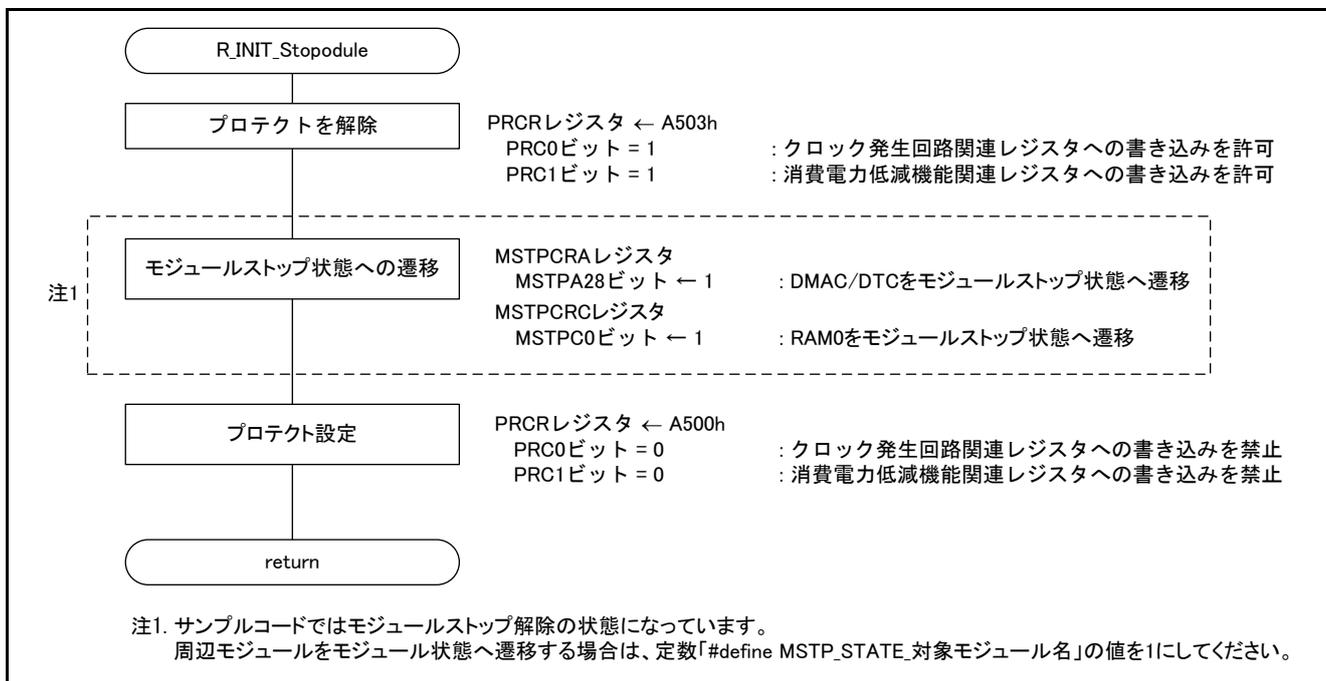


図 3.4 リセット後に動作している周辺機能の停止

3.9.3 存在しないポートの初期設定

図 3.5に存在しないポートの初期設定のフローチャートを示します。



図 3.5 存在しないポートの初期設定

3.9.4 クロック初期設定

図 3.6にクロック初期設定のフローチャートを示します。

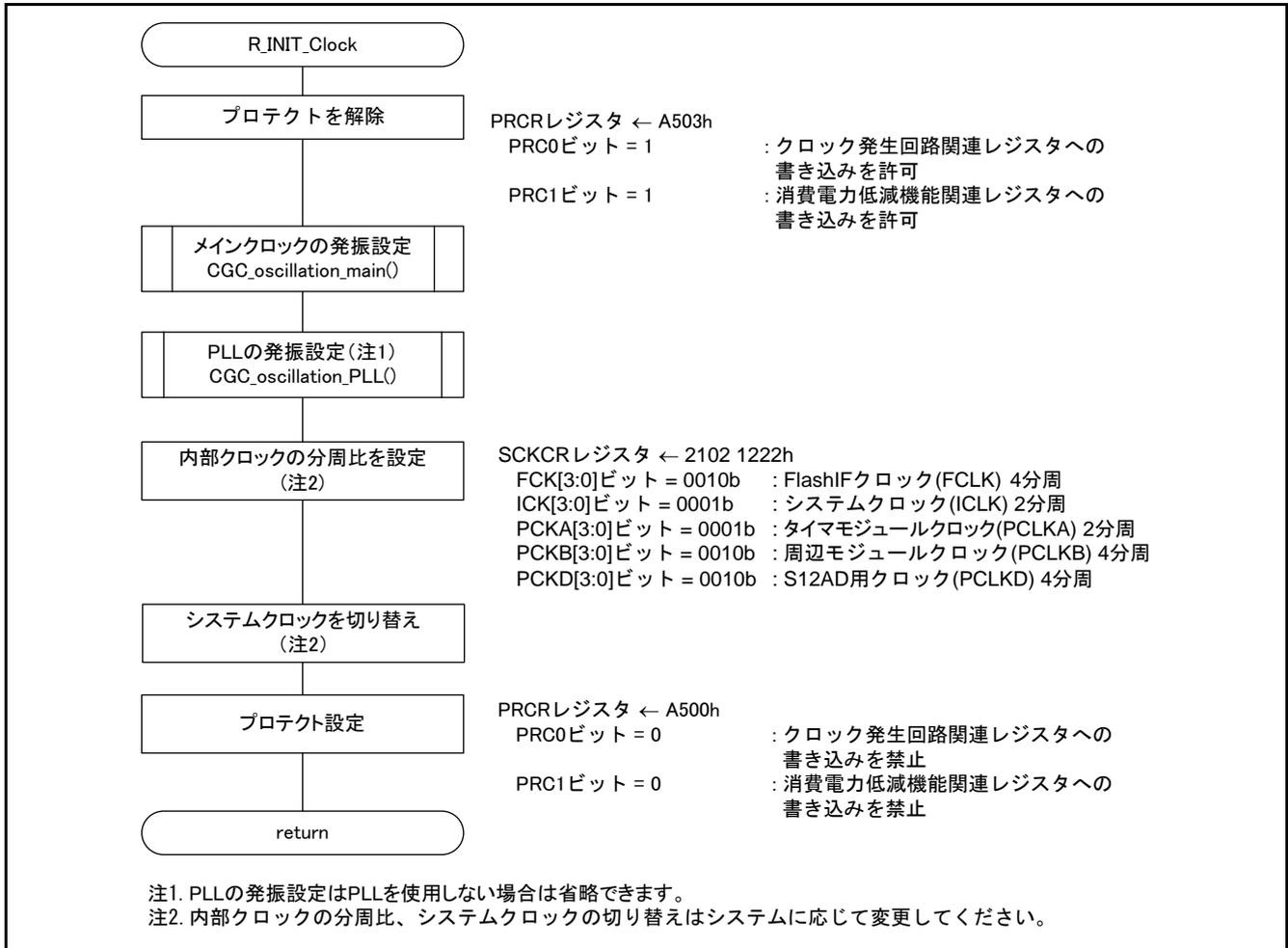


図 3.6 クロック初期設定

図 3.7にメインクロックの発振設定、図 3.8に PLL の発振設定のフローチャートを示します。

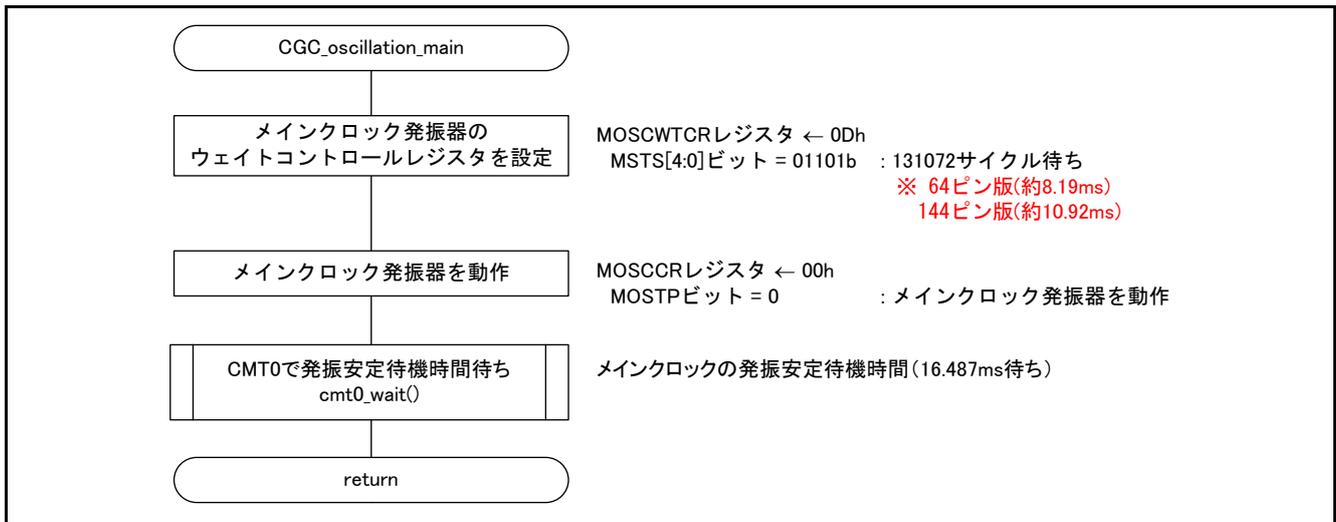


図 3.7 メインクロックの発振設定

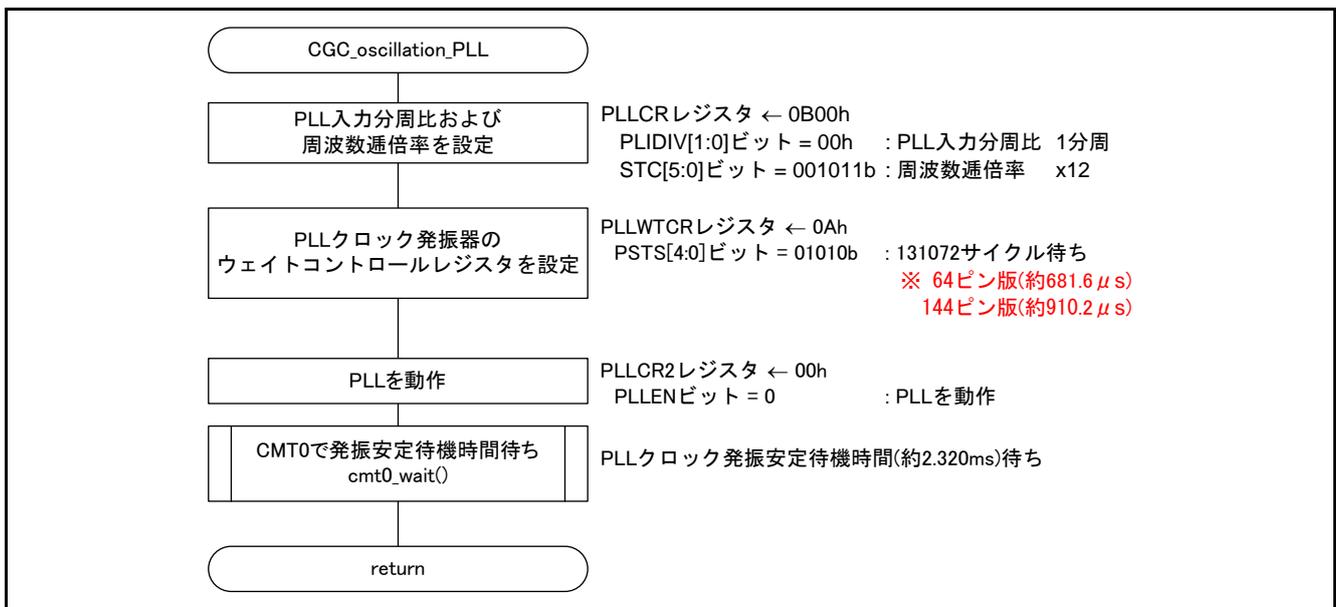


図 3.8 PLL の発振設定

3.9.5 CMT0によるソフトウェアウェイト

図 3.9 にCMT0によるソフトウェアウェイトのフローチャートを示します。

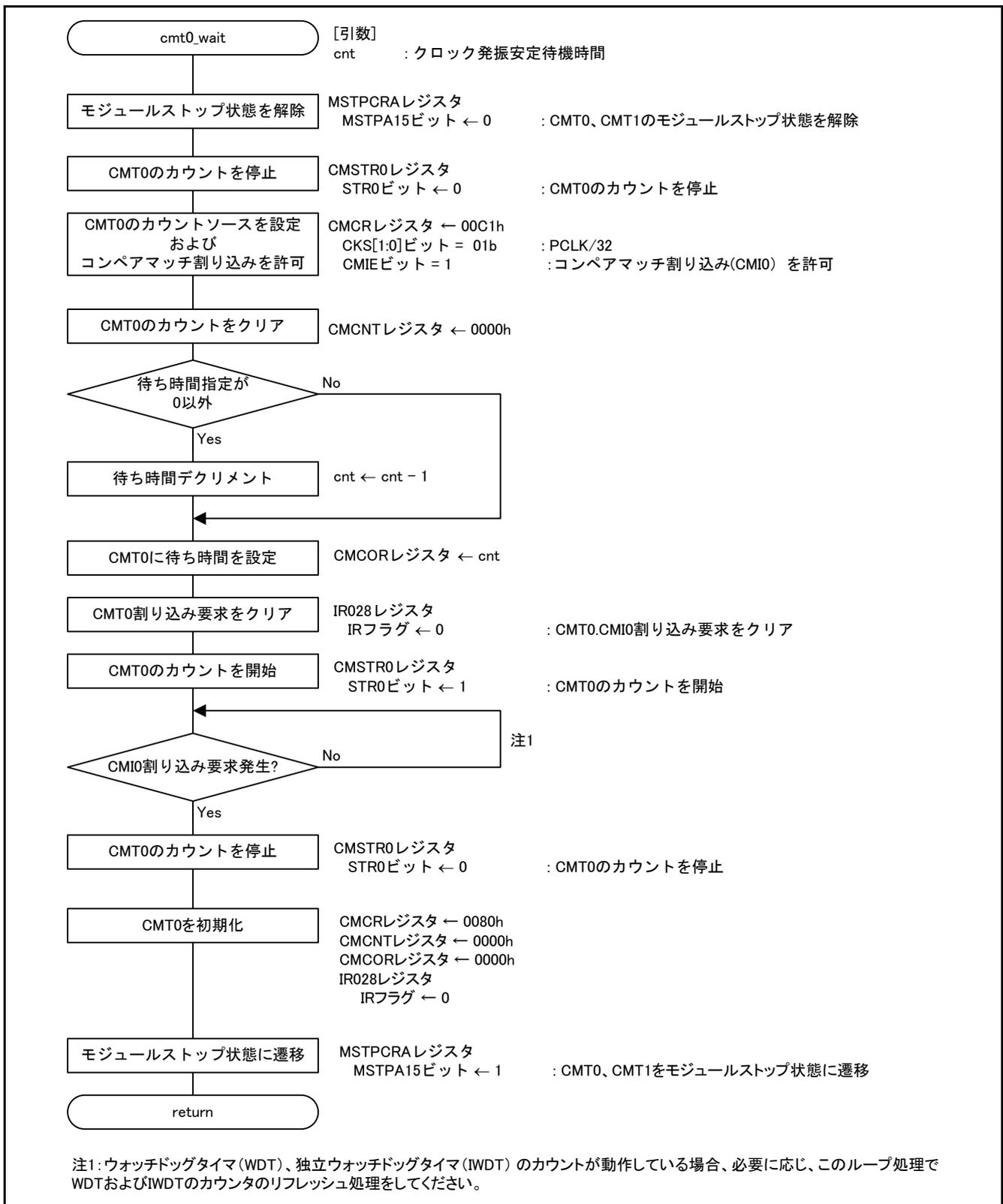


図 3.9 CMT0によるソフトウェアウェイト

4. 付録

■ PLLの発振安定待機時間の考え方（メインクロックの発振安定を待たずにPLLの発振を行う場合）

メインクロックとPLLクロックの発振を行う場合は、メインクロックとPLLクロックの発振安定待機時間をまとめて待つことが可能です。図4.1にまとめて発振安定待機時間を待つ場合の考え方、表4.1にその際のウェイトコントローラと発振安定待機時間の算出方法を示します。

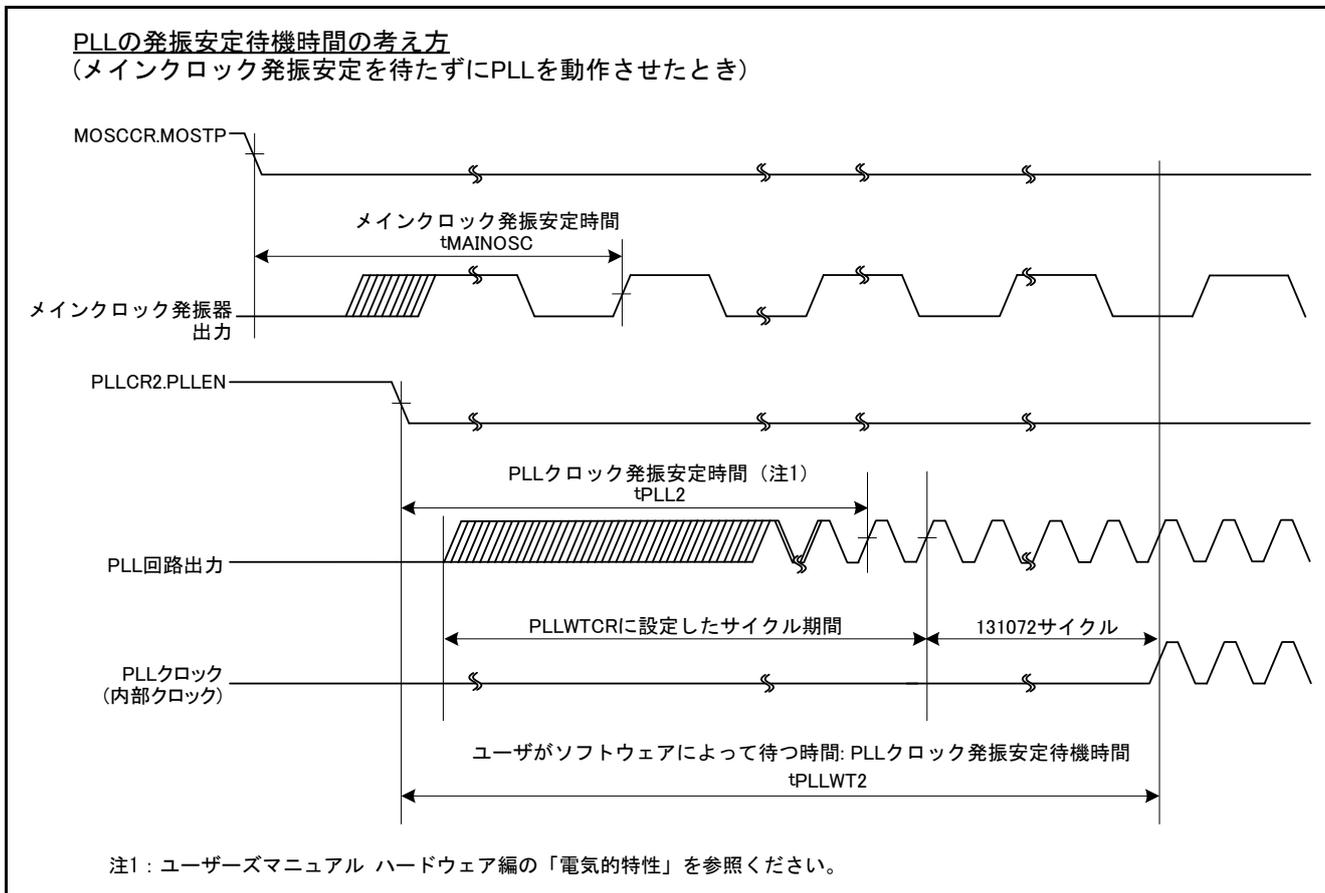


図4.1 メインクロックとPLLクロックの発振安定待機時間をまとめて待つ場合の考え方

表 4.1 PLLクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値

	算出方法
ウェイトコントロールレジスタ(PLLWTCR.PSTS)	発振子メーカーが推奨するメインクロックの発振安時間以上の値 +tPLL1(最大 500 μs)以上の値
発振安定待機時間(tPLLWT2)	PLLWTCR.PSTS で選択した待機時間を n とすると $t_{MAINOSC} + t_{PLL1} + \frac{n + 131072}{f_{PLL}}$

5. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

6. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

RX63Tグループ ユーザーズマニュアル ハードウェア編 Rev.2.00 (R01UH0238JJ0200)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ユーザーズマニュアル：開発環境

RX ファミリー C/C++コンパイラパッケージ V.1.01 ユーザーズマニュアル Rev.1.00 (R20UT0570JJ)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

改訂記録	RX63T グループ アプリケーションノート 初期設定例
------	------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2013.02.15	—	初版発行
1.01	2016.07.29	13	表 3.1 サンプルコードで使用するオプション設定メモリ OFS1 内容一部削除

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違くと、内部ROM、レイアウトパターンの相違などにより、電氣的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>