

RX630グループ

R01AN1004JJ0100

Rev.1.00

2013.04.05

初期設定例

要旨

本アプリケーションノートでは、クロックの設定やリセット後に動作している周辺機能の停止など、リセット後に必要な設定について説明します。

対象デバイス

・RX630グループ	177、176 ピン版	ROM 容量：768KB～2MB
・RX630グループ	145、144 ピン版	ROM 容量：768KB～2MB
・RX630グループ	100 ピン版	ROM 容量：384KB～2MB
・RX630グループ	80 ピン版	ROM 容量：384KB、512KB

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
1.1 リセット後に動作している周辺機能の停止	3
1.2 存在しないポートの設定	3
1.3 クロックの設定	4
1.3.1 概要	4
1.3.2 サンプルコードで想定しているクロックの仕様	4
2. 動作確認条件	5
3. ソフトウェア説明	6
3.1 リセット後に動作している周辺機能の停止	6
3.2 存在しないポートの設定	7
3.2.1 処理概要	7
3.2.2 ピン数の選択方法	7
3.3 クロックの設定	8
3.3.1 クロックの設定手順	8
3.3.2 サブクロックの設定パターン	9
3.3.3 各クロックの発振安定待機時間の考え方	10
3.4 ファイル構成	13
3.5 オプション設定メモリ	13
3.6 定数一覧	14
3.7 関数一覧	17
3.8 関数仕様	18
3.9 フローチャート	23
3.9.1 メイン処理	23
3.9.2 リセット後に動作している周辺機能の停止	23
3.9.3 存在しないポートの初期設定	24
3.9.4 クロック初期設定	25
3.9.5 メインクロックの発振設定	26
3.9.6 PLLクロックの発振設定	26
3.9.7 HOCOクロックの発振設定	26
3.9.8 サブクロックの設定	27
3.9.9 CMT0によるソフトウェアウェイト	32
4. 付録	33
4.1 クロックの発振安定待機時間の考え方	33
4.1.1 メインクロックの発振安定を待たずにPLLの発振を行う場合	33
4.1.2 サブクロック発振安定待機オフセット時間(tSUBOSCWT0)がある製品の場合	34
5. サンプルコード	36
6. 参考ドキュメント	36

1. 仕様

リセット後に動作している周辺機能の停止、存在しないポートの設定、クロックの設定を行います。本アプリケーションノートでは、電源投入時(コールドスタート時)の処理を想定しています。

1.1 リセット後に動作している周辺機能の停止

周辺機能によっては、電源投入後から動作しているものや、モジュールストップ機能が無効になっているものがあります。この項目に該当する処理として、

- ・DMAC、DTC、RAM0、RAM1 の機能を停止する処理

を用意しています。RTC についても使用しない場合は停止させる必要がありますが、その設定はクロックの設定内で行います。なお、サンプルコードでは上記の処理は実行させていません。必要に応じて定数を書き換えて、処理を実行させてください。

1.2 存在しないポートの設定

端子数が 176 ピン未満の製品では、端子に接続されていないポートを出力に設定する必要があります。サンプルコードでは、端子数が 100 ピンの製品に合わせて初期値を設定しています。お使いの製品に応じて定数を書き換えてください。

1.3 クロックの設定

1.3.1 概要

クロックの設定は、下記の手順で行います。

- (1) メインクロック設定
- (2) サブクロック設定
- (3) PLL クロック設定
- (4) システムクロックの切り替え

(2)では、サブクロックを使用しない場合も含め、サブクロックの用途に応じて必要な処理が異なります。本アプリケーションノートでは、5 パターンの異なった処理を説明しています。

サンプルコードでは、システムクロックを PLL とし、サブクロックを使用しない処理を実行させています。

1.3.2 サンプルコードで想定しているクロックの仕様

表 1.1にサンプルコードで想定しているクロックの仕様を示します。この表に記載している仕様の発振子に合わせて、発振安定待機時間などを算出しています。

表 1.2に使用する周辺機能と用途を示します。

表1.1 サンプルコードで想定しているクロックの仕様

クロック	発振周波数	発振安定時間	備考
メインクロック発振子	12MHz	4.2ms (注 2)	
サブクロック発振子	32.768kHz (注 1)	1.3s (注 2)	標準 CL 用
PLL クロック	192MHz (メインクロック 1 分周 16 通倍)	最大 500 μ s (注 3)	

注1. サンプルコードではサブクロックの発振を停止させています。

注2. 発振子の発振安定時間は実際のシステムにおける配線パターン、発振定数などの条件により異なります。発振安定時間は、お客様が実際に使用されるシステムの評価を発振子メーカーに依頼して入手してください。

注3. ユーザーズマニュアル ハードウェア編の「電気的特性」を参照してください。

表1.2 使用する周辺機能と用途

周辺機能	用途
コンペアマッチタイマ チャンネル 0 (以下、CMT0)	クロック発振安定待機時間の測定(注 1)

注1. OSを使用する場合は、OSが使用しないタイマのチャンネルを選択してください。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表2.1 動作確認条件

項目	内容
使用マイコン	R5F5630EDDFP (RX630 グループ)
動作周波数	・メインクロック : 12MHz ・サブクロック : 32.768kHz (設定パターン A および B では停止) ・PLL : 192MHz (メインクロック 1 分周 16 逓倍) ・HOCO : 停止 ・システムクロック (ICLK) : 96MHz (PLL 2 分周) ・周辺モジュールクロック B (PCLKB) : 48MHz (PLL 4 分周) ・外部バスクロック (BCLK) : 48MHz (PLL 4 分周) ・FlashIF クロック (FCLK) : 48MHz (PLL 4 分周) ・IEBUS クロック (IECLK) : 48MHz (PLL 4 分周)
動作電圧	3.3V
統合開発環境	ルネサスエレクトロニクス製 High-performance Embedded Workshop Version 4.09.01
C コンパイラ	ルネサスエレクトロニクス製 C/C++ Compiler Package for RX Family V.1.02 Release 01 コンパイルオプション -cpu=rx600 -output=obj="\$(CONFIGDIR)¥\$(FILELEAF).obj" -debug -nologo (統合開発環境のデフォルト設定を使用しています)
iodefine.h のバージョン	Version 1.50
エンディアン	リトルエンディアン
動作モード	シングルチップモード
プロセッサモード	スーパバイザモード
サンプルコードのバージョン	Version 1.00
使用ボード	Renesas Starter Kit for RX630 (製品型名: R0K505630C000BE)

3. ソフトウェア説明

リセット後に動作している周辺機能の停止、存在しないポートの設定を行ったのち、クロックの設定を行います。

3.1 リセット後に動作している周辺機能の停止

リセット後に動作している周辺機能の停止を行います。

リセット解除後、以下の周辺モジュールに限り、モジュールストップ状態が解除されています。モジュールストップ状態へ遷移する場合は、モジュールストップビットを“1” (モジュールストップ状態へ遷移)に設定してください。このモジュールストップを行うことで消費電力を低減できます。

サンプルコードでは定数「MSTP_STATE 対象モジュール名」の値を“0 (MODULE_STOP_DISABLE)”とし、対象モジュールはモジュールストップ状態に遷移していません。使用するシステムに応じてモジュールストップ状態へ遷移したい場合は、r_init_stop_module.h の定数の値を“1 (MODULE_STOP_ENABLE)”に設定してください。

表 3.1にリセット後にモジュールストップ状態が解除されている周辺モジュール一覧を示します。

表3.1 リセット後にモジュールストップ状態が解除されている周辺モジュール一覧

周辺モジュール	モジュールストップ設定ビット	リセット後の値	このモジュールを使用しない場合の設定
DMAC/DTC	MSTPCRA.MSTPA28 ビット	0 (モジュールストップ状態の解除)	1 (モジュールストップ状態へ遷移)
RAM0	MSTPCRC.MSTPC0 ビット		
RAM1	MSTPCRC.MSTPC1 ビット		

3.2 存在しないポートの設定

3.2.1 処理概要

176 ピン版未満の製品を使用する場合、存在しないポートの PDR レジスタの対応ビットを“1” (出力) に設定します。本関数をコールした後に、存在しないポートを含む PDR レジスタまたは PODR レジスタへバイト単位で書き込む場合、存在しないポートの方向制御ビットには“1”、ポート出力データ格納ビットには“0”を設定してください。

表 3.2 に存在しないポート一覧を示します。

表3.2 存在しないポート一覧

ポート シンボル	145,144 ピン版の製品	本数	100 ピン版の製品	本数	80 ピン版の製品	本数
PORT0	—	—	P00~P03	4	P00~P03	4
PORT1	P10、P11	2	P10、P11	2	P10、P11	2
PORT2	—	—	—	—	P22~P25	4
PORT3	—	—	—	—	P33	1
PORT4	—	—	—	—	—	—
PORT5	P57	1	P56、P57	2	P50~P53、P56、P57	6
PORT6	—	—	P60~P67	8	P60~P67	8
PORT7	—	—	P70~P77	8	P70~P77	8
PORT8	P84、P85	2	P80~P87	8	P80~P87	8
PORT9	P94~P97	4	P90~P97	8	P90~P97	8
PORTA	—	—	—	—	PA7	1
PORTB	—	—	—	—	—	—
PORTC	—	—	—	—	PC0、PC1	2
PORTD	—	—	—	—	PD3~PD7	5
PORTE	—	—	—	—	PE6、PE7	2
PORTF	PF0~PF4	5	PF0~PF5	6	PF0~PF5	6
PORTG	PG0~PG7	8	PG0~PG7	8	PG0~PG7	8
PORTH	PH4、PH5	2	PH4、PH5	2	PH4、PH5	2
PORTJ	—	—	PJ5	1	PJ3、PJ5	2
PORTK	PK0、PK1、PK6、PK7	4	PK0~PK7	8	PK0~PK7	8
PORTL	PL2~PL4	3	PL0~PL4	5	PL0~PL4	5

3.2.2 ピン数の選択方法

サンプルコードでは、100 ピン版(PIN_SIZE=100)に設定しています。また、本アプリケーションノートで対応しているピン数は、177 ピン、176 ピン、145 ピン、144 ピン、100 ピン、80 ピンです。100 ピン以外の製品を使用する場合は、r_init_non_existent_port.h の PIN_SIZE を使用するピン数に変更してください。

3.3 クロックの設定

3.3.1 クロックの設定手順

表 3.3にクロックの設定手順とそれぞれの処理内容、およびサンプルコードでの設定を示します。手順 2「サブクロックの設定と RTC の設定」では、表 3.4のパターンから使用するシステムに応じたパターンを選択してください。

サンプルコードでは、手順 1～6 のすべての設定を行います。メインクロック、PLL、HOCO を動作させます。RTC のカウントソースをメインクロックに設定し、システムクロックを HOCO に切り替えたのち、サブクロックの設定にてサブクロックを停止します(パターン A)。その後、システムクロックを PLL に切り替え、HOCO を停止します。

表 3.3 クロックの設定手順

手順	処理	処理内容	サンプルコードの設定
1	メインクロックの発振設定	メインクロックの出力を内部クロックに供給するまでの待機時間を MOSCWTCR レジスタに設定してから、メインクロックを発振します。 その後、ソフトウェアによるメインクロックの発振安定待機時間待ち(注 1)を行います。	メインクロック発振器の動作
2	サブクロックの設定と RTC の設定	使用するシステムに応じて、表 3.4 サブクロックの設定を 5 パターンから選択し、設定を行います。 ■ パターン A、B の場合 HOCO の動作、RTC のカウントソースの設定、システムクロックを HOCO に切り替える処理後にサブクロックと RTC の設定を行います。 ■ パターン C、D、E の場合 RTC のカウントソース設定後にサブクロックと RTC の設定を行います。	サブクロック発振器の停止(パターン A)
3	PLL の発振設定(注 2)	PLL 入力分周比および周波数通倍率の設定、および PLL クロックの出力を内部クロックに供給するまでの待機時間を PLLWTCR に設定してから、PLL クロックを発振します。 その後、ソフトウェアによる PLL の発振安定待機時間待ち(注 1)を行います。	PLL の動作
4	クロック分周比設定(注 3)	クロック分周の変更を行います。	・ ICLK: 2 分周 ・ PCLKB, BCLK, FCLK, IECLK: 4 分周 ・ BCLK: 出力停止 ・ UCLK: 使用しない
5	システムクロック切り替え	使用するシステムに応じて切り替えます。	PLL に切り替え
6	HOCO 設定	HOCO の動作/停止の設定を行います。 HOCO クロックを使用しない場合、HOCO の電源を OFF にすると消費電力が低減します。	HOCO の停止 HOCO の電源 OFF

注1. 各クロックの発振安定待機時間についての考え方は、3.3.3 各クロックの発振安定待機時間の考え方を参照してください。

注2. PLLを使用しない場合、PLLクロック設定は不要です。

注3. システムクロックにメインクロックを選択するときは、1 分周と 2 分周を設定しないでください。

3.3.2 サブクロックの設定パターン

表 3.3 クロックの設定手順のうち、手順 2「サブクロックの設定と RTC の設定」では、下記 5 パターンを用意しています。サンプルコードでは、パターン A に設定しています。使用するシステムに応じて、`r_init_clock.h` の `SELECT_SUB` を変更してください。

- A. サブクロックを使用せず、RTC も使用しない。
- B. サブクロックを使用せず、RTC はメインクロックをカウントソースとして使用する。
- C. サブクロックをシステムクロックとして使用し、RTC は使用しない。
- D. サブクロックを RTC のカウントソースとして使用する。
- E. サブクロックをシステムクロックとして使用する場合があります、また RTC のカウントソースとしても使用する。

表 3.4 にサブクロックの設定パターンを示します。使用するシステムに応じて A～E いずれかのパターンを選択してください。

表3.4 サブクロックの設定パターン

パターン	サブクロック		RTC		サブクロック設定時の PCLKB (注 1)
	発振子有無	システムクロック	使用／未使用	カウントソース	
A	無	—	使用しない	メインクロック	HOCO の 1 分周
B	無	—	使用する	メインクロック	HOCO の 1 分周
C	有	使用する	使用しない	サブクロック	LOCO の 1 分周
D	有	使用しない	使用する	サブクロック	LOCO の 1 分周
E	有	使用する	使用する	サブクロック	LOCO の 1 分周

注1. $PCLKB \geq RTC$ のカウントソースを満たすように PCLKB の設定を行う必要があります。

3.3.3 各クロックの発振安定待機時間の考え方

メインクロック、PLL、サブクロックのウェイトコントロールレジスタおよび発振安定待機時間の考え方を示します。発振安定待機時間はサンプルコードで示します。

3.3.3.1 メインクロックの発振安定待機時間の考え方

図 3.1にメインクロックの発振安定待機時間の考え方、表 3.5にメインクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値を示します。

メインクロックのウェイトコントロールレジスタ(MOSCWTCR)は「発振子メーカーが推奨するメインクロックの発振安定時間以上の値」を設定します。また、メインクロックの発振安定待機時間は「発振子メーカーが推奨するメインクロックの発振安定時間 + (MOSCWTCR レジスタで設定した待機時間 + 16384 サイクル) 以上」で設定します。

サンプルコードで使用するメインクロックの発振安定時間は 4.2ms のため、サンプルコードでの設定値はウェイトコントロールレジスタは 0Ch (約 5.46ms)、発振安定待機時間は約 11.026ms です。

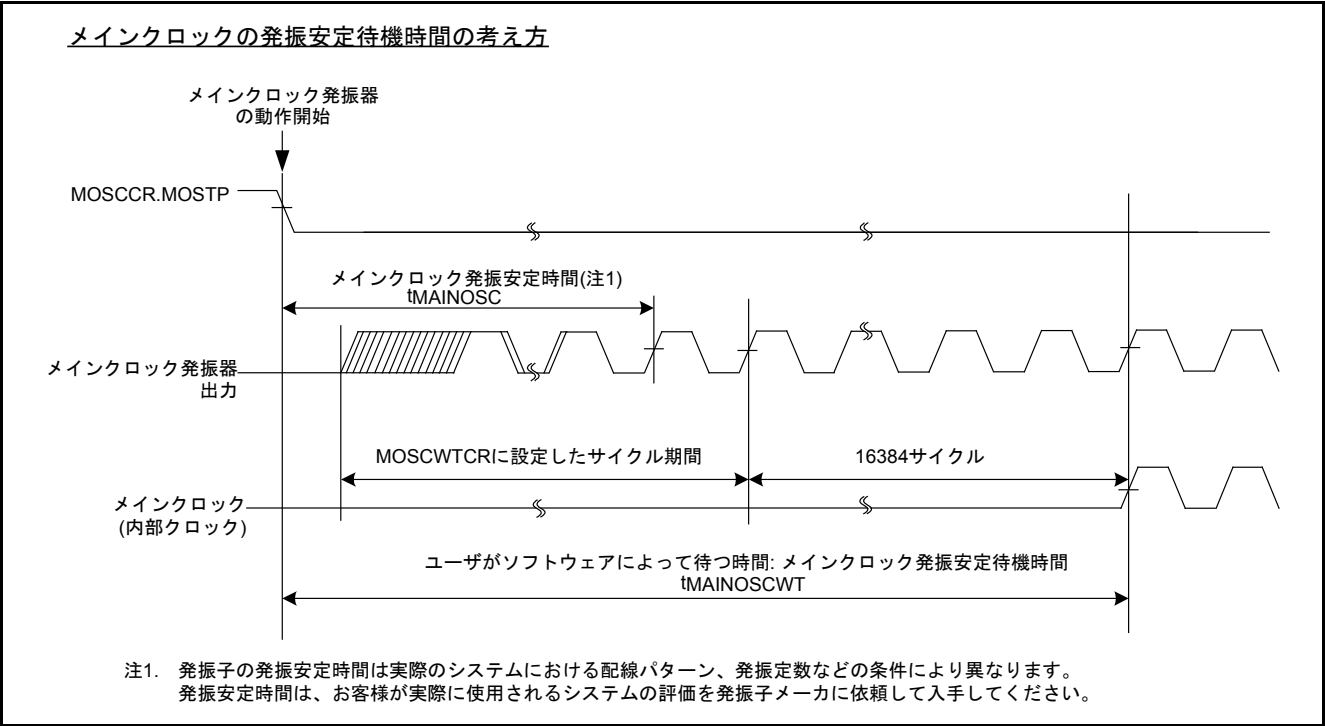


図3.1 メインクロックの発振安定待機時間の考え方

表3.5 メインクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値

ウェイトコントロール ／発振安定待機時間	算出方法	サンプルコード の設定値
ウェイトコントロール レジスタ (MOSCWTCR.MSTS)	発振子メーカーが推奨するメインクロックの 発振安定時間以上の値	0Ch (約 5.46ms)
発振安定待機時間 (tMAINOSCWT)	MOSCWTCR.MSTS ビットで選択した待機時間を n とすると $t_{MAINOSC} + \frac{n+16384}{f_{MAIN}}$	約 11.026ms

3.3.3.2 PLL の発振安定待機時間の考え方(メインクロックの発振安定待機時間経過後に PLL の発振を行う場合)

図 3.2にPLL の発振安定待機時間の考え方、表 3.6にPLL のウェイトコントロールと発振安定待機時間の算出方法と設定値を示します。

PLL のウェイトコントロールレジスタ(PLLWTCR)は「tPLL1 (最大 500μs)以上の値」を設定します。また、PLL の発振安定待機時間は「tPLL1 (500μs) + (PLLWTCR レジスタで設定した待機時間 + 131072 サイクル) 以上」で設定します。

PLL の発振安定時間は最大 500μs のため、サンプルコードでの設定値は、ウェイトコントロールレジスタは 0Ah (約 681.6μs)、発振安定待機時間は約 1.865ms となります。

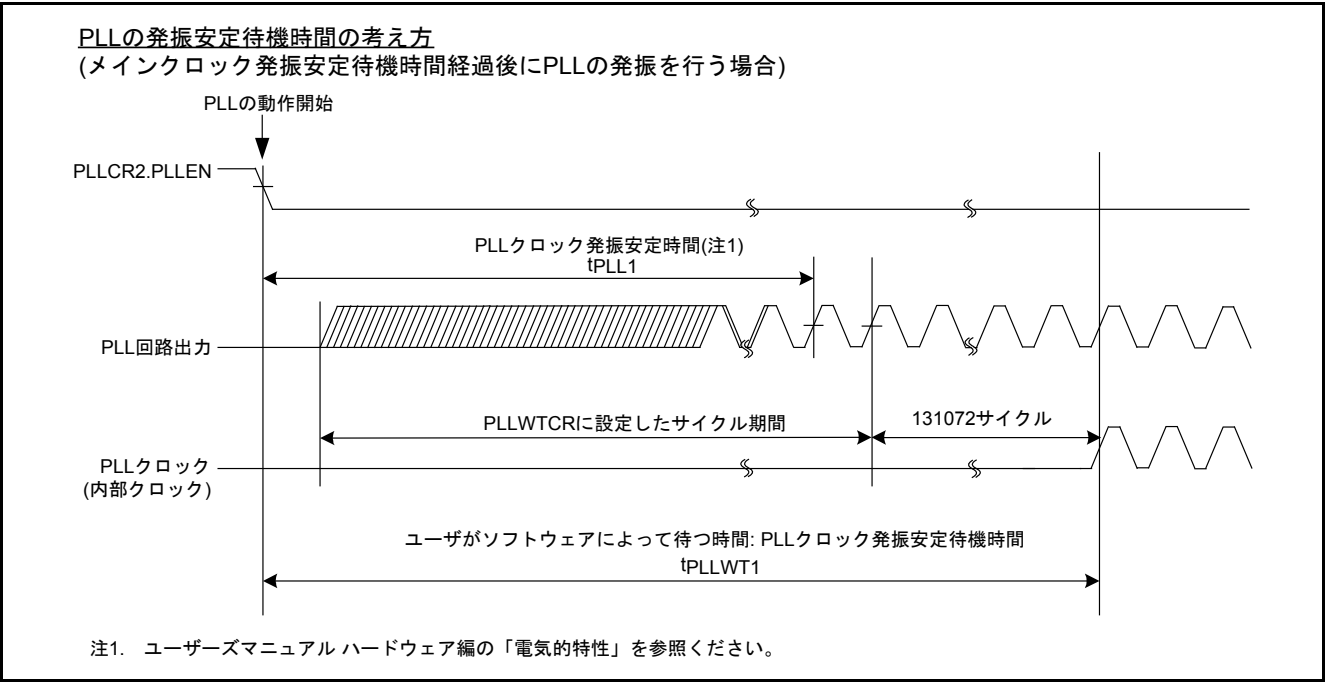


図3.2 PLL の発振安定待機時間の考え方

表3.6 PLL のウェイトコントロールと発振安定待機時間の算出方法と設定値

ウェイトコントロール ／発振安定待機時間	算出方法	サンプルコード の設定値
ウェイトコントロール レジスタ (PLLWTCR.PSTS)	tPLL1 (最大 500μs)以上の値	0Ah (約 681.6μs)
発振安定待機時間 (tPLLWT1)	PLLWTCR.PSTS ビットで選択した待機時間を n とすると $t_{PLL1} + \frac{n + 131072}{f_{PLL}}$	約 1.865ms

3.3.3.3 サブクロックの発振安定待機時間の考え方

RX630グループには、サブクロック発振安定待機オフセット時間($t_{SUBOSCWT0}$)がある製品とない製品が存在しています。ユーザーズマニュアルハードウェア編の「製品一覧表」を参照してください。サンプルコードでは、 $t_{SUBOSCWT0}$ がない製品の発振安定待機時間を設定しています。 $t_{SUBOSCWT0}$ がある製品のサブクロックの発振安定待機時間の考え方は「4.1.2 サブクロック発振安定待機オフセット時間($t_{SUBOSCWT0}$)がある製品の場合」を参照してください。

図 3.3にサブクロックの発振安定待機時間の考え方($t_{SUBOSCWT0}$ がない製品)を、表 3.7にサブクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値($t_{SUBOSCWT0}$ がない製品)を示します。

サブクロックのウェイトコントロールレジスタ($SOSCWTCCR$)は「発振子メーカーが推奨するサブクロックの発振安定時間以上の値」を設定します。また、サブクロックの発振安定待機時間は「発振子メーカーが推奨するサブクロックの発振安定時間+ $SOSCWTCCR$ レジスタで設定した待機時間 以上」を設定します。

サンプルコードで使用するサブクロックの発振安定時間は 1.3s のため、サンプルコードでの設定値は、ウェイトコントロールレジスタは 0Ch (約 2s)、発振安定待機時間は約 3.3s となります。

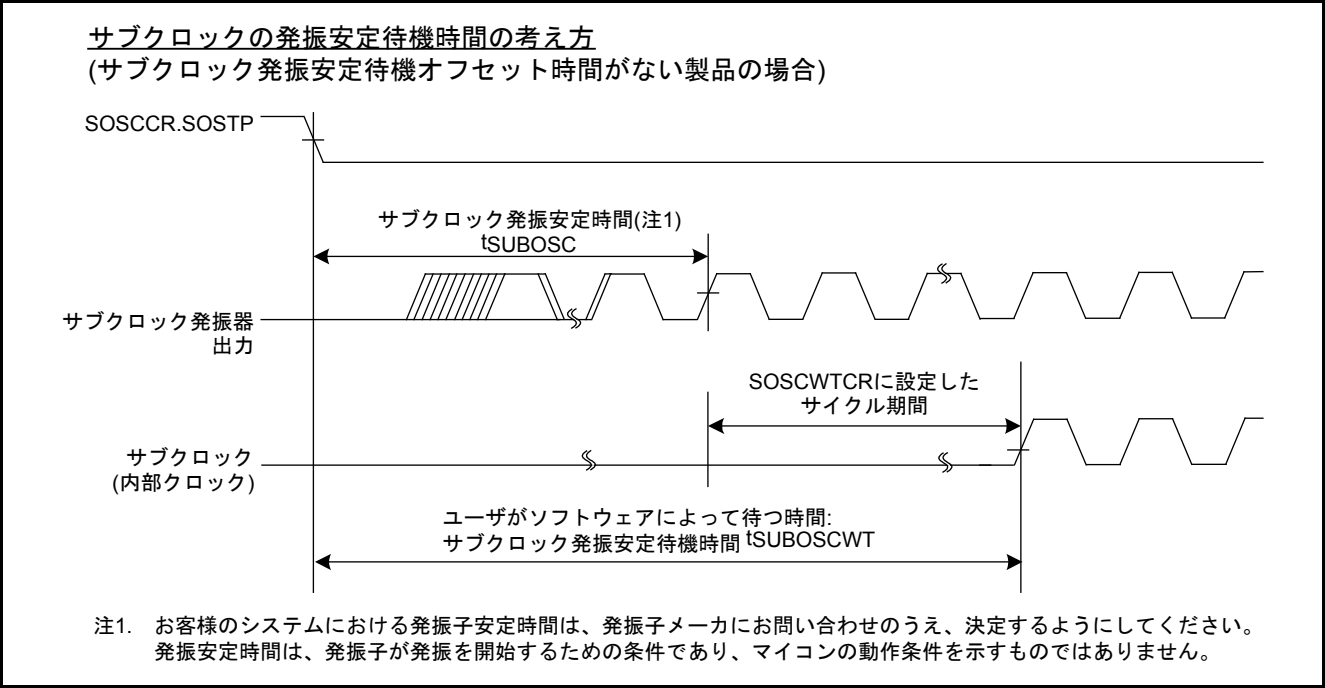


図3.3 サブクロックの発振安定待機時間の考え方($t_{SUBOSCWT0}$ がない製品)

表3.7 サブクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値
($t_{SUBOSCWT0}$ がない製品)

ウェイトコントロール ／発振安定待機時間	算出方法	サンプルコード の設定値
ウェイトコントロール レジスタ ($SOSCWTCCR.SSTS$)	発振子メーカーが推奨するサブクロックの発振安定時間以上の値	0Ch (約 2s)
発振安定待機時間 ($t_{SUBOSCWT}$)	$SOSCWTCCR.SSTS$ ビットで選択した待機時間を n とすると、 発振子メーカーが推奨するサブクロックの発振安定時間(1.3s) + $\frac{n}{f_{SUB}}$	約 3.3s

3.4 ファイル構成

表 3.8にサンプルコードで使用するファイルを示します。なお、統合開発環境で自動生成されるファイルは除きます。

表3.8 サンプルコードで使用するファイル

ファイル名	概要	備考
main.c	メイン処理	
r_init_stop_module.c	リセット後に動作している周辺機能の停止	
r_init_stop_module.h	r_init_stop_module.c のヘッダファイル	
r_init_non_existent_port.c	存在しないポートの初期設定	
r_init_non_existent_port.h	r_init_non_existent_port.c のヘッダファイル	
r_init_clock.c	クロック初期設定	
r_init_clock.h	r_init_clock.c のヘッダファイル	

3.5 オプション設定メモリ

表 3.9にサンプルコードで使用するオプション設定メモリの状態を示します。必要に応じて、お客様のシステムに最適な値を設定してください。

表3.9 サンプルコードで使用するオプション設定メモリ

シンボル	アドレス	設定値	内容
OFS0	FFFF FF8Fh~FFFF FF8Ch	FFFF FFFFh	リセット後、IWDT は停止 リセット後、WDT は停止
OFS1	FFFF FF8Bh~FFFF FF88h	FFFF FFFFh	リセット後、電圧監視 0 リセット無効 リセット後、HOCO 発振が無効
MDES	FFFF FF83h~FFFF FF80h	FFFF FFFFh	リトルエンディアン

3.6 定数一覧

表 3.10にサンプルコードで使用する定数を、表 3.11に177、176 ピン版(PIN_SIZE=177 または PIN_SIZE=176)の場合での定数を、表 3.12に145、144 ピン版(PIN_SIZE=145 または PIN_SIZE=144)の場合での定数を、表 3.13に100 ピン版(PIN_SIZE=100)の場合での定数を、表 3.14に80 ピン版(PIN_SIZE=80)の場合での定数を示します。

表3.10 サンプルコードで使用する定数

定数名	設定値	内容
MAIN_CLOCK_Hz (注 1)	12,000,000 L	メインクロックの発振子周波数(Hz)
SUB_CLOCK_Hz (注 1)	32,768 L	サブクロックの発振子周波数(Hz)
WAIT_TIME_FOR_MAIN_OSCILLATION (注 1)	11,026,000 L	メインクロックの発振安定待機時間(ns)
WAIT_TIME_FOR_SUB_OSCILLATION (注 1)	3,300,000,000 L	サブクロックの発振安定待機時間(ns)
WAIT_TIME_FOR_PLL_OSCILLATION (注 1)	1,865,000 L	PLL の発振安定待機時間(ns)
WAIT_TIME_FOR_HOCO_OSCILLATION	2,000,000 L	HOCO の発振安定待機時間(ns)
PATTERN_A	1	サブクロックの設定パターン A
PATTERN_B	2	サブクロックの設定パターン B
PATTERN_C	3	サブクロックの設定パターン C
PATTERN_D	4	サブクロックの設定パターン D
PATTERN_E	5	サブクロックの設定パターン E
SELECT_SUB (注 1)	PATTERN_A	サブクロックの設定パターン選択
MSTP_STATE_DMADCDC (注 2)	MODULE_STOP_DISABLE	DMAC、DTC のモジュールストップ状態解除
MSTP_STATE_RAM0 (注 2)	MODULE_STOP_DISABLE	RAM0 のモジュールストップ状態解除
MSTP_STATE_RAM1 (注 2)	MODULE_STOP_DISABLE	RAM1 のモジュールストップ状態解除
PIN_SIZE (注 3)	100	使用する製品のピン数
MAIN_CLOCK_CYCLE	$(1/\text{MAIN_CLOCK_Hz}) \times 10^9$	メインクロックの周期(ns)
SUB_CLOCK_CYCLE	$(1/\text{SUB_CLOCK_Hz}) \times 10^9$	サブクロックの周期(ns)
FOR_CMT0_TIME RTC のカウントソース : サブクロックの場合	$1/\text{LOCO}(143.75\text{kHz}) \times 32$	発振安定待機時間待ち用タイマ(CMT0)の カウント周期(ns) (LOCO=143.75kHz(max)、PCLKB の 32 分周)
FOR_CMT0_TIME RTC のカウントソース : メインクロックの場合	$1/\text{HOCO}(55\text{MHz}) \times 32$	発振安定待機時間待ち用タイマ(CMT0)の カウント周期(ns) (HOCO = 55MHz(max)、PCLKB の 32 分周)
FOR_CMT0_LOCO RTC のカウントソース : メインクロックの場合	$1/\text{LOCO}(143.75\text{kHz}) \times 32$	RTC のカウントソースがメインクロックの 場合のメインクロックと PLL の発振安定待 機時間待ち用タイマ(CMT0)のカウント周期 (ns) (LOCO=143.75kHz(max)、PCLKB の 32 分周)
MODULE_STOP_ENABLE	1	モジュールストップ状態へ遷移
MODULE_STOP_DISABLE	0	モジュールストップ状態の解除

注1. 使用するシステムに応じて「r_init_clock.h」で設定値を変更してください。

注2. 使用するシステムに応じて「r_init_stop_module.h」で設定値を変更してください。

注3. 使用するシステムに応じて「r_init_no_existent_port.h」で設定値を変更してください。

表3.11 177、176 ピン版(PIN_SIZE=177 または PIN_SIZE=176)の場合での定数

定数名	設定値	内容
DEF_P0PDR	0x00	ポート P0 の方向レジスタ設定値
DEF_P1PDR	0x00	ポート P1 の方向レジスタ設定値
DEF_P2PDR	0x00	ポート P2 の方向レジスタ設定値
DEF_P3PDR	0x00	ポート P3 の方向レジスタ設定値
DEF_P4PDR	0x00	ポート P4 の方向レジスタ設定値
DEF_P5PDR	0x00	ポート P5 の方向レジスタ設定値
DEF_P6PDR	0x00	ポート P6 の方向レジスタ設定値
DEF_P7PDR	0x00	ポート P7 の方向レジスタ設定値
DEF_P8PDR	0x00	ポート P8 の方向レジスタ設定値
DEF_P9PDR	0x00	ポート P9 の方向レジスタ設定値
DEF_PAPDR	0x00	ポート PA の方向レジスタ設定値
DEF_PBPDR	0x00	ポート PB の方向レジスタ設定値
DEF_PCPDR	0x00	ポート PC の方向レジスタ設定値
DEF_PDPDR	0x00	ポート PD の方向レジスタ設定値
DEF_PEPDR	0x00	ポート PE の方向レジスタ設定値
DEF_PFPDR	0x00	ポート PF の方向レジスタ設定値
DEF_PGPDR	0x00	ポート PG の方向レジスタ設定値
DEF_PHPDR	0x00	ポート PH の方向レジスタ設定値
DEF_PJPDR	0x00	ポート PJ の方向レジスタ設定値
DEF_PKPDR	0x00	ポート PK の方向レジスタ設定値
DEF_PLPDR	0x00	ポート PL の方向レジスタ設定値

表3.12 145、144 ピン版(PIN_SIZE=145 または PIN_SIZE=144)の場合での定数

定数名	設定値	内容
DEF_P0PDR	0x00	ポート P0 の方向レジスタ設定値
DEF_P1PDR	0x03	ポート P1 の方向レジスタ設定値
DEF_P2PDR	0x00	ポート P2 の方向レジスタ設定値
DEF_P3PDR	0x00	ポート P3 の方向レジスタ設定値
DEF_P4PDR	0x00	ポート P4 の方向レジスタ設定値
DEF_P5PDR	0x80	ポート P5 の方向レジスタ設定値
DEF_P6PDR	0x00	ポート P6 の方向レジスタ設定値
DEF_P7PDR	0x00	ポート P7 の方向レジスタ設定値
DEF_P8PDR	0x30	ポート P8 の方向レジスタ設定値
DEF_P9PDR	0xF0	ポート P9 の方向レジスタ設定値
DEF_PAPDR	0x00	ポート PA の方向レジスタ設定値
DEF_PBPDR	0x00	ポート PB の方向レジスタ設定値
DEF_PCPDR	0x00	ポート PC の方向レジスタ設定値
DEF_PDPDR	0x00	ポート PD の方向レジスタ設定値
DEF_PEPDR	0x00	ポート PE の方向レジスタ設定値
DEF_PFPDR	0x1F	ポート PF の方向レジスタ設定値
DEF_PGPDR	0xFF	ポート PG の方向レジスタ設定値
DEF_PHPDR	0x30	ポート PH の方向レジスタ設定値
DEF_PJPDR	0x00	ポート PJ の方向レジスタ設定値
DEF_PKPDR	0xC3	ポート PK の方向レジスタ設定値
DEF_PLPDR	0x1C	ポート PL の方向レジスタ設定値

表3.13 100ピン版(PIN_SIZE=100)の場合での定数

定数名	設定値	内容
DEF_P0PDR	0x0F	ポート P0 の方向レジスタ設定値
DEF_P1PDR	0x03	ポート P1 の方向レジスタ設定値
DEF_P2PDR	0x00	ポート P2 の方向レジスタ設定値
DEF_P3PDR	0x00	ポート P3 の方向レジスタ設定値
DEF_P4PDR	0x00	ポート P4 の方向レジスタ設定値
DEF_P5PDR	0xC0	ポート P5 の方向レジスタ設定値
DEF_P6PDR	0xFF	ポート P6 の方向レジスタ設定値
DEF_P7PDR	0xFF	ポート P7 の方向レジスタ設定値
DEF_P8PDR	0xFF	ポート P8 の方向レジスタ設定値
DEF_P9PDR	0xFF	ポート P9 の方向レジスタ設定値
DEF_PAPDR	0x00	ポート PA の方向レジスタ設定値
DEF_PBPDR	0x00	ポート PB の方向レジスタ設定値
DEF_PCPDR	0x00	ポート PC の方向レジスタ設定値
DEF_PDPDR	0x00	ポート PD の方向レジスタ設定値
DEF_PEPDR	0x00	ポート PE の方向レジスタ設定値
DEF_PFPDR	0x3F	ポート PF の方向レジスタ設定値
DEF_PGPDR	0xFF	ポート PG の方向レジスタ設定値
DEF_PHPDR	0x30	ポート PH の方向レジスタ設定値
DEF_PJPDR	0x20	ポート PJ の方向レジスタ設定値
DEF_PKPDR	0xFF	ポート PK の方向レジスタ設定値
DEF_PLPDR	0x1F	ポート PL の方向レジスタ設定値

表3.14 80ピン版(PIN_SIZE=80)の場合での定数

定数名	設定値	内容
DEF_P0PDR	0x0F	ポート P0 の方向レジスタ設定値
DEF_P1PDR	0x03	ポート P1 の方向レジスタ設定値
DEF_P2PDR	0x3C	ポート P2 の方向レジスタ設定値
DEF_P3PDR	0x08	ポート P3 の方向レジスタ設定値
DEF_P4PDR	0x00	ポート P4 の方向レジスタ設定値
DEF_P5PDR	0xCF	ポート P5 の方向レジスタ設定値
DEF_P6PDR	0xFF	ポート P6 の方向レジスタ設定値
DEF_P7PDR	0xFF	ポート P7 の方向レジスタ設定値
DEF_P8PDR	0xFF	ポート P8 の方向レジスタ設定値
DEF_P9PDR	0xFF	ポート P9 の方向レジスタ設定値
DEF_PAPDR	0x80	ポート PA の方向レジスタ設定値
DEF_PBPDR	0x00	ポート PB の方向レジスタ設定値
DEF_PCPDR	0x03	ポート PC の方向レジスタ設定値
DEF_PDPDR	0xF8	ポート PD の方向レジスタ設定値
DEF_PEPDR	0xC0	ポート PE の方向レジスタ設定値
DEF_PFPDR	0x3F	ポート PF の方向レジスタ設定値
DEF_PGPDR	0xFF	ポート PG の方向レジスタ設定値
DEF_PHPDR	0x30	ポート PH の方向レジスタ設定値
DEF_PJPDR	0x28	ポート PJ の方向レジスタ設定値
DEF_PKPDR	0xFF	ポート PK の方向レジスタ設定値
DEF_PLPDR	0x1F	ポート PL の方向レジスタ設定値

3.7 関数一覧

表 3.15にサンプルコードで使用する関数を示します。

表3.15 サンプルコードで使用する関数

関数名	概要
main	メイン処理
R_INIT_StopModule	リセット後に動作している周辺機能の停止
R_INIT_NonExistentPort	存在しないポートの初期設定
R_INIT_Clock	クロック初期設定
CGC_oscillation_main	メインクロックの発振設定
CGC_oscillation_PLL	PLL クロックの発振設定
CGC_oscillation_HOCO	HOCO クロックの発振設定
CGC_no_use_subclk	サブクロックの設定パターン A (サブクロックをシステムクロック、RTC のカウントソースともに使用しない場合)
CGC_disable_subclk_RTC_use_mainclk	サブクロックの設定パターン B (サブクロックを使用せず、RTC はメインクロックで動作する場合)
CGC_subclk_as_sysclk	サブクロックの設定パターン C (サブクロックをシステムクロックに使用し、RTC のカウントソースには使用しない場合)
CGC_subclk_as_RTC	サブクロックの設定パターン D (サブクロックを RTC のカウントソースに使用し、システムクロックには使用しない場合)
CGC_subclk_as_sysclk_RTC	サブクロックの設定パターン E (サブクロックをシステムクロック、RTC のカウントソースの両方に使用する場合)
disable_subclk	サブクロックを使用しない場合の設定
oscillation_subclk	サブクロックの発振設定
no_use_subclk_as_sysclk	サブクロックをシステムクロックとして使用しない場合の処理
resetting_wtcr_mainclk	ウェイトコントロールレジスタの再設定 (RTC のカウントソース：メインクロック)
resetting_wtcr_subclk	ウェイトコントロールレジスタの再設定 (RTC のカウントソース：サブクロック)
enable_RTC	RTC を使用する場合の初期化
disable_RTC_mainclk	RTC を使用しない場合の初期化 (RTC のカウントソース：メインクロック)
disable_RTC_subclk	RTC を使用しない場合の初期化 (RTC のカウントソース：サブクロック)
cmt0_wait	CMT0 によるソフトウェアウェイト

3.8 関数仕様

サンプルコードの関数仕様を示します。

main	
概 要	メイン処理
ヘッダ	なし
宣 言	void main(void)
説 明	リセット後に動作している周辺機能の停止設定関数、存在しないポートの初期設定関数およびクロックの初期設定関数を呼び出します。
引 数	なし
リターン値	なし
R_INIT_StopModule	
概 要	リセット後に動作している周辺機能の停止
ヘッダ	r_init_stop_module.h
宣 言	void R_INIT_StopModule(void)
説 明	モジュールストップ状態へ遷移する設定を行います。
引 数	なし
リターン値	なし
備 考	サンプルコードでは、モジュールストップ状態への遷移は行っていません。
R_INIT_NonExistentPort	
概 要	存在しないポートの初期設定
ヘッダ	r_init_non_existent_port.h
宣 言	void R_INIT_NonExistentPort(void)
説 明	176 ピン未満の製品に対して、存在しないポートの端子に対応するポート方向レジスタの初期設定を行います。
引 数	なし
リターン値	なし
備 考	サンプルコードでは、100 ピン版(PIN_SIZE=100)に設定しています。 本関数をコールした後に、存在しないポートを含む PDR、PODR レジスタへバイト単位で書き込む場合、存在しないポートの方向制御ビットには“1”、ポート出力データ格納ビットには“0”を設定してください。
R_INIT_Clock	
概 要	クロック初期設定
ヘッダ	r_init_clock.h
宣 言	void R_INIT_Clock(void)
説 明	クロックの初期設定を行います。
引 数	なし
リターン値	なし
備 考	サンプルコードでは、システムクロックを PLL とし、サブクロックを使用しない処理を選択しています。

CGC_oscillation_main

概 要	メインクロックの発振設定
ヘッダ	r_init_clock.h
宣 言	void CGC_oscillation_main(void)
説 明	MOSCWTCR レジスタを設定してから、メインクロックを発振します。その後、ソフトウェアによるメインクロックの発振安定待機時間待ちを行います。
引 数	なし
リターン値	なし

CGC_oscillation_PLL

概 要	PLL クロックの発振設定
ヘッダ	r_init_clock.h
宣 言	void CGC_oscillation_PLL(void)
説 明	PLL 入力分周比および周波数通倍率の設定、および PLLWTCR を設定してから、PLL クロックを発振します。その後、ソフトウェアによる PLL の発振安定時間待ちを行います。
引 数	なし
リターン値	なし
備 考	PLL をシステムクロックとして使用しない場合、省略できます。

CGC_oscillation_HOCO

概 要	HOCO クロックの発振設定
ヘッダ	r_init_clock.h
宣 言	void CGC_oscillation_HOCO(void)
説 明	HOCO を発振します。その後、ソフトウェアによる HOCO の発振安定待機時間待ちを行います。
引 数	なし
リターン値	なし

CGC_no_use_subclk

概 要	サブクロックの設定パターン A
ヘッダ	r_init_clock.h
宣 言	void CGC_no_use_subclk(void)
説 明	サブクロックをシステムクロック、RTC のカウントソースともに使用しない場合の設定を行います。
引 数	なし
リターン値	なし

CGC_disable_subclk_RTC_use_mainclk

概 要	サブクロックの設定パターン B
ヘッダ	r_init_clock.h
宣 言	void CGC_disable_subclk_RTC_use_mainclk(void)
説 明	サブクロックは使用せず、RTC はメインクロックで動作する場合の設定を行います。
引 数	なし
リターン値	なし

CGC_subclk_as_sysclk	
概 要	サブクロックの設定パターン C
ヘッダ	r_init_clock.h
宣 言	void CGC_subclk_as_sysclk(void)
説 明	サブクロックをシステムクロックに使用し、RTC のカウントソースには使用しない場合の設定を行います。
引 数	なし
リターン値	なし

CGC_subclk_as_RTC	
概 要	サブクロックの設定パターン D
ヘッダ	r_init_clock.h
宣 言	void CGC_subclk_as_RTC(void)
説 明	サブクロックを RTC のカウントソースに使用し、システムクロックには使用しない場合の設定を行います。
引 数	なし
リターン値	なし

CGC_subclk_as_sysclk_RTC	
概 要	サブクロックの設定パターン E
ヘッダ	r_init_clock.h
宣 言	void CGC_subclk_as_sysclk_RTC(void)
説 明	サブクロックをシステムクロック、RTC のカウントソースの両方に使用する場合の設定を行います。
引 数	なし
リターン値	なし

disable_subclk	
概 要	サブクロックを使用しない場合の設定
ヘッダ	なし
宣 言	static void disable_subclk(void)
説 明	サブクロックをシステムクロック、RTC のカウントソースにも使用しない場合の設定を行います。
引 数	なし
リターン値	なし

oscillation_subclk	
概 要	サブクロックの発振設定
ヘッダ	なし
宣 言	static void oscillation_subclk(void)
説 明	サブクロックの発振設定を行います。
引 数	なし
リターン値	なし

no_use_subclk_as_sysclk	
概 要	サブクロックをシステムクロックとして使用しない場合の処理
ヘッダ	なし
宣 言	static void no_use_subclk_as_sysclk(void)
説 明	サブクロックを RTC のカウントソースのみに使用する場合の設定として、サブクロックの停止動作を行います。
引 数	なし
リターン値	なし
resetting_wtcr_mainclk	
概 要	ウェイトコントロールレジスタの再設定(RTC のカウントソース：メインクロック)
ヘッダ	なし
宣 言	static void resetting_wtcr_mainclk(void)
説 明	ソフトウェアスタンバイモードからの復帰の際のウェイトコントロールレジスタの再設定を行います。この際、ウェイトコントロールレジスタは最小値に設定します。
引 数	なし
リターン値	なし
resetting_wtcr_subclk	
概 要	ウェイトコントロールレジスタの再設定(RTC のカウントソース：サブクロック)
ヘッダ	なし
宣 言	static void resetting_wtcr_subclk(void)
説 明	ソフトウェアスタンバイモードからの復帰の際のウェイトコントロールレジスタの再設定を行います。この際、ウェイトコントロールレジスタは最小値に設定します。
引 数	なし
リターン値	なし
enable_RTC	
概 要	RTC を使用する場合の初期化
ヘッダ	なし
宣 言	static void disable_RTC_mainclk(void)
説 明	RTC を使用する場合の初期化(クロック供給の設定と RTC ソフトウェアリセット)を行います。
引 数	なし
リターン値	なし
disable_RTC_mainclk	
概 要	RTC を使用しない場合の初期化(RTC のカウントソース：メインクロック)
ヘッダ	なし
宣 言	static void disable_RTC_mainclk(void)
説 明	RTC を使用しない場合の初期化の設定を行います。
引 数	なし
リターン値	なし

disable_RTC_subclk	
概 要	RTC を使用しない場合の初期化(RTC のカウントソース：サブクロック)
ヘッダ	なし
宣 言	static void disable_RTC_subclk(void)
説 明	RTC を使用しない場合の初期化の設定を行います。
引 数	なし
リターン値	なし
cmt0_wait	
概 要	CMT0 によるソフトウェアウェイト
ヘッダ	なし
宣 言	static void cmt0_wait(uint32_t cnt)
説 明	発振安定待機時間待ちを行う際に使用します。
引 数	uint32_t cnt: 発振安定待機時間 cnt = 発振安定待機時間(ns)(注 1) ÷ FOR_CMT0_TIME (注 2)
リターン値	なし
備考	注 1. 発振安定待機時間は発振子によって異なります。3.3.3の算出方法に基づいて設定してください。 注 2. FOR_CMT0_TIME は RTC のカウントソースによって値が異なります。 RTC のカウントソースがメインクロックの場合、 HOCO = 55MHz(max)で算出します。 RTC のカウントソースがサブクロックの場合、 LOCO = 143.75kHz(max)で算出します。 実際の待ち時間は HOCO、LOCO の周波数により異なります。

3.9 フローチャート

3.9.1 メイン処理

図 3.4にメイン処理のフローチャートを示します。

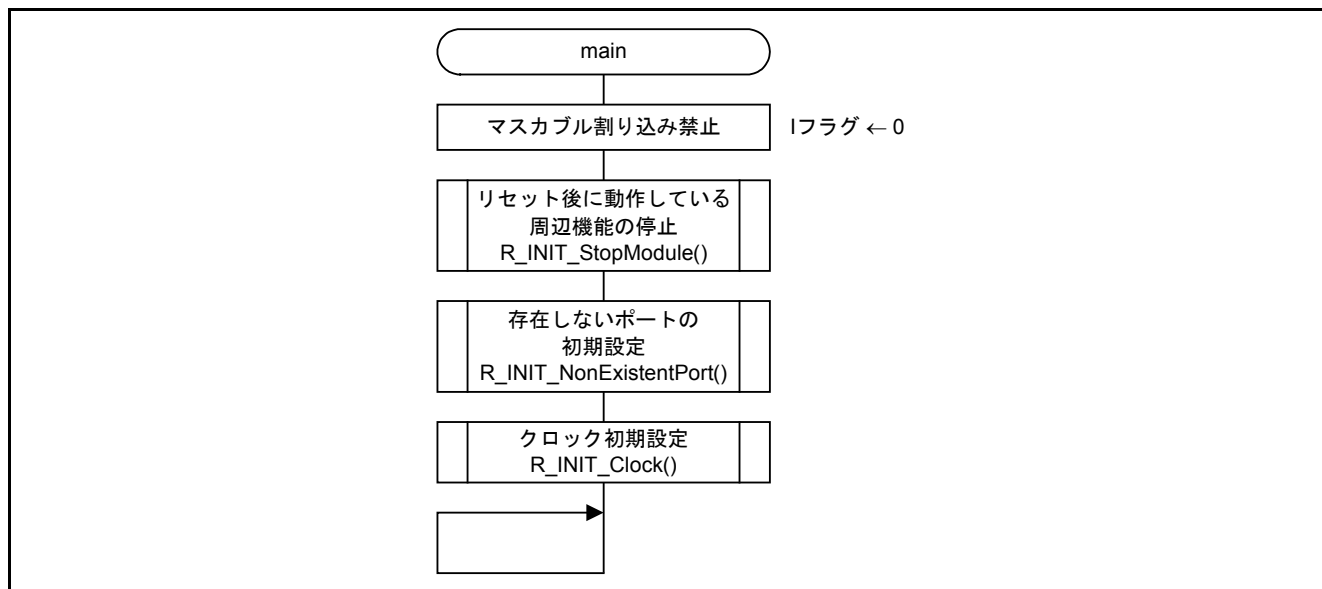


図3.4 メイン処理

3.9.2 リセット後に動作している周辺機能の停止

図 3.5にリセット後に動作している周辺機能の停止のフローチャートを示します。

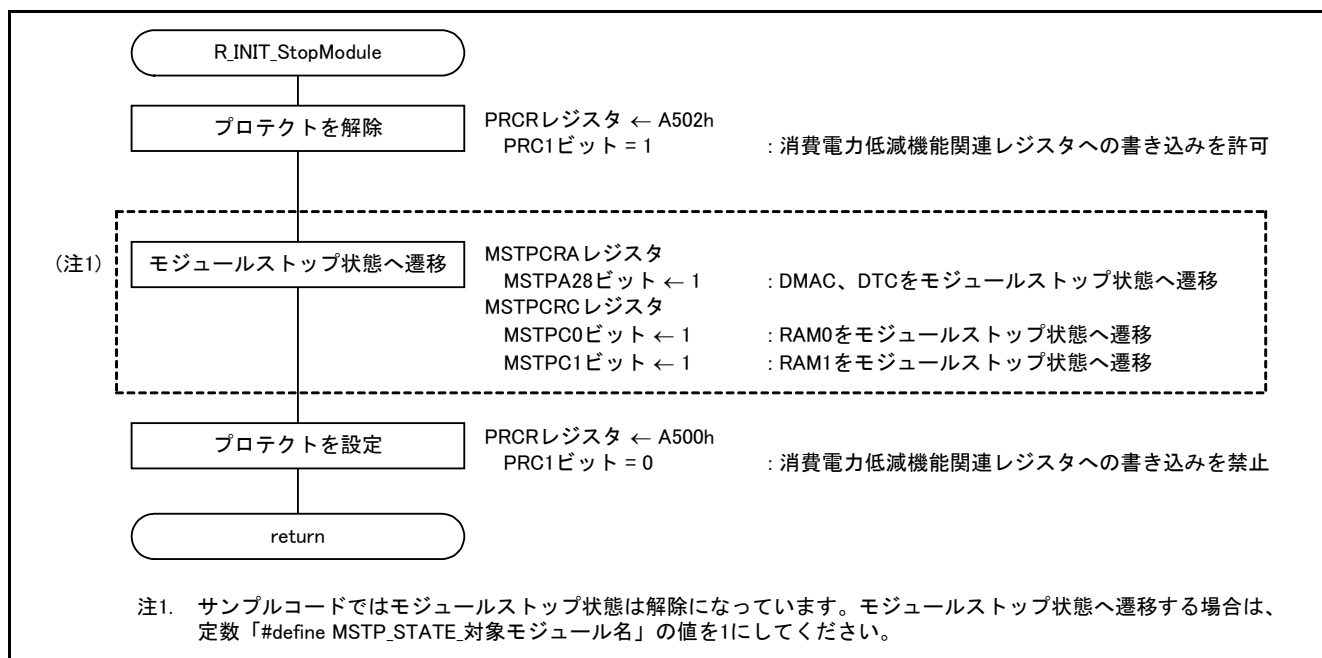


図3.5 リセット後に動作している周辺機能の停止

3.9.3 存在しないポートの初期設定

図 3.6に存在しないポートの初期設定のフローチャートを示します。

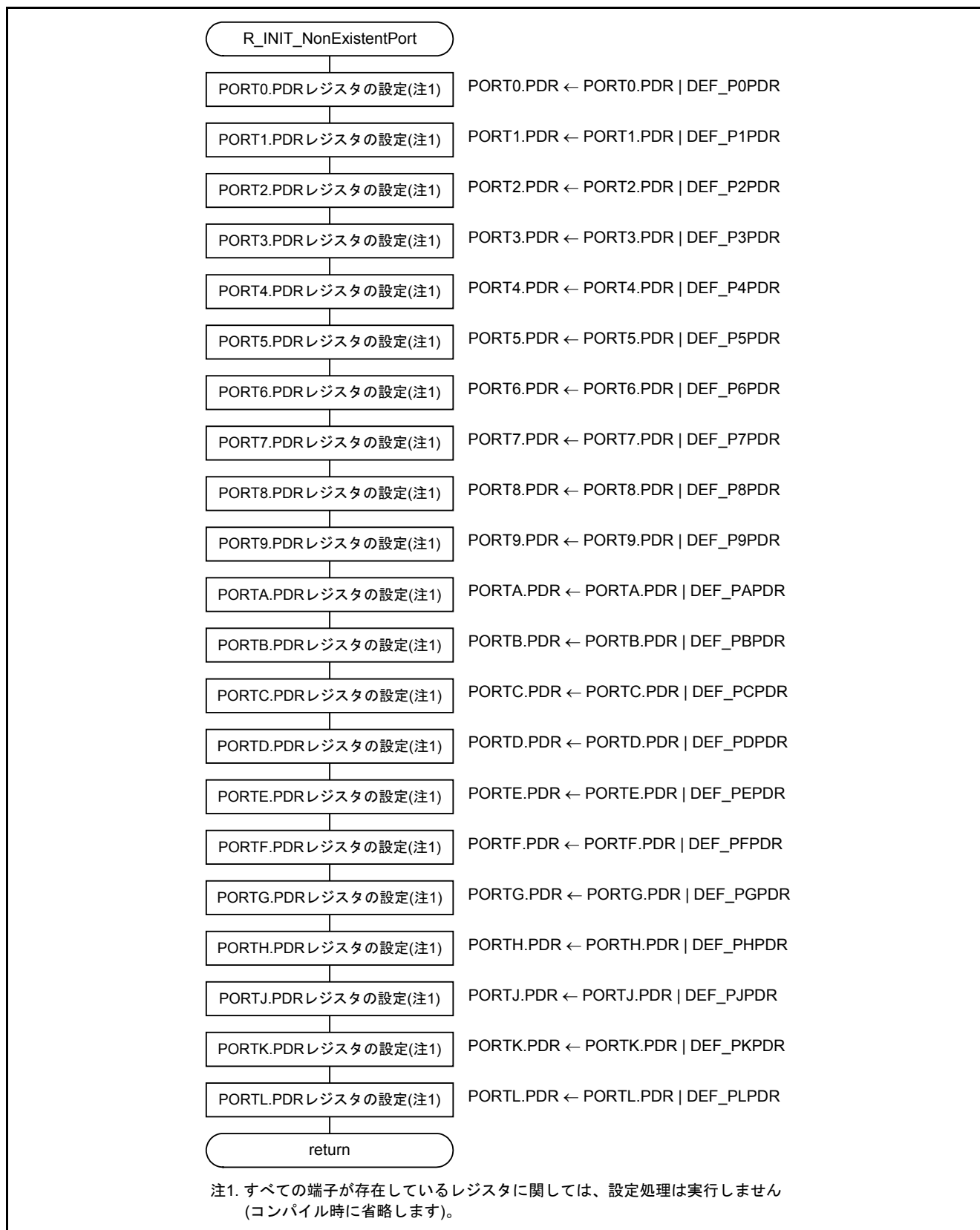


図3.6 存在しないポートの初期設定

3.9.4 クロック初期設定

図 3.7にクロック初期設定のフローチャートを示します。

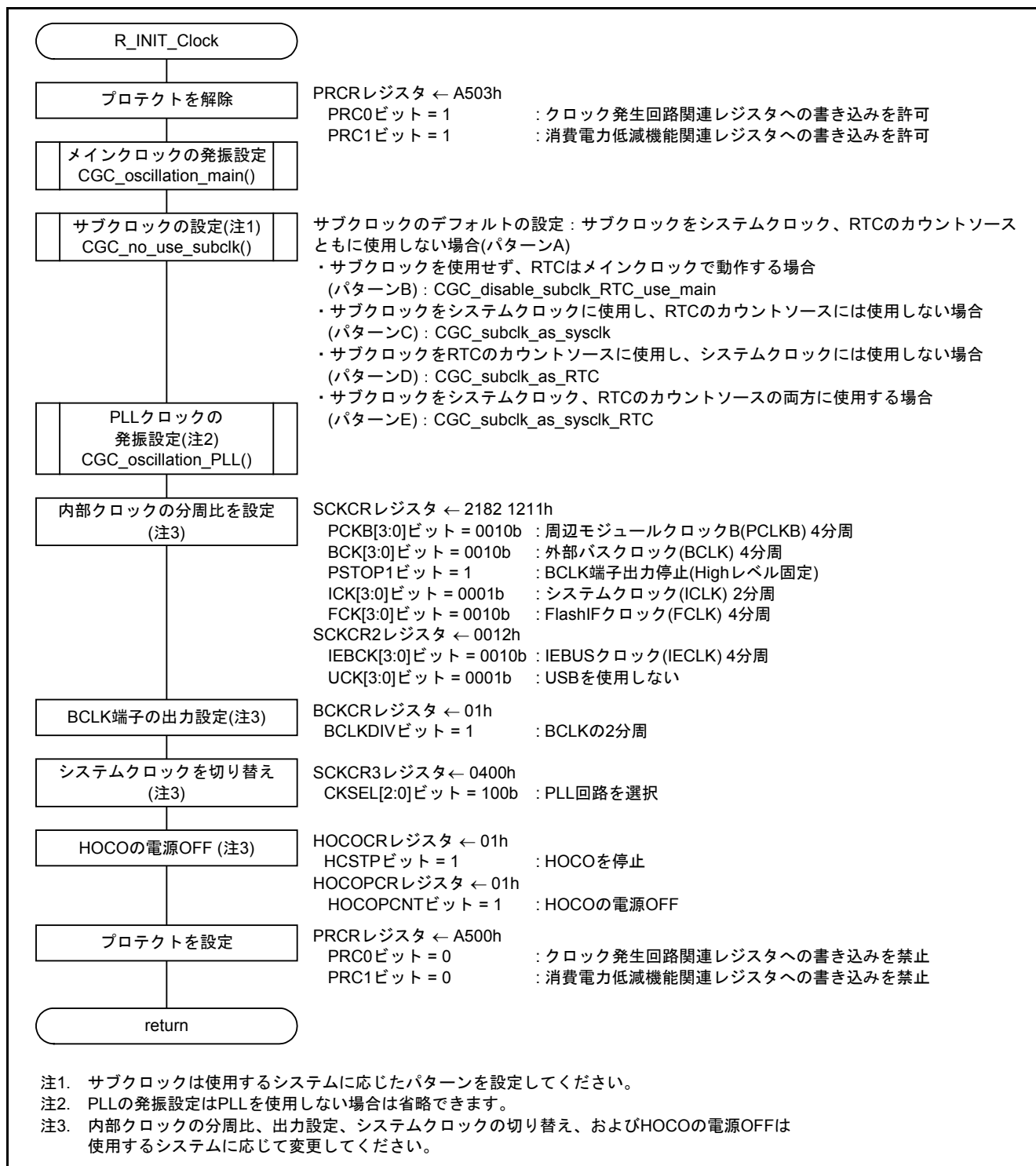


図3.7 クロック初期設定

3.9.5 メインクロックの発振設定

図 3.8にメインクロックの発振設定のフローチャートを示します。

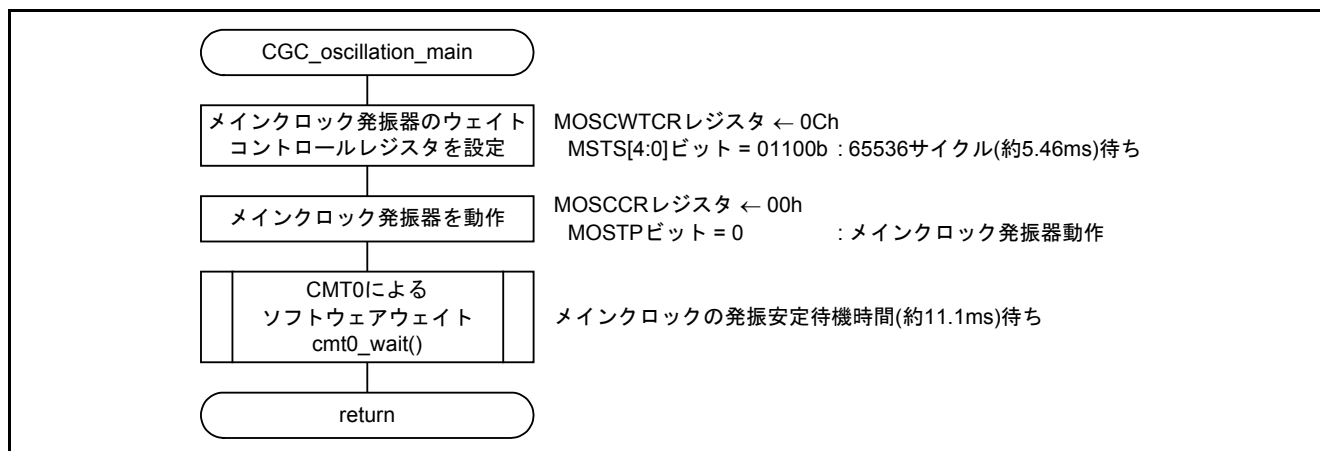


図3.8 メインクロックの発振設定

3.9.6 PLL クロックの発振設定

図 3.9にPLL クロックの発振設定のフローチャートを示します。

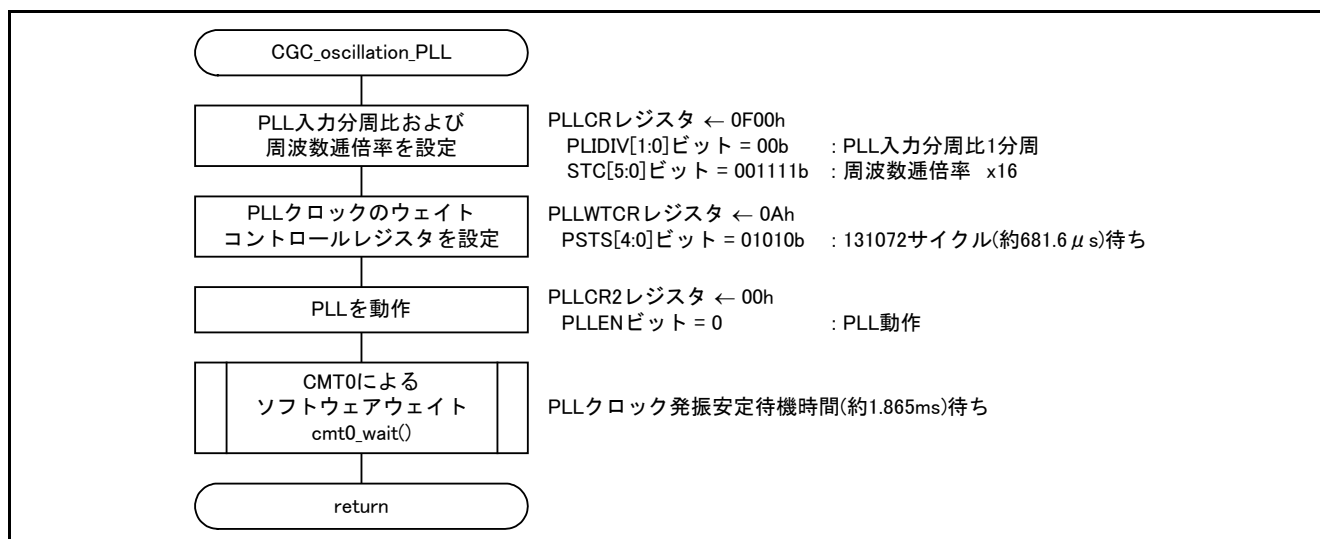


図3.9 PLL クロックの発振設定

3.9.7 HOCO クロックの発振設定

図 3.10にHOCO クロックの発振設定のフローチャートを示します。

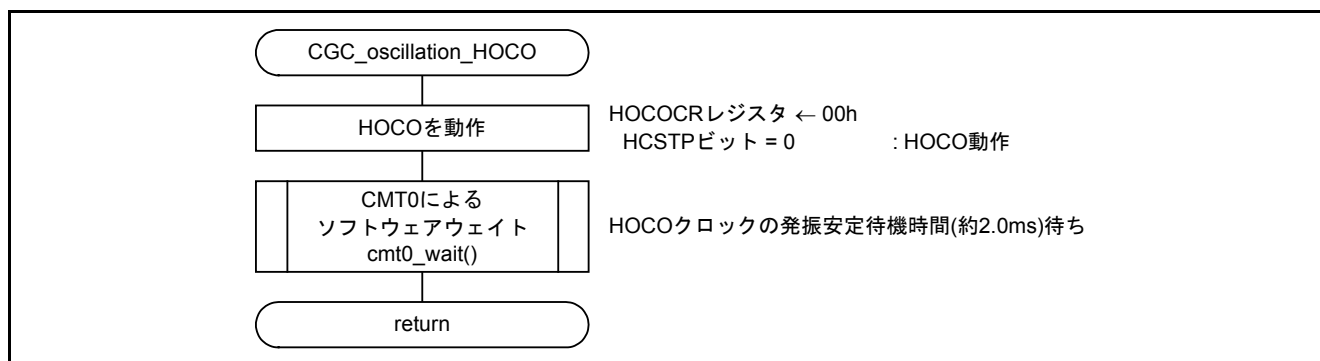


図3.10 HOCO クロックの発振設定

3.9.8 サブクロックの設定

図 3.11～図 3.15にサブクロックの設定パターン A～E のフローチャートを示します。

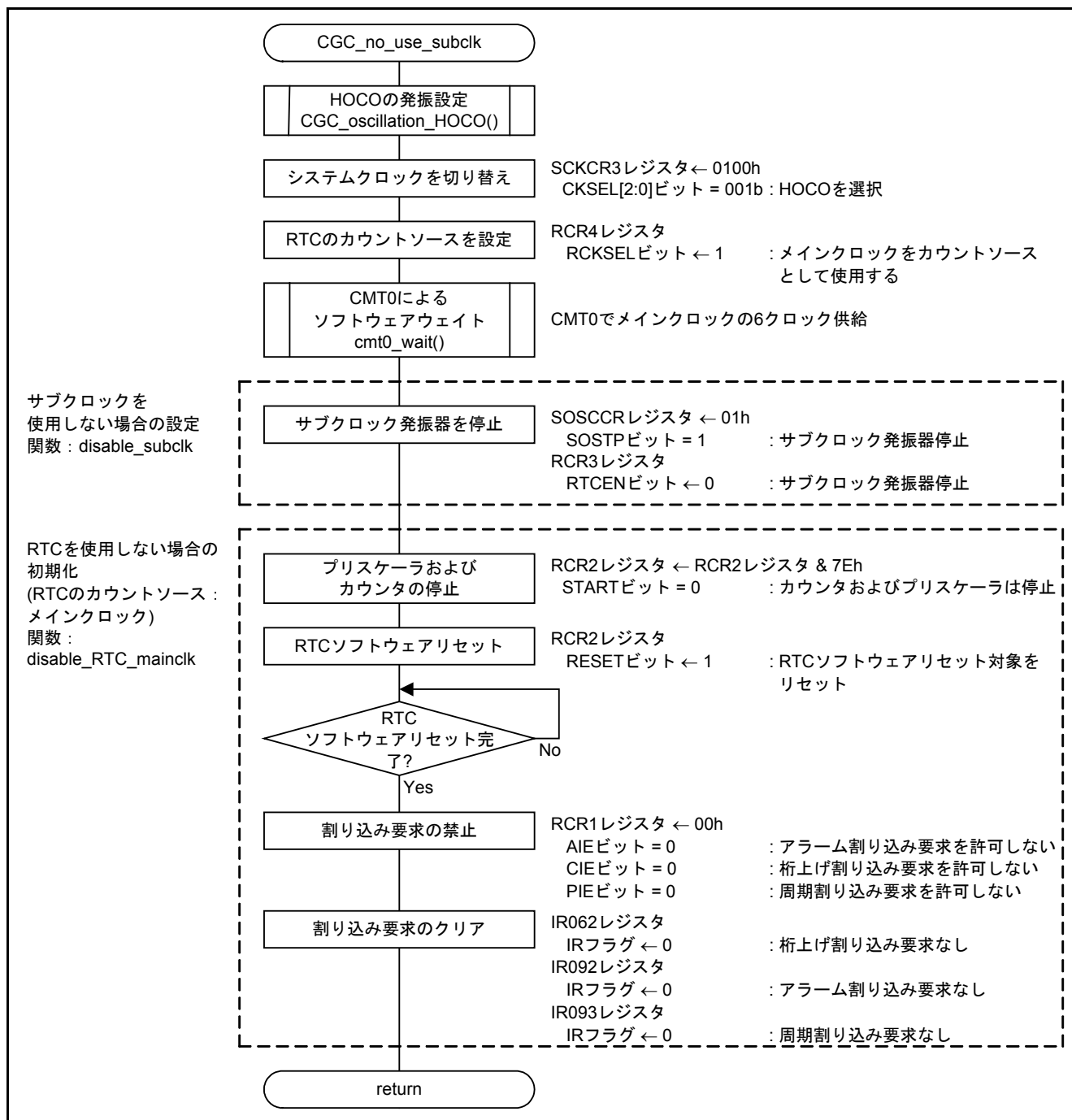


図3.11 サブクロックの設定パターン A (サブクロックをシステムクロック、RTC ともに使用しない場合)

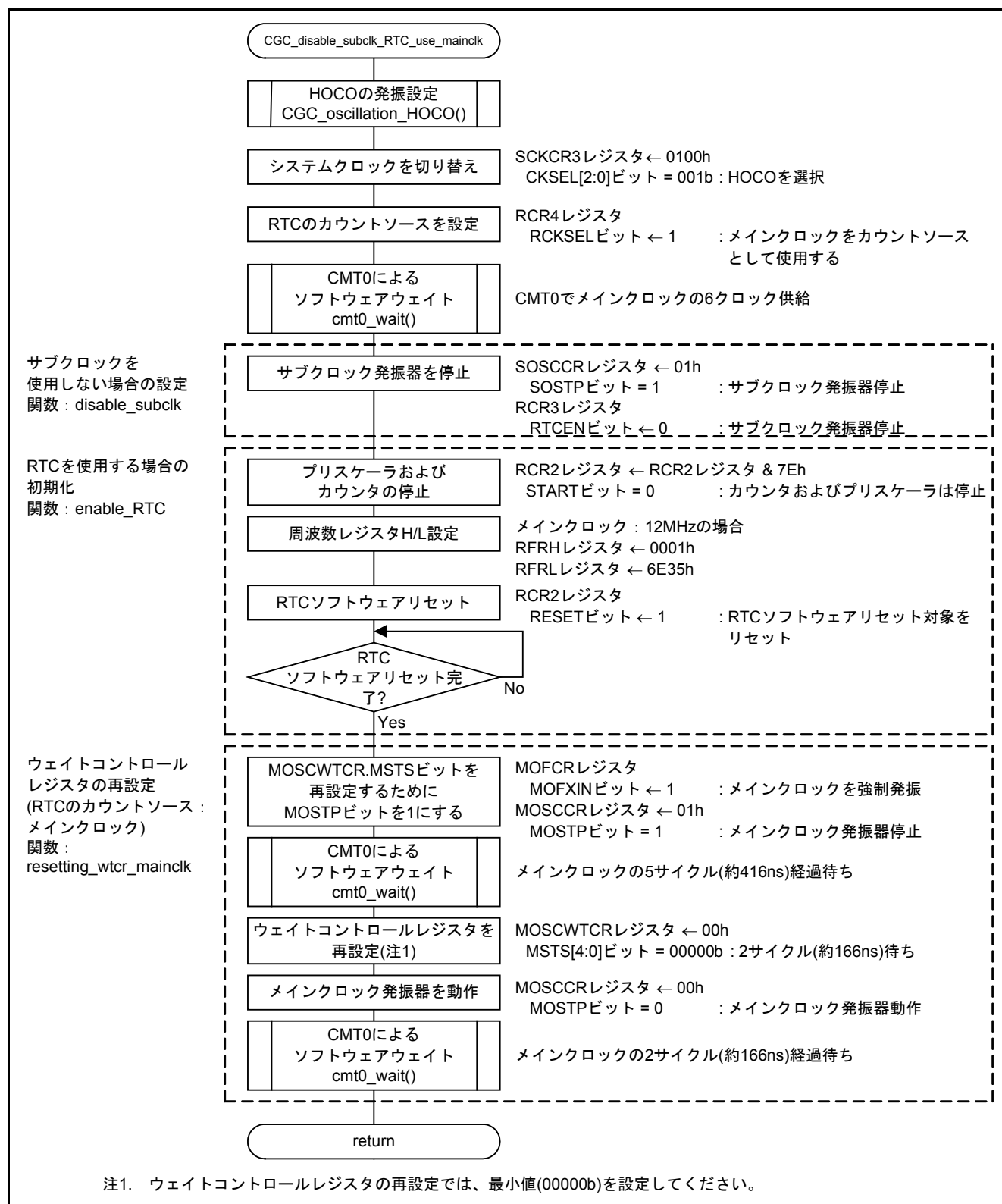


図3.12 サブクロックの設定パターン B (サブクロックは停止、RTC はメインクロックで動作する場合)

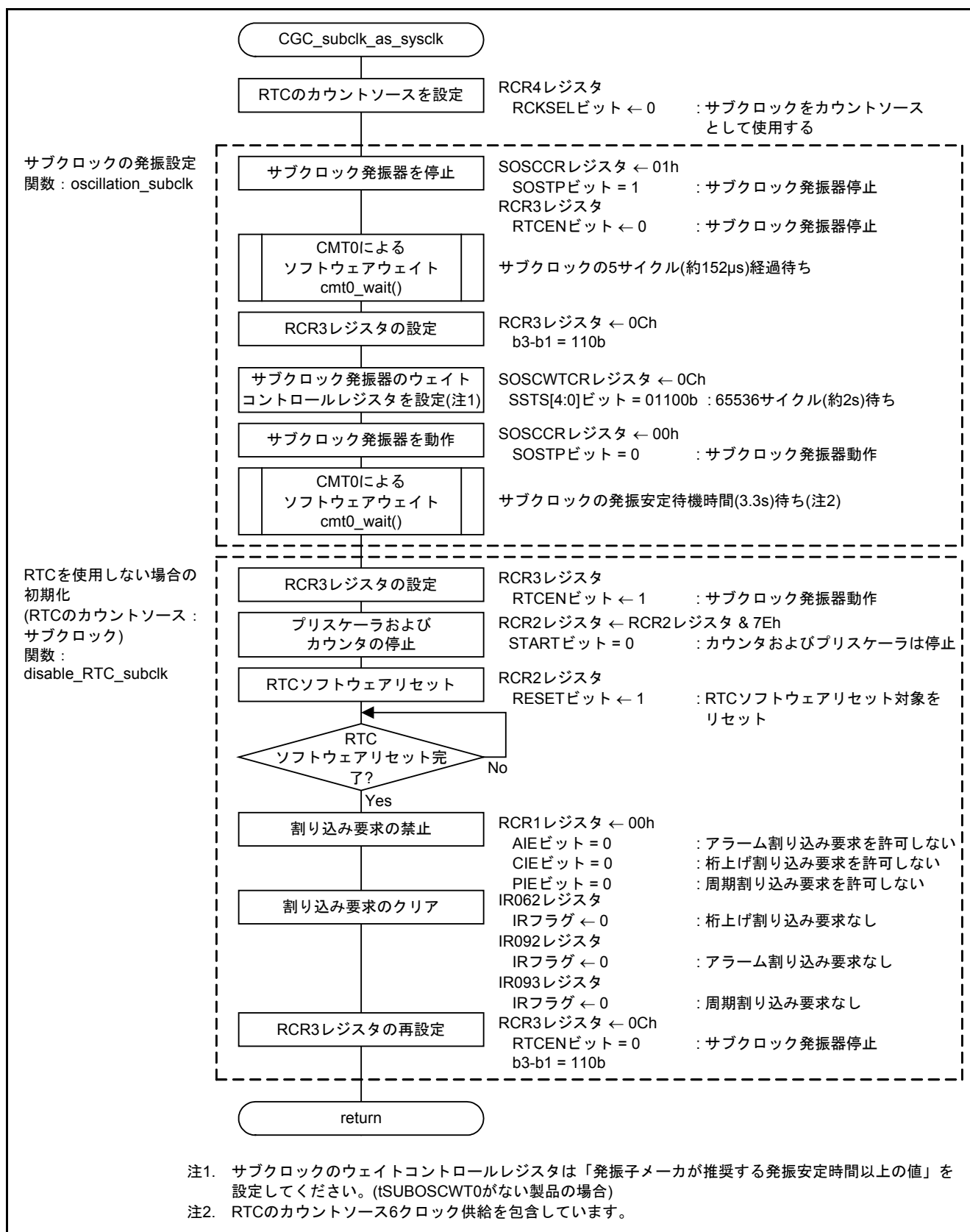


図3.13 サブクロックの設定パターン C (サブクロックをシステムクロックにのみ使用する場合)

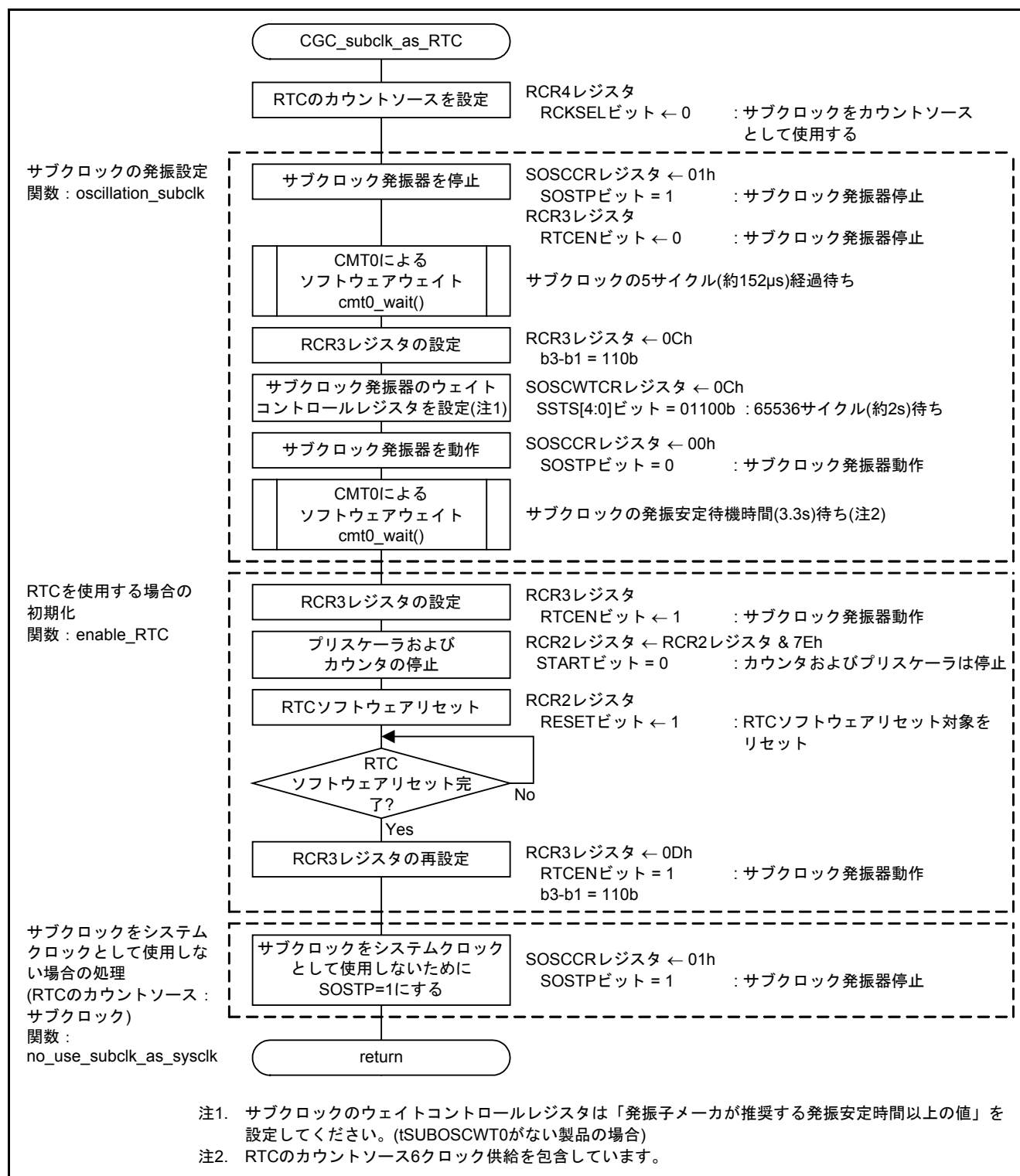


図3.14 サブクロックの設定パターン D (サブクロックを RTC にのみ使用する場合)

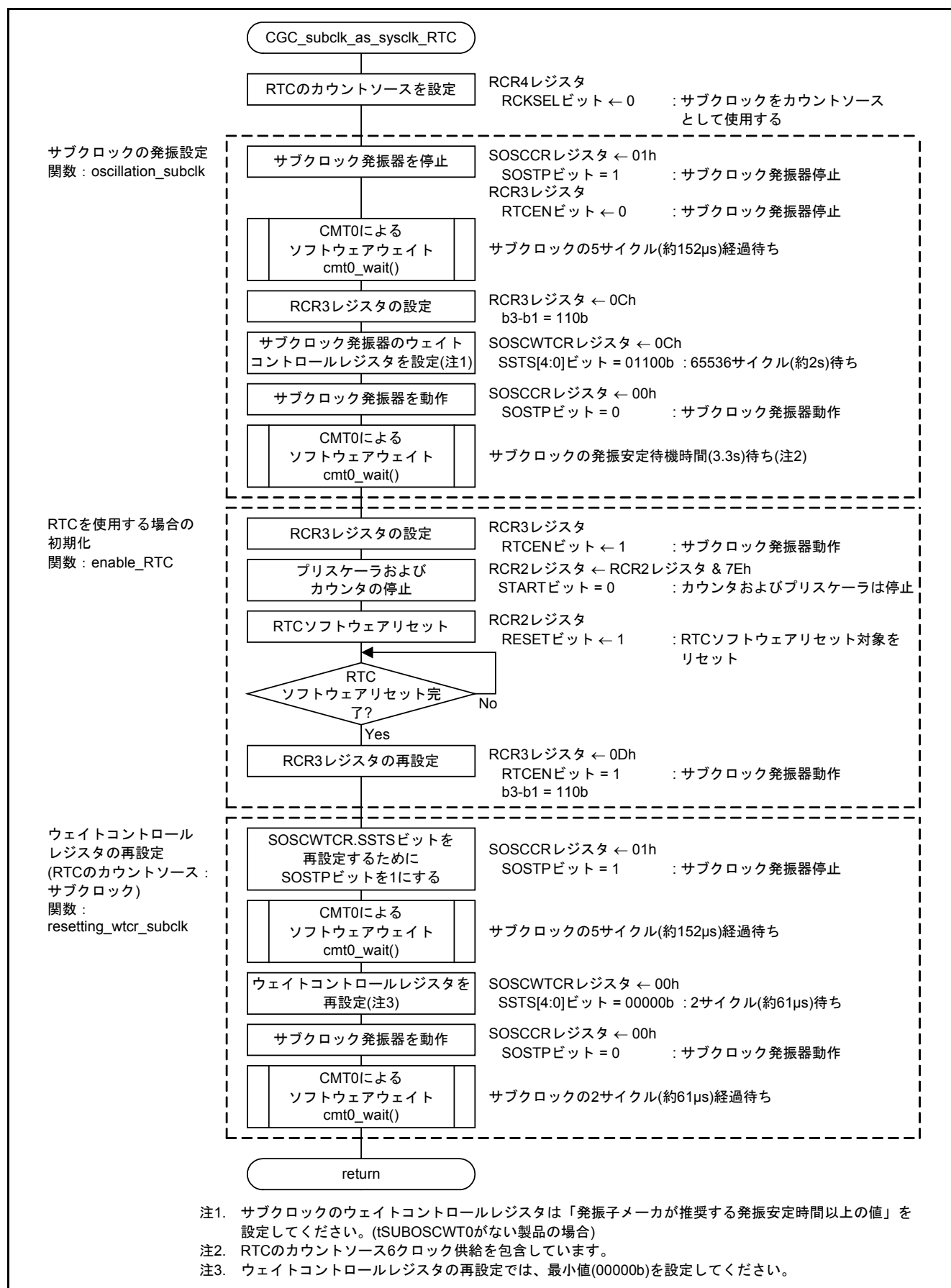


図3.15 サブクロックの設定パターンE (サブクロックをシステムクロック、RTCの両方に使用する場合)

3.9.9 CMT0 によるソフトウェアウェイト

図 3.16にCMT0 によるソフトウェアウェイトのフローチャートを示します。

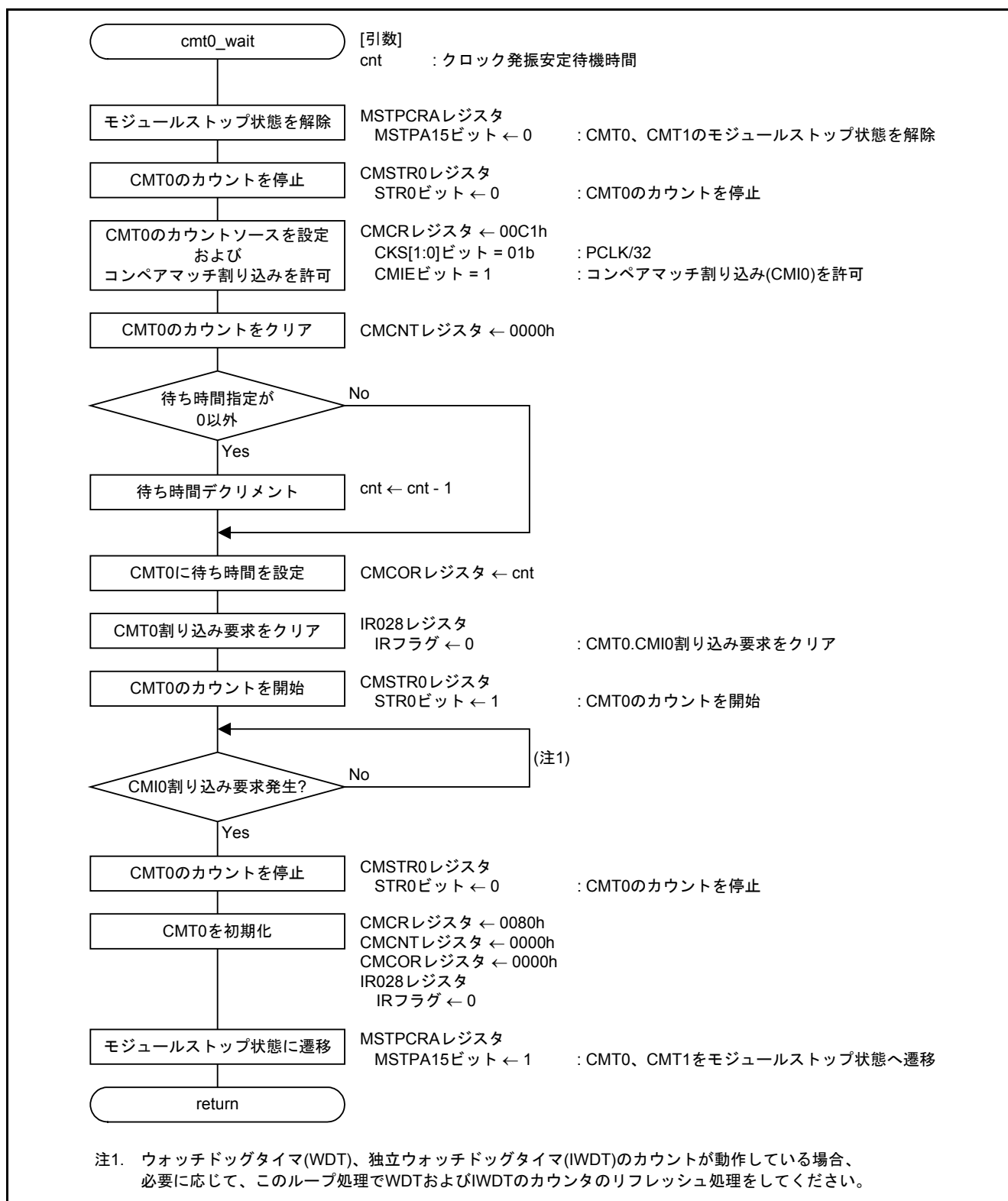


図3.16 CMT0 によるソフトウェアウェイト

4. 付録

4.1 クロックの発振安定待機時間の考え方

4.1.1 メインクロックの発振安定を待たずに PLL の発振を行う場合

メインクロックと PLL クロックの発振を行う場合は、メインクロックと PLL クロックの発振安定待機時間をまとめて待つことが可能です。

図 4.1にPLL の発振安定待機時間の考え方(メインクロックの発振安定を待たずに PLL の発振を行う場合)、表 4.1にPLL のウェイトコントロールと発振安定待機時間の算出方法と設定値(メインクロックの発振安定を待たずに PLL の発振を行う場合)を示します。

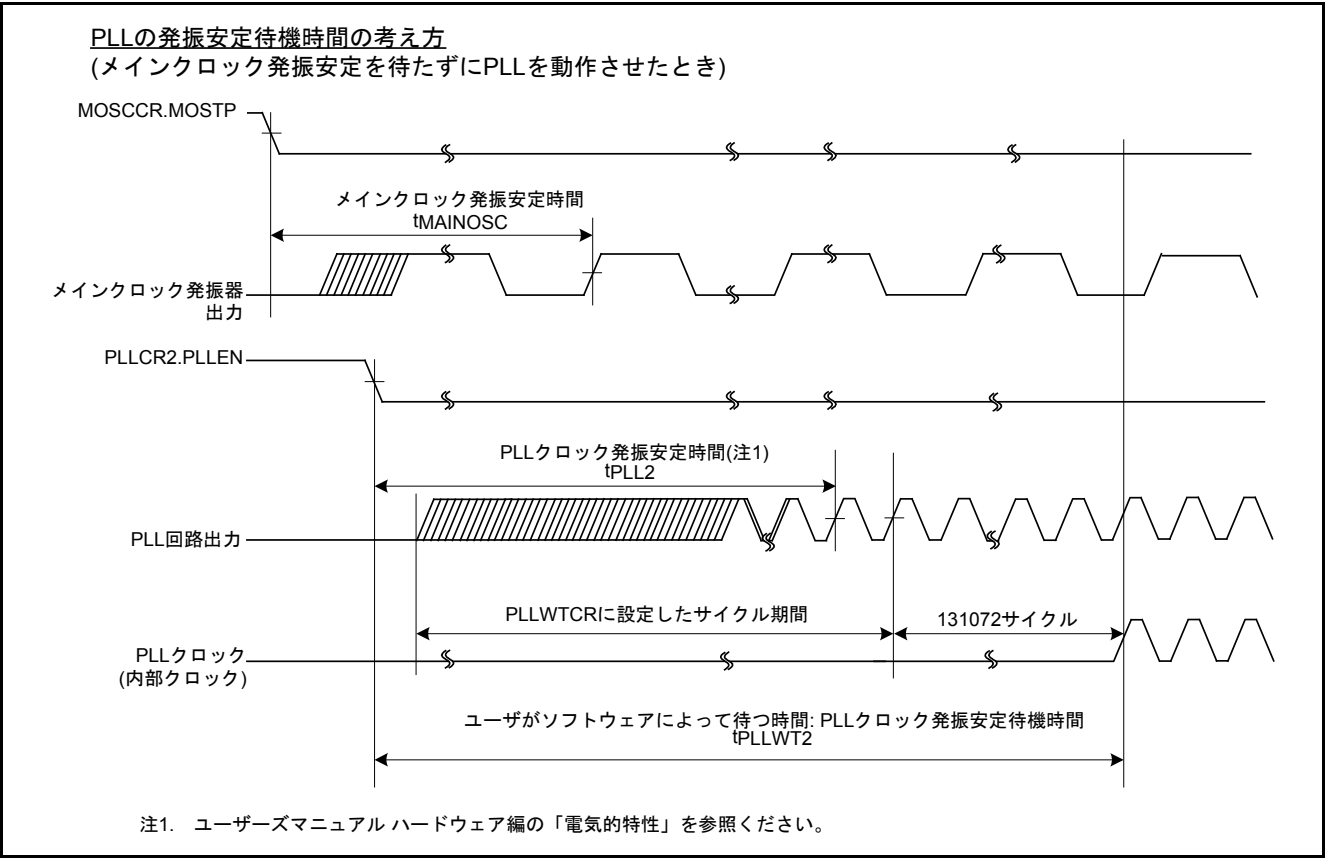


図4.1 PLL の発振安定待機時間の考え方(メインクロックの発振安定を待たずに PLL の発振を行う場合)

表4.1 PLL のウェイトコントロールと発振安定待機時間の算出方法と設定値(メインクロックの発振安定を待たずに PLL の発振を行う場合)

発振安定待機時間	算出方法
ウェイトコントロールレジスタ (PLLWTCR.PSTS)	発振子メーカーが推奨するメインクロックの発振安時間以上の値 + tPLL1 (最大 500μs)以上の値
発振安定待機時間 (tPLLWT2)	PLLWTCR.PSTS ビットで選択した待機時間を n とすると $t_{MAINOSC} + t_{PLL1} + \frac{n + 131072}{f_{PLL}}$

4.1.2 サブクロック発振安定待機オフセット時間(tSUBOSCWT0)がある製品の場合

4.1.2.1 サブクロック発振子の発振安定時間が tSUBOSCWT0 の最大値(2.6s)より小さい場合

図 4.2にサブクロックの発振安定待機時間の考え方(発振安定時間が tSUBOSCWT0 より小さい場合) を、表 4.2にサブクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値(発振安定時間が tSUBOSCWT0 より小さい場合)を示します。

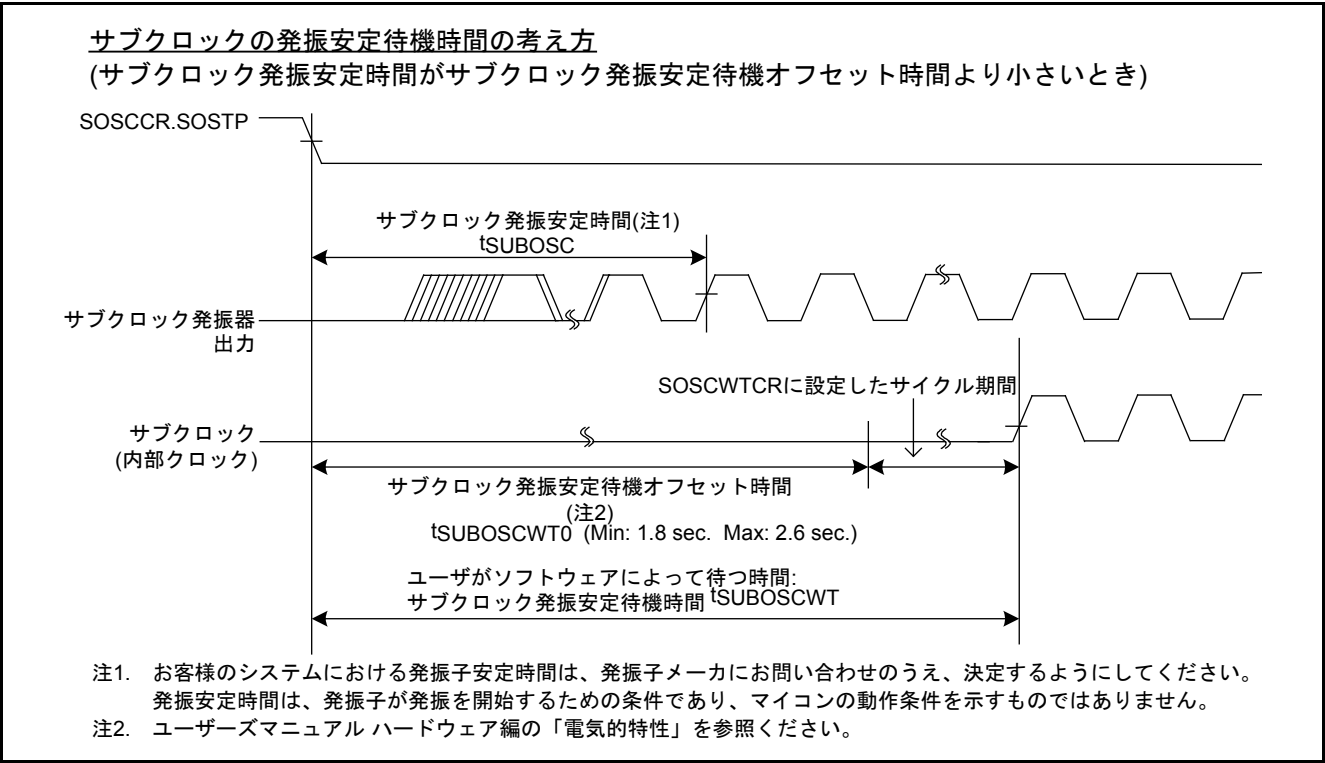


図4.2 サブクロックの発振安定待機時間の考え方(発振安定時間が tSUBOSCWT0 より小さい場合)

表4.2 サブクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値(発振安定時間が tSUBOSCWT0 より小さい場合)

発振安定待機時間	算出方法
ウェイトコントロールレジスタ (SOSCWTCR.SSTS)	発振子メーカーが推奨するサブクロックの発振安定時間以上の値 － tSUBOSCWT0 の最小値(1.8s)
発振安定待機時間 (tSUBOSCWT)	SOSCWTCR.SSTS ビットで選択した待機時間を n とすると、 $tSUBOSCWT0の最大値(2.6s) + \frac{n}{fSUB}$

4.1.2.2 サブクロック発振子の発振安定時間が tSUBOSCWT0 の最大値(2.6s)より大きい場合

図 4.3にサブクロックの発振安定待機時間の考え方(発振安定時間が tSUBOSCWT0 より大きい場合)、表 4.3 にサブクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値(発振安定時間が tSUBOSCWT0 より大きい場合)を示します。

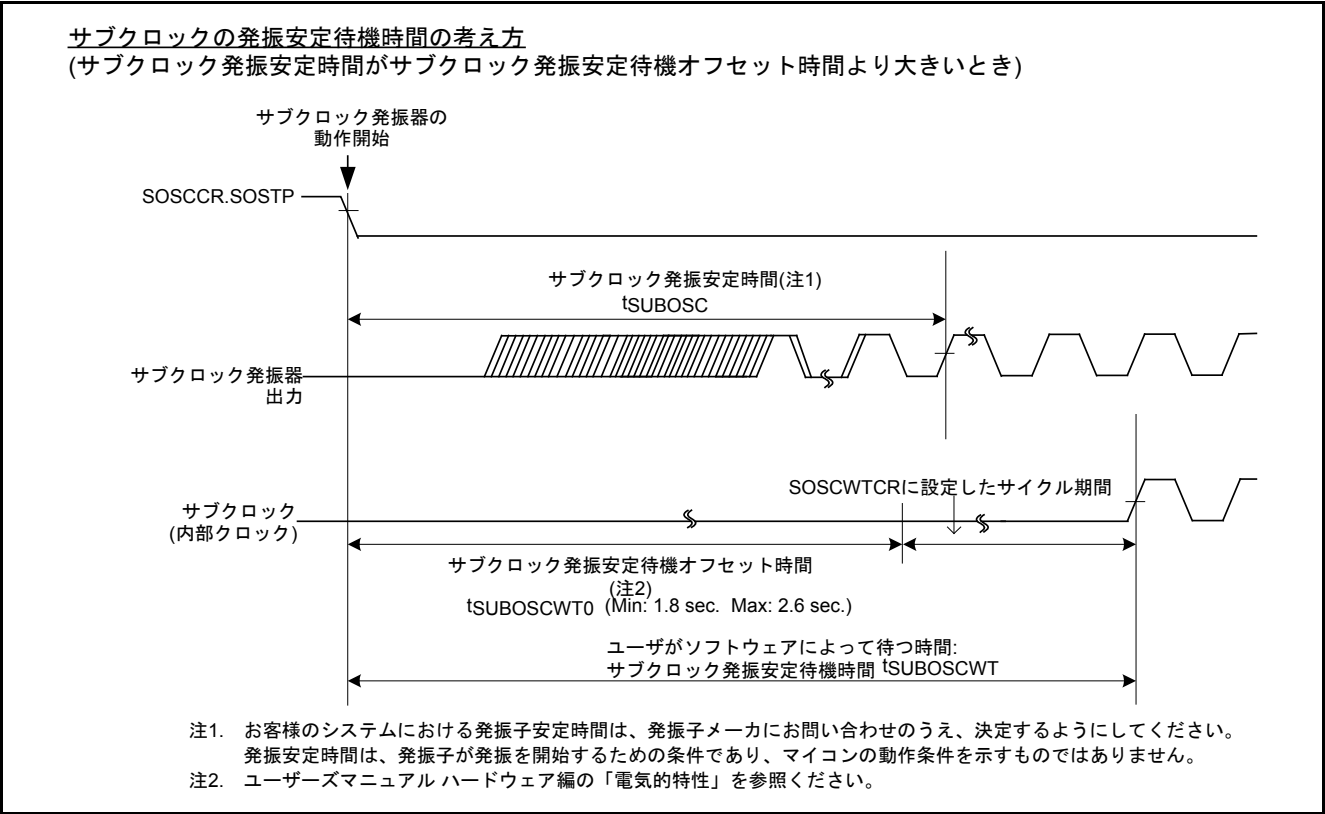


図4.3 サブクロックの発振安定待機時間の考え方(発振安定時間が tSUBOSCWT0 より大きい場合)

表4.3 サブクロックのウェイトコントロールと発振安定待機時間の算出方法と設定値(発振安定時間が tSUBOSCWT0 より大きい場合)

発振安定待機時間	算出方法
ウェイトコントロールレジスタ (SOSCWTCR.SSTS)	発振子メーカーが推奨するサブクロックの発振安定時間以上の値 －tSUBOSCWT0 の最小値(1.8s)
発振安定待機時間 (tSUBOSCWT)	SOSCWTCR.SSTS ビットで選択した待機時間を n とすると、 $tSUBOSC + \frac{n}{fSUB}$

5. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

6. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

RX630グループ ユーザーズマニュアル ハードウェア編 Rev.1.50 (R01UH0040JJ)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ユーザーズマニュアル：開発環境

RX ファミリー C/C++コンパイラパッケージ V.1.01 ユーザーズマニュアル Rev.1.00 (R20UT0570JJ)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

改訂記録	RX630グループ アプリケーションノート 初期設定例
------	-----------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2013.04.05	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

- 注1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町 2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口： <http://japan.renesas.com/contact/>