

RX62T グループ、RX24T グループ、RX24U グループ R01AN4019JJ0100

Rev.1.00

RX62T グループから RX24T グループ、RX24U グループへの移行

2017.11.07

要旨

本アプリケーションノートは、RX62T グループ MCU のコードを RX24T グループ、RX24U グループ MCU に移行する際のガイドラインについて説明します。

以下に示すピンパッケージにおける RX62T グループと RX24T グループ、RX24U グループの仕様を比較し、相違点を確認するための資料も含まれます。

• 100 ピンパッケージ

RX24T グループは、チップバージョン A、チップバージョン B があり、以下の違いがあります (B バージョンは 100 ピンのみとなります)。

機能内容		チップバージョン B	チップバージョン A
メモリ	ROM	256K/384K/512K バイト	128K/256K バイト
	RAM	32K バイト	16K バイト
マルチファンクション ピンコントローラ	MTU 反転入出力	あり	なし
タイマ	ポートアウトプットイネーブル 3 • チップバージョン B : POE3A • チップバージョン A : POE3b	MTU3/GPT 出力端子の ハイインピーダンス制御	MTU3 出力端子のハイイ ンピーダンス制御
	入出力ポート切り替え制御	あり	なし
	コンパレータ要因個別設定	あり	なし
	GPT	16 ビット×4ch	なし
通信	RSCAN	1ch	なし
コンパレータ	外部リファレンス電圧	なし	CVREFC0、CVREFC1 端子
	内部リファレンス電圧	DA0/DA1 出力を選択	コンパレータ C 専用 D/A
8 ビット D/A		2ch	1ch
	外部出力	あり	なし (コンパレータ C リ ファレンス電圧生成専 用)

本アプリケーションノートでは、主に B バージョンについて記載しています。

なお、本アプリケーションノートは RX62T グループ MCU から RX24T グループ、RX24U グループ MCU へ容易に移行するためのガイドであり、両製品の仕様差分を細部に渡り完全に網羅するものではありません。

移行の際には必ず両製品のユーザーズマニュアルを御確認ください。

対象デバイス

RX62T グループ、RX24T グループ、RX24U グループ

特に記載のない箇所については、RX62T グループ、RX24T グループ、RX24U グループの 100 ピンパッケージについて記載しています。

目次

1. 移行設計の概要	4
2. 端子設計の留意点	5
2.1 メインクロック発振器	5
2.2 PLL 回路用の電源端子	5
2.3 VCL 端子（外付け容量）	5
2.4 モード設定端子	5
2.5 汎用入出力ポート	5
2.6 コンパレータ	6
2.7 外部クロックを入力する方法	6
3. 機能設定の留意点	7
3.1 メモリウェイトサイクル	7
3.2 オプション設定メモリ	7
3.3 クロック発生回路	7
3.4 消費電力低減機能	7
3.5 端子機能の設定について	8
3.6 コンパレータ	8
3.7 RAM 自己診断時の補足事項	8
3.8 フラッシュメモリ	9
4. 相違点	10
4.1 仕様概要の相違点	10
4.2 端子機能の相違点	23
4.2.1 100 ピンパッケージ	23
4.2.2 80 ピンパッケージ	28
4.2.3 80 ピンパッケージ (R5F562TxGDFF)	31
4.2.4 64 ピンパッケージ	34
4.3 モジュールおよび機能の相違点	37
4.4 仕様詳細の相違点	39
4.4.1 CPU	39
4.4.2 動作モード	41
4.4.3 リセット	41
4.4.4 電圧検出回路	43
4.4.5 クロック発生回路	45
4.4.6 消費電力低減機能	48
4.4.7 割り込みコントローラ	51
4.4.8 バス	66
4.4.9 メモリプロテクションユニット	67
4.4.10 データトランスファコントローラ	67
4.4.11 I/O ポート	68
4.4.12 マルチファンクションタイマパルスユニット 3	71
4.4.13 ポートアウトプットイネーブル 3	73

4.4.14	汎用 PWM タイマ	81
4.4.15	独立ウォッチドッグタイマ	100
4.4.16	シリアルコミュニケーションインタフェース	103
4.4.17	I ² C バスインタフェース	108
4.4.18	CAN モジュール	108
4.4.19	シリアルペリフェラルインタフェース	116
4.4.20	12 ビット A/D コンバータ	118
4.4.21	RAM	124
4.4.22	フラッシュメモリ	125
5.	参考ドキュメント	130

1. 移行設計の概要

RX24T グループ、RX24U グループの MCU は RX62T グループの MCU と比べ、処理能力の向上と消費電力低減のための改良を実施しています。

RX62T グループから RX24T グループ、RX24U グループへ移行するにあたり、ハードウェアおよびソフトウェアに関していくつかの留意点があります。

ハードウェアに関する留意点を「2. 端子設計の留意点」で説明します。また、ソフトウェアに関する留意点を「3. 機能設定の留意点」で説明します。

2. 端子設計の留意点

RX24T グループ、RX24U グループは XTAL、EXTAL 端子に接続できる周波数の範囲が異なります。

以下の留意点は 100 ピンパッケージについて掲載しております。80 ピンパッケージ、64 ピンパッケージについては、「4.2 端子機能の相違点」の表「端子機能の相違点」、および「電源、クロック、システム制御端子の相違点」を参考にしてください。

2.1 メインクロック発振器

RX24T グループ、RX24U グループの EXTAL 端子、XTAL 端子に発振子（セラミック共振子、水晶振動子）を接続する場合、発振子周波数：1MHz～20MHz の発振子が接続できます（RX62T グループで接続できる発振子周波数：8MHz～12.5MHz を包含しています）。

RX62T グループと、RX24T グループ、RX24U グループでは水晶振動子接続例のコンデンサおよびダンピング抵抗の参考値が異なります。水晶振動子接続の詳細については、「5. 参考ドキュメント」の RX24T グループ、RX24U グループのユーザーズマニュアル ハードウェア編を参照してください。

2.2 PLL 回路用の電源端子

RX62T グループでは PLL 回路用の電源端子がありましたが、RX24T グループ、RX24U グループに PLL 回路専用の電源端子はありません。

2.3 VCL 端子（外付け容量）

RX24T グループ、RX24U グループの VCL 端子に接続する内部電源安定用の平滑コンデンサは 4.7μF の容量を使用してください。

2.4 モード設定端子

リセット解除時のモード設定端子は RX62T グループでは MD0 端子、MD1 端子ですが、RX24T グループ、RX24U グループでは MD 端子のみとなっています。また、RX62T グループではエンディアンを MDE 端子で設定しますが、RX24T グループ、RX24U グループではオプション設定メモリの MDE.MDE[2:0] ビットで設定します。

2.5 汎用入出力ポート

RX62T グループではポート 4 が AVCC0 依存の入力ポート、ポート 5～6 が AVCC 依存の入力ポートになっていますが、RX24T グループ、RX24U グループでは P40～P43 が AVCC0、P44～P47 が AVCC1、ポート 5～6 が AVCC2 依存の入出力ポートになっていますので注意が必要です。これらの端子を使用しない場合は、入力に設定して 1 端子ごとに抵抗を介して対象のポートに対応した AVCC0、AVCC1、AVCC2 端子に接続（プルアップ）するか、1 端子ごとに抵抗を介して対象のポートに AVSS0、AVSS1、AVSS2 端子に接続（プルダウン）してください。

また、RX62T グループでは PORTn.ICR を初期値（入力バッファ無効）の状態でも端子を開放することもできましたが、RX24T グループ、RX24U グループでは出力（PORTn.PDR ビット＝"1"）に設定し端子を解放してください。出力に設定して端子を開放する場合、リセット解除直後は端子が入力設定になっていますので、入力になっている間は端子電圧のレベルが不定となり、電源電流が増加する場合があります。

なお、ポート P50、P51 は RX24U グループの MCU に存在しません。他の汎用入出力ポートに変更してください。

2.6 コンパレータ

RX62T グループでは、12 ビット A/D コンバータにコンパレータ機能が内蔵されていましたが、RX24T グループ、RX24U グループでは 12 ビット A/D コンバータにコンパレータ機能を内蔵していませんので、コンパレータ C を使用してください。このため、アナログ入力には CMPCnm (n = チャンネル番号、m = 0~3) を使用してください。

また、RX62T グループでは、基準電圧について端子から入力 (Low 側 : AN003/CVREFL、High 側 : AN103/CVREFH) するか、内部電圧を使用 ($1/8 \times AVCC0 \sim 7/8 \times AVCC0$) するか選択できましたが、RX24T グループ、RX24U グループでは、内蔵 D/A コンバータ 0 出力、または内蔵 D/A コンバータ 1 出力のいずれかから選択してください。なお、RX24T グループのチップバージョン A では、CVREFC0、CVREFC1 端子への入力、または内蔵 D/A コンバータ 0 出力のいずれかから選択してください。

2.7 外部クロックを入力する方法

RX62T グループでは、外部クロックを入力する際、EXTAL 端子へ入力するクロックの逆相を XTAL 端子に入力することを許可していました。しかし、RX24T グループ、RX24U グループは許可していませんので、設計の際は注意してください。

RX24T グループ、RX24U グループでは外部クロックを入力する場合、メインクロック強制発振コントロールレジスタ (MOFCR) のメインクロック発振器切り替えビット (MOSEL) を 1 に設定する必要があります。

3. 機能設定の留意点

以下は RX62T グループと RX24T グループ、RX24U グループで異なる機能の設定に関し、ソフトウェアでの留意点について掲載しております。

モジュールおよび機能の相違点について、詳細は「4.3 モジュールおよび機能の相違点」を参照してください。

本アプリケーションを適用する場合、十分評価してください。

3.1 メモリウェイトサイクル

RX24T グループ、RX24U グループではメモリウェイトサイクル設定レジスタ (MEMWAIT) が存在しますが、RX62T グループには存在しません。RX24T グループ、RX24U グループにおいて、ICLK に 32MHz より高周波数のクロックを選択する場合、MEMWAIT ビットを“01b” (ウェイトあり (ICLK $\leq$ 64MHz)) または“10b” (ウェイトあり (ICLK $\leq$ 80MHz)) にしてください。詳細は「5. 参考ドキュメント」の RX24T グループ、または RX24U グループのユーザーズマニュアル ハードウェア編を参照してください。

3.2 オプション設定メモリ

RX24T グループ、RX24U グループの MCU ではエンディアンの設定、および独立ウォッチドッグタイマの設定等はオプション設定メモリで決定します。オプション設定メモリは ROM 上にありますので、命令の実行では書き換えられません。プログラム作成時に適切な値を書いてください。詳細は「5. 参考ドキュメント」の RX24T グループ、または RX24U グループのユーザーズマニュアル ハードウェア編を参照してください。

3.3 クロック発生回路

RX24T グループ、RX24U グループは MTU、GPT、(RX24U グループのみ SCH11 を含む) に供給される周辺モジュールクロック A (PCLKA)、12 ビット A/D コンバータに供給される周辺モジュールクロック D (PCLKD)、Flash インタフェースに供給される FlashIF クロック (FCLK)、RSCAN に供給される CAN クロック (CANMCLK) が追加されています。また、各周波数の動作範囲が変更されています。

相違点は「4.4.5 クロック発生回路」を参照してください。詳細は「5. 参考ドキュメント」の RX24T グループ、または RX24U グループのユーザーズマニュアル ハードウェア編を参照ください。

3.4 消費電力低減機能

RX62T グループのディープソフトウェアスタンバイモードは RX24T グループ、RX24U グループではソフトウェアスタンバイモードに変更してください。ソフトウェアスタンバイモードはディープソフトウェアスタンバイモードと同等な消費電流で動作します。

また、RX62T グループの全モジュールクロックストップモードは RX24T グループ、RX24U グループではディープスリープモードに変更してください。ディープスリープモードは全モジュールクロックストップモードと同等な消費電流で動作します。

3.5 端子機能の設定について

RX24T グループ、RX24U グループはマルチファンクションピンコントローラ (MPC) を搭載しており、RX62T グループとは端子機能の設定方法が異なります。

詳細は「5. 参考ドキュメント」の RX24T グループ、RX24U グループのユーザーズマニュアル ハードウェア編を参照してください。

3.6 コンパレータ

RX62T グループでは、12 ビット A/D コンバータにコンパレータ機能が内蔵されていましたが、RX24T グループ、RX24U グループでは 12 ビット A/D コンバータにコンパレータ機能を内蔵していませんので、コンパレータ C を使用してください。

3.7 RAM 自己診断時の補足事項

RX24T グループ、RX24U グループでは、RAM と CPU の間に高速アクセス用のバッファが存在します。RAM に書き込みを行った後に、同一アドレスから読み出しを行うと、RAM ではなくバッファからデータが読み出される場合があります。バッファを持った構造は、書き込み/読み出しの動作としては機能的に問題ありませんが、書き込んだデータが RAM から読み出されることを想定したプログラム（例：内蔵 RAM の自己診断など）においては、想定通りの動作にならない（書き込んだデータがバッファから読み出されてしまう）ことがあります。

確実に RAM からデータを読み出すには、以下を実行してください。

RAM に書き込みを行った後、4 バイトアライメント^(注 1)内のアドレスの RAM データを読み出したい場合、読み出したい RAM アドレスに対して 4 バイトアライメントと異なる RAM アドレスへライトを行った後、読み出したい RAM アドレスからリードしてください。

注 1. 4 バイトアライメントは、アドレスの下位 2bit が 00b~11b の範囲を示しています。

3.8 フラッシュメモリ

RX62T グループと RX24T グループ、RX24U グループのフラッシュメモリは、書き込み、消去の時間や単位が異なります。そのため、シングルチップモードでセルフプログラミングを使用するソフトウェアは変更が必要です。

RX62T グループでは FCU コマンドを使用するためには、FCU RAM に FCU 用のファームウェアを格納する必要がありますでしたが、RX24T グループ、RX24U グループでは本処理は必要ありません。

RX62T グループでは、FCU に FCU コマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。RX24T グループ、RX24U グループでは ROM のプログラム/イレーズ用の専用シーケンサのモードへ移行して、ソフトウェアコマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。

表 3.1 に FCU コマンドとソフトウェアコマンドの仕様比較を示します。

表3.1 FCU コマンドとソフトウェアコマンドの仕様比較

項目	FCU コマンド (RX62T)	ソフトウェアコマンド (RX24T、RX24U)
コマンド発行領域	P/E 用アドレス (00FC 0000h~00FF FFFFh)	プログラム/イレーズ用アドレス (FC18 0000h~FC1F FFFFh)
使用可能コマンド	● P/E ノーマルモード移行 ● ステータスリードモード移行 ● ロックビットリードモード移行 ● 周辺クロック通知 ● プログラム ● ブロックイレーズ ● P/E サスペンド ● P/E レジューム ● ステータスレジスタクリア ● ロックビットリード2 ● ロックビットプログラム ● ブランクチェック	● プログラム ● ブロックイレーズ ● 全ブロックイレーズ ● ブランクチェック ● スタートアップ領域情報プログラム ● アクセスウィンドウ情報プログラム

4. 相違点

4.1 仕様概要の相違点

表 4.1 に仕様概要を示します。仕様概要の相違点は 100 ピンパッケージ (RX24T は B バージョン) の仕様を掲載しており、周辺モジュールのチャンネル数はパッケージのピン数によって異なります。

いずれかのグループにしか存在しない仕様は青字に、両方のグループに存在するが相違点のある仕様は赤字に、両方のグループに存在する仕様は黒字にしています。

表4.1 仕様概要の相違点

項目		RX62T	RX24T	RX24U
CPU	中央演算処理装置	- 最大動作周波数：100MHz 32 ビット RX CPU (RXv1) - 最小命令実行時間：1 命令 1 クロック - アドレス空間：4G バイト・リニアアドレス - レジスタ 汎用レジスタ：32 ビット × 16 本 制御レジスタ：32 ビット × 9 本 アキュムレータ：64 ビット × 1 本 - 基本命令：73 種類 - 浮動小数点演算命令：8 種類 - DSP 機能命令：9 種類 - アドレッシングモード：10 種類 - データ配置 命令：リトルエンディアン データ：リトルエンディアン/ビッグエンディアンを選択可能 32 ビット乗算器：32 ビット × 32 ビット → 64 ビット - 除算器：32 ビット ÷ 32 ビット → 32 ビット - パレルシフタ：32 ビット	- 最大動作周波数：80MHz 32 ビット RX CPU (RXv2) - 最小命令実行時間：1 命令 1 クロック - アドレス空間：4G バイト・リニアアドレス - レジスタ 汎用レジスタ：32 ビット × 16 本 制御レジスタ：32 ビット × 10 本 アキュムレータ：72 ビット × 2 本 - 基本命令：75 種類 可変長命令形式 - 浮動小数点演算命令：11 種類 - DSP 機能命令：23 種類 - アドレッシングモード：11 種類 - データ配置 命令：リトルエンディアン データ：リトルエンディアン/ビッグエンディアンを選択可能 32 ビット乗算器：32 ビット × 32 ビット → 64 ビット - 除算器：32 ビット ÷ 32 ビット → 32 ビット - パレルシフタ：32 ビット - ROM キャッシュ：2K バイト (デフォルト無効)	
	FPU	- 単精度浮動小数点数 (32 ビット) - IEEE754 に準拠したデータタイプおよび例外	- 単精度浮動小数点数 (32 ビット) - IEEE754 に準拠したデータタイプおよび例外	

項目		RX62T	RX24T	RX24U
メモリ	ROM	- ROM 容量 : 64K/128K/256K バイト - ウェイトなし 2 種類のオンボードプログラミングモード ブートモード (SCI インタフェース) — ユーザプログラムモード - オフボードプログラミング PROM ライタを使用し、ユーザマツトの書き換えが可能	- ROM 容量 : (RX24T) 128K/256K/384K/512K バイト (RX24U) 256K/384K/512K バイト 32MHz 以下 : ウェイトなし 32MHz~80MHz : ウェイトあり 3 種類のオンボードプログラミングモード ブートモード (SCI インタフェース) ブートモード (FINE インタフェース) セルフプログラミング (シングルチップモード) - オフボードプログラミング 本 MCU に対応したフラッシュプログラマを使用し、書き換えが可能	
	RAM	- 容量 : 8K/16K バイト - ウェイトなし	- RAM 容量 : (RX24T) 16K/32K バイト (RX24U) 32K バイト - ウェイトなし	
	データフラッシュ (RX62T) E2 データフラッシュ (RX24T/24U)	- データ ROM 容量 : 32K/8K バイト 30000 回消去可能 - BGO (バックグランドオペレーション) 対応	- データ ROM 容量 : 8K バイト - プログラム/イレーズ回数 : 1000000 回 - BGO (バックグランドオペレーション) 対応	
MCU 動作モード		シングルチップモード	シングルチップモード	
クロック発生回路		- メインクロック発振器 — — - PLL 周波数シンセサイザと周波数分周回路で構成され、動作周波数を選択可能 - IWDT 専用低速オンチップオシレータ - 発振停止検出 : あり — - システムクロック (ICLK)、周辺モジュール (PCLK) を個別に設定可能	- メインクロック発振器 - 低速オンチップオシレータ - 高速オンチップオシレータ - PLL 周波数シンセサイザ - IWDT 専用オンチップオシレータ - 発振停止検出 : あり - クロック周波数精度測定 (CAC) : あり - システムクロック (ICLK)、周辺モジュール (PCLK)、Flash IF クロック (FCLK) を個別に設定可能	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

項目	RX62T	RX24T	RX24U
クロック発生回路	- CPU、バスマスタなどのシステム系、MTU3 および GPT は ICLK 同期：8~100MHz - 周辺モジュールは PCLK 同期：8~50MHz	- CPU、バスマスタなどのシステム系は ICLK 同期：Max 80MHz - MTU3、GPT は PCLKA 同期：Max 80MHz - MTU3、GPT 以外の周辺モジュールは PCLKB 同期：Max 40MHz - S12AD の ADCLK は PCLKD 同期：Max 40MHz - フラッシュメモリ周辺回路は FCLK 同期：Max 32MHz	
リセット	RES#端子リセット パワーオンリセット 電圧監視リセット ウォッチドッグタイマリセット 独立ウォッチドッグタイマリセット — ディープソフトウェアスタンバイリセット	RES#端子リセット パワーオンリセット 電圧監視リセット — 独立ウォッチドッグタイマリセット ソフトウェアリセット —	
電圧検出	LVD VCC が電圧検出レベル (Vdet) 以下になると内部リセットまたは内部割り込みを発生 —	LVDAb VCC が電圧検出レベル以下になると、内部リセットまたは内部割り込みを発生 電圧検出 0 は検出電圧を 3 レベルから選択可能 電圧検出 1 は検出電圧を 9 レベルから選択可能 電圧検出 2 は検出電圧を 4 レベルから選択可能	
消費電力低減機能	- モジュールストップ機能 4 種類の低消費電力状態 スリープモード 全モジュールクロックストップモード ソフトウェアスタンバイモード ディープソフトウェアスタンバイモード —	- モジュールストップ機能 3 種類の低消費電力状態 スリープモード — ソフトウェアスタンバイモード — ディープスリープモード	
動作電力低減機能	なし	動作電力制御モード - 高速動作モード - 中速動作モード	

項目	RX62T	RX24T	RX24U
割り込みコントローラ	- 周辺機能割り込み：要因数 101 - 外部割り込み：要因数 9 (NMI 端子、IRQ0~IRQ7 端子) - ノンマスカブル割り込み：要因数 3 (NMI 端子、発振停止検出割り込み、電圧監視割り込み) 16 レベルの割り込み優先順位を設定可能	- 割り込みベクタ数：163 - 外部割り込み：要因数 9 (NMI 端子、IRQ0~IRQ7 端子) - ノンマスカブル割り込み：要因数 5 (NMI 端子、発振停止検出割り込み、電圧監視 1 割り込み、電圧監視 2 割り込み、IWDT 割り込み) 16 レベルの割り込み優先順位を設定可能	- 割り込みベクタ数：175 - 外部割り込み：要因数 9 (NMI 端子、IRQ0~IRQ7 端子) - ノンマスカブル割り込み：要因数 5 (NMI 端子、発振停止検出割り込み、電圧監視 1 割り込み、電圧監視 2 割り込み、IWDT 割り込み) 16 レベルの割り込み優先順位を設定可能
データトランスファコントローラ	DTC - 転送モード：ノーマル転送モード、リピート転送モード、ブロック転送モード - 起動要因：ソフトウェアトリガ、外部割り込み、周辺機能割り込み可能 - チェーン転送機能あり	DTCa - 転送モード：ノーマル転送モード、リピート転送モード、ブロック転送モード - 起動要因：ソフトウェアトリガ、外部割り込み、周辺機能割り込み可能 - チェーン転送機能あり	
汎用入出力ポート	112/100/80 (R5F562TxGDFF)/ 80 (R5F562TxGDFF 以外)/ 64 ピン - 入出力：61/55/44/44/37 - 入力：21/21/13/13/9 - オープンドレイン出力：2/2/2/2/2 (I²C バスインタフェース端子) - 大電流出力：12/12/12/6/6(0) (MTU3 端子、GPT 端子) (64 ピンの 5V 版では大電流出力はなし) - 常に端子の状態を読み出すことが可能	100/80/64 ピン - 入出力：80/60/48 - 入力：1/1/1 プルアップ抵抗：80/60/48 - オープンドレイン出力：60/45/37 - 大電流出力：15/14/14 5V トレラント：2/2/2 - 常に端子の状態を読み出すことが可能	144/100 ピン - 入出力：110/79 - 入力：1/1 プルアップ抵抗：110/79 - オープンドレイン出力：90/61 - 大電流出力：15/15 5V トレラント：2/2 - 常に端子の状態を読み出すことが可能
マルチファンクションピンコントローラ	なし	入出力機能を複数の端子から選択可能	

項目		RX62T	RX24T	RX24U
タイマ	マルチファンクションタイマパルスユニット 3	MTU3 16 ビット×8 チャンネル - 最大 24 本のパルス入出力と 3 本のパルス入力が可能 - チャンネルごとに 6~8 種類のカウンタクロック (ICLK/1、ICLK/4、ICLK/16、ICLK/64、ICLK/256、ICLK/1024、MTCLKA、MTCLKB、MTCLKC、MTCLKD) を選択可能 (チャンネル 5 は 4 種類) 35 本のジェネラルレジスタ (その内 24 本のアウトプットコンペアレジスタ兼インプットキャプチャレジスタ) - カウンタクリア動作 (コンペアマッチ/インプットキャプチャによる同時クリア可能) - 複数のタイマカウンタ (TCNT) への同時書き込み - カウンタの同期動作による各レジスタの同期入出力 - バッファ動作 - カスケード接続動作 38 種類の割り込み要因 - レジスタデータの自動転送 - パルス出力モード トグル/PWM/相補 PWM/リセット同期 PWM - 相補 PWM モード 3 相のインバータ制御用ノンオーバーラップ波形を出力 デッドタイム自動設定 PWM のデューティ比を 0~100% 任意に設定可能 A/D 変換要求ディレイド機能 山/谷割り込み間引き機能 ダブルバッファ機能 - リセット同期 PWM モード 任意のデューティ比の正相・逆相 PWM 波形を 3 相出力	MTU3d 16 ビット×9 チャンネル - 最大 28 本のパルス入出力と 3 本のパルス入力が可能 - チャンネルごとに 14 種類のカウンタクロック (PCLK/1、PCLK/2、PCLK/4、PCLK/8、PCLK/16、PCLK/32、PCLK/64、PCLK/256、PCLK/1024、MTCLKA、MTCLKB、MTCLKC、MTCLKD、MTIOC1A) を選択可能 (チャンネル 1、3、4、6、7 は 11 種類、チャンネル 2 は 12 種類、チャンネル 5 は 10 種類) 43 本のジェネラルレジスタ (その内 28 本はアウトプットコンペアレジスタ兼インプットキャプチャレジスタ) - カウンタクリア動作 (コンペアマッチ/インプットキャプチャによる同時クリア可能) - 複数のタイマカウンタ (TCNT) への同時書き込み - カウンタの同期動作による各レジスタの同期入出力 - バッファ動作 - カスケード接続動作 45 種類の割り込み要因 - レジスタデータの自動転送 - パルス出力モード トグル/PWM/相補 PWM/リセット同期 PWM - 相補 PWM モード 3 相のインバータ制御用ノンオーバーラップ波形を出力 デッドタイム自動設定 PWM のデューティ比を 0~100% 任意に設定可能 A/D 変換要求ディレイド機能 山/谷割り込み間引き機能 ダブルバッファ機能 - リセット同期 PWM モード 任意のデューティ比の正相・逆相 PWM 波形を 3 相出力	

項目		RX62T	RX24T	RX24U
タイマ	マルチファンクションタイマパルスユニット 3	- 位相計数モード - デッドタイム補償用カウンタ機能 - A/D コンバータの変換開始トリガを生成可能 - A/D 変換開始間引き機能	- 位相計数モード - デッドタイム補償用カウンタ機能 - A/D コンバータの変換開始トリガを生成可能 - A/D 変換開始間引き機能 - インプットキャプチャ、外部クロック端子にデジタルフィルタあり	
	ポートアウトプットイネーブル 3	POE3 - MTU3 および GPT 波形出力端子のハイインピーダンス制御 - POE0、POE4、POE8、POE10、POE11 の 5 つの入力端子による起動 - 出力短絡検出（大電流端子の出力が同時にアクティブレベルになったことを検出）による起動 - 発振停止検出/12 ビット A/D アナログ入力のコンパレータ検出/ソフトウェアによる起動 - 各 POE 入力およびコンパレータ検出時に、どの出力端子をハイインピーダンスにするかを選択可能	POE3A - MTU3 および GPT 波形出力端子のハイインピーダンス/汎用入出力ポート切り替え制御 POE0#、POE4#、POE8#、POE10#、POE11#、POE12#に 6 つの入力端子による起動 - 出力短絡検出（PWM 出力が同時にアクティブレベルになったことを検出）による起動 - 発振停止検出/コンパレータ C (CMPC) 検出/ソフトウェアによる起動 - 各 POE 入力およびコンパレータ検出時に、どの出力端子をハイインピーダンスにするかを選択可能	
	汎用 PWM タイマ	GPT 16 ビット×4 チャンネル - 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波）が選択可能 - チャンネルごとに 4 種類のカウントクロックから選択可能 - チャンネルごとに 2 本の入出力端子 - チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 - 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 - アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成	GPTB 16 ビット×4 チャンネル 2 チャンネルをカスケード接続し、32 ビットタイマとして使用可能 - 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波）が選択可能 - チャンネルごとに 13 種類のカウントクロックソースから選択可能 - チャンネルごとに 2 本の入出力端子 - チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 - 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 - アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成	

項目		RX62T	RX24T	RX24U
タイマ	汎用 PWM タイマ	• チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能） • それぞれのカウンタを同期動作可能 • 同期動作モード（同時または任意のタイミングでずらす（位相シフトに対応）） • PWM 動作の際にデッドタイム生成が可能 • 3つのカウンタを組み合わせ、デッドタイム付きの3相 PWM 波形を自動生成可能 • 外部/内部トリガによりカウントスタート/クリア/ストップ可能 • 内部トリガ要因として、コンパレータ検出、ソフトウェア、コンペアマッチ	• チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能） • それぞれのカウンタを同期動作可能 • 同期動作モード（同時または任意のタイミングでずらす（位相シフトに対応）） • PWM 動作の際にデッドタイム生成が可能 • 3つのカウンタを組み合わせ、デッドタイム付きの3相 PWM 波形を生成可能 • 外部/内部トリガによりカウントスタート/クリア/ストップ可能 • 内部トリガ要因として、コンパレータ検出、MTU3 カウントスタート、ソフトウェア、コンペアマッチ	• インプットキャプチャ、外部トリガ端子、外部カウントクロック端子におけるノイズフィルタ機能 • A/D コンバータの変換開始トリガを生成可能
	コンペアマッチタイマ	• （16ビット×2チャンネル）×2ユニット • 4種類のクロック（PCLK/8、PCLK/32、PCLK/128、PCLK/512）を選択	• （16ビット×2チャンネル）×2ユニット • 4種類のクロック（PCLK/8、PCLK/32、PCLK/128、PCLK/512）を選択	
	ウォッチドッグタイマ	• 8ビット×1チャンネル • 8種類のカウントクロック（PCLK/4、PCLK/64、PCLK/128、PCLK/512、PCLK/2048、PCLK/8192、PCLK/32768、PCLK/131072）を選択可能 • ウォッチドッグタイマモード/インターバルタイマモードを切り替えて使用可能	なし	

項目		RX62T	RX24T	RX24U
タイマ	独立ウォッチ ドッグタイマ	IWDT 14 ビット×1 チャンネル - カウントクロック：IWDT 専用低速 オンチップオシレータ	IWDTa 14 ビット×1 チャンネル - カウントクロック：IWDT 専用オン チップオシレータ	
	8 ビットタイマ	なし	(8 ビット×2 チャンネル)×4 ユニット 7 種類の内部クロック (PCLK/1, PCLK/2, PCLK/8, PCLK/32, PCLK/64, PCLK/1024, PCLK/8192) と外部クロックを選択可能 - 任意のデューティのパルス出力や PWM 出力が可能 2 チャンネルをカスケード接続し、16 ビットタイマとして使用可能 - A/D コンバータの変換開始トリガを生成可能 - SCI5、SCI6 のボーレートクロック生成可能	
通信機能	シリアルコ ミュニケー ションインタ フェース	SCIb 3 チャンネル - シリアル通信方式：調歩同期式/クロック同期式/スマートカードインタフェース - マルチプロセッサ通信機能 - 内蔵ボーレートジェネレータで任意のビットレートを選択可能 - LSB ファースト/MSB ファーストを選択可能 - ノイズキャンセル機能（調歩同期式時のみ有効）	SCIg 3 チャンネル (RX24T) 4 チャンネル (RX24U) - シリアル通信方式：調歩同期式/クロック同期式/スマートカードインタフェース - マルチプロセッサ通信機能 - 内蔵ボーレートジェネレータで任意のビットレートを選択可能 - LSB ファースト/MSB ファーストを選択可能 - ノイズキャンセル機能（調歩同期式時のみ有効） - TMR からの平均転送レートクロック入力が可能 (SCI5, SCI6) - 簡易 I²C サポート - 簡易 SPI サポート 9 ビット転送モードをサポート - ビットレートモジュレーション機能をサポート	
	I ² C バスインタ フェース	RIIC 1 チャンネル - 通信フォーマット： I²C バスフォーマット/SMBus フォーマット - マスタ/スレーブ選択可能 ファストモード対応	RIICa 1 チャンネル - 通信フォーマット： I²C バスフォーマット/SMBus フォーマット - マスタ/スレーブ選択可能 ファストモード対応	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

項目		RX62T	RX24T	RX24U
通信機能	CAN モジュール	CAN 1 チャンネル - ISO11898-1 仕様に準拠（標準フレーム/拡張フレーム） 32 メールボックス	RSCAN 1 チャンネル - ISO11898-1 仕様に準拠（標準フレーム/拡張フレーム） 16 メールボックス	
	シリアルペリフェラルインタフェース	RSPI 1 ユニット - RSPI 転送機能 - MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock) 信号を使用して、SPI 動作（4 線式）/クロック同期式動作（3 線式）でシリアル通信が可能 - マスタ/スレーブモードでのシリアル通信が可能 - データフォーマット MSB ファースト/LSB ファーストの切り替え可能 転送ビット長を 8~16、20、24、32 ビットに変更可能 送信/受信バッファは 128 ビット 一度の送受信で最大 4 フレームを転送（1 フレームは最大 32 ビット） - バッファ構成 - 送信/受信バッファ構成はダブルバッファ	RSPIb 1 チャンネル - RSPI 転送機能 - MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock) 信号を使用して、SPI 動作（4 線式）/クロック同期式動作（3 線式）でシリアル通信が可能 - マスタ/スレーブモードでのシリアル通信が可能 - データフォーマット MSB ファースト/LSB ファーストを選択可能 転送ビット長（8~16、20、24、32 ビット）を選択可能 送信/受信バッファは 128 ビット 一度の送受信で最大 4 フレームを転送（1 フレームは最大 32 ビット） - バッファ構成 - 送信/受信バッファ構成はダブルバッファ	
	LIN モジュール	1 チャンネル LIN プロトコルのリビジョン 1.3、2.0、2.1 に対応	なし	
A/D コンバータ	12 ビット A/D コンバータ	S12ADA 12 ビット 4 チャンネル×2 ユニット - 分解能：12 ビット - 変換時間 1 チャンネル当たり 1.0 μs（A/D 変換クロック ADCLK = 50MHz、AVCC0 = 4.0~5.5V 時） 1 チャンネル当たり 2.0 μs（A/D 変換クロック ADCLK = 25MHz、AVCC0 = 3.0~3.6V 時）	S12ADF 12 ビット (RX24T) : 5 チャンネル×2 ユニット、12 チャンネル×1 ユニット (RX24U) : 5 チャンネル×2 ユニット、10 チャンネル×1 ユニット - 分解能：12 ビット - 変換時間 1 チャンネル当たり 1.0 μs（ADCLK = 40MHz）	

項目		RX62T	RX24T	RX24U
A/D コンバータ	12 ビット A/D コンバータ	2 種類の動作モード シングルモード スキャンモード — - スキャンモード 1 サイクルスキャンモード 連続スキャンモード — 2 チャンルスキャンモード (A/D ユニット内で入力を 2 グループに分け、別々に起動要因を設定可能) - サンプル&ホールド機能付き ユニット共通のサンプル&ホールド回路を搭載 上記に加え、個別のサンプル&ホールド回路を搭載 (3 チャンネル/1 ユニット) - 入力端子ごとに A/D 変換レジスタを搭載 - ユニットごとに 1 アナログ入力 (AN000/AN100) のみ変換結果レジスタを 2 段配置 — - A/D 変換開始条件 ソフトウェアトリガ タイマ (MTU3、GPT) のトリガ 外部トリガ 8、10 ビット精度出力対応 変換結果出力の 2 ビット、または 4 ビット右シフトが選択可能 - 自己診断機能 自己診断機能用に内部で 3 種類のアナログ入力 (VREFL0、VREFH0×1/2、VREFH0) を生成可能 - プログラマブルゲインアンプによる入力信号増幅機能 (3 チャンネル/1 ユニット)	- 動作モード — スキャンモード グループ A 優先制御動作 (3 グループスキャンモードのみ) - スキャンモード シングルスキャンモード 連続スキャンモード 3 グループスキャンモード — - サンプル&ホールド機能 ユニット共通のサンプル&ホールド回路を搭載 上記に加え、個別のサンプル&ホールド回路を搭載 (3 チャンネル/1 ユニット) - 入力端子ごとに A/D 変換レジスタを搭載 - ダブルトリガモードでの A/D 変換データ二重化用 1 本、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/ユニット - アナログ入力断線検出アシスト機能 - A/D 変換開始条件 ソフトウェアトリガ タイマ (MTU3、GPT、TMR) のトリガ 外部トリガ — - 自己診断機能 各ユニットで自己診断機能用に内部で 3 種類のアナログ入力 ((RX24T) : 0、AVCC0~2×1/2、AVCC0~2、(RX24U) : 0、VREFH0~2×1/2、VREFH0~2) を生成可能 - プログラマブルゲインアンプによる入力信号増幅機能 (3 チャンネル/1 ユニット)	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

項目		RX62T	RX24T	RX24U
A/D コンバータ	12 ビット A/D コンバータ	- 増幅率 : 2.0 倍、2.5 倍、3.077 倍、3.636 倍、4.0 倍、4.444 倍、5 倍、5.714 倍、6.667 倍、10.0 倍、13.333 倍 (計 11 ステップ) - ウィンドウコンパレータ機能 (3 チャンネル/1 ユニット)	増幅率 : (RX24T) : 2.0 倍、2.5 倍、3.077 倍、3.636 倍、4.0 倍、4.444 倍 (計 6 ステップ) (RX24U) : 2.0 倍、2.5 倍、3.077 倍、3.636 倍、4.0 倍、4.444 倍、5 倍、6.667 倍、8 倍、10.0 倍、13.333 倍 (計 11 ステップ)	—
	10 ビット A/D コンバータ	10 ビット (12 チャンネル×1 ユニット) - 分解能 : 10 ビット - 変換時間 1 チャンネル当たり 1.0 μs (A/D 変換クロック ADCLK = 50MHz、AVCC0 = 4.0~5.5V 時) 1 チャンネル当たり 2.0 μs (A/D 変換クロック ADCLK = 25MHz、AVCC0 = 3.0~3.6V 時) 2 種類の動作モード シングルモード、スキャンモード - スキャンモード 1 サイクルスキャンモード 連続スキャンモード - サンプル&ホールド機能付き ユニット共通のサンプル&ホールド回路を搭載 - 入力端子ごとに A/D 変換レジスタ配置 3 種類の A/D 変換開始方法 ソフトウェアトリガ、タイマ (MTU3、GPT) のトリガ、外部トリガ 8 ビット精度出力対応 変換結果出力の 2 ビット右シフトが選択可能 - 自己診断機能 自己診断機能用に、内部で 3 種類のアナログ入力電圧 (AVSS、VREF×1/2、VREF) を生成可能	なし	
コンパレータ C		なし	4 チャンネル - リファレンス電圧とアナログ入力電圧 - リファレンス電圧 : 2 種類から選択可能 - アナログ入力電圧 : 4 入力から選択可能	

項目	RX62T	RX24T	RX24U
8 ビット D/A コンバータ	なし	2 チャンネル - 分解能 : 8 ビット - 出力電圧 : 0V ~ VREF - 外部出力可能、コンパレータ C リファレンス電圧として使用可能	2 チャンネル - 分解能 : 8 ビット - 出力電圧 : 0V ~ AVCC2 - 外部出力可能、コンパレータ C リファレンス電圧として使用可能
メモリプロテクションユニット	- プロテクションエリア : 0000 0000h ~ FFFF FFFFh 範囲内で最大 8 エリアを設定可能 - 最小保護単位 : 16 バイト - エリアごとに読み出し/書き込み/実行のアクセス許可を設定可能 - 設定エリア外へのアクセス検出時、アドレス例外が発生	- プロテクションエリア : 0000 0000h ~ FFFF FFFFh 範囲内で最大 8 エリアを設定可能 - 最小保護単位 : 16 バイト - エリアごとに読み出し/書き込み/実行のアクセス許可を設定可能 - 設定エリア外へのアクセス検出時、アドレス例外が発生	
レジスタライトプロテクション	なし	プログラムが暴走したときに備え、重要なレジスタの書き換え防止	
CRC 演算器	8 ビット単位の任意のデータ長に対して CRC コードを生成 3 つの多項式から選択可能 $X^8 + X^2 + X + 1$、 $X^{16} + X^{15} + X^2 + 1$、 $X^{16} + X^{12} + X^5 + 1$ - LSB ファースト/MSB ファースト通信用 CRC コード生成の選択が可能	8 ビット単位の任意のデータ長に対して CRC コードを生成 3 つの多項式から選択可能 $X^8 + X^2 + X + 1$、 $X^{16} + X^{15} + X^2 + 1$、 $X^{16} + X^{12} + X^5 + 1$ - LSB ファースト/MSB ファースト通信用 CRC コード生成の選択が可能	
クロック周波数精度測定回路	なし	メインクロック発振器、高速オンチップオシレータ、低速オンチップオシレータ、PLL 周波数シンセサイザ、IWDТ 専用オンチップオシレータ、および PCLKB における出力クロック周波数の異常を監視可能	
データ演算回路	なし	16 ビットのデータを比較、加算、減算する機能	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

項目	RX62T	RX24T	RX24U
電源電圧/動作周波数	ICLK : 8~100MHz PCLK : 8~50MHz (電源電圧に依存なし) 3V 版 VCC = PLLVCC = 2.7~3.6V AVCC0 = AVCC=3.0~3.6V、または 4.0~5.5V VREFH0 = 3.0~AVCC0、または 4.0~AVCC0 VREF = 3.0~AVCC、または 4.0~AVCC 5V 版 VCC = PLLVCC=4.0~5.5V AVCC0 = AVCC=4.0~5.5V VREFH0 = 4.0~AVCC0 VREF = 4.0~AVCC	VCC = 2.7~5.5V ICLK : Max 80MHz PCLKA : Max 80MHz PCLKB : Max 40MHz PCLKD : Max 40MHz FCLK : Max 32MHz	
動作周囲温度	D バージョン : -40~+85°C G バージョン : -40~+105°C	D バージョン : -40~+85°C —	
パッケージ	112 ピン LFQFP 0.5mm ピッチ 100 ピン LFQFP 0.5mm ピッチ 80 ピン LQFP 0.65mm ピッチ 64 ピン LFQFP 0.5mm ピッチ 64 ピン LQFP 0.8mm ピッチ	100 ピン LFQFP 0.5mm ピッチ 80 ピン LQFP 0.65mm ピッチ 80 ピン LFQFP 0.5mm ピッチ 64 ピン LFQFP 0.5mm ピッチ	144 ピン LFQFP 0.5mm ピッチ 100 ピン LQFP 0.5mm ピッチ

4.2 端子機能の相違点

以下に端子機能の相違点、および電源、クロック、システム制御端子の相違点を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点のある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

4.2.1 100 ピンパッケージ

表 4.2 に 100 ピンパッケージ端子機能の相違点を示します。表 4.3 に 100 ピンパッケージにおける電源、クロック、システム制御端子の相違点を示します。

表 4.2 100 ピンパッケージ端子機能の相違点

I/O ポート	RX62T	RX24T	RX24U
P00	— (I/O ポートなし)	IRQ2、ADST1	IRQ2、ADST1
P01	— (I/O ポートなし)	POE12#、IRQ4、ADST2	POE12#、IRQ4、ADST2
P02	— (I/O ポートなし)	MTIOC9D、MTIOC9D#、 CTS1#、RTS1#、SS1#、IRQ5、 ADST0	MTIOC9D、MTIOC9D#、 CTS1#、RTS1#、SS1#、IRQ5、 ADST0
P10	MTCLKD-B、IRQ0-A	MTIOC9B、MTIOC9B#、 MTCLKD、MTCLKD#、TMRI3、 POE12#、CTS6#、RTS6#、 SS6#、IRQ0	MTIOC9B、MTIOC9B#、 MTCLKD、MTCLKD#、TMRI3、 POE12#、CTS6#、RTS6#、 SS6#、IRQ0
P11	MTCLKC-B、IRQ1-A	MTIOC3A、MTIOC3A#、 MTCLKC、MTCLKC#、TMO3、 IRQ1	MTIOC3A、MTIOC3A#、 MTCLKC、MTCLKC#、TMO3、 IRQ1
P20	ADTRG0#-B、MTCLKB-B、IRQ7	MTCLKB、MTCLKB#、 MTIOC9C、MTIOC9C#、 TMRI4、IRQ7、ADTRG0#、 AN016	MTCLKB、MTCLKB#、 MTIOC9C、MTIOC9C#、 TMRI4、IRQ7、ADTRG0#、 AN016
P21	ADTRG1#-B、MTCLKA-B、IRQ6	MTCLKA、MTCLKA#、 MTIOC9A、MTIOC9A#、 TMCI4、IRQ6、ADTRG1#、 AN116	MTCLKA、MTCLKA#、 MTIOC9A、MTIOC9A#、 TMCI4、IRQ6、ADTRG1#、 AN116
P22	ADTRG#、CRX-B、LRX、 MISO-A	MTIC5W、MTIC5W#、TMRI2、 TMO4、MISOA、ADTRG2#、 COMP2	MTIC5W、MTIC5W#、TMRI2、 TMO4、MISOA、ADTRG2#、 COMP2
P23	CTX-B、LTX、MOSI-A	MTIC5V、MTIC5V#、TMO2、 CACREF、MOSIA、COMP1、 DA1	MTIC5V、MTIC5V#、TMO2、 CACREF、MOSIA、COMP1、 DA1
P24	RSPCK-A	MTIC5U、MTIC5U#、TMCI2、 TMO6、RSPCKA、COMP0、 DA0	MTIC5U、MTIC5U#、TMCI2、 TMO6、RSPCKA、COMP0、 DA0
P27	— (I/O ポートなし)	— (I/O ポートなし)	MTIOC1A、MTIOC1A#
P30	MTIOC0B-B、MTCLKD-A、 SSL0-A	MTIOC0B、MTIOC0B#、 MTCLKD、MTCLKD#、TMCI6、 SSLA0、IRQ7、COMP3	MTIOC0B、MTIOC0B#、 MTCLKD、MTCLKD#、TMCI6、 SSLA0、IRQ7、COMP3
P31	MTIOC0A-B、MTCLKC-A、 SSL1-A	MTIOC0A、MTIOC0A#、 MTCLKC、MTCLKC#、TMRI6、 SSLA1、IRQ6	MTIOC0A、MTIOC0A#、 MTCLKC、MTCLKC#、TMRI6、 SSLA1、IRQ6

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX62T	RX24T	RX24U
P32	MTIOC3C、MTCLKB-A、SSL2-A	MTIOC3C、MTIOC3C#、 MTCLKB、MTCLKB#、TMO6、 SSLA2	MTIOC3C、MTIOC3C#、 MTCLKB、MTCLKB#、TMO6、 SSLA2
P33	MTIOC3A、MTCLKA-A、SSL3-A	MTIOC3A、MTIOC3A#、 MTCLKA、MTCLKA#、TMO0、 SSLA3	MTIOC3A、MTIOC3A#、 MTCLKA、MTCLKA#、TMO0、 SSLA3
P36	— (I/O ポートなし)	—	—
P37	— (I/O ポートなし)	—	—
P40	AN000	AN000、CMPC00、CMPC01、 CMPC22、CMPC23	AN000、CMPC00、CMPC01、 CMPC22、CMPC23
P41	AN001	AN001	AN001
P42	AN002	AN002	AN002
P43	AN003、CVREFL	AN003	AN003
P44	AN100	AN100、CMPC10、CMPC11、 CMPC32、CMPC33	AN100、CMPC10、CMPC11、 CMPC32、CMPC33
P45	AN101	AN101、CMPC02、CMPC03、 CMPC20、CMPC21	AN101、CMPC02、CMPC03、 CMPC20、CMPC21
P46	AN102	AN102、CMPC12、CMPC13、 CMPC30、CMPC31	AN102、CMPC12、CMPC13、 CMPC30、CMPC31
P47	AN103、CVREFH	AN103	AN103
P50	AN6	AN206	— (I/O ポートなし)
P51	AN7	AN207	— (I/O ポートなし)
P52	AN8	AN208、IRQ0	AN208、IRQ0
P53	AN9	AN209、IRQ1	AN209、IRQ1
P54	AN10	AN210、IRQ2	AN210、IRQ2
P55	AN11	AN211、IRQ3	AN211、IRQ3
P60	AN0	AN200、IRQ4	AN200、IRQ4
P61	AN1	AN201、IRQ5	AN201、IRQ5
P62	AN2	AN202、IRQ6	AN202、IRQ6
P63	AN3	AN203、IRQ7	AN203、IRQ7
P64	AN4	AN204	AN204
P65	AN5	AN205	AN205
P70	IRQ5、POE0#	POE0#、IRQ5	POE0#、IRQ5
P71	MTIOC3B、GTIOC0A-A	MTIOC3B、MTIOC3B#、 GTIOC0A、GTIOC0A#	MTIOC3B、MTIOC3B#、 GTIOC0A、GTIOC0A#
P72	MTIOC4A、GTIOC1A-A	MTIOC4A、MTIOC4A#、 GTIOC1A、GTIOC1A#	MTIOC4A、MTIOC4A#、 GTIOC1A、GTIOC1A#
P73	MTIOC4B、GTIOC2A-A	MTIOC4B、MTIOC4B#、 GTIOC2A、GTIOC2A#	MTIOC4B、MTIOC4B#、 GTIOC2A、GTIOC2A#
P74	MTIOC3D、GTIOC0B-A	MTIOC3D、MTIOC3D#、 GTIOC0B、GTIOC0B#	MTIOC3D、MTIOC3D#、 GTIOC0B、GTIOC0B#
P75	MTIOC4C、GTIOC1B-A	MTIOC4C、MTIOC4C#、 GTIOC1B、GTIOC1B#	MTIOC4C、MTIOC4C#、 GTIOC1B、GTIOC1B#
P76	MTIOC4D、GTIOC2B-A	MTIOC4D、MTIOC4D#、 GTIOC2B、GTIOC2B#	MTIOC4D、MTIOC4D#、 GTIOC2B、GTIOC2B#
P80	MTIC5W、RXD2-B	MTIC5W、MTIC5W#、TMRI4、 RXD6、SMISO6、SSCL6	MTIC5W、MTIC5W#、TMRI4、 RXD6、SMISO6、SSCL6

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX62T	RX24T	RX24U
P81	MTIC5V、TXD2-B	MTIC5V、MTIC5V#、TMC14、TXD6、SMOSI6、SSDA6	MTIC5V、MTIC5V#、TMC14、TXD6、SMOSI6、SSDA6
P82	MTIC5U、SCK2-B	MTIC5U、MTIC5U#、TMO4、SCK6	MTIC5U、MTIC5U#、TMO4、SCK6
P90	MTIOC7D	MTIOC7D、MTIOC7D#	MTIOC7D、MTIOC7D#
P91	MTIOC7C	MTIOC7C、MTIOC7C#	MTIOC7C、MTIOC7C#
P92	MTIOC6D	MTIOC6D、MTIOC6D#	MTIOC6D、MTIOC6D#
P93	MTIOC7B	MTIOC7B、MTIOC7B#	MTIOC7B、MTIOC7B#
P94	MTIOC7A	MTIOC7A、MTIOC7A#	MTIOC7A、MTIOC7A#
P95	MTIOC6B	MTIOC6B、MTIOC6B#	MTIOC6B、MTIOC6B#
P96	IRQ4、POE4#	POE4#、IRQ4	POE4#、IRQ4
PA0	MTIOC6C、SSL3-B	MTIOC6C、MTIOC6C#、TMO2、SSLA3、CTXD0	MTIOC6C、MTIOC6C#、TMO2、SSLA3、CTXD0
PA1	MTIOC6A、SSL2-B	MTIOC6A、MTIOC6A#、TMO4、SSLA2、CRXD0、ADTRG0#	MTIOC6A、MTIOC6A#、TMO4、SSLA2、CRXD0、ADTRG0#
PA2	MTIOC2B、SSL1-B	MTIOC2B、MTIOC2B#、TMO7、GTADSM1、CTS6#、RTS6#、SS6#、SSLA1	MTIOC2B、MTIOC2B#、TMO7、GTADSM1、CTS6#、RTS6#、SS6#、SSLA1
PA3	MTIOC2A、SSL0-B	MTIOC2A、MTIOC2A#、TMRI7、GTADSM0、SSLA0	MTIOC2A、MTIOC2A#、TMRI7、GTADSM0、SSLA0
PA4	ADTRG0#-A、MTIOC1B、RSPCK-B	MTIOC1B、MTIOC1B#、TMC17、SCK6、RSPCKA、ADTRG0#	MTIOC1B、MTIOC1B#、TMC17、SCK6、RSPCKA、ADTRG0#
PA5	ADTRG1#-A、MTIOC1A、MISO-B	MTIOC1A、MTIOC1A#、TMC13、RXD6、SMISO6、SSCL6、MISOA、IRQ1、ADTRG1#	MTIOC1A、MTIOC1A#、TMC13、RXD6、SMISO6、SSCL6、MISOA、IRQ1、ADTRG1#
PB0	MTIOC0D、MOSI-B	MTIOC0D、MTIOC0D#、TMO0、TXD6、SMOSI6、SSDA6、MOSIA、ADTRG2#	MTIOC0D、MTIOC0D#、TMO0、TXD6、SMOSI6、SSDA6、MOSIA、ADTRG2#
PB1	MTIOC0C、RXD0、SCL	MTIOC0C、MTIOC0C#、TMC10、ADSM1、RXD6、SMISO6、SSCL6、SCL0	MTIOC0C、MTIOC0C#、TMC10、ADSM1、RXD6、SMISO6、SSCL6、SCL0
PB2	MTIOC0B-A、TXD0、SDA	MTIOC0B、MTIOC0B#、TMRI0、ADSM0、TXD6、SMOSI6、SSDA6、SDA0	MTIOC0B、MTIOC0B#、TMRI0、ADSM0、TXD6、SMOSI6、SSDA6、SDA0
PB3	MTIOC0A-A、SCK0	MTIOC0A、MTIOC0A#、CACREF、SCK6、RSPCKA	MTIOC0A、MTIOC0A#、CACREF、SCK6、RSPCKA
PB4	GTETRG、IRQ3、POE8#	POE8#、GTETRG、GTECLKD、CTS5#、RTS5#、SS5#、IRQ3	POE8#、GTETRG、GTECLKD、CTS5#、RTS5#、SS5#、IRQ3
PB5	CTX-A、TXD2-A、TRSYNC	GTIOC2B、GTIOC2B#、TXD5、SMOSI5、SSDA5	GTIOC2B、GTIOC2B#、TXD5、SMOSI5、SSDA5
PB6	CRX-A、RXD2-A、TRDATA0	GTIOC2A、GTIOC2A#、RXD5、SMISO5、SSCL5、IRQ5	GTIOC2A、GTIOC2A#、RXD5、SMISO5、SSCL5、IRQ5
PB7	SCK2-A、TRDATA1	GTIOC1B、GTIOC1B#、SCK5	GTIOC1B、GTIOC1B#、SCK5

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX62T	RX24T	RX24U
PD0	GTIOC3B、RSPCK-C、 TRDATA2	TMO6、GTIOC1A、 GTIOC1A#、RSPCKA	TMO6、GTIOC1A、 GTIOC1A#、RSPCKA
PD1	GTIOC3A、MISO-C、TRDATA3	TMO2、GTIOC0B、 GTIOC0B#、MISOA	TMO2、GTIOC0B、 GTIOC0B#、MISOA
PD2	GTIOC2B-B、MOSI-C、TRCLK	TMCI1、TMO4、GTIOC0A、 GTIOC0A#、SCK5、MOSIA	TMCI1、TMO4、GTIOC0A、 GTIOC0A#、SCK5、MOSIA
PD3	GTIOC2A-B、TXD1、TDO	TMO0、GTECLKC、TXD1、 SMOSI1、SSDA1	TMO0、GTECLKC、TXD1、 SMOSI1、SSDA1、TXD11、 SMOSI11、SSDA11
PD4	GTIOC1B-B、SCK1、TCK	TMCI0、TMCI6、GTECLKB、 SCK1、IRQ2	TMCI0、TMCI6、GTECLKB、 SCK1、SCK11、IRQ2
PD5	GTIOC1A-B、RXD1、TDI	TMRI0、TMRI6、GTECLKA、 RXD1、SMISO1、SSCL1、IRQ3	TMRI0、TMRI6、GTECLKA、 RXD1、SMISO1、SSCL1、 RXD11、SMISO11、SSCL11、 IRQ3
PD6	GTIOC0B-B、SSL0-C、TMS	MTIOC9C、MTIOC9C#、 TMO1、GTIOC3B、 GTIOC3B#、CTS1#、RTS1#、 SS1#、SSLA0、IRQ5、ADST0	MTIOC9C、MTIOC9C#、 TMO1、GTIOC3B、 GTIOC3B#、CTS1#、RTS1#、 SS1#、CTS11#、RTS11#、 SS11#、SSLA0、IRQ5、ADST0
PD7	GTIOC0A-B、CTX-C、SSL1-C、 TRST#	MTIOC9A、MTIOC9A#、 TMRI1、TMRI5、GTIOC3A、 GTIOC3A#、TXD5、SMOSI5、 SSDA5、SSLA1	MTIOC9A、MTIOC9A#、 TMRI1、TMRI5、GTIOC3A、 GTIOC3A#、TXD5、SMOSI5、 SSDA5、SSLA1
PE0	CRX-C、SSL2-C	MTIOC9B、MTIOC9B#、 TMCI1、TMCI5、RXD5、 SMISO5、SSCL5、SSLA2	MTIOC9B、MTIOC9B#、 TMCI1、TMCI5、RXD5、 SMISO5、SSCL5、SSLA2
PE1	SSL3-C	MTIOC9D、MTIOC9D#、 TMO5、CTS5#、RTS5#、SS5#、 SSLA3	MTIOC9D、MTIOC9D#、 TMO5、CTS5#、RTS5#、SS5#、 SSLA3
PE2	NMI、POE10#-A	POE10#、NMI	POE10#、NMI
PE3	MTCLKD-C、IRQ2-A、POE11#	MTCLKD、MTCLKD#、 POE11#、IRQ2	MTCLKD、MTCLKD#、 POE11#、IRQ2
PE4	MTCLKC-C、IRQ1-B、 POE10#-B	MTCLKC、MTCLKC#、 POE10#、IRQ1	MTCLKC、MTCLKC#、 POE10#、IRQ1
PE5	IRQ0-B	IRQ0	IRQ0

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

表4.3 100 ピンパッケージにおける電源、クロック、システム制御端子の相違点

ピン番号	RX62T	RX24T	RX24U
2	EMLE	— (P02)	— (P02)
3	VSS	VSS	VSS
4	MDE	— (P00)	— (P00)
5	VCL	VCL	VCL
6	MD1	MD	MD
7	MD0	— (P01)	— (P01)
10	RES#	RES#	RES#
11	XTAL	XTAL (P37)	XTAL (P37)
12	VSS	VSS	VSS
13	EXTAL	EXTAL (P36)	EXTAL (P36)
14	VCC	VCC	VCC
29	PLL VCC	VCC	VCC
31	PLL VSS	VSS	VSS
42	VCC	VCC	VCC
44	VSS	VSS	VSS
60	VCC	VCC	VCC
62	VSS	VSS	VSS
71	AVCC	AVCC2	— (P64)
72	VREF	VREF	AVCC2
73	AVSS	AVSS2	AVSS2
86	— (P45)	— (P45)	PGAVSS1
91	— (P40)	— (P40)	PGAVSS0
92	AVCC0	AVCC1	AVCC1
93	VREFH0	AVCC0	AVCC0
94	VREFL0	AVSS0	AVSS0
95	AVSS0	AVSS1	AVSS1

4.2.2 80 ピンパッケージ

表 4.4に 80 ピンパッケージ端子機能の相違点を示します。表 4.5に80 ピンパッケージにおける電源、クロック、システム制御端子の相違点を示します。

表4.4 80 ピンパッケージ端子機能の相違点

I/O ポート	RX62T	RX24T
P00	— (I/O ポートなし)	IRQ2、ADST1
P01	— (I/O ポートなし)	POE12#、IRQ4、ADST2
P02	— (I/O ポートなし)	MTIOC9D、CTS1#、RTS1#、SS1#、IRQ5、ADST0
P10	MTCLKD-B、IRQ0-A	MTIOC9B、MTCLKD、TMRI3、POE12#、CTS6#、RTS6#、SS6#、IRQ0
P11	MTCLKC-B、IRQ1-A	MTIOC3A、MTCLKC、TMO3、IRQ1
P20	ADTRG0#-B、MTCLKB-B、IRQ7	MTCLKB、MTIOC9C、TMRI4、IRQ7、ADTRG0#、AN016、CVREFC0
P21	ADTRG1#-B、MTCLKA-B、IRQ6	MTCLKA、MTIOC9A、TMCI4、IRQ6、ADTRG1#、AN116、CVREFC1
P22	ADTRG#、CRX-B、LRX、MISO-A	MTIC5W、TMRI2、TMO4、MISOA、ADTRG2#、COMP2
P23	CTX-B、LTX、MOSI-A	MTIC5V、TMO2、CACREF、MOSIA、COMP1
P24	RSPCK-A	MTIC5U、TMCI2、TMO6、RSPCKA、COMP0
P30	MTIOC0B-B、MTCLKD-A、SSL0-A	MTIOC0B、MTCLKD、TMCI6、SSLA0、IRQ7、COMP3
P31	MTIOC0A-B、MTCLKC-A、SSL1-A	MTIOC0A、MTCLKC、TMRI6、SSLA1、IRQ6
P32	MTIOC3C、MTCLKB-A、SSL2-A	— (I/O ポートなし)
P33	MTIOC3A、MTCLKA-A、SSL3-A	— (I/O ポートなし)
P36	— (I/O ポートなし)	—
P37	— (I/O ポートなし)	—
P40	AN000	AN000、CMPC00、CMPC01、CMPC22、CMPC23
P41	AN001	AN001
P42	AN002	AN002
P43	AN003、CVREFL	AN003
P44	AN100	AN100、CMPC10、CMPC11、CMPC32、CMPC33
P45	AN101	AN101、CMPC02、CMPC03、CMPC20、CMPC21
P46	AN102	AN102、CMPC12、CMPC13、CMPC30、CMPC31
P47	AN103、CVREFH	AN103
P50	— (I/O ポートなし)	AN206
P51	— (I/O ポートなし)	AN207
P52	— (I/O ポートなし)	AN208、IRQ0
P53	— (I/O ポートなし)	AN209、IRQ1
P54	— (I/O ポートなし)	AN210、IRQ2
P55	— (I/O ポートなし)	AN211、IRQ3
P60	AN0	— (I/O ポートなし)
P61	AN1	— (I/O ポートなし)
P62	AN2	AN202、IRQ6
P63	AN3	— (I/O ポートなし)
P70	IRQ5、POE0#	POE0#、IRQ5

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX62T	RX24T
P71	MTIOC3B、GTIOC0A-A	MTIOC3B
P72	MTIOC4A、GTIOC1A-A	MTIOC4A
P73	MTIOC4B、GTIOC2A-A	MTIOC4B
P74	MTIOC3D、GTIOC0B-A	MTIOC3D
P75	MTIOC4C、GTIOC1B-A	MTIOC4C
P76	MTIOC4D、GTIOC2B-A	MTIOC4D
P90	— (I/O ポートなし)	MTIOC7D
P91	MTIOC7C	MTIOC7C
P92	MTIOC6D	MTIOC6D
P93	MTIOC7B	MTIOC7B
P94	MTIOC7A	MTIOC7A
P95	MTIOC6B	MTIOC6B
P96	IRQ4、POE4#	POE4#、IRQ4
PA2	MTIOC2B、SSL1-B	— (I/O ポートなし)
PA3	MTIOC2A、SSL0-B	MTIOC2A、TMRI7、SSLA0
PA4	ADTRG0#-A、MTIOC1B、RSPCK-B	— (I/O ポートなし)
PA5	ADTRG1#-A、MTIOC1A、MISO-B	MTIOC1A、TMCI3、RXD6、SMISO6、SSCL6、MISOA、IRQ1、ADTRG1#
PB0	MTIOC0D、MOSI-B	MTIOC0D、TMO0、TXD6、SMOSI6、SSDA6、MOSIA、ADTRG2#
PB1	MTIOC0C、RXD0、SCL	MTIOC0C、TMCI0、ADSM1、RXD6、SMISO6、SSCL6、SCL0
PB2	MTIOC0B-A、TXD0、SDA	MTIOC0B、TMRI0、ADSM0、TXD6、SMOSI6、SSDA6、SDA0
PB3	MTIOC0A-A、SCK0	MTIOC0A、CACREF、SCK6、RSPCKA
PB4	GTETRQ、IRQ3、POE8#	POE8#、CTS5#、RTS5#、SS5#、IRQ3
PB5	CTX-A、TXD2-A	TXD5、SMOSI5、SSDA5
PB6	CRX-A、RXD2-A	RXD5、SMISO5、SSCL5、IRQ5
PB7	SCK2-A	— (I/O ポートなし)
PD2	— (I/O ポートなし)	TMCI1、TMO4、SCK5、MOSIA
PD3	GTIOC2A-B、TXD1、TDO	TMO0、TXD1、SMOSI1、SSDA1
PD4	GTIOC1B-B、SCK1、TCK	TMCI0、TMCI6、SCK1、IRQ2
PD5	GTIOC1A-B、RXD1、TDI	TMRI0、TMRI6、RXD1、SMISO1、SSCL1、IRQ3
PD6	GTIOC0B-B、TMS	MTIOC9C、TMO1、CTS1#、RTS1#、SS1#、SSLA0、IRQ5、ADST0
PD7	GTIOC0A-B、CTX-C、TRST#	MTIOC9A、TMRI1、TMRI5、SSLA1
PE0	CRX-C	— (I/O ポートなし)
PE2	NMI、POE10#-A	POE10#、NMI
PE3	MTCLKD-C、IRQ2-A、POE11#	MTCLKD、POE11#、IRQ2
PE4	MTCLKC-C、IRQ1-B、POE10#-B	MTCLKC、POE10#、IRQ1

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

表4.5 80 ピンパッケージにおける電源、クロック、システム制御端子の相違点

ピン番号	RX62T	RX24T
1	EMLE	— (P02)
2	VSS	VSS
3	MDE	— (P00)
4	VCL	VCL
5	MD1	MD
6	MD0	— (P01)
9	RES#	RES#
10	XTAL	XTAL (P37)
11	VSS	VSS
12	EXTAL	EXTAL (P36)
13	VCC	VCC
23	— (PB5)	VCC
24	PLLVC	— (PB4)
25	— (PB4)	VSS
26	PLLVSS	— (PB3)
32	— (PA2)	VCC
33	VCC	— (P96)
34	— (P96)	VSS
35	VSS	— (P95)
48	— (P33)	VCC
50	VCC	VSS
52	VSS	— (P24)
57	— (P21)	AVCC2
58	— (P20)	VREF
59	AVCC	AVSS2
60	AVSS	— (P62)
73	AVCC0	— (P41)
74	VREFH0	— (P40)
75	VREFL0	AVCC1
76	AVSS0	AVCC0
77	— (P11)	AVSS0
78	— (P10)	AVSS1

4.2.3 80 ピンパッケージ (R5F562TxGDFF)

表 4.6に 80 ピンパッケージ (R5F562TxGDFF) 端子機能の相違点を示します。表 4.7に80 ピンパッケージ (R5F562TxGDFF) における電源、クロック、システム制御端子の相違点を示します。

表4.6 80 ピンパッケージ (R5F562TxGDFF) 端子機能の相違点

I/O ポート	RX62T (R5F562TxGDF)	RX24T
P00	— (I/O ポートなし)	IRQ2、ADST1
P01	— (I/O ポートなし)	POE12#、IRQ4、ADST2
P02	— (I/O ポートなし)	MTIOC9D、CTS1#、RTS1#、SS1#、IRQ5、ADST0
P10	MTCLKD-B、IRQ0-A	MTIOC9B、MTCLKD、TMRI3、POE12#、CTS6#、RTS6#、SS6#、IRQ0
P11	— (I/O ポートなし)	MTIOC3A、MTCLKC、TMO3、IRQ1
P20	ADTRG0#-B、MTCLKB-B、IRQ7	MTCLKB、MTIOC9C、TMRI4、IRQ7、ADTRG0#、AN016、CVREFC0
P21	— (I/O ポートなし)	MTCLKA、MTIOC9A、TMCI4、IRQ6、ADTRG1#、AN116、CVREFC1
P22	ADTRG#、CRX-B、LRX、MISO-A	MTIC5W、TMRI2、TMO4、MISOA、ADTRG2#、COMP2
P23	CTX-B、LTX、MOSI-A	MTIC5V、TMO2、CACREF、MOSIA、COMP1
P24	RSPCK-A	MTIC5U、TMCI2、TMO6、RSPCKA、COMP0
P30	MTIOC0B-B、MTCLKD-A、SSL0-A	MTIOC0B、MTCLKD、TMCI6、SSLA0、IRQ7、COMP3
P31	MTIOC0A-B、MTCLKC-A、SSL1-A	MTIOC0A、MTCLKC、TMRI6、SSLA1、IRQ6
P32	MTIOC3C、MTCLKB-A、SSL2-A	— (I/O ポートなし)
P33	MTIOC3A、MTCLKA-A、SSL3-A	— (I/O ポートなし)
P36	— (I/O ポートなし)	—
P37	— (I/O ポートなし)	—
P40	AN000	AN000、CMPC00、CMPC01、CMPC22、CMPC23
P41	AN001	AN001
P42	AN002	AN002
P43	AN003、CVREFL	AN003
P44	AN100	AN100、CMPC10、CMPC11、CMPC32、CMPC33
P45	AN101	AN101、CMPC02、CMPC03、CMPC20、CMPC21
P46	AN102	AN102、CMPC12、CMPC13、CMPC30、CMPC31
P47	AN103、CVREFH	AN103
P50	— (I/O ポートなし)	AN206
P51	— (I/O ポートなし)	AN207
P52	— (I/O ポートなし)	AN208、IRQ0
P53	— (I/O ポートなし)	AN209、IRQ1
P54	— (I/O ポートなし)	AN210、IRQ2
P55	— (I/O ポートなし)	AN211、IRQ3
P60	AN0	— (I/O ポートなし)
P61	AN1	— (I/O ポートなし)
P62	AN2	AN202、IRQ6
P63	AN3	— (I/O ポートなし)
P70	IRQ5、POE0#	POE0#、IRQ5

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX62T (R5F562TxGDF)	RX24T
P71	MTIOC3B、GTIOC0A-A	MTIOC3B
P72	MTIOC4A、GTIOC1A-A	MTIOC4A
P73	MTIOC4B、GTIOC2A-A	MTIOC4B
P74	MTIOC3D、GTIOC0B-A	MTIOC3D
P75	MTIOC4C、GTIOC1B-A	MTIOC4C
P76	MTIOC4D、GTIOC2B-A	MTIOC4D
P80	MTIC5W、RXD2-B	— (I/O ポートなし)
P81	MTIC5V、TXD2-B	— (I/O ポートなし)
P82	MTIC5U、SCK2-B	— (I/O ポートなし)
P90	MTIOC7D	MTIOC7D
P91	MTIOC7C	MTIOC7C
P92	MTIOC6D	MTIOC6D
P93	MTIOC7B	MTIOC7B
P94	MTIOC7A	MTIOC7A
P95	MTIOC6B	MTIOC6B
P96	IRQ4、POE4#	POE4#、IRQ4
PA3	MTIOC2A	MTIOC2A、TMRI7、SSLA0
PA5	ADTRG1#-A、MTIOC1A	MTIOC1A、TMC13、RXD6、SMISO6、SSCL6、MISOA、IRQ1、ADTRG1#
PB0	MTIOC0D	MTIOC0D、TMO0、TXD6、SMOSI6、SSDA6、MOSIA、ADTRG2#
PB1	MTIOC0C、RXD0、SCL	MTIOC0C、TMC10、ADSM1、RXD6、SMISO6、SSCL6、SCL0
PB2	MTIOC0B-A、TXD0、SDA	MTIOC0B、TMRI0、ADSM0、TXD6、SMOSI6、SSDA6、SDA0
PB3	MTIOC0A-A、SCK0	MTIOC0A、CACREF、SCK6、RSPCKA
PB4	GTETRQ、IRQ3、POE8#	POE8#、CTS5#、RTS5#、SS5#、IRQ3
PB5	CTX-A、TXD2-A	TXD5、SMOSI5、SSDA5
PB6	CRX-A、RXD2-A	RXD5、SMISO5、SSCL5、IRQ5
PB7	SCK2-A	— (I/O ポートなし)
PD2	GTIOC2B-B	TMC11、TMO4、SCK5、MOSIA
PD3	GTIOC2A-B、TXD1、TDO	TMO0、TXD1、SMOSI1、SSDA1
PD4	GTIOC1B-B、SCK1、TCK	TMC10、TMC16、SCK1、IRQ2
PD5	GTIOC1A-B、RXD1、TDI	TMRI0、TMRI6、RXD1、SMISO1、SSCL1、IRQ3
PD6	GTIOC0B-B、TMS	MTIOC9C、TMO1、CTS1#、RTS1#、SS1#、SSLA0、IRQ5、ADST0
PD7	GTIOC0A-B、TRST#	MTIOC9A、TMRI1、TMRI5、SSLA1
PE2	NMI、POE10#-A	POE10#、NMI
PE3	MTCLKD-C、IRQ2-A、POE11#	MTCLKD、POE11#、IRQ2
PE4	MTCLKC-C、IRQ1-B、POE10#-B	MTCLKC、POE10#、IRQ1

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

表4.7 80 ピンパッケージ (R5F562TxGDFF) における電源、クロック、システム制御端子の相違点

ピン番号	RX62T	RX24T
1	EMLE	— (P02)
2	VSS	VSS
3	MDE	— (P00)
4	VCL	VCL
5	MD1	MD
6	MD0	— (P01)
9	RES#	RES#
10	XTAL	XTAL (P37)
11	VSS	VSS
12	EXTAL	EXTAL (P36)
13	VCC	VCC
23	— (PB5)	VCC
24	PLLVC	— (PB4)
25	— (PB4)	VSS
26	PLLVSS	— (PB3)
32	— (PA3)	VCC
33	VCC	— (P96)
34	— (P96)	VSS
35	VSS	— (P95)
48	— (P70)	VCC
50	— (P32)	VSS
51	VCC	— (P30)
53	VSS	— (P23)
57	— (P22)	AVCC2
58	— (P20)	VREF
59	AVCC	AVSS2
60	AVSS	— (P62)
73	AVCC0	— (P41)
74	VREFH0	— (P40)
75	VREFL0	AVCC1
76	AVSS0	AVCC0
77	— (P82)	AVSS0
78	— (P81)	AVSS1

4.2.4 64 ピンパッケージ

表 4.8に 64 ピンパッケージ端子機能の相違点を示します。表 4.9に64 ピンパッケージにおける電源、クロック、システム制御端子の相違点を示します。

表4.8 64 ピンパッケージ端子機能の相違点

I/O ポート	RX62T	RX24T
P00	— (I/O ポートなし)	IRQ2、ADST1
P01	— (I/O ポートなし)	POE12#、IRQ4、ADST2
P02	— (I/O ポートなし)	MTIOC9D、CTS1#、RTS1#、SS1#、IRQ5、ADST0
P10	MTCLKD-B、IRQ0-A	— (I/O ポートなし)
P11	MTCLKC-B、IRQ1-A	MTIOC3A、MTCLKC、TMO3、IRQ1
P21	— (I/O ポートなし)	MTCLKA、MTIOC9A、TMCI4、IRQ6、ADTRG1#、AN116、CVREFC1
P22	CRX-B、LRX、MISO-A	MTIC5W、TMRI2、TMO4、MISOA、ADTRG2#、COMP2
P23	CTX-B、LTX、MOSI-A	MTIC5V、TMO2、CACREF、MOSIA、COMP1
P24	RSPCK-A	MTIC5U、TMC12、TMO6、RSPCKA、COMP0
P30	MTIOC0B-B、MTCLKD-A、SSL0-A	MTIOC0B、MTCLKD、TMC16、SSLA0、IRQ7、COMP3
P31	MTIOC0A-B、MTCLKC-A、SSL1-A	MTIOC0A、MTCLKC、TMRI6、SSLA1、IRQ6
P32	MTIOC3C、MTCLKB-A、SSL2-A	— (I/O ポートなし)
P33	MTIOC3A、MTCLKA-A、SSL3-A	— (I/O ポートなし)
P36	— (I/O ポートなし)	—
P37	— (I/O ポートなし)	—
P40	AN000	AN000、CMPC00、CMPC01、CMPC22、CMPC23
P41	AN001	AN001
P42	AN002	AN002
P43	AN003、CVREFL	— (I/O ポートなし)
P44	AN100	AN100、CMPC10、CMPC11、CMPC32、CMPC33
P45	AN101	AN101、CMPC02、CMPC03、CMPC20、CMPC21
P46	AN102	AN102、CMPC12、CMPC13、CMPC30、CMPC31
P47	AN103、CVREFH	— (I/O ポートなし)
P50	— (I/O ポートなし)	AN206
P51	— (I/O ポートなし)	AN207
P52	— (I/O ポートなし)	AN208、IRQ0
P53	— (I/O ポートなし)	AN209、IRQ1
P54	— (I/O ポートなし)	AN210、IRQ2
P70	IRQ5、POE0#	POE0#、IRQ5
P71	MTIOC3B、GTIOC0A-A	MTIOC3B
P72	MTIOC4A、GTIOC1A-A	MTIOC4A
P73	MTIOC4B、GTIOC2A-A	MTIOC4B
P74	MTIOC3D、GTIOC0B-A	MTIOC3D
P75	MTIOC4C、GTIOC1B-A	MTIOC4C
P76	MTIOC4D、GTIOC2B-A	MTIOC4D
P90	— (I/O ポートなし)	MTIOC7D
P91	MTIOC7C	MTIOC7C

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

I/O ポート	RX62T	RX24T
P92	MTIOC6D	MTIOC6D
P93	MTIOC7B	MTIOC7B
P94	MTIOC7A	MTIOC7A
P95	— (I/O ポートなし)	MTIOC6B
P96	— (I/O ポートなし)	POE4#、IRQ4
PA2	MTIOC2B、SSL1-B	— (I/O ポートなし)
PA3	MTIOC2A、SSL0-B	— (I/O ポートなし)
PA4	ADTRG0#-A、MTIOC1B、RSPCK-B	— (I/O ポートなし)
PA5	ADTRG1#-A、MTIOC1A、MISO-B	— (I/O ポートなし)
PB0	MTIOC0D、MOSI-B	— (I/O ポートなし)
PB1	MTIOC0C、 RXD0 、SCL	MTIOC0C、 TMCI0 、 ADSM1 、 RXD6 、 SMISO6 、 SSCL6 、SCL0
PB2	MTIOC0B-A、 TXD0 、SDA	MTIOC0B、 TMRI0 、 ADSM0 、 TXD6 、 SMOSI6 、 SSDA6 、SDA0
PB3	MTIOC0A-A、 SCK0	MTIOC0A、 CACREF 、 SCK6 、 RSPCKA
PB4	GTETRG 、IRQ3、POE8#	POE8#、 CTS5# 、 RTS5# 、 SS5# 、IRQ3
PB5	CTX-A 、 TXD2-A	TXD5 、 SMOSI5 、 SSDA5
PB6	CRX-A 、 RXD2-A	RXD5 、 SMISO5 、 SSCL5 、IRQ5
PB7	SCK2-A	— (I/O ポートなし)
PD3	GTIOC2A-B 、TXD1、 TDO	TMO0 、TXD1、 SMOSI1 、 SSDA1
PD4	GTIOC1B-B 、SCK1、 TCK	TMCI0 、 TMCI6 、SCK1、IRQ2
PD5	GTIOC1A-B 、RXD1、 TDI	TMRI0 、 TMRI6 、RXD1、 SMISO1 、 SSCL1
PD6	GTIOC0B-B 、 TMS	MTIOC9C 、 TMO1 、 CTS1# 、 RTS1# 、 SS1#
PD7	GTIOC0A-B 、 TRST#	MTIOC9A 、 TMRI1 、 TMRI5 、 SSLA1
PE2	NMI、POE10#-A	POE10#、NMI

表4.9 64 ピンパッケージにおける電源、クロック、システム制御端子の相違点

ピン番号	RX62T	RX24T
1	EMLE	— (P02)
2	MDE	— (P00)
3	VCL	VCL
4	MD1	MD
5	MD0	— (P01)
6	RES#	RES#
7	XTAL	XTAL (P37)
8	VSS	VSS
9	EXTAL	EXTAL (P36)
10	VCC	VCC
20	PLLVCC	— (PB3)
22	PLLVSS	— (PB1)
23	— (PB3)	VCC
25	— (PB1)	VSS
39	— (P70)	VCC
41	— (P32)	VSS
42	VCC	— (P30)
44	VSS	— (P23)
47	— (P23)	AVCC2/VREF
48	— (P22)	AVSS2
57	AVCC	— (P42)
58	VREFH0	— (P41)
59	VREFL0	— (P40)
60	AVSS0	AVCC1
61	— (P11)	AVCC0
62	— (P10)	AVSS0
63	— (PA5)	AVSS1

4.3 モジュールおよび機能の相違点

表 4.10にモジュールおよび機能の相違点を示します。モジュールおよび機能の相違点は 100 ピンパッケージの仕様を掲載しております。モジュールおよび機能の相違点について、詳細は「4.4 仕様詳細の相違点」および「5. 参考ドキュメント」のユーザズマニュアル ハードウェア編を参照してください。

表4.10 モジュールおよび機能の相違点

No	モジュールおよび機能名	RX62T	RX24T	RX24U
1	動作モード		△	
2	リセット		△	
3	オプション設定メモリ	—		○
4	電圧検出回路 (LVD/LVDAb/LVDAb)		△	
5	クロック発生回路		△	
6	クロック周波数精度測定回路 (CAC)	—		○
7	消費電力低減機能		△	
8	レジスタライトプロテクション機能	—		○
9	割り込みコントローラ (ICU/ICUb/ICUb)		△	
10	バス		△	
11	メモリプロテクションユニット (MPU)		△	
12	データトランスファコントローラ (DTC/DTCa/DTCa)		△	
13	I/O ポート		△	
14	マルチファンクションピンコントローラ (MPC)	—		○
15	マルチファンクションタイマパルスユニット 3 (MTU3/MTU3d/MTU3d)		△	
16	ポートアウトプットイネーブル 3 (POE3/POE3b^(注 1)/POE3A)		△	
17	汎用 PWM タイマ (GPT/GPTB/GPTB)		△	
18	8 ビットタイマ (TMR)	—		○
19	コンペアマッチタイマ (CMT)		◎	
20	ウォッチドッグタイマ (WDT)	○		—
21	独立ウォッチドッグタイマ (IWDT/IWDTa/IWDTa)		△	
22	シリアルコミュニケーションインタフェース (SCIb/SCIg/SCIg)		△	
23	I²C バスインタフェース (RIIC/RIICa/RIICa)		△	
24	CAN モジュール (CAN/RSCAN/RSCAN)		△	
25	シリアルペリフェラルインタフェース (RSPI/RSPIb/RSPIb)		△	
26	LIN モジュール (LIN)	○		—
27	CRC 演算器 (CRC)		◎	
28	12 ビット A/D コンバータ (S12ADA/S12ADF/S12ADF)		△	
29	10 ビット A/D コンバータ (ADA)	○		—
30	D/A コンバータ (DAa)	—		○
31	コンパレータ C (CMPC)	—		○
32	データ演算回路 (DOC)	—		○
33	RAM		△	
34	フラッシュメモリ		△	

注 1. RX24T (チップバージョン A) は POE3b、RX24T (チップバージョン B) は POE3A

凡例

- ◎： 全グループに搭載されているモジュールおよび機能
- または—： いずれかのグループに搭載されているモジュールおよび機能
搭載されているグループには○を、搭載されていないグループには—を記述しています
- △： 全グループに搭載されているが、仕様が異なるモジュールおよび機能
- モジュールシンボルが異なる場合「モジュールおよび機能名（RX62T のモジュールシンボル/RX24T のモジュールシンボル/RX24U のモジュールシンボル）」と記述しています

4.4 仕様詳細の相違点

以下に仕様詳細の相違点を示します。いずれかのグループにしか存在しない仕様は青字に、両方のグループに存在するが相違点のある仕様は赤字にしています。仕様に相違点がない項目は記載していません。

4.4.1 CPU

表 4.11 に CPU の相違点を示します。

表4.11 CPU の相違点

項目	RX62T	RX24T	RX24U
命令アーキテクチャ	RXv1	RXv2	
CPU レジスタセット	- 汎用レジスタ : 32 ビット × 16 本 - 制御レジスタ : 32 ビット × 9 本 - 割り込みスタックポインタ (ISP) - ユーザスタックポインタ (USP) - 割り込みテーブルレジスタ (INTB) - プログラムカウンタ (PC) - プロセッサステータスワード (PSW) - バックアップ PC (BPC) - バックアップ PSW (BPSW) - 高速割り込みベクタレジスタ (FINTV) - 浮動小数点ステータスワード (FPSW) — - アキュムレータ : 64 ビット × 1 本シングルチップモード (ACC)	- 汎用レジスタ : 32 ビット × 16 本 - 制御レジスタ : 32 ビット × 10 本 - 割り込みスタックポインタ (ISP) - ユーザスタックポインタ (USP) - 割り込みテーブルレジスタ (INTB) - プログラムカウンタ (PC) - プロセッサステータスワード (PSW) - バックアップ PC (BPC) - バックアップ PSW (BPSW) - 高速割り込みベクタレジスタ (FINTV) - 浮動小数点ステータスワード (FPSW) - 例外テーブルレジスタ (EXTB) - アキュムレータ : 72 ビット × 2 本シングルチップモード (ACC0、ACC1)	
アドレッシングモード	10 種類 即値 レジスタ直接 レジスタ間接 レジスタ相対 ポストインクリメントレジスタ間接 プリデクリメントレジスタ間接 インデックス付きレジスタ関節 制御レジスタ間接 PSW 直接 プログラムカウンタ相対 —	11 種類 即値 レジスタ直接 レジスタ間接 レジスタ相対 ポストインクリメントレジスタ間接 プリデクリメントレジスタ間接 インデックス付きレジスタ関節 制御レジスタ間接 PSW 直接 プログラムカウンタ相対 アキュムレータ直接	
基本命令	73 種類 — —	75 種類 LI フラグクリア付きストア (MOVCO) LI フラグセット付きロード (MOVLI)	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

[illegible]

4.4.2 動作モード

表 4.12に動作モードの相違点を、表 4.13に動作モード関連 I/O レジスタの相違点を示します。

表4.12 動作モードの相違点

項目	RX62T	RX24T、RX24U
動作モードの種類	- シングルチップモード - ブートモード - SCI インタフェース —	- シングルチップモード - ブートモード - SCI インタフェース - FINE インタフェース
モード設定端子	MD1、MD0	MD、UB (PC7)

表4.13 動作モード関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
MDMONR	MD0	MD0 端子ステータスフラグ	予約ビット
	MD	予約ビット	MD 端子ステータスフラグ
	MD1	MD1 端子ステータスフラグ	予約ビット
	MDE	MDE 端子ステータスフラグ	予約ビット
MDSR	—	モードステータスレジスタ	レジスタなし
SYSCR0	—	システムコントロールレジスタ 0	レジスタなし

4.4.3 リセット

表 4.14にリセットの相違点を、表 4.15にリセット関連 I/O レジスタの相違点を示します。

表4.14 リセットの相違点

項目	RX62T	RX24T、RX24U
リセットの種類	RES#端子リセット	RES#端子の入力電圧が Low
	パワーオンリセット	VCC の上昇、VCC の下降 (監視電圧：VPOR)
	電圧監視リセット	VCC の下降 (監視電圧：Vdet1、Vdet2)
	ディープソフトウェアスタンバイリセット	なし
	独立ウォッチドッグタイマリセット	独立ウォッチドッグタイマのアンダフロー、またはリフレッシュエラー
	ウォッチドッグタイマリセット	なし
	ソフトウェアリセット	レジスタ設定

表4.15 リセット関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
RSTSR0	—	レジスタなし	リセットステータスレジスタ 0
RSTSR1	—	レジスタなし	リセットステータスレジスタ 1
RSTSR2	—	レジスタなし	リセットステータスレジスタ 2
SWRR	—	レジスタなし	ソフトウェアリセットレジスタ
RSTSR	—	リセットステータスレジスタ	レジスタなし
RSTCSR	—	リセットコントロール/ステータスレジスタ	レジスタなし
IWDTSR	REFEF	予約ビット	リフレッシュエラーフラグ

4.4.4 電圧検出回路

表 4.16 に電圧検出回路の相違点を、表 4.17 に電圧検出回路関連 I/O レジスタの相違点を示します。

表4.16 電圧検出回路の相違点

項目		RX62T		RX24T、RX24U		
		電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet1 を通過した場合	下降して Vdet2 を通過した場合	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
	検出電圧	固定	固定	OFS1.VDSEL [1:0]ビットで 3 レベルから選択可能	LVDLVLR.LVD 1LVL[3:0]ビットで 9 レベルから選択可能	LVDLVLR.LVD 2LVL[1:0]ビットで 4 レベルから選択可能
	モニタフラグ	なし	なし	なし	LVD1SR.LVD1 MON フラグ : Vdet1 より高いか低いかをモニタ	LVD2SR.LVD2 MON フラグ : Vdet2 より高いか低いかをモニタ
		なし	なし		LVD1SR.LVD1 DET フラグ : Vdet1 通過検出	LVD2SR.LVD2 DET フラグ : Vdet2 通過検出
電圧検出時の処理	リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet1 > VCC でリセット: VCC > Vdet1 の一定時間後に CPU 動作再開	Vdet2 > VCC でリセット: VCC > Vdet2 の一定時間後に CPU 動作再開	Vdet0 > VCC でリセット: VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット: VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet2 > VCC でリセット: VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能
	割り込み	電圧監視 1 割り込み	電圧監視 2 割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み
		ノンマスクابل 割り込み	ノンマスクابل 割り込み		ノンマスクابل 割り込み、または割り込みを選択可能	ノンマスクابل 割り込み、または割り込みを選択可能
		Vdet1 > VCC で割り込み要求	Vdet2 > VCC で割り込み要求		Vdet1 > VCC, VCC > Vdet1 の両方、またはどちらかで割り込み要求	Vdet2 > VCC, VCC > Vdet2 の両方、またはどちらかで割り込み要求

表4.17 電圧検出回路関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
RSTSR	—	リセットステータスレジスタ	レジスタなし
LVDKEYR	—	低電圧検出コントロールレジスタ用キーコードレジスタ	レジスタなし
LVD1CR	—	低電圧検出コントロールレジスタ	レジスタなし
LVD1CR1	—	レジスタなし	電圧監視 1 回路制御レジスタ 1
LVD1SR	—	レジスタなし	電圧監視 1 回路ステータスレジスタ
LVD2CR1	—	レジスタなし	電圧監視 2 回路制御レジスタ 1
LVD2SR	—	レジスタなし	電圧監視 2 回路ステータスレジスタ
LVCMP1CR	—	レジスタなし	電圧監視回路制御レジスタ
LVDLVL1R	—	レジスタなし	電圧検出レベル選択レジスタ
LVD1CR0	—	レジスタなし	電圧監視 1 回路制御レジスタ 0
LVD2CR0	—	レジスタなし	電圧監視 2 回路制御レジスタ 0

4.4.5 クロック発生回路

表 4.18にクロック発生回路の相違点を、表 4.19にクロック発生回路関連 I/O レジスタの相違点を示します。

表4.18 クロック発生回路の相違点

項目	RX62T	RX24T、RX24U
用途	- CPU、DTC、MTU3、GPT、ROM および RAM に供給されるシステムクロック (ICLK) の生成 - 周辺モジュールに供給される周辺モジュールクロック (PCLK) の生成 - IWDT に供給されるオンチップオシレータクロック (IWDTCLK) の生成	- CPU、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成 - 周辺モジュールに供給される周辺モジュールクロック (PCLKA, PCLKB, PCLKD) の生成 - IWDT に供給される IWDT 専用クロック (IWDTCLK) の生成 - FlashIF に供給される FlashIF クロック (FCLK) の生成 - CAC に供給される CAC クロック (CACCLK) の生成 - RSCAN に供給される CAN クロック (CANMCLK) の生成
動作周波数	- ICLK: 8MHz~100MHz - PCLK: 8MHz~50MHz (全ての周辺ジュールで共通)	- ICLK: 80MHz (max) - PCLKA: 80MHz (max) - PCLKB: 40MHz (max) - PCLKD: 40MHz (max) - FCLK: 1MHz~32MHz (ROM) - CANMCLK: 20MHz (max) - CACCLK: 各発振器のクロックと同じ - IWDTCLK: 15kHz
メインクロック発振器	- 発振子周波数: 8MHz~12.5MHz - 外部クロック入力周波数: 8MHz~12.5MHz - 接続できる発振子または付加回路: セラミック共振子、水晶振動子 - 接続端子: EXTAL、XTAL - 発振停止検出機能: メインクロックの発振停止検出時、内部発振に切り替える機能、MTU3 および GPT 端子をハイインピーダンスにする機能	- 発振子周波数: 1MHz~20MHz - 外部クロック入力周波数: 20MHz (max) - 接続できる発振子または付加回路: セラミック共振子、水晶振動子 - 接続端子: EXTAL、XTAL - 発振停止検出機能: メインクロックの発振停止検出時、LOCO に切り替える機能、MTU3、GPT の端子出力を停止する機能 - ドライブ能力を切り替える機能
PLL 回路	入力クロックソース メインクロック	- 入力クロックソース メインクロック HOCO (32MHz) の 4 分周クロック - 入力分周比 1、2、4 分周から選択可能 - 入力周波数 4MHz~12.5MHz - 逓倍比 4~15.5 逓倍 (0.5 刻み) から選択可能 - 発振周波数 40MHz~80MHz

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

項目	RX62T	RX24T、RX24U
高速オンチップオシレータ (HOCO)	—	発振周波数 32Mz、64MHz
低速オンチップオシレータ (LOCO)	—	発振周波数 4MHz
IWDT 専用オンチップオシレータ	発振周波数 125kHz	発振周波数 15kHz
発振停止検出時の内部発振回路	発振停止検出時内部発振周波数: 0.5MHz～7.0MHz	なし (発振停止検出時は LOCO)

表4.19 クロック発生回路関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
SCKCR	PCK[3:0] (RX62T) PCKB[3:0] (RX24T、 RX24U)	周辺モジュールクロック 選択ビット	周辺モジュールクロック B (PCLKB) 選択ビット
	PCKA[3:0]	予約ビット	周辺モジュールクロック A (PCLKA) 選択ビット
	PCKD[3:0]	予約ビット	周辺モジュールクロック D (PCLKD) 選択ビット
	FCK[3:0]	予約ビット	FlashIF クロック (FCLK) 選択 ビット
SCKCR3	—	レジスタなし	システムクロックコントロール レジスタ 3
PLLCR	—	レジスタなし	PLL コントロールレジスタ
PLLCR2	—	レジスタなし	PLL コントロールレジスタ 2
MOSCCR	—	レジスタなし	メインクロック発振器コント ロールレジスタ
LOCOCR	—	レジスタなし	低速オンチップオシレータコン トロールレジスタ
ILOCOCR	—	レジスタなし	IWDT 専用オンチップオシレータ コントロールレジスタ
HOCOCR	—	レジスタなし	高速オンチップオシレータ コントロールレジスタ
HOCOCR2	—	レジスタなし	高速オンチップオシレータ コントロールレジスタ 2
HOCOWTCR	—	レジスタなし	高速オンチップオシレータ ウェイトコントロールレジスタ
OSCOVFSR	—	レジスタなし	発振安定フラグレジスタ
OSTDCR	OSTDIE	予約ビット	発振停止検出割り込み許可ビッ ト
	OSTDF	発振停止検出フラグ	予約ビット
	OSTDE	発振停止検出機能有効ビット リセット後の値が異なります	発振停止検出機能許可ビット
	KEY[7:0]	OSTDCR キーコード	なし (バイトサイズレジスタの ため)
OSTDSR	—	レジスタなし	発振停止検出ステータスレジス タ
MOSCWTCR	—	レジスタなし	メインクロック発振器ウェイト コントロールレジスタ
MOFCR	—	レジスタなし	メインクロック発振器強制発振 コントロールレジスタ
MEMWAIT	—	レジスタなし	メモリウェイトサイクル設定レ ジスタ

4.4.6 消費電力低減機能

表 4.20に消費電力低減機能の相違点を、表 4.21に消費電力低減機能関連 I/O レジスタの相違点を示します。

表4.20 消費電力低減機能の相違点

項目	RX62T	RX24T、RX24U
クロックの切り替えによる消費電力の低減	個別に分周比を設定することが可能 - システムクロック (ICLK) - 周辺モジュールクロック (PCLK)	個別に分周比を設定することが可能 - システムクロック (ICLK) - 高速周辺モジュールクロック (PCLKA) - 周辺モジュールクロック (PCLKB) - S12AD 用クロック (PCLKD) - FlashIF クロック (FCLK)
低消費電力状態	スリープモード 全モジュールクロックストップモード ソフトウェアスタンバイモード ディープソフトウェアスタンバイモード —	スリープモード — ソフトウェアスタンバイモード — ディープスリープモード
動作電力低減機能	なし	動作電力制御状態: 2 種類 - 高速動作モード - 中速動作モード

表4.21 消費電力低減機能関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
SBYCR	STS[4:0]	スタンバイタイム選択ビット リセット後の値が異なります	予約ビット
MSTPCRA	MSTPA2	予約ビット	8 ビット タイマ 7、6 (ユニット 3) モジュールストップ設定ビット
	MSTPA3	予約ビット	8 ビット タイマ 5、4 (ユニット 2) モジュールストップ設定ビット
	MSTPA4	予約ビット	8 ビット タイマ 3、2 (ユニット 1) モジュールストップ設定ビット
	MSTPA5	予約ビット	8 ビット タイマ 1、0 (ユニット 0) モジュールストップ設定ビット
	MSTPA16	12 ビット A/D コンバータ (ユニット 1) モジュールストップ 設定ビット	12 ビット A/D コンバータ 1 モジュールストップ設定ビット
	MSTPA17	12 ビット A/D コンバータ (ユニット 0) モジュールストップ 設定ビット	12 ビット A/D コンバータ モジュールストップ設定ビット
	MSTPA19	予約ビット	8 ビット D/A コンバータ モジュールストップ設定ビット
	MSTPA23	10 ビット A/D コンバータ モジュールストップ設定ビット	12 ビット A/D コンバータ 2 モジュールストップ設定ビット
	MSTPA24	12 ビット A/D コンバータ制御部 モジュールストップ設定ビット	予約ビット
	ACSE	全モジュールクロックストップ モード許可ビット	予約ビット
MSTPCRB	MSTPB0	CAN モジュールストップ設定 ビット	RSCAN モジュールストップ設定 ビット
	MSTPB6	予約ビット	DOC モジュールストップ設定 ビット
	MSTPB7	LIN モジュールストップ設定 ビット	予約ビット
	MSTPB10	予約ビット	コンパレータ C モジュールス トップ設定ビット
	MSTPB17	シリアルペリフェラルインタ フェースモジュールストップ 設定ビット	シリアルペリフェラルインタ フェース 0 モジュールストップ 設定ビット
	MSTPB21	I ² C バスインタフェース モジュールストップ設定ビット	I ² C バスインタフェース 0 モジュールストップ設定ビット
	MSTPB25	予約ビット	シリアルコミュニケーション インタフェース 6 モジュール ストップ設定ビット
	MSTPB26	予約ビット	シリアルコミュニケーション インタフェース 5 モジュール ストップ設定ビット
	MSTPB29	シリアルコミュニケーション インタフェース 2 モジュール ストップ設定ビット	予約ビット

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
MSTPCRB	MSTPB31	シリアルコミュニケーション インタフェース 0 モジュール ストップ設定ビット	予約ビット
MSTPCRC	MSTPC19	予約ビット	クロック周波数精度測定回路 モジュールストップ設定ビット
	MSTPC24	予約ビット	(RX24U のみ) シリアルコミュニケーション インタフェース 11 モジュール ストップ設定ビット
	MSTPC26	予約ビット	(RX24U のみ) シリアルコミュニケーション インタフェース 9 モジュール ストップ設定ビット
	MSTPC27	予約ビット	(RX24U のみ) シリアルコミュニケーション インタフェース 8 モジュール ストップ設定ビット
	DSLPE	予約ビット	ディープスリープモード許可 ビット
DPSBYCR	—	ディープスタンバイコントロール レジスタ	レジスタなし
DPSWCR	—	ディープスタンバイウェイトコ ントロールレジスタ	レジスタなし
DPSIER	—	ディープスタンバイインタラプ トイネーブルレジスタ	レジスタなし
DPSIFR	—	ディープスタンバイインタラプ トフラグレジスタ	レジスタなし
DPSIEGR	—	ディープスタンバイインタラプ トエッジレジスタ	レジスタなし
RSTSR	—	リセットステータスレジスタ	レジスタなし
DPSBKRY (y=0~31)		ディープスタンバイバックアッ プレジスタ	レジスタなし
OPCCR	—	レジスタなし	動作電力コントロールレジスタ

4.4.7 割り込みコントローラ

表 4.22 に割り込みコントローラの相違点を、表 4.23 に割り込みコントローラ関連 I/O レジスタの相違点を示します。

表4.22 割り込みコントローラの相違点

項目		RX62T	RX24T、RX24U
割り込み	周辺機能割り込み	- 周辺モジュールからの割り込み - 要因数：101 - 割り込み検出：エッジ検出／レベル検出 - 接続している周辺モジュールの要因ごとに検出方法が決められている	- 周辺モジュールからの割り込み - 要因数：(RX24T) 163、(RX24U) 175 - 割り込み検出：エッジ検出／レベル検出 - 接続している周辺モジュールの要因ごとに検出方法が決められている
	外部端子割り込み	- IRQ0～IRQ7 端子からの割り込み - 要因数：8 - 割り込み検出：Low／立ち下がりエッジ／立ち上がりエッジ／両エッジを要因ごとに設定可能	- IRQ0～IRQ7 端子からの割り込み - 要因数：8 - 割り込み検出：Low／立ち下がりエッジ／立ち上がりエッジ／両エッジを要因ごとに設定可能 - デジタルフィルタ機能：あり
	DTC 制御	DTC 起動要因：87 (周辺機能割り込み 78 ＋外部端子割り込み 8 ＋ソフトウェア割り込み 1)	DTC 起動要因： (RX24T) 118、(RX24U) 124 (周辺機能割り込み (RX24T) 109、(RX24U) 115 ＋外部端子割り込み 8 ＋ソフトウェア割り込み 1)
ノンマスクابل割り込み	NMI 端子割り込み	- NMI 端子からの割り込み - 割り込み検出：立ち下がりエッジ／立ち上がりエッジ	- NMI 端子からの割り込み - 割り込み検出：立ち下がりエッジ／立ち上がりエッジ - デジタルフィルタ機能：あり
	IWDT アンダフロー／リフレッシュエラー	なし	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み

項目	RX62T	RX24T、RX24U
低消費電力状態からの復帰	- スリープモード ノンマスクابل割り込み、全割り込み要因で復帰 — - 全モジュールクロックストップモード ノンマスクابل割り込み、IRQ0～IRQ7 割り込み、WDT 割り込みで復帰 - ソフトウェアスタンバイモード ノンマスクابل割り込み、IRQ0～IRQ7 割り込みで復帰	- スリープモード ノンマスクابل割り込み、全割り込み要因で復帰 - ディープスリープモード ノンマスクابل割り込み、全割り込み要因で復帰 — - ソフトウェアスタンバイモード ノンマスクابل割り込み、IRQ0～IRQ7 割り込みで復帰

表4.23 割り込みコントローラ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
IRQFLTE0	—	レジスタなし	IRQ 端子デジタルフィルタ許可レジスタ 0
IRQFLTC0	—	レジスタなし	IRQ 端子デジタルフィルタ設定レジスタ 0
NMISR	LVDST	電圧監視割り込みステータスフラグ (b1)	なし
	OSTST	発振停止検出割り込みステータスフラグ (b2)	発振停止検出割り込みステータスフラグ (b1)
	IWDTST	予約ビット	IWDT アンダフロー/リフレッシュエラーステータスフラグ
	LVD1ST	予約ビット	電圧監視 1 割り込みステータスフラグ
	LVD2ST	予約ビット	電圧監視 2 割り込みステータスフラグ
NMIER	LVDEN	電圧監視割り込み許可ビット (b1)	なし
	OSTEN	発振停止検出割り込み許可ビット (b2)	発振停止検出割り込み許可ビット (b1)
	IWDTEN	予約ビット	IWDT アンダフロー/リフレッシュエラー許可ビット
	LVD1EN	予約ビット	電圧監視 1 割り込み許可ビット
	LVD2EN	予約ビット	電圧監視 2 割り込み許可ビット
NMICLR	OSTCLR	OST クリアビット (b2)	OST クリアビット (b1)
	IWDTCLR	予約ビット	IWDT クリアビット
	LVD1CLR	予約ビット	LVD1 クリアビット
	LVD2CLR	予約ビット	LVD2 クリアビット
NMIFLTE	—	レジスタなし	NMI デジタルフィルタ許可レジスタ
NMIFLTC	—	レジスタなし	NMI デジタルフィルタ設定レジスタ

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

表 4.24の各項目の内容は以下のとおりです。

- ベクタ番号：ベクタ番号を示します
- RX62T/RX24T/RX24U：RX62T グループ/RX24T グループ/RX24U グループを示します
- 割り込み要求発生元：割り込み要求発生元の名称を示します
- 名称：割り込み名称を示します
- 割り込みの検出方法：割り込みの検出方法を“エッジ”、“レベル”で示します
- CPU 割り込み：CPU 割り込み要因を“○”で示します
- DTC 起動：DTC 起動要因を“○”で示します
- sstb 復帰：ソフトウェアスタンバイモードからの復帰要因を“○”で示します
- sacs 復帰：全モジュールクロックストップモードからの復帰要因を“○”で示します
- IER：ベクタ番号に対応する IER レジスタ、ビット名を示します
- IPR：割り込み要因に対応する IPR レジスタを示します
- DTCER：DTC 起動要因に対応する DTCER レジスタを示します

表4.24 割り込みベクタテーブルの相違点

ベクタ番号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
0	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T		無条件トラップ								
	RX24U		専用								
1	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T		無条件トラップ								
	RX24U		専用								
2	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T		無条件トラップ								
	RX24U		専用								
3	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T		無条件トラップ								
	RX24U		専用								
4	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T		無条件トラップ								
	RX24U		専用								
5	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T		無条件トラップ								
	RX24U		専用								
6	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T		無条件トラップ								
	RX24U		専用								
7	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T		無条件トラップ								
	RX24U		専用								
8	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T		無条件トラップ								
	RX24U		専用								

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
9	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U		無条件トラップ 専用								
10	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U		無条件トラップ 専用								
11	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U		無条件トラップ 専用								
12	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U		無条件トラップ 専用								
13	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U		無条件トラップ 専用								
14	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U		無条件トラップ 専用								
15	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U		無条件トラップ 専用								
21	RX62T	FCUIF	FIFERR	レベル	○	x	x	x	IER02.IEN5	IPR01	—
	RX24T RX24U	—	予約	—	x				—	—	
32	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	CAC	FERRF	レベル	○				IER04.IEN0	IPR032	
33	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	CAC	MENDF	レベル	○				IER04.IEN1	IPR033	
34	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	CAC	OVFF	レベル	○				IER04.IEN2	IPR034	
40	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT	ETGIN	エッジ	○				IER05.IEN0	IPR040	
41	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT	ETGIP	エッジ	○				IER05.IEN1	IPR041	
44	RX62T	RSPI0	SPEI0	レベル	○	x	x	x	IER05.IEN4	IPR14 IPR044	—
	RX24T RX24U										
45	RX62T	RSPI0	SPRI0	エッジ	○	○	x	x	IER05.IEN5	IPR14 IPR044	DTCER045
	RX24T RX24U										

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
46	RX62T	RSPI0	SPTI0	エッジ	○	○	x	x	IER05.IEN6	IPR14	DTCER046
	RX24T RX24U									IPR044	
47	RX62T	RSPI0	SPII0	レベル	○	x	x	x	IER05.IEN7	IPR14	—
	RX24T RX24U									IPR044	
48	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT0	GTCIA0	エッジ	○	○			IER06.IEN0	IPR048	DTCER048
49	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT0	GTCIB0	エッジ	○	○			IER06.IEN1	IPR049	DTCER049
50	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT0	GTCIC0	エッジ	○	○			IER06.IEN2	IPR050	DTCER050
51	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT0	GTCID0	エッジ	○	○			IER06.IEN3	IPR051	DTCER051
52	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT0	GDTE0	エッジ	○				IER06.IEN4	IPR052	
53	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT0	GTCIE0	エッジ	○	○			IER06.IEN5	IPR053	DTCER053
54	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT0	GTCIF0	エッジ	○	○			IER06.IEN6	IPR054	DTCER054
55	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT0	GTCIV0	エッジ	○	○			IER06.IEN7	IPR055	DTCER055
56	RX62T	CAN0	ERS0	エッジ	○	x	x	x	IER07.IEN0	IPR18	—
	RX24T RX24U	GPT0	GTCIU0			○				IPR056	DTCER056
57	RX62T	CAN0	RXF0	エッジ	○	x	x	x	IER07.IEN1	IPR18	—
	RX24T RX24U	DOC	DOPCF	レベル						IPR057	
58	RX62T	CAN0	TXF0	エッジ	○	x	x	x	IER07.IEN2	IPR18	—
	RX24T RX24U	—	予約	—	x				—	—	
59	RX62T	CAN0	RXM0	エッジ	○	x	x	x	IER07.IEN3	IPR18	—
	RX24T RX24U	RSCAN	COMFRXINT			○				IPR059	DTCER059
60	RX62T	CAN0	TXM0	エッジ	○	x	x	x	IER07.IEN4	IPR18	—
	RX24T RX24U	RSCAN	RXFINT	レベル						IPR060	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
61	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	RSCAN	TXINT	レベル	○				IER07.IEN5	IPR061	
62	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	RSCAN	CHERRINT	レベル	○				IER07.IEN6	IPR062	
63	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	RSCAN	GLERRINT	レベル	○				IER07.IEN7	IPR063	
64	RX62T	外部端子	IRQ0	エッジ/ レベル	○	○	○	○	IER08.IEN0	IPR20	DTCER064
	RX24T RX24U	ICU						x		IPR064	
65	RX62T	外部端子	IRQ1	エッジ/ レベル	○	○	○	○	IER08.IEN1	IPR21	DTCER065
	RX24T RX24U	ICU						x		IPR065	
66	RX62T	外部端子	IRQ2	エッジ/ レベル	○	○	○	○	IER08.IEN2	IPR22	DTCER066
	RX24T RX24U	ICU						x		IPR066	
67	RX62T	外部端子	IRQ3	エッジ/ レベル	○	○	○	○	IER08.IEN3	IPR23	DTCER067
	RX24T RX24U	ICU						x		IPR067	
68	RX62T	外部端子	IRQ4	エッジ/ レベル	○	○	○	○	IER08.IEN4	IPR24	DTCER068
	RX24T RX24U	ICU						x		IPR068	
69	RX62T	外部端子	IRQ5	エッジ/ レベル	○	○	○	○	IER08.IEN5	IPR25	DTCER069
	RX24T RX24U	ICU						x		IPR069	
70	RX62T	外部端子	IRQ6	エッジ/ レベル	○	○	○	○	IER08.IEN6	IPR26	DTCER070
	RX24T RX24U	ICU						x		IPR070	
71	RX62T	外部端子	IRQ7	エッジ/ レベル	○	○	○	○	IER08.IEN7	IPR27	DTCER071
	RX24T RX24U	ICU						x		IPR071	
88	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	LVD	LVD1	エッジ	○		○		IER0B.IEN0	IPR088	
89	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	LVD	LVD2	エッジ	○		○		IER0B.IEN1	IPR089	
96	RX62T	WDT	WOVI	エッジ	○	x	x	○	IER0C.IEN0	IPR40	—
	RX24T RX24U	—	予約	—	x			x	—	—	
98	RX62T	AD0	ADIO	エッジ	○	○	x	x	IER0C.IEN2	IPR44	DTCER098
	RX24T RX24U	GPT1	GTCIA1							IPR098	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベ ク タ 番 号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名 称	割り込 みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
99	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIB1	エッジ	○	○			IER0C.IEN3	IPR099	DTCER099
100	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIC1	エッジ	○	○			IER0C.IEN4	IPR100	DTCER100
101	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCID1	エッジ	○	○			IER0C.IEN5	IPR101	DTCER101
102	RX62T	S12AD0	S12ADI0	エッジ	○	○	x	x	IER0C.IEN6	IPR48	DTCER102
	RX24T RX24U	S12AD	S12ADI						IPR102		
103	RX62T	S12AD1	S12ADI1	エッジ	○	○	x	x	IER0C.IEN7	IPR48	DTCER103
	RX24T RX24U	S12AD	GBADI						IPR103		
104	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	S12AD	GCADI	エッジ	○	○			IER0D.IEN0	IPR104	DTCER104
105	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	S12AD1	S12ADI1	エッジ	○	○			IER0D.IEN1	IPR105	DTCER105
106	RX62T	コンパ レータ	CMPI	エッジ	○	○	x	x	IER0D.IEN2	IPR49	DTCER106
	RX24T RX24U	S12AD1	GBADI1						IPR106		
107	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	S12AD1	GCADI1	エッジ	○	○			IER0D.IEN3	IPR107	DTCER107
108	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	CMPC0	CMPC0	エッジ	○	○			IER0D.IEN4	IPR108	DTCER108
109	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	CMPC1	CMPC1	エッジ	○	○			IER0D.IEN5	IPR109	DTCER109
110	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	CMPC2	CMPC2	エッジ	○	○			IER0D.IEN6	IPR110	DTCER110
111	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	S12AD2	S12ADI2	エッジ	○	○			IER0D.IEN7	IPR111	DTCER111
112	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	S12AD2	GBADI2	エッジ	○	○			IER0E.IEN0	IPR112	DTCER112

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベ ク タ 番 号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込 みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
113	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	S12AD2	GCADI2	エッジ	○	○			IER0E.IEN1	IPR113	DTCER113
114	RX62T	MTU0	TGIA0	エッジ	○	○	x	x	IER0E.IEN2	IPR51	DTCER114
	RX24T RX24U									IPR114	
115	RX62T	MTU0	TGIB0	エッジ	○	○	x	x	IER0E.IEN3	IPR51	DTCER115
	RX24T RX24U									IPR114	
116	RX62T	MTU0	TGIC0	エッジ	○	○	x	x	IER0E.IEN4	IPR51	DTCER116
	RX24T RX24U									IPR114	
117	RX62T	MTU0	TGID0	エッジ	○	○	x	x	IER0E.IEN5	IPR51	DTCER117
	RX24T RX24U									IPR114	
118	RX62T	MTU0	TCIV0	エッジ	○	x	x	x	IER0E.IEN6	IPR52	—
	RX24T RX24U									IPR118	
119	RX62T	MTU0	TGIE0	エッジ	○	x	x	x	IER0E.IEN7	IPR52	—
	RX24T RX24U									IPR118	
120	RX62T	MTU0	TGIF0	エッジ	○	x	x	x	IER0F.IEN0	IPR52	—
	RX24T RX24U									IPR118	
121	RX62T	MTU1	TGIA1	エッジ	○	○	x	x	IER0F.IEN1	IPR53	DTCER121
	RX24T RX24U									IPR121	
122	RX62T	MTU1	TGIB1	エッジ	○	○	x	x	IER0F.IEN2	IPR53	DTCER122
	RX24T RX24U									IPR121	
123	RX62T	MTU1	TCIV1	エッジ	○	x	x	x	IER0F.IEN3	IPR54	—
	RX24T RX24U									IPR123	
124	RX62T	MTU1	TCIU1	エッジ	○	x	x	x	IER0F.IEN4	IPR54	—
	RX24T RX24U									IPR123	
125	RX62T	MTU2	TGIA2	エッジ	○	○	x	x	IER0F.IEN5	IPR55	DTCER125
	RX24T RX24U									IPR125	
126	RX62T	MTU2	TGIB2	エッジ	○	○	x	x	IER0F.IEN6	IPR55	DTCER126
	RX24T RX24U									IPR125	
127	RX62T	MTU2	TCIV2	エッジ	○	x	x	x	IER0F.IEN7	IPR56	—
	RX24T RX24U									IPR127	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
128	RX62T RX24T RX24U	MTU2	TCIU2	エッジ	○	x	x	x	IER10.IEN0	IPR56 IPR127	—
129	RX62T RX24T RX24U	MTU3	TGIA3	エッジ	○	○	x	x	IER10.IEN1	IPR57 IPR129	DTCER129
130	RX62T RX24T RX24U	MTU3	TGIB3	エッジ	○	○	x	x	IER10.IEN2	IPR57 IPR129	DTCER130
131	RX62T RX24T RX24U	MTU3	TGIC3	エッジ	○	○	x	x	IER10.IEN3	IPR57 IPR129	DTCER131
132	RX62T RX24T RX24U	MTU3	TGID3	エッジ	○	○	x	x	IER10.IEN4	IPR57 IPR129	DTCER132
133	RX62T RX24T RX24U	MTU3	TCIV3	エッジ	○	x	x	x	IER10.IEN5	IPR58 IPR133	—
134	RX62T RX24T RX24U	MTU4	TGIA4	エッジ	○	○	x	x	IER10.IEN6	IPR59 IPR134	DTCER134
135	RX62T RX24T RX24U	MTU4	TGIB4	エッジ	○	○	x	x	IER10.IEN7	IPR59 IPR134	DTCER135
136	RX62T RX24T RX24U	MTU4	TGIC4	エッジ	○	○	x	x	IER11.IEN0	IPR59 IPR134	DTCER136
137	RX62T RX24T RX24U	MTU4	TGID4	エッジ	○	○	x	x	IER11.IEN1	IPR59 IPR134	DTCER137
138	RX62T RX24T RX24U	MTU4	TCIV4	エッジ	○	○	x	x	IER11.IEN2	IPR5A IPR138	DTCER138
139	RX62T RX24T RX24U	MTU5	TGIU5	エッジ	○	○	x	x	IER11.IEN3	IPR5B IPR139	DTCER139
140	RX62T RX24T RX24U	MTU5	TGIV5	エッジ	○	○	x	x	IER11.IEN4	IPR5B IPR139	DTCER140
141	RX62T RX24T RX24U	MTU5	TGIW5	エッジ	○	○	x	x	IER11.IEN5	IPR5B IPR139	DTCER141
142	RX62T RX24T RX24U	MTU6	TGIA6	エッジ	○	○	x	x	IER11.IEN6	IPR5C IPR142	DTCER142

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベ ク タ 番 号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込 みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
143	RX62T	MTU6	TGIB6	エッジ	○	○	x	x	IER11.IEN7	IPR5C IPR142	DTCER143
	RX24T RX24U										
144	RX62T	MTU6	TGIC6	エッジ	○	○	x	x	IER12.IEN0	IPR5C IPR142	DTCER144
	RX24T RX24U										
145	RX62T	MTU6	TGID6	エッジ	○	○	x	x	IER12.IEN1	IPR5C IPR142	DTCER145
	RX24T RX24U										
146	RX62T	MTU6	TCIV6	エッジ	○	x	x	x	IER12.IEN2	IPR5D IPR146	—
	RX24T RX24U										
149	RX62T	MTU7	TGIA7	エッジ	○	○	x	x	IER12.IEN5	IPR5E IPR149	DTCER149
	RX24T RX24U										
150	RX62T	MTU7	TGIB7	エッジ	○	○	x	x	IER12.IEN6	IPR5E IPR149	DTCER150
	RX24T RX24U										
151	RX62T	MTU7	TGIC7	エッジ	○	○	x	x	IER12.IEN7	IPR5F IPR151	DTCER151
	RX24T RX24U										
152	RX62T	MTU7	TGID7	エッジ	○	○	x	x	IER13.IEN0	IPR5F IPR151	DTCER152
	RX24T RX24U										
153	RX62T	MTU7	TCIV7	エッジ	○	○	x	x	IER13.IEN1	IPR60 IPR153	DTCER153
	RX24T RX24U										
159	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	MTU9	TGIA9	エッジ	○	○			IER13.IEN7	IPR159	DTCER159
160	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	MTU9	TGIB9	エッジ	○	○			IER14.IEN0	IPR159	DTCER160
161	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	MTU9	TGIC9	エッジ	○	○			IER14.IEN1	IPR159	DTCER161
162	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	MTU9	TGID9	エッジ	○	○			IER14.IEN2	IPR159	DTCER162
163	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	MTU9	TCIV9	エッジ	○				IER14.IEN3	IPR163	
164	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	MTU9	TGIE9	エッジ	○				IER14.IEN4	IPR163	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
165	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	MTU9	TGIF9	エッジ	○				IER14.IEN5	IPR163	
168	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	POE	OEI1	レベル	○				IER15.IEN0	IPR168	
169	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	POE	OEI2	レベル	○				IER15.IEN1	IPR168	
170	RX62T	POE	OEI1	レベル	○	x	x	x	IER15.IEN2	IPR67	—
	RX24T RX24U		OEI3							IPR168	
171	RX62T	POE	OEI2	レベル	○	x	x	x	IER15.IEN3	IPR67	—
	RX24T RX24U		OEI4							IPR168	
172	RX62T	POE	OEI3	レベル	○	x	x	x	IER15.IEN4	IPR67	—
	RX24T RX24U		OEI5							IPR168	
173	RX62T	POE	OEI4	レベル	○	x	x	x	IER15.IEN5	IPR67	—
	RX24T RX24U	CMPC3	CMPC3	エッジ	○	○				IPR173	DTCER173
174	RX62T	GPT0	GTCIA0	エッジ	○	○	x	x	IER15.IEN6	IPR68	DTCER174
	RX24T RX24U	TMR0	CMIA0							IPR174	
175	RX62T	GPT0	GTCIB0	エッジ	○	○	x	x	IER15.IEN7	IPR68	DTCER175
	RX24T RX24U	TMR0	CMIB0							IPR174	
176	RX62T	GPT0	GTCIC0	エッジ	○	○	x	x	IER16.IEN0	IPR68	DTCER176
	RX24T RX24U	TMR0	OVI0			x				IPR174	—
177	RX62T	GPT0	GTCIE0	エッジ	○	○	x	x	IER16.IEN1	IPR69	DTCER177
	RX24T RX24U	TMR1	CMIA1							IPR177	
178	RX62T	GPT0	GTCIV0	エッジ	○	○	x	x	IER16.IEN2	IPR69	DTCER178
	RX24T RX24U	TMR1	CMIB1							IPR177	
179	RX62T	GPT0	LOCO1	エッジ	○	○	x	x	IER16.IEN3	IPR69	DTCER179
	RX24T RX24U	TMR1	OVI1			x				IPR177	—
180	RX62T	GPT1	GTCIA1	エッジ	○	○	x	x	IER16.IEN4	IPR6A	DTCER180
	RX24T RX24U	TMR2	CMIA2							IPR180	
181	RX62T	GPT1	GTCIB1	エッジ	○	○	x	x	IER16.IEN5	IPR6A	DTCER181
	RX24T RX24U	TMR2	CMIB2							IPR180	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
182	RX62T	GPT1	GTCIC1	エッジ	○	○	x	x	IER16.IEN6	IPR6A	DTCER182
	RX24T RX24U	TMR2	OVI2			x				IPR180	—
183	RX62T	GPT1	GTCIE1	エッジ	○	○	x	x	IER16.IEN7	IPR6B	DTCER183
	RX24T RX24U	TMR3	CMIA3							IPR183	
184	RX62T	GPT1	GTCIV1	エッジ	○	○	x	x	IER17.IEN00	IPR6B	DTCER184
	RX24T RX24U	TMR3	CMIB3							IPR183	
185	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	TMR3	OVI3	エッジ	○					IPR183	
186	RX62T	GPT2	GTCIA2	エッジ	○	○	x	x	IER17.IEN2	IPR6C	DTCER186
	RX24T RX24U	TMR4	CMIA4							IPR186	
187	RX62T	GPT2	GTCIB2	エッジ	○	○	x	x	IER17.IEN3	IPR6C	DTCER187
	RX24T RX24U	TMR4	CMIB4							IPR186	
188	RX62T	GPT2	GTCIC2	エッジ	○	○	x	x	IER17.IEN4	IPR6C	DTCER188
	RX24T RX24U	TMR4	OVI4			x				IPR186	—
189	RX62T	GPT2	GTCIE2	エッジ	○	○	x	x	IER17.IEN5	IPR6D	DTCER189
	RX24T RX24U	TMR5	CMIA5							IPR189	
190	RX62T	GPT2	GTCIV2	エッジ	○	○	x	x	IER17.IEN6	IPR6D	DTCER190
	RX24T RX24U	TMR5	CMIB5							IPR189	
191	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	TMR5	OVI5	エッジ	○					IPR189	
192	RX62T	GPT3	GTCIA3	エッジ	○	○	x	x	IER18.IEN0	IPR6E	DTCER192
	RX24T RX24U	TMR6	CMIA6							IPR192	
193	RX62T	GPT3	GTCIB3	エッジ	○	○	x	x	IER18.IEN1	IPR6E	DTCER193
	RX24T RX24U	TMR6	CMIB6							IPR192	
194	RX62T	GPT3	GTCIC3	エッジ	○	○	x	x	IER18.IEN2	IPR6E	DTCER194
	RX24T RX24U	TMR6	OVI6			x				IPR192	—
195	RX62T	GPT3	GTCIE3	エッジ	○	○	x	x	IER18.IEN3	IPR6F	DTCER195
	RX24T RX24U	TMR7	CMIA7							IPR195	
196	RX62T	GPT3	GTCIV3	エッジ	○	○	x	x	IER18.IEN4	IPR6F	DTCER196
	RX24T RX24U	TMR7	CMIB7							IPR195	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検出方法	CPU 割り込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
197	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	TMR7	OVI7	エッジ	○				IER18.IEN5	IPR195	
202	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GDTE1	エッジ	○				IER19.IEN2	IPR202	
203	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIE1	エッジ	○	○			IER19.IEN3	IPR203	DTCER203
204	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIF1	エッジ	○	○			IER19.IEN4	IPR204	DTCER204
205	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIV1	エッジ	○	○			IER19.IEN5	IPR205	DTCER205
206	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT1	GTCIU1	エッジ	○	○			IER19.IEN6	IPR206	DTCER206
207	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCIA2	エッジ	○	○			IER19.IEN7	IPR207	DTCER207
208	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCIB2	エッジ	○	○			IER1A.IEN0	IPR208	DTCER208
209	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCIC2	エッジ	○	○			IER1A.IEN1	IPR209	DTCER209
210	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCID2	エッジ	○	○			IER1A.IEN2	IPR210	DTCER210
211	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GDTE2	エッジ	○				IER1A.IEN3	IPR211	
212	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCIE2	エッジ	○	○			IER1A.IEN4	IPR212	DTCER212
213	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT2	GTCIF2	エッジ	○	○			IER1A.IEN5	IPR213	DTCER213
214	RX62T	SCI0	ERI0	レベル	○	x	x	x	IER1A.IEN6	IPR80	—
	RX24T RX24U	GPT2	GTCIV2	エッジ		○				IPR214	DTCER214
215	RX62T	SCI0	RXI0	エッジ	○	○	x	x	IER1A.IEN7	IPR80	DTCER215
	RX24T RX24U	GPT2	GTCIU2							IPR215	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベ ク タ 番 号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込 みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
216	RX62T	SCI0	TXI0	エッジ	○	○	x	x	IER1B.IEN0	IPR80	DTCER216
	RX24T RX24U	GPT3	GTCIA3							IPR216	
217	RX62T	SCI0	TEI0	レベル	○	x	x	x	IER1B.IEN1	IPR80	—
	RX24T RX24U	GPT3	GTCIB3	エッジ		○				IPR217	DTCER217
218	RX62T	SCI1	ERI1	レベル	○	x	x	x	IER1B.IEN2	IPR81	—
	RX24T RX24U									IPR218	
219	RX62T	SCI1	RXI1	エッジ	○	○	x	x	IER1B.IEN3	IPR81	DTCER219
	RX24T RX24U									IPR218	
220	RX62T	SCI1	TXI1	エッジ	○	○	x	x	IER1B.IEN4	IPR81	DTCER220
	RX24T RX24U									IPR218	
221	RX62T	SCI1	TEI1	レベル	○	x	x	x	IER1B.IEN5	IPR81	—
	RX24T RX24U									IPR218	
222	RX62T	SCI2	ERI2	レベル	○	x	x	x	IER1B.IEN6	IPR82	—
	RX24T RX24U	SCI5	ERI5							IPR222	
223	RX62T	SCI2	RXI2	エッジ	○	○	x	x	IER1B.IEN7	IPR82	DTCER223
	RX24T RX24U	SCI5	RXI5							IPR222	
224	RX62T	SCI2	TXI2	エッジ	○	○	x	x	IER1C.IEN0	IPR82	DTCER224
	RX24T RX24U	SCI5	TXI5							IPR222	
225	RX62T	SCI2	TEI2	レベル	○	x	x	x	IER1C.IEN1	IPR82	—
	RX24T RX24U	SCI5	TEI5							IPR222	
226	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	SCI6	ERI6	レベル	○				IER1C.IEN2	IPR226	
227	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	SCI6	RXI6	エッジ	○	○			IER1C.IEN3	IPR226	DTCER227
228	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	SCI6	TXI6	エッジ	○				IER1C.IEN4	IPR226	DTCER228
229	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	SCI6	TEI6	レベル	○				IER1C.IEN5	IPR226	
238	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT3	GTCIC3	エッジ	○	○			IER1D.IEN6	IPR238	DTCER238

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

ベクタ番号	RX62T/ RX24T/ RX24U	割り込み 要求発生 元	名称	割り込みの検 出方法	CPU 割り 込み	DTC 起動	sstb 復帰	sacs 復帰	IER	IPR	DTCER
239	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT3	GTCID3	エッジ	○	○			IER1D.IEN7	IPR239	DTCER239
240	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT3	GDTE3	エッジ	○				IER1E.IEN0	IPR240	
241	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT3	GTCIE3	エッジ	○	○			IER1E.IEN1	IPR241	DTCER241
242	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT3	GTCIF3	エッジ	○	○			IER1E.IEN2	IPR242	DTCER242
243	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT3	GTCIV3	エッジ	○	○			IER1E.IEN3	IPR243	DTCER243
244	RX62T	—	予約	—	x	x	x	x	—	—	—
	RX24T RX24U	GPT3	GTCIU3	エッジ	○	○			IER1E.IEN4	IPR244	DTCER244
246	RX62T	RIIC0	ICEEI0	レベル	○	x	x	x	IER1E.IEN6	IPR88	—
	RX24T RX24U		EEI0							IPR246	
247	RX62T	RIIC0	ICRXI0	エッジ	○	○	x	x	IER1E.IEN7	IPR89	DTCER247
	RX24T RX24U		RXI0							IPR247	
248	RX62T	RIIC0	ICTXI0	エッジ	○	○	x	x	IER1F.IEN0	IPR8A	DTCER248
	RX24T RX24U		TXI0							IPR248	
249	RX62T	RIIC0	ICTEI0	レベル	○	x	x	x	IER1F.IEN1	IPR8B	—
	RX24T RX24U		TEI0							IPR249	
250	RX62T RX24T	—	予約	—	x	x	x	x	—	—	—
	RX24U	SCI11	ERI11	レベル	○				IER1F.IEN2	IPR250	
251	RX62T RX24T	—	予約	—	x	x	x	x	—	—	—
	RX24U	SCI11	RXI11	エッジ	○	○			IER1F.IEN3	IPR250	DTCER251
252	RX62T RX24T	—	予約	—	x	x	x	x	—	—	—
	RX24U	SCI11	TXI11	エッジ	○	○			IER1F.IEN4	IPR250	DTCER252
253	RX62T RX24T	—	予約	—	x	x	x	x	—	—	—
	RX24U	SCI11	TEI11	レベル	○				IER1F.IEN5	IPR250	
254	RX62T	LIN0	LIN0	エッジ	○	x	x	x	IER1F.IEN6	IPR90	—
	RX24T RX24U	—	予約	—	x				—	—	

4.4.8 バス

表 4.25 にバスの相違点を、表 4.26 にバス関連 I/O レジスタの相違点を示します。

表4.25 バスの相違点

項目		RX62T	RX24T、RX24U
内部周辺バス	内部周辺バス 1	- 周辺機能（バスエラー監視部、割り込み等）を接続 - システムクロック（ICLK）に同期して動作	- 周辺機能（DTC、バスエラー監視部、割り込み等）を接続 - システムクロック（ICLK）に同期して動作
	内部周辺バス 2	- 周辺機能（WDT、CMT、CRC、SCI 等）を接続 - 周辺モジュールクロック（PCLK）に同期して動作	- 周辺機能（内部周辺バス 1, 3, 4 以外の周辺機能）を接続 - 周辺モジュールクロック（PCLKB）に同期して動作
	内部周辺バス 3	—	- 周辺機能（RSCAN、CMPC）を接続 - 周辺モジュールクロック（PCLKB）に同期して動作
	内部周辺バス 4	- 周辺機能（MTU3、GPT）を接続 - システムクロック（ICLK）に同期して動作	- 周辺機能（MTU3、GPT、(RX24U) SCI11）を接続 - 周辺モジュールクロック（PCLKA）に同期して動作
	内部周辺バス 6	- 内蔵 ROM (P/E) / データフラッシュを接続 - 周辺モジュールクロック（PCLK）に同期して動作	- フラッシュ制御モジュール、E2 データフラッシュを接続 - FlashIF クロック（FCLK）に同期して動作

表4.26 バス関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
BEREN	TOEN	予約ビット	タイムアウト検出許可ビット
BERSR1	TO	予約ビット	タイムアウトビット
BUSPRI	—	レジスタなし	バスプライオリティ制御レジスタ

4.4.9 メモリプロテクションユニット

表 4.27にメモリプロテクションユニット関連 I/O レジスタの相違点を示します。

表4.27 メモリプロテクションユニット関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
MPESTS	IA (RX62T) IMPER (RX24T、RX24U)	命令メモリプロテクション エラー発生ビット	命令メモリプロテクション エラー発生ビット
	DA (RX62T) DMPER (RX24T、RX24U)	データメモリプロテクション エラー発生ビット	データメモリプロテクション エラー発生ビット

4.4.10 データトランスファコントローラ

表 4.28にデータトランスファコントローラの相違点を、表 4.29にデータトランスファコントローラ関連 I/O レジスタの相違点を示します。

表4.28 データトランスファコントローラの相違点

項目	RX62T	RX24T、RX24U
転送モード	- ノーマル転送モード 1 回の起動で 1 データ転送する - リピート転送モード 1 回の起動で 1 データ転送する リピートサイズ分データを転送する と転送開始アドレスに復帰 リピートサイズは最大 256 データ設定可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する ブロックサイズは、最大 255 データ設定可能	- ノーマル転送モード 1 回の起動で 1 データ転送する - リピート転送モード 1 回の起動で 1 データ転送する リピートサイズ分データを転送する と転送開始アドレスに復帰 リピートサイズは最大 256 データ設定可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する ブロックサイズは、最大 256 データ設定可能
データ転送単位	1 データ：1 バイト（8 ビット）、1 ワード（16 ビット）、1 ロングワード（32 ビット） - ブロックサイズのデータ数：1～255 データ	1 データ：1 バイト（8 ビット）、1 ワード（16 ビット）、1 ロングワード（32 ビット） - ブロックサイズのデータ数：1～256 データ

表4.29 データトランスファコントローラ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
DTCVBR	—	DTC ベクタベースアドレス（下位 12 ビット）	DTC ベクタベースアドレス（下位 10 ビット）
	—	DTC ベクタベースアドレス（上位 20 ビット）	DTC ベクタベースアドレス（下位 22 ビット）

4.4.11 I/O ポート

表 4.30にI/O ポートの相違点を、表 4.31にI/O ポート関連 I/O レジスタの相違点を示します。

表4.30 I/O ポートの相違点

項目	ポートシンボル	RX62T	RX24T	RX24U
ポート	PORT0	なし	P00、P01、P02	
	PORT2	P20、P21、P22、P23、P24、—		P20、P21、P22、P23、P24、P27
	PORT3	P30、P31、P32、P33	P30、P31、P32、P33、P36、P37	
	PORT5	P50、P51、P52、P53、P54、P55		—、—、P52、P53、P54、P55
入力プルアップ機能	PORT0	なし	P00～P02 あり	
	PORT1	P10、P11 なし	P10、P11 あり	
	PORT2	P20～P24、— なし	P20～P24、— あり	P20～P24、P27 あり
	PORT3	P30～P33 なし	P30～P33、P36、P37 あり	
	PORT4	P40～P47 なし	P40～P47 あり	
	PORT5	P50、P51、P52～P55 なし	P50、P51、P52～P55 あり	—、—、P52～P55 あり
	PORT6	P60～P65 なし	P60～P65 あり	
	PORT7	P70～P76 なし	P70～P76 あり	
	PORT8	P80～P82 なし	P80～P82 あり	
	PORT9	P90～P96 なし	P90～P96 あり	
	PORTA	PA0～PA5 なし	PA0～PA5 あり	
	PORTB	PB0～PB7 なし	PB0～PB7 あり	
	PORTD	PD0～PD7 なし	PD0～PD7 あり	
	PORTE	PE0、PE1、PE3～PE5 なし	PE0、PE1、PE3～PE5 あり	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

項目	ポートシンボル	RX62T	RX24T	RX24U
オープンドレイン 出力機能	PORT0	なし	P00～P02 あり	
	PORT1	P10、P11 なし	P10、P11 あり	
	PORT2	P20～P24、— なし	P20～P24、— あり	P20～P24、P27 あり
	PORT3	P30～P33、—、— なし	P30～P33、P36、P37 あり	
	PORT7	P70～P76 なし	P70～P76 あり	
	PORT8	P80～P82 なし	P80～P82 あり	
	PORT9	P90～P96 なし	P90～P96 あり	
	PORTA	PA0～PA5 なし	PA0～PA5 あり	
	PORTB	PB0～PB7 なし ただし、PB1 (SCL のみ)、PB2 (SDA のみ) あり	PB0～PB7 あり	
	PORTD	PD0～PD7 なし	PD0～PD7 あり	
	PORTE	PE0、PE1、PE3～PE5 なし	PE0、PE1、PE3～PE5 あり	
駆動能力切り替え 機能	PORT0	なし	P00～P02 あり	
	PORT1	P10、P11 なし	P10、P11 あり	
	PORT2	P20～P24、— なし	P20～P24、— あり	P20～P24、P27 あり
	PORT3	P30～P33 なし	P30～P33 あり	
	PORT7	P70 なし	P70 あり	
	PORT8	P80、P82 なし	P80、P82 あり	
	PORT9	P96 なし	P96 あり	
	PORTA	PA0～PA5 なし	PA0～PA5 あり	
	PORTB	PB0、PB3、PB4、PB6、PB7 なし	PB0、PB3、PB4、PB6、PB7 あり	
	PORTD	PD0～PD2、PD4～PD7 なし	PD0～PD2、PD4～PD7 あり	
	PORTE	PE0、PE1、PE3～PE5 なし	PE0、PE1、PE3～PE5 あり	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

項目	ポートシンボル	RX62T	RX24T	RX24U
大電流端子	PORT8	P81 なし	P81 あり	
	PORTB	PB5 なし	PB5 あり	
	PORTD	PD3 なし	PD3 あり	
5V トレラント	PORTB	PB1、PB2 なし	PB1、PB2 あり	

表4.31 I/O ポート関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
PDR	—	レジスタなし	ポート方向レジスタ
PODR	—	レジスタなし	ポート出力データレジスタ
PIDR	—	レジスタなし	ポート入力レジスタ
PMR	—	レジスタなし	ポートモードレジスタ
ODR0	—	レジスタなし	オーブンドレイン制御レジスタ 0
ODR1	—	レジスタなし	オーブンドレイン制御レジスタ 1
PCR	—	レジスタなし	プルアップ制御レジスタ
DSCR	—	レジスタなし	駆動能力制御レジスタ
DDR	—	データディレクションレジスタ	レジスタなし
DR	—	データレジスタ	レジスタなし
PORT	—	ポートレジスタ	レジスタなし
ICR	—	入力バッファコントロールレジスタ	レジスタなし
PF8IRQ	—	ポートファンクションレジスタ 8	レジスタなし
PFAADC	—	ポートファンクションレジスタ A	レジスタなし
PFCMTU	—	ポートファンクションレジスタ C	レジスタなし
PFDGPT	—	ポートファンクションレジスタ D	レジスタなし
PFFSCI	—	ポートファンクションレジスタ F	レジスタなし
PFGSPI	—	ポートファンクションレジスタ G	レジスタなし
PFHSPI	—	ポートファンクションレジスタ H	レジスタなし
PFJCAN	—	ポートファンクションレジスタ J	レジスタなし
PFKLIN	—	ポートファンクションレジスタ K	レジスタなし
PFMPOE	—	ポートファンクションレジスタ M	レジスタなし
PFNPOE	—	ポートファンクションレジスタ N	レジスタなし

4.4.12 マルチファンクションタイマパルスユニット 3

表 4.32 にマルチファンクションタイマパルスユニット 3 の相違点を、表 4.33 にマルチファンクションタイマパルスユニット 3 関連 I/O レジスタの相違点を示します。

表 4.32 マルチファンクションタイマパルスユニット 3 の相違点

項目	RX62T	RX24T、RX24U
パルス入出力	最大 24 本	最大 28 本
カウントクロック	チャンネルごとに 6~8 種類 (チャンネル 5 は 4 種類)	チャンネルごとに 11 種類 (MTU0、MTU9 は 14 種類、MTU2 は 12 種類、MTU5 は 10 種類、MTU1 & MTU2 (LWA=1 のとき) は 4 種類)
動作周波数	8~100MHz	~80MHz
設定可能動作	【MTU0~MTU4、MTU6、MTU7】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 - カウンタクリア動作 - 複数のタイマカウンタ (TCNT) への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 12 相の PWM 出力	【MTU0~MTU4、MTU6、MTU7、MTU9】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ (TCNT) への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 14 相の PWM 出力
	【MTU0、MTU3、MTU4、MTU6、MTU7】 バッファ動作を設定可能	【MTU0、MTU3、MTU4、MTU6、MTU7、MTU9】 バッファ動作を設定可能
	【MTU1、MTU2】 - 個々に位相計数モードを設定可能 - カスケード接続動作が可能	【MTU1、MTU2】 - 独立に位相計数モードを設定可能 - カスケード接続動作が可能 - MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能 (TMDR3.LWA = 1 設定時)
	—	【MTU6、MTU7】 MTU9 と連動させて、相補 PWM、リセット PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類 (チョッピング、レベル) の波形出力が選択可能
割り込み要因	38 種類	45 種類

表4.33 マルチファンクションタイマパルスユニット 3 関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
TCR2	—	レジスタなし	タイマコントロールレジスタ 2
TMDR1	BFE	バッファ動作 E ビット 0 : MTU0.TGRE と MTU0.TGRF は通常動作 1 : MTU0.TGRE と MTU0.TGRF はバッファ動作	バッファ動作 E ビット 0 : MTU0.TGRE、MTU9.TGRE と MTU0.TGRF、TU9.TGRF は通常動作 1 : MTU0.TGRE、MTU9.TGRE と MTU0.TGRF、TU9.TGRF はバッファ動作
TMDR2n (n = A、B)	—	レジスタなし	タイマモードレジスタ 2
TMDR3	—	レジスタなし	タイマモードレジスタ 3
TSR	TGFA	インプットキャプチャ/アウト プットコンペアフラグ A	予約ビット
	TGFB	インプットキャプチャ/アウト プットコンペアフラグ B	予約ビット
	TGFC	インプットキャプチャ/アウト プットコンペアフラグ C	予約ビット
	TGFD	インプットキャプチャ/アウト プットコンペアフラグ D	予約ビット
	TCFV	オーバフローフラグ	予約ビット
	TCFU	アンダフローフラグ	予約ビット
TSR2	—	タイマステータスレジスタ 2	レジスタなし
TBTM	TTSE	タイミング選択 E ビット 0 : MTU0.TGRF から MTU0.TGRE への転送タイミ ングは MTU0 のコンペアマッ チ E 発生時 1 : MTU0.TGRF から MTU0.TGRE への転送タイミ ングは MTU0.TCNT クリア時	タイミング選択 E ビット 0 : MTU0.TGRF から MTU0.TGRE、MTU9.TGRF から MTU9.TGRE への転送タ イミングは MTU0、MTU9 の コンペアマッチ E 発生時 1 : MTU0.TGRF から MTU0.TGRE、MTU9.TGRF から MTU9.TGRE への転送タ イミングは MTU0.TCNT、 MTU9.TCNT クリア時
TCNTLW	—	レジスタなし	タイマロングワードカウンタ
TGRnLW (n = A、B)	—	レジスタなし	タイマロングワードジェネラル レジスタ
TSTRA	CST9	予約ビット	カウンタスタート 9 ビット
TSYRA	SYNC9	予約ビット	タイマ同期 9 ビット
TCSYSTR	SCH9	予約ビット	シンクロスタート 9 ビット
TGCRB	—	レジスタなし	タイマゲートコントロールレジ スタ B
NFCRn (n = 0~ 4、6、7、9、C)	—	レジスタなし	ノイズフィルタコントロールレ ジスタ n
NFCR5	—	レジスタなし	ノイズフィルタコントロールレ ジスタ 5
TADSTRGR0	—	レジスタなし	A/D 変換開始要求選択レジスタ 0
TADSTRGR1	—	レジスタなし	A/D 変換開始要求選択レジスタ 1

4.4.13 ポートアウトプットイネーブル 3

表 4.34 にポートアウトプットイネーブル 3 の相違点を、表 4.35 にポートアウトプットイネーブル 3 関連 I/O レジスタの相違点を示します。

表4.34 ポートアウトプットイネーブル 3 の相違点

項目	RX62T	RX24T、RX24U
ハイインピーダンス 対象端子 (RX24T/24U は汎用 入出力ポートにも選 択可)	- MTU の出力端子 MTU0 端子 (MTIOC0A、MTIOC0B、 MTIOC0C、MTIOC0D) MTU3 端子 (MTIOC3B、MTIOC3D) MTU4 端子 (MTIOC4A、MTIOC4B、 MTIOC4C、MTIOC4D) MTU6 端子 (MTIOC6B、MTIOC6D) MTU7 端子 (MTIOC7A、MTIOC7B、 MTIOC7C、MTIOC7D) — - GPT の出力端子 GPT0 端子 (GTIOC0A、GTIOC0B) GPT1 端子 (GTIOC1A、GTIOC1B) GPT2 端子 (GTIOC2A、GTIOC2B) GPT3 端子 (GTIOC3A、GTIOC3B)	- MTU の出力端子 MTU0 端子 (MTIOC0A、MTIOC0B、 MTIOC0C、MTIOC0D) MTU3 端子 (MTIOC3B、MTIOC3D) MTU4 端子 (MTIOC4A、MTIOC4B、 MTIOC4C、MTIOC4D) MTU6 端子 (MTIOC6B、MTIOC6D) MTU7 端子 (MTIOC7A、MTIOC7B、 MTIOC7C、MTIOC7D) MTU9 端子 (MTIOC9A、MTIOC9B、 MTIOC9C、MTIOC9D) - GPT の出力端子 GPT0 端子 (GTIOC0A、GTIOC0B) GPT1 端子 (GTIOC1A、GTIOC1B) GPT2 端子 (GTIOC2A、GTIOC2B) GPT3 端子 (GTIOC3A、GTIOC3B)
ハイインピーダンス 発生条件 (RX24T/24U は汎用 入出力ポートにも選 択可)	- 入力端子の変化 - POE0#、POE4#、POE8#、POE10#、 POE11#端子が入力されたとき - 出力端子の短絡 - 以下の組み合わせの出力信号レベル (アクティブレベル) が 1 サイクル以 上一致 (短絡) したとき - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - MTIOC6B と MTIOC6D - MTIOC7A と MTIOC7C - MTIOC7B と MTIOC7D - GTIOC0A-A と GTIOC0B-A - GTIOC1A-A と GTIOC1B-A - GTIOC2A-A と GTIOC2B-A - レジスタ設定をしたとき - クロック発生回路の発振停止を検出し たとき - コンパレータ (S12ADA) のコンパレ ータ検出をしたとき	- 入力端子の変化 - POE0#、POE4#、POE8#、POE10#、 POE11#、POE12#端子が入力されたと き - 出力端子の短絡 - 以下の組み合わせの出力信号レベル (アクティブレベル) が 1 サイクル以 上一致 (短絡) したとき - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - MTIOC6B と MTIOC6D - MTIOC7A と MTIOC7C - MTIOC7B と MTIOC7D - GTIOC0A と GTIOC0B - GTIOC1A と GTIOC1B - GTIOC2A と GTIOC2B - レジスタ設定をしたとき - クロック発生回路の発振停止を検出し たとき - コンパレータ (CMPC) のコンパレ ータ検出をしたとき

項目	RX62T	RX24T、RX24U
機能 (RX24T/24U はハイインピーダンス状態、汎用入出力ポートに選択可)	• POE0#、POE4#、POE8#、POE10#、POE11#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low レベルサンプリングの設定が可能です • POE0#、POE4#、POE8#、POE10#、POE11#端子の立ち下がりエッジ、または Low レベルサンプリングによって、MTU 相補 PWM 出力端子および MTU0 端子、GPT 端子をハイインピーダンス状態にできます • クロック発生回路の発振停止を検出した場合、MTU 相補 PWM 出力端子および MTU0 端子、GPT 端子をハイインピーダンス状態にできます • MTU 相補 PWM 出力端子または GPT 大電流出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子または GPT 大電流出力端子をハイインピーダンス状態にできます • 12 ビット A/D コンバータ (S12ADA) のコンパレータ検出によって、MTU 相補 PWM 出力端子および MTU0 端子、GPT 端子をハイインピーダンス状態にできます • POE3 のレジスタの設定により、MTU 相補 PWM 出力端子および MTU0 端子、GPT 端子をハイインピーダンス状態にできます • 入力レベルのサンプリング、または出力レベルの比較結果により、それぞれ割り込みの発生が可能です	• POE0#、POE4#、POE8#、POE10#、POE11#、POE12#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low レベルサンプリングの設定が可能です • POE0#、POE4#、POE8#、POE10#、POE11#、POE12#端子の立ち下がりエッジ、または Low レベルサンプリングによって、すべての制御対象端子の出力を停止できます • クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力を停止できます • MTU 相補 PWM 出力端子または GPT 大電流出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力を停止できます • GPT 出力端子(GPT0/1/2)の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、GPT 出力端子の出力を停止できます • 12 ビット A/D コンバータ (S12ADA) のコンパレータ検出によって、すべての制御対象端子の出力を停止できます • POE3 のレジスタの設定により、すべての制御対象端子の出力を停止できます • 入力レベルのサンプリング、または出力レベルの比較結果により、それぞれ割り込みの発生が可能です

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

表4.35 ポートアウトプットイネーブル 3 関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T	RX24U
ICSR3	POE8E	POE8 ハイインピーダンス許可ビット	POE8 出力停止許可ビット	
ICSR4	POE10E	POE10 ハイインピーダンス許可ビット	POE10 出力停止許可ビット	
ICSR5	POE11E	POE11 ハイインピーダンス許可ビット	POE11 出力停止許可ビット	
ICSR6	—	レジスタなし	入力レベルコントロール/ステータスレジスタ 6	
ICSR7	—	レジスタなし	入力レベルコントロール/ステータスレジスタ 7	
OCSR1	OCE1	出力短絡ハイインピーダンス許可 1 ビット	出力短絡時出力停止許可 1 ビット	
OCSR2	OCE2	出力短絡ハイインピーダンス許可 2 ビット	出力短絡時出力停止許可 2 ビット	
OCSR3	—	レジスタなし	出力レベルコントロール/ステータスレジスタ 3	
ALR1	OLSG0A	MTIOC3B/GTIOC0A-A アクティブレベル設定ビット	MTIOC3B/GTIOC0A (P71) 端子アクティブレベル設定ビット	
	OLSG0B	MTIOC3D/GTIOC0B-A アクティブレベル設定ビット	MTIOC3D/GTIOC0B (P74) 端子アクティブレベル設定ビット	
	OLSG1A	MTIOC4A/GTIOC1A-A アクティブレベル設定ビット	MTIOC4A/GTIOC1A (P72) 端子アクティブレベル設定ビット	
	OLSG1B	MTIOC4C/GTIOC1B-A アクティブレベル設定ビット	MTIOC4C/GTIOC1B (P75) 端子アクティブレベル設定ビット	
	OLSG2A	MTIOC4B/GTIOC2A-A アクティブレベル設定ビット	MTIOC4B/GTIOC2A (P73) 端子アクティブレベル設定ビット	
	OLSG2B	MTIOC4D/GTIOC2B-A アクティブレベル設定ビット	MTIOC4D/GTIOC2B (P76) 端子アクティブレベル設定ビット	
ALR2	—	レジスタなし	アクティブレベルレジスタ 2	
ALR3	—	レジスタなし	アクティブレベルレジスタ 3	
SPOER	MTUCH34HIZ	MTU3、MTU4 出力ハイインピーダンス許可ビット	MTU3、MTU4/GPT0~GPT2 端子出力停止許可ビット	
	MTUCH67HIZ	MTU6、MTU7 出力ハイインピーダンス許可ビット	MTU6、MTU7 端子出力停止許可ビット	
	MTUCH0HIZ	MTU0 出力ハイインピーダンス許可ビット	MTU0 端子出力停止許可ビット	
	GPT01HIZ (RX62T) GPT02HIZ (RX24U)	GPT0、GPT1 出力ハイインピーダンス許可ビット	予約ビット	GPT0~GPT2/MTU3、MTU4 端子出力停止許可ビット
	GPT23HIZ (RX62T) GPT03HIZ (RX24T/24U)	GPT2、GPT3 出力ハイインピーダンス許可ビット	GPT0~GPT3 端子出力停止許可ビット	
	MTUCH9HIZ	予約ビット	MTU9 出力停止許可ビット	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T	RX24U
POECR1	MTU0AZE	MTU CH0A ハイインピーダンス許可ビット	MTIOC0A (PB3) 端子ハイインピーダンス許可ビット	
	MTU0BZE	MTU CH0B ハイインピーダンス許可ビット	MTIOC0B (PB2) 端子ハイインピーダンス許可ビット	
	MTU0CZE	MTU CH0C ハイインピーダンス許可ビット	MTIOC0C 端子ハイインピーダンス許可ビット	
	MTU0DZE	MTU CH0D ハイインピーダンス許可ビット	MTIOC0D 端子ハイインピーダンス許可ビット	
	MTU0A1ZE	予約ビット	MTIOC0A (P31) 端子ハイインピーダンス許可ビット	
	MTU0B1ZE	予約ビット	MTIOC0B (P30) 端子ハイインピーダンス許可ビット	
POECR2	MTU7BDZE	MTU CH7BD ハイインピーダンス許可ビット	MTIOC7B/MTIOC7D 端子ハイインピーダンス許可ビット	
	MTU7ACZE	MTU CH7AC ハイインピーダンス許可ビット	MTIOC7A/MTIOC7C 端子ハイインピーダンス許可ビット	
	MTU6BDZE	MTU CH6BD ハイインピーダンス許可ビット	MTIOC6B/MTIOC6D 端子ハイインピーダンス許可ビット	
	MTU4BDZE	MTU CH4BD ハイインピーダンス許可ビット	MTIOC4B/MTIOC4D (P73/P76) 端子ハイインピーダンス許可ビット	
	MTU4ACZE	MTU CH4AC ハイインピーダンス許可ビット	MTIOC4A/MTIOC4C (P72/P75) 端子ハイインピーダンス許可ビット	
	MTU3BDZE	MTU CH3BD ハイインピーダンス許可ビット	MTIOC3B/MTIOC3D (P71/P74) 端子ハイインピーダンス許可ビット	
POECR3	GPT0ABZE (RX62T) GPT0AZE (RX24U)	GPT CH0AB ハイインピーダンス許可ビット	予約ビット	GTIOC0A (P12) 端子ハイインピーダンス許可ビット
		リセット後の初期値が異なります		
	GPT1ABZE (RX62T) GPT0BZE (RX24U)	GPT CH1AB ハイインピーダンス許可ビット	予約ビット	GTIOC0B (P15) 端子ハイインピーダンス許可ビット
		リセット後の初期値が異なります		
	GPT1AZE	予約ビット		GTIOC1A (P13) 端子ハイインピーダンス許可ビット
	GPT1BZE	予約ビット		GTIOC1B (P16) 端子ハイインピーダンス許可ビット

レジスタシンボル	ビットシンボル	RX62T	RX24T	RX24U
POECR3	GPT2AZE	予約ビット		GTIOC2A (P14) 端子ハイインピーダンス許可ビット
	GPT2BZE	予約ビット		GTIOC2B (P17) 端子ハイインピーダンス許可ビット
	GPT2ABZE (RX62T) GPT0A1ZE (RX24T/24U)	GPT CH2AB ハイインピーダンス許可ビット リセット後の初期値が異なります	GTIOC0A (PD2) 端子ハイインピーダンス許可ビット	
	GPT3ABZE (RX62T) GPT0B1ZE (RX24T/24U)	GPT CH3AB ハイインピーダンス許可ビット リセット後の初期値が異なります	GTIOC0B (PD1) 端子ハイインピーダンス許可ビット	
	GPT1A1ZE	予約ビット	GTIOC1A (PD0) 端子ハイインピーダンス許可ビット	
	GPT1B1ZE	予約ビット	GTIOC1B (PB7) 端子ハイインピーダンス許可ビット	
	GPT2A1ZE	予約ビット	GTIOC2A (PB6) 端子ハイインピーダンス許可ビット	
	GPT2B1ZE	予約ビット	GTIOC2B (PB5) 端子ハイインピーダンス許可ビット	
	GPT3A1ZE	予約ビット	GTIOC3A ハイインピーダンス許可ビット	
	GPT3B1ZE	予約ビット	GTIOC3B ハイインピーダンス許可ビット	
POECR4	CMADDMT34ZE	MTU CH34 ハイインピーダンス CFLAG 追加ビット	MTU3, MTU4 出力停止条件 CFLAG 追加ビット	
	IC2ADDMT34ZE	MTU CH34 ハイインピーダンス POE4F 追加ビット	MTU3, MTU4 出力停止条件 POE4F 追加ビット	
	IC3ADDMT34ZE	MTU CH34 ハイインピーダンス POE8F 追加ビット	MTU3, MTU4 出力停止条件 POE8F 追加ビット	
	IC4ADDMT34ZE	MTU CH34 ハイインピーダンス POE10F 追加ビット	MTU3, MTU4 出力停止条件 POE10F 追加ビット	
	IC5ADDMT34ZE	MTU CH34 ハイインピーダンス POE11F 追加ビット	MTU3, MTU4 出力停止条件 POE11F 追加ビット	
	IC6ADDMT34ZE	予約ビット	MTU3, MTU4 出力停止条件 POE12F 追加ビット	
	CMADDMT67ZE	MTU CH67 ハイインピーダンス CFLAG 追加ビット	MTU6, MTU7 出力停止条件 CFLAG 追加ビット	
	IC1ADDMT67ZE	MTU CH67 ハイインピーダンス POE0F 追加ビット	MTU6, MTU7 出力停止条件 POE0F 追加ビット	
	IC3ADDMT67ZE	MTU CH67 ハイインピーダンス POE8F 追加ビット	MTU6, MTU7 出力停止条件 POE8F 追加ビット	
	IC4ADDMT67ZE	MTU CH67 ハイインピーダンス POE10F 追加ビット	MTU6, MTU7 出力停止条件 POE10F 追加ビット	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T	RX24U
POECR4	IC5ADDMT67ZE	MTU CH67 ハイインピーダンス POE11F 追加ビット	MTU6, MTU7 出力停止条件 POE11F 追加ビット	
	IC6ADDMT67ZE	予約ビット	MTU6, MTU7 出力停止条件 POE12F 追加ビット	
POECR5	CMADDMT0ZE	MTU CH0 ハイインピーダンス CFLAG 追加ビット	MTU0 出力停止条件 CFLAG 追加ビット	
	IC1ADDMT0ZE	MTU CH0 ハイインピーダンス POE0F 追加ビット	MTU0 出力停止 POE0F 追加ビット	
	IC2ADDMT0ZE	MTU CH0 ハイインピーダンス POE4F 追加ビット	MTU0 出力停止 POE4F 追加ビット	
	IC4ADDMT0ZE	MTU CH0 ハイインピーダンス POE10F 追加ビット	MTU0 出力停止 POE10F 追加ビット	
	IC5ADDMT0ZE	MTU CH0 ハイインピーダンス POE11F 追加ビット	MTU0 出力停止 POE11F 追加ビット	
	IC6ADDMT0ZE	予約ビット	MTU0 出力停止 POE12F 追加ビット	
POECR6	CMADDGPT01ZE (RX62T) CMADDGPT02ZE (RX24U)	GPT CH01 ハイインピーダンス CFLAG 追加ビット	予約ビット	GPT0～GPT2 出力停止条件 CFLAG 追加ビット
	IC1ADDGPT01ZE (RX62T) IC1ADDGPT02ZE (RX24U)	GPT CH01 ハイインピーダンス POE0F 追加ビット	予約ビット	GPT0～GPT2 出力停止条件 POE0F 追加ビット
	IC2ADDGPT01ZE (RX62T) IC2ADDGPT02ZE (RX24U)	GPT CH01 ハイインピーダンス POE4F 追加ビット	予約ビット	GPT0～GPT2 出力停止条件 POE4F 追加ビット
	IC3ADDGPT01ZE (RX62T) IC3ADDGPT02ZE (RX24U)	GPT CH01 ハイインピーダンス POE8F 追加ビット	予約ビット	GPT0～GPT2 出力停止条件 POE8F 追加ビット
	IC5ADDGPT01ZE (RX62T) IC5ADDGPT02ZE (RX24U)	GPT CH01 ハイインピーダンス POE11F 追加ビット	予約ビット	GPT0～GPT2 出力停止条件 POE11F 追加ビット
POECR6	IC6ADDGPT02ZE	予約ビット		GPT0～GPT2 出力停止条件 POE12F 追加ビット
	CMADDGPT23ZE (RX62T) CMADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピーダンス CFLAG 追加ビット	GPT0～GPT3 出力停止条件 CFLAG 追加ビット	
	IC1ADDGPT23ZE (RX62T) IC1ADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピーダンス POE0F 追加ビット	GPT0～GPT3 出力停止条件 POE0F 追加ビット	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T	RX24U
POECR6	IC2ADDGPT23ZE (RX62T) IC2ADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピーダンス POE4F 追加ビット	GPT0～GPT3 出力停止条件 POE4F 追加ビット	
	IC3ADDGPT23ZE (RX62T) IC3ADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピーダンス POE8F 追加ビット	GPT0～GPT3 出力停止条件 POE8F 追加ビット	
	IC4ADDGPT23ZE (RX62T) IC4ADDGPT03ZE (RX24T/24U)	GPT CH23 ハイインピーダンス POE10F 追加ビット	GPT0～GPT3 出力停止条件 POE10F 追加ビット	
	IC6ADDGPT03ZE	予約ビット	GPT0～GPT3 出力停止条件 POE12F 追加ビット	
POECR7	MTU9AZE	レジスタなし	MTIOC9A (PD7) 端子ハイインピーダンス許可ビット	
	MTU9BZE		MTIOC9B (PE0) 端子ハイインピーダンス許可ビット	
	MTU9CZE		MTIOC9C (PD6) 端子ハイインピーダンス許可ビット	
	MTU9DZE		MTIOC9D (PE1) 端子ハイインピーダンス許可ビット	
	MTU9A1ZE		MTIOC9A (P21) 端子ハイインピーダンス許可ビット	
	MTU9B1ZE		MTIOC9B (P10) 端子ハイインピーダンス許可ビット	
	MTU9C1ZE		MTIOC9C (P20) 端子ハイインピーダンス許可ビット	
	MTU9D1ZE		MTIOC9D (P02) 端子ハイインピーダンス許可ビット	
	MTU9A2ZE		予約ビット	MTIOC9A (P26) 端子ハイインピーダンス許可ビット
	MTU9C2ZE		予約ビット	MTIOC9C (P25) 端子ハイインピーダンス許可ビット
POECR8	—	レジスタなし	ポートアウトプットイネーブルコントロールレジスタ 8	
PMMCR0	—	レジスタなし	ポートモードマスクコントロールレジスタ 0	
PMMCR1	—	レジスタなし	ポートモードマスクコントロールレジスタ 1	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T	RX24U
PMMCR2	GPT0AME	レジスタなし	予約ビット	GTIOC0A/MTI OC3B (P12) 端子ポート モードマスク 許可ビット
	GPT0BME		予約ビット	GTIOC0B/MTI OC3D (P15) 端子ポート モードマスク 許可ビット
	GPT1AME		予約ビット	GTIOC1A/MTI OC4A (P13) 端子ポート モードマスク 許可ビット
	GPT1BME		予約ビット	GTIOC1B/MTI OC4C (P16) 端子ポート モードマスク 許可ビット
	GPT2AME		予約ビット	GTIOC2A/MTI OC4B (P14) 端子ポート モードマスク 許可ビット
	GPT2BME		予約ビット	GTIOC2B/MTI OC4D (P17) 端子ポート モードマスク 許可ビット
PWMCR3	MTU9A2ME	レジスタなし	予約ビット	MTIOC9A (P26) 端子 ポートモード マスク許可 ビット
	MTU9C2ME		予約ビット	MTIOC9C (P25) 端子 ポートモード マスク許可 ビット
POECMPFR	—	レジスタなし	ポートアウトプットイネーブル コンパレータ出力検出フラグレ ジスタ	
POECMPSEL	—	レジスタなし	ポートアウトプットイネーブル コンパレータ要求選択レジスタ	
POECMPExm (m=0~2, 4, 5) (RX24T) (m=0~5) (RX24U)	—	レジスタなし	ポートアウトプットイネーブル コンパレータ要求拡張選択レジ スタ m	

4.4.14 汎用 PWM タイマ

表 4.36に汎用 PWM タイマの相違点を、表 4.37に汎用 PWM タイマ関連 I/O レジスタの相違点を示します。

表4.36 汎用 PWM タイマの相違点

項目	RX62T	RX24T、RX24U
機能	16 ビット×4 チャンネル - 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波） - 動作モード のこぎり波 PWM モード のこぎり波ワンショットパルスモード 三角波 PWM モード 1 三角波 PWM モード 2 三角波 PWM モード 3 - チャンネルごとに独立したクロックソース（内部クロック 4 種類）を選択可能 - チャンネルごとに 2 本の入出力端子 - チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 - 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 - アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成 - チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能） - それぞれのカウンタを同期動作可能 - 同期動作モード（同時または任意のタイミングでずらす（位相シフトに対応）） - PWM 動作の際にデッドタイム生成が可能 3 つのカウンタを組み合わせ、デッドタイム付きの 3 相 PWM 波形を生成可能 - 外部/内部トリガによりカウントスタート/クリア/ストップ可能 - 内部トリガ要因として、コンパレータ検出、ソフトウェア、コンペアマッチ	16 ビット×4 チャンネル、16 ビット×2 チャンネル+32 ビット×1 チャンネル、32 ビット×2 チャンネルのいずれかを選択可能 - 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波） - 動作モード のこぎり波 PWM モード のこぎり波ワンショットパルスモード 三角波 PWM モード 1 三角波 PWM モード 2 三角波 PWM モード 3 - チャンネルごとに独立したクロックソース（内部クロック 9 種、外部クロック 4 種類）を選択可能 - チャンネルごとに 2 本の入出力端子 - 端子入力経路にノイズフィルタを選択可能 - チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 - 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 - アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成 - チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー/アンダフローで割り込み可能） - それぞれのカウンタを同期動作可能 - 同期動作モード（同時または任意のタイミングでずらす（位相シフトに対応）） - PWM 動作の際にデッドタイム生成が可能 3 つのカウンタを組み合わせ、デッドタイム付きの 3 相 PWM 波形を生成可能 - 外部/内部トリガによりカウントスタート/クリア/ストップ可能 - 内部トリガ要因として、コンパレータ検出、MTU3 カウントスタート、ソフトウェア、コンペアマッチ

項目	RX62T	RX24T、RX24U
機能	分周された IWDT 専用低速オンチップオシレータクロックのエッジを、システムクロック (ICLK) を分周したカウントクロックで計測することが可能 (発振異常検出)	—

表4.37 汎用 PWM タイマ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTSTR	CST1	GPT1.GTCNT カウントスタートビット	GPT1.GTCNT/GPT01.GTCNT LW カウントスタートビット
	CST3	GPT3.GTCNT カウントスタートビット	GPT3.GTCNT/GPT23.GTCNT LW カウントスタートビット
NFCR	—	レジスタなし	ノイズフィルタ制御レジスタ
GTHSCR 汎用 PWM タイマ ハードウェア要因 スタートコントロールレジスタ (RX62T) 汎用 PWM タイマ ハードウェア要因 スタート/ストップ制御レジスタ (RX24T/24U)	CSHW1[1:0]	GPT1.GTCNT ハードウェア要因カウントスタートビット	GPT1.GTCNT/GPT01.GTCNT LW ハードウェア要因カウントスタートビット
	CSHW3[1:0]	GPT3.GTCNT ハードウェア要因カウントスタートビット	GPT3.GTCNT/GPT23.GTCNT LW ハードウェア要因カウントスタートビット
	CPHW1[1:0]	GPT1.GTCNT ハードウェア要因カウントストップビット	GPT1.GTCNT/GPT01.GTCNT LW ハードウェア要因カウントストップビット
	CPHW3[1:0]	GPT3.GTCNT ハードウェア要因カウントストップビット	GPT3.GTCNT/GPT23.GTCNT LW ハードウェア要因カウントストップビット
GTHCCR	CCHW1[1:0]	GPT1.GTCNT ハードウェア要因カウントクリアビット	GPT1.GTCNT/GPT01.GTCNT LW ハードウェア要因カウントクリアビット
	CCHW3[1:0]	GPT3.GTCNT ハードウェア要因カウントクリアビット	GPT3.GTCNT/GPT23.GTCNT LW ハードウェア要因カウントクリアビット
	CCSW1	GPT1.GTCNT カウントクリアビット	GPT1.GTCNT/GPT01.GTCNT LW カウントクリアビット
	CCSW3	GPT3.GTCNT カウントクリアビット	GPT3.GTCNT/GPT23.GTCNT LW カウントクリアビット

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTHSSR	CSHSL0[3:0]	GPT0.GTCNT ハードウェアカウンタスタート要因選択ビット b3 b0 0 0 0 0 : AN000 用コンパレータ検出 0 0 0 1 : AN001 用コンパレータ検出 0 0 1 0 : AN002 用コンパレータ検出 0 0 1 1 : 設定しないでください 0 1 0 0 : AN100 用コンパレータ検出 0 1 0 1 : AN101 用コンパレータ検出 0 1 1 0 : AN102 用コンパレータ検出 0 1 1 1 : 設定しないでください 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 — — 上記以外は設定しないでください	GPT0.GTCNT ハードウェアカウンタスタート要因選択ビット b3 b0 0 0 0 0 : CMPC0 用コンパレータ出力 0 0 0 1 : CMPC1 用コンパレータ出力 0 0 1 0 : MTU0 カウントスタート 0 0 1 1 : MTU1 カウントスタート 0 1 0 0 : CMPC2 用コンパレータ出力 0 1 0 1 : CMPC3 用コンパレータ出力 0 1 1 0 : MTU2 カウントスタート 0 1 1 1 : MTU4 カウントスタート 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 1 1 0 1 : MTU7 カウントスタート 1 1 1 0 : MTU9 カウントスタート ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTHSSR	CSHSL1[3:0]	GPT1.GTCNT ハードウェアカウンタスタート要因選択ビット b7 b4 0 0 0 0 : AN000 用コンパレータ検出 0 0 0 1 : AN001 用コンパレータ検出 0 0 1 0 : AN002 用コンパレータ検出 0 0 1 1 : 設定しないでください 0 1 0 0 : AN100 用コンパレータ検出 0 1 0 1 : AN101 用コンパレータ検出 0 1 1 0 : AN102 用コンパレータ検出 0 1 1 1 : 設定しないでください 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 — — 上記以外は設定しないでください	GPT1.GTCNT/GPT01.GTCNT LW ハードウェアカウンタスタート要因選択ビット b7 b4 0 0 0 0 : CMPC0 用コンパレータ出力 0 0 0 1 : CMPC1 用コンパレータ出力 0 0 1 0 : MTU0 カウントスタート 0 0 1 1 : MTU1 カウントスタート 0 1 0 0 : CMPC2 用コンパレータ出力 0 1 0 1 : CMPC3 用コンパレータ出力 0 1 1 0 : MTU2 カウントスタート 0 1 1 1 : MTU4 カウントスタート 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 1 1 0 1 : MTU7 カウントスタート 1 1 1 0 : MTU9 カウントスタート ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTHSSR	CSHSL2[3:0]	GPT2.GTCNT ハードウェアカウンタスタート要因選択ビット b11 b8 0 0 0 0 : AN000 用コンパレータ検出 0 0 0 1 : AN001 用コンパレータ検出 0 0 1 0 : AN002 用コンパレータ検出 0 0 1 1 : 設定しないでください 0 1 0 0 : AN100 用コンパレータ検出 0 1 0 1 : AN101 用コンパレータ検出 0 1 1 0 : AN102 用コンパレータ検出 0 1 1 1 : 設定しないでください 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRГ 端子入力 — — 上記以外は設定しないでください	GPT2.GTCNT ハードウェアカウンタスタート要因選択ビット b11 b8 0 0 0 0 : CMPC0 用コンパレータ出力 0 0 0 1 : CMPC1 用コンパレータ出力 0 0 1 0 : MTU0 カウントスタート 0 0 1 1 : MTU1 カウントスタート 0 1 0 0 : CMPC2 用コンパレータ出力 0 1 0 1 : CMPC3 用コンパレータ出力 0 1 1 0 : MTU2 カウントスタート 0 1 1 1 : MTU4 カウントスタート 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRГ 端子入力 1 1 0 1 : MTU7 カウントスタート 1 1 1 0 : MTU9 カウントスタート ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTHSSR	CSHSL3[3:0]	GPT3.GTCNT ハードウェアカウンタスタート要因選択ビット b15 b12 0 0 0 0 : AN000 用コンパレータ検出 0 0 0 1 : AN001 用コンパレータ検出 0 0 1 0 : AN002 用コンパレータ検出 0 0 1 1 : 設定しないでください 0 1 0 0 : AN100 用コンパレータ検出 0 1 0 1 : AN101 用コンパレータ検出 0 1 1 0 : AN102 用コンパレータ検出 0 1 1 1 : 設定しないでください 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 1 0 0 : GTETRG 端子入力 — — 上記以外は設定しないでください	GPT3.GTCNT/GPT23.GTCNT LW ハードウェアカウンタスタート要因選択ビット b15 b12 0 0 0 0 : CMPC0 用コンパレータ出力 0 0 0 1 : CMPC1 用コンパレータ出力 0 0 1 0 : MTU0 カウントスタート 0 0 1 1 : MTU1 カウントスタート 0 1 0 0 : CMPC2 用コンパレータ出力 0 1 0 1 : CMPC3 用コンパレータ出力 0 1 1 0 : MTU2 カウントスタート 0 1 1 1 : MTU4 カウントスタート 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 1 0 0 : GTETRG 端子入力 1 1 0 1 : MTU7 カウントスタート 1 1 1 0 : MTU9 カウントスタート ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTHPSR	CSHPL0[3:0]	GPT0.GTCNT ハードウェアカウンタストップ・クリア要因選択ビット b3 b0 0 0 0 0 : AN000 用コンパレータ検出 0 0 0 1 : AN001 用コンパレータ検出 0 0 1 0 : AN002 用コンパレータ検出 0 1 0 0 : AN100 用コンパレータ検出 0 1 0 1 : AN101 用コンパレータ検出 0 1 1 0 : AN102 用コンパレータ検出 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 上記以外は設定しないでください	GPT0.GTCNT ハードウェアカウンタストップ/クリア要因選択ビット b3 b0 0 0 0 0 : CMPC0 用コンパレータ出力 0 0 0 1 : CMPC1 用コンパレータ出力 — 0 1 0 0 : CMPC2 用コンパレータ出力 0 1 0 1 : CMPC3 用コンパレータ出力 — 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTHPSR	CSHPL1[3:0]	GPT1.GTCNT ハードウェアカウンタストップ・クリア要因選択ビット b7 b4 0 0 0 0 : AN000 用コンパレータ検出 0 0 0 1 : AN001 用コンパレータ検出 0 0 1 0 : AN002 用コンパレータ検出 0 1 0 0 : AN100 用コンパレータ検出 0 1 0 1 : AN101 用コンパレータ検出 0 1 1 0 : AN102 用コンパレータ検出 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 上記以外は設定しないでください	GPT1.GTCNT/GPT01.GTCNT LW ハードウェアカウンタストップ・クリア要因選択ビット b7 b4 0 0 0 0 : CMPC0 用コンパレータ出力 0 0 0 1 : CMPC1 用コンパレータ出力 — 0 1 0 0 : CMPC2 用コンパレータ出力 0 1 0 1 : CMPC3 用コンパレータ出力 — 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTHPSR	CSHPL2[3:0]	GPT2.GTCNT ハードウェアカウンタストップ・クリア要因選択ビット b11 b8 0 0 0 0 : AN000 用コンパレータ検出 0 0 0 1 : AN001 用コンパレータ検出 0 0 1 0 : AN002 用コンパレータ検出 0 1 0 0 : AN100 用コンパレータ検出 0 1 0 1 : AN101 用コンパレータ検出 0 1 1 0 : AN102 用コンパレータ検出 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 上記以外は設定しないでください	GPT2.GTCNT ハードウェアカウンタストップ/クリア要因選択ビット b11 b8 0 0 0 0 : CMPC0 用コンパレータ出力 0 0 0 1 : CMPC1 用コンパレータ出力 — 0 1 0 0 : CMPC2 用コンパレータ出力 0 1 0 1 : CMPC3 用コンパレータ出力 — 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 0 1 0 : GTIOC3A 内部出力 (アウトプットコンペア) 1 0 1 1 : GTIOC3B 内部出力 (アウトプットコンペア) 1 1 0 0 : GTETRG 端子入力 ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください
GTHPSR	CSHPL3[3:0]	GPT3.GTCNT ハードウェアカウンタストップ・クリア要因選択ビット b15 b12 0 0 0 0 : AN000 用コンパレータ検出 0 0 0 1 : AN001 用コンパレータ検出 0 0 1 0 : AN002 用コンパレータ検出 0 1 0 0 : AN100 用コンパレータ検出 0 1 0 1 : AN101 用コンパレータ検出 0 1 1 0 : AN102 用コンパレータ検出 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 1 0 0 : GTETRG 端子入力 上記以外は設定しないでください	GPT3.GTCNT/GPT01.GTCNT LW ハードウェアカウンタストップ/クリア要因選択ビット b15 b12 0 0 0 0 : CMPC0 用コンパレータ出力 0 0 0 1 : CMPC1 用コンパレータ出力 — 0 1 0 0 : CMPC2 用コンパレータ出力 0 1 0 1 : CMPC3 用コンパレータ出力 — 1 0 0 0 : GTIOC3A 端子入力 1 0 0 1 : GTIOC3B 端子入力 1 1 0 0 : GTETRG 端子入力 ハードウェア要因でカウントをスタートさせる場合は、上記以外は設定しないでください

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTWP	WP0	GPT0 レジスタ書き込み許可ビット	GPT0 レジスタ書き込み禁止ビット
	WP1	GPT1 レジスタ書き込み許可ビット	GPT1/GPT01 レジスタ書き込み禁止ビット
	WP2	GPT2 レジスタ書き込み許可ビット	GPT2 レジスタ書き込み禁止ビット
	WP3	GPT3 レジスタ書き込み許可ビット	GPT3/GPT23 レジスタ書き込み禁止ビット
GTSYNC	SYNC0[1:0]	GPT0.GTCNT カウンタ同期クリア要因選択ビット b1 b0 00 : 同期クリアしない 01 : GPT1 のクリア要因で GPT0.GTCNT を同期クリア 10 : GPT2 のクリア要因で GPT0.GTCNT を同期クリア 11 : GPT3 のクリア要因で GPT0.GTCNT を同期クリア	GPT0.GTCNT カウンタ同期クリア要因選択ビット b1 b0 00 : 同期クリアしない 01 : GPT1 のクリア要因で GPT0.GTCNT カウンタを同期クリア 10 : GPT2 のクリア要因で GPT0.GTCNT カウンタを同期クリア 11 : GPT3/GPT23 のクリア要因で GPT0.GTCNT カウンタを同期クリア
	SYNC1[1:0]	GPT1.GTCNT カウンタ同期クリア要因選択ビット b5 b4 00 : GPT0 のクリア要因で GPT1.GTCNT を同期クリア 01 : 同期クリアしない 10 : GPT2 のクリア要因で GPT1.GTCNT を同期クリア 11 : GPT3 のクリア要因で GPT1.GTCNT を同期クリア	GPT1.GTCNT/GPT01.GTCNT LW カウンタ同期クリア要因選択ビット b5 b4 00 : GPT0 のクリア要因で GPT1.GTCNT カウンタを同期クリア 01 : 同期クリアしない 10 : GPT2 のクリア要因で GPT1.GTCNT/GPT01.GTCNT LW カウンタを同期クリア 11 : GPT3/GPT23 のクリア要因で GPT1.GTCNT/GPT01.GTCNT LW カウンタを同期クリア

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTSYNC	SYNC2[1:0]	GPT2.GTCNT カウンタ同期クリア要因選択ビット b9 b8 0 0 : GPT0 のクリア要因で GPT2.GTCNT を同期クリア 0 1 : GPT1 のクリア要因で GPT2.GTCNT を同期クリア 1 0 : 同期クリアしない 1 1 : GPT3 のクリア要因で GPT2.GTCNT を同期クリア	GPT2.GTCNT カウンタ同期クリア要因選択ビット b9 b8 0 0 : GPT0 のクリア要因で GPT2.GTCNT カウンタを同期クリア 0 1 : GPT1/GPT01 のクリア要因で GPT2.GTCNT カウンタを同期クリア 1 0 : 同期クリアしない 1 1 : GPT3 のクリア要因で GPT2.GTCNT カウンタを同期クリア
	SYNC3[1:0]	GPT3.GTCNT カウンタ同期クリア要因選択ビット b13 b12 0 0 : GPT0 のクリア要因で GPT3.GTCNT を同期クリア 0 1 : GPT1 のクリア要因で GPT3.GTCNT を同期クリア 1 0 : GPT2 のクリア要因で GPT3.GTCNT を同期クリア 1 1 : 同期クリアしない	GPT3.GTCNT/GPT23.GTCNTLW カウンタ同期クリア要因選択ビット b13 b12 0 0 : GPT0 のクリア要因で GPT3.GTCNT/GPT23.GTCNTLW カウンタを同期クリア 0 1 : GPT1/GPT01 のクリア要因で GPT3.GTCNT/GPT23.GTCNTLW カウンタを同期クリア 1 0 : GPT2 のクリア要因で GPT3.GTCNT カウンタを同期クリア 1 1 : 同期クリアしない
GTETINT	ETIPF	外部トリガ立ち上がり入力割り込み要求フラグ	予約ビット (リセット後の値は不定です)
	ETINF	外部トリガ立ち下がり入力割り込み要求フラグ	予約ビット (リセット後の値は不定です)
	GTENFCS[1:0]	予約ビット	GTETRG ノイズフィルタのサンプリングクロック選択ビット
	GTETRG	予約ビット	GTETRG ノイズフィルタ許可ビット
GTBDR	BD0[0] (RX62T) BD00 (RX24T/24U)	GPT0.GTCCR バッファ動作禁止ビット	GPT0.GTCCR バッファ動作禁止ビット
	BD0[1] (RX62T) BD01 (RX24T/24U)	GPT0.GTPR バッファ動作禁止ビット	GPT0.GTPR バッファ動作禁止ビット
	BD0[2] (RX62T) BD02 (RX24T/24U)	GPT0.GTADTR バッファ動作禁止ビット	GPT0.GTADTR バッファ動作禁止ビット
	BD0[3] (RX62T) BD03 (RX24T/24U)	GPT0.GTDV バッファ動作禁止ビット	GPT0.GTDV バッファ動作禁止ビット
	BD1[0] (RX62T) BD10 (RX24T/24U)	GPT1.GTCCR バッファ動作禁止ビット	GPT1.GTCCR/GPT01.GTCCRLW バッファ動作禁止ビット

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTBDR	BD1[1] (RX62T) BD11 (RX24T/24U)	GPT1.GTPR バッファ動作禁止ビット	GPT1.GTPR/GPT01.GTPRLW バッファ動作禁止ビット
	BD1[2] (RX62T) BD12 (RX24T/24U)	GPT1.GTADTR バッファ動作禁止ビット	GPT1.GTADTR/ GPT01.GTADTRLW バッファ動作禁止ビット
	BD1[3] (RX62T) BD13 (RX24T/24U)	GPT1.GTDV バッファ動作禁止ビット	GPT1.GTDV/ GPT01.GTDVLW バッファ動作禁止ビット
	BD2[0] (RX62T) BD20 (RX24T/24U)	GPT2.GTCCR バッファ動作禁止ビット	GPT2.GTCCR バッファ動作禁止ビット
	BD2[1] (RX62T) BD21 (RX24T/24U)	GPT2.GTPR バッファ動作禁止ビット	GPT2.GTPR バッファ動作禁止ビット
	BD2[2] (RX62T) BD22 (RX24T/24U)	GPT2.GTADPR バッファ動作禁止ビット	GPT2.GTADPR バッファ動作禁止ビット
	BD2[3] (RX62T) BD23 (RX24T/24U)	GPT2.GTDV バッファ動作禁止ビット	GPT2.GTDV バッファ動作禁止ビット
	BD3[0] (RX62T) BD30 (RX24T/24U)	GPT3.GTCCR バッファ動作禁止ビット	GPT3.GTCCR/ GPT23.GTCCRLW バッファ動作禁止ビット
	BD3[1] (RX62T) BD31 (RX24T/24U)	GPT3.GTPR バッファ動作禁止ビット	GPT3.GTPR/GPT23.GTPRLW バッファ動作禁止ビット
	BD3[2] (RX62T) BD32 (RX24T/24U)	GPT3.GTADTR バッファ動作禁止ビット	GPT3.GTADTR/ GPT23.GTADTRLW バッファ動作禁止ビット
	BD3[3] (RX62T) BD33 (RX24T/24U)	GPT3.GTDV バッファ動作禁止ビット	GPT3.GTDV/ GPT23.GTDVLW バッファ動作禁止ビット
LCCR	—	LOCO カウントコントロールレジスタ	レジスタなし
LCST	—	LOCO カウントステータスレジスタ	レジスタなし
LCNT	—	LOCO カウント値レジスタ	レジスタなし
LCNTA	—	LOCO カウント結果平均レジスタ	レジスタなし
LCNTn (n = 00~15)	—	LOCO カウント結果レジスタ n	レジスタなし
LCNTDU	—	LOCO カウント上限許容偏差値レジスタ	レジスタなし
LCNTDL	—	LOCO カウント下限許容偏差値レジスタ	レジスタなし
GTCWP	—	レジスタなし	汎用 PWM タイマクリア書込み保護レジスタ
GTCMNWP	—	レジスタなし	汎用 PWM タイマ共通レジスタ書込み保護レジスタ
GTMDR	—	レジスタなし	汎用 PWM タイマモードレジスタ
GTECNFCR	—	レジスタなし	汎用 PWM タイマ外部クロックノイズフィルタコントロールレジスタ

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTADSMR	—	レジスタなし	汎用 PWM タイマ A/D 変換開始要求信号モニタレジスタ
GTINTAD	GTINTA	GTCCRA コンペアマッチ/イン プットキャプチャ割り込み許 可ビット	GTCCRA (LW) コンペアマッ チ/インプットキャプチャ割り 込み許可ビット
	GTINTB	GTCCRB コンペアマッチ/イン プットキャプチャ割り込み許 可ビット	GTCCRB (LW) コンペアマッ チ/インプットキャプチャ割り 込み許可ビット
	GTINTC	GTCCRC コンペアマッチ割り 込み許可ビット	GTCCRC (LW) コンペアマッ チ/インプットキャプチャ割り 込み許可ビット
	GTINTD	GTCCRD コンペアマッチ割り 込み許可ビット	GTCCRD (LW) コンペアマッ チ/インプットキャプチャ割り 込み許可ビット
	GTINTE	GTCCRE コンペアマッチ割り 込み許可ビット	GTCCRE (LW) コンペアマッ チ/インプットキャプチャ割り 込み許可ビット
	GTINTF	GTCCRF コンペアマッチ割り 込み許可ビット	GTCCRF (LW) コンペアマッ チ/インプットキャプチャ割り 込み許可ビット
	GTINTPR[1:0]	GTPR コンペアマッチ割り込 み許可ビット	GTPR (LW) コンペアマッチ割 り込み許可ビット
	ADTRAUEN	GTADTRA コンペアマッチ (アップカウント) A/D 変換開 始要求許可ビット	GTADTRA (LW) コンペアマッ チ (アップカウント) A/D 変換 開始要求許可ビット
	ADTRADEN	GTADTRA コンペアマッチ (ダ ウンカウント) A/D 変換開始要 求許可ビット	GTADTRA (LW) コンペアマッ チ (ダウンカウント) A/D 変換 開始要求許可ビット
	ADTRBUEN	GTADTRB コンペアマッチ (アップカウント) A/D 変換開 始要求許可ビット	GTADTRB (LW) コンペアマッ チ (アップカウント) A/D 変換 開始要求許可ビット
	ADTRBDEN	GTADTRB コンペアマッチ (ダ ウンカウント) A/D 変換開始要 求許可ビット	GTADTRB (LW) コンペアマッ チ (ダウンカウント) A/D 変換 開始要求許可ビット

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTCR	TPCS[1:0] (RX62T) TPCS[3:0] (RX24T/24U)	タイマプリスケラ選択ビット b9 b8 0 0 : ICLK (システムクロック) 0 1 : ICLK/2 (システムクロック/2) 1 0 : ICLK/4 (システムクロック/4) 1 1 : ICLK/8 (システムクロック/8)	タイマプリスケラ選択ビット b11 b8 0 0 0 0 : PCLKA 0 0 0 1 : PCLKA/2 0 0 1 0 : PCLKA/4 0 0 1 1 : PCLKA/8 0 1 0 0 : PCLKA/16 0 1 0 1 : PCLKA/32 0 1 1 0 : PCLKA/64 0 1 1 1 : PCLKA/256 1 0 0 0 : PCLKA/1024 1 0 0 1 : 設定しないでください 1 0 1 0 : 設定しないでください 1 0 1 1 : 設定しないでください 1 1 0 0 : GTECLKA 1 1 0 1 : GTECLKB 1 1 1 0 : GTECLKC 1 1 1 1 : GTECLKD
GTBER	CCRA[1:0]	GTCCRA バッファ動作ビット b1 b0 0 0 : バッファ動作しない 0 1 : シングルバッファとして動作する (GTCCRA ⇄ GTCCRC) 1 x : ダブルバッファとして動作する (GTCCRA ⇄ GTCCRC ⇄ GTCCRD)	GTCCRA (LW) バッファ動作ビット b1 b0 0 0 : バッファ動作しない 0 1 : シングルバッファとして動作する (GTCCRA (LW) レジスタ ⇄ GTCCRC (LW) レジスタ) 1 x : ダブルバッファとして動作する (GTCCRA (LW) レジスタ ⇄ GTCCRC (LW) レジスタ ⇄ GTCCRD (LW) レジスタ)
	CCRB[1:0]	GTCCRB バッファ動作ビット b3 b2 0 0 : バッファ動作しない 0 1 : シングルバッファとして動作する (GTCCRB ⇄ GTCCRE) 1 x : ダブルバッファとして動作する (GTCCRB ⇄ GTCCRE ⇄ GTCCRF)	GTCCRB (LW) バッファ動作ビット b3 b2 0 0 : バッファ動作しない 0 1 : シングルバッファとして動作する (GTCCRB (LW) レジスタ ⇄ GTCCRE (LW) レジスタ) 1 x : ダブルバッファとして動作する (GTCCRB (LW) レジスタ ⇄ GTCCRE (LW) レジスタ ⇄ GTCCRF (LW) レジスタ)

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTBER	PR [1:0]	GTPR バッファ動作ビット b5 b4 00 : バッファ動作しない 01 : シングルバッファとして動作する (GTPBR ⇒ GTPR) 1x : ダブルバッファとして動作する (GTPDBR ⇒ GTPBR ⇒ GTPR)	GTPR (LW) バッファ動作ビット b5 b4 00 : バッファ動作しない 01 : シングルバッファとして動作する (GTPBR (LW) レジスタ⇒ GTPR (LW) レジスタ) 1x : ダブルバッファとして動作する (GTPDBR (LW) レジスタ⇒ GTPBR (LW) レジスタ⇒ GTPR (LW) レジスタ)
	CCRSWT	GTCCRA ・ GTCCRB 強制バッファ動作ビット “1” を書くと GTCCRA 、 GTCCRB のバッファ転送を強制的に行います。“1” を書いた後、自動的に “0” に戻ります。読むと “0” が読めます	GTCCRA (LW) ・ GTCCRB (LW) 強制バッファ動作ビット “1” を書くと GTCCRA (LW) 、 GTCCRB (LW) レジスタのバッファ転送を強制的に行います。“1” を書いた後、自動的に “0” に戻ります。読むと “0” が読めます
	ADTTA[1:0]	GTADTRA バッファ転送タイミング選択ビット • 三角波の場合 b9 b8 00 : 転送しない 01 : (山) で転送 10 : (谷) で転送 11 : (谷/山) で転送 • のこぎり波の場合 b9 b8 00 : 転送しない 00 以外 : アンダフロー (ダウンカウント時)、オーバフロー (アップカウント時) で転送	GTADTRA (LW) バッファ転送タイミング選択ビット • 三角波の場合 b9 b8 00 : 転送しない 01 : (山) で転送 10 : (谷) で転送 11 : (谷/山) で転送 • のこぎり波の場合 b9 b8 00 : 転送しない 00 以外 : アンダフロー (ダウンカウント時)、オーバフロー (アップカウント時)、 カウンタクリア で転送
	ADTDA	GTADTRA ダブルバッファ選択ビット	GTADTRA (LW) ダブルバッファ選択ビット
	ADTTB[1:0]	GTADTRB バッファ転送タイミング選択ビット	GTADTRB (LW) バッファ転送タイミング選択ビット
	ADTDB	GTADTRB ダブルバッファ動作ビット	GTADTRB (LW) ダブルバッファ動作ビット

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTUDC	OADTY[1:0]	予約ビット	GTIOCA 端子出力デューティ 設定ビット
	OADTYF	予約ビット	GTIOCA 端子出力デューティ 強制設定ビット
	OADTYR	予約ビット	GTIOCA 端子出力 0%/100% デューティ 設定解除後出力
	OBDTY[1:0]	予約ビット	GTIOCB 端子出力デューティ 設定ビット
	OBDTYF	予約ビット	GTIOCB 端子出力デューティ 強制設定ビット
	OBDTYR	予約ビット	GTIOCB 端子出力 0%/100% デューティ 設定解除後出力
GTITC	ITLA	GTCCRA コンペアマッチ/イン プットキャプチャ割り込み連 動ビット	GTCCRA (LW) コンペアマッ チ/インプットキャプチャ割り 込み連動ビット
	ITLB	GTCCRB コンペアマッチ/イン プットキャプチャ割り込み連 動ビット	GTCCRB (LW) コンペアマッ チ/インプットキャプチャ割り 込み連動ビット
	ITLC	GTCCRC コンペアマッチ/割り 込み連動ビット	GTCCRC (LW) コンペアマッ チ割り込み連動ビット
	ITLD	GTCCRD コンペアマッチ割り 込み連動ビット	GTCCRD (LW) コンペアマッ チ割り込み連動ビット
	ITLE	GTCCRE コンペアマッチ割り 込み連動ビット	GTCCRE (LW) コンペアマッ チ割り込み連動ビット
	ITLF	GTCCRF コンペアマッチ割り 込み連動ビット	GTCCRF (LW) コンペアマッ チ割り込み連動ビット
	ADTAL	GTADTRA A/D 変換開始要求連 動ビット	GTADTRA (LW) A/D 変換開始 要求連動ビット
	ADTBL	GTADTRB A/D 変換開始要求連 動ビット	GTADTRB(LW) A/D 変換開始 要求連動ビット
GTST	TCFA	インプットキャプチャ/コンペ アマッチフラグ A	予約ビット (リセット後の値は不定です)
	TCFB	インプットキャプチャ/コンペ アマッチフラグ B	予約ビット (リセット後の値は不定です)
	TCFC	コンペアマッチフラグ C	予約ビット (リセット後の値は不定です)
	TCFD	コンペアマッチフラグ D	予約ビット (リセット後の値は不定です)
	TCFE	コンペアマッチフラグ E	予約ビット (リセット後の値は不定です)
	TCFF	コンペアマッチフラグ F	予約ビット (リセット後の値は不定です)
	TCFPO	オーバフローフラグ	予約ビット (リセット後の値は不定です)
	TCFPU	アンダフローフラグ	予約ビット (リセット後の値は不定です)
	ITCNT[2:0]	GTCIV 割り込み間引き回数カ ウンタ	GTCIV/GTCIU 割り込み間引き 回数カウンタ

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTCNTLW	—	レジスタなし	汎用 PWM タイマロングワードカウンタレジスタ
GTCCRmLW (m = A~F)	—	レジスタなし	汎用 PWM タイマロングワードコンペアキャプチャレジスタ m
GTPRLW	—	レジスタなし	汎用 PWM タイマロングワード周期設定レジスタ
GTPBRLW	—	レジスタなし	汎用 PWM タイマロングワード周期設定バッファレジスタ
GTPDBRLW	—	レジスタなし	汎用 PWM タイマロングワード周期設定ダブルバッファレジスタ
GTADTRmLW (m = A, B)	—	レジスタなし	ロングワード A/D 変換開始要求タイミングレジスタ m
GTADTBRmLW (m = A, B)	—	レジスタなし	ロングワード A/D 変換開始要求タイミングバッファレジスタ m
GTADTDBRmLW (m = A, B)	—	レジスタなし	ロングワード A/D 変換開始要求タイミングダブルバッファレジスタ m
GTONCR	NFS[3:0]	GTIOC 出力ネゲート要因選択ビット b7 b4 0 0 0 0 : AN000 用コンパレータ検出 0 0 0 1 : AN001 用コンパレータ検出 0 0 1 0 : AN002 用コンパレータ検出 0 0 1 1 : 設定しないでください 0 1 0 0 : AN100 用コンパレータ検出 0 1 0 1 : AN101 用コンパレータ検出 0 1 1 0 : AN102 用コンパレータ検出 0 1 1 1 : GTETRГ 端子入力 1 x x x : ソフトウェア制御 (SWN ビットによる制御)	GTIOC 出力ネゲート要因選択ビット b7 b4 0 0 0 0 : CMPC0 用コンパレータ出力 0 0 0 1 : CMPC1 用コンパレータ出力 — — 0 1 0 0 : CMPC2 用コンパレータ出力 0 1 0 1 : CMPC3 用コンパレータ出力 — 0 1 1 1 : GTETRГ 端子入力 1 x x x : ソフトウェア制御 (SWN ビットによる制御) NEA, NEB ビットでネゲート制御を許可する場合は、上記以外は設定しないでください

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTDTCR	TDE	逆相波形設定ビット 0: GTDVU レジスタ、GTDVD レジスタを使用しないで、GTCCRB レジスタを個別に設定する 1: GTDVU レジスタ、GTDVD レジスタを使用して、デッドタイム付き逆相波形用のコンペアマッチ値を GTCCRB レジスタに自動設定する	逆相波形設定ビット 0: GTDVU (LW), GTDVD (LW) レジスタを使用しないで、GTCCRB (LW) レジスタを個別に設定する 1: GTDVU (LW), GTDVD (LW) レジスタを使用して、デッドタイム付き逆相波形用コンペアマッチ値を GTCCRB (LW) レジスタに自動設定する
	TDBUE	GTDVU バッファ動作許可ビット 0: GTDVU レジスタのバッファ動作を禁止 1: GTDVU レジスタのバッファ動作を許可	GTDVU (LW) バッファ動作許可ビット 0: GTDVU (LW) レジスタのバッファ動作を禁止 1: GTDVU (LW) レジスタのバッファ動作を許可
	TDBDE	GTDVD バッファ動作許可ビット 0: GTDVD レジスタのバッファ動作を禁止 1: GTDVD レジスタのバッファ動作を許可	GTDVD (LW) バッファ動作許可ビット 0: GTDVD (LW) レジスタのバッファ動作を禁止 1: GTDVD (LW) レジスタのバッファ動作を許可
	TDFER	GTDVD 設定ビット 0: GTDVU レジスタ、GTDVD レジスタを個別に設定する 1: GTDVU レジスタに書き込んだ値を、GTDVD レジスタにも自動設定する	GTDVD (LW) 設定ビット 0: GTDVU (LW), GTDVD (LW) レジスタを個別に設定する 1: GTDVU (LW) レジスタに書き込んだ値を、GTDVD (LW) レジスタにも自動設定する
GTSOS	SOS [1:0]	出力保護機能ステータスビット b1 b0 00: 通常動作 01: 保護状態 (谷もしくは山の転送で GTCCRA = 0 が設定された) 10: 保護状態 (谷の転送で GTCCRA ≥ GTPR が設定された) 11: 保護状態 (山の転送で GTCCRA ≥ GTPR が設定された)	出力保護機能ステータスビット b1 b0 00: 通常動作 01: 保護状態 (谷もしくは山の転送で GTCCRA (LW) レジスタ = 0 が設定された) 10: 保護状態 (谷の転送で GTCCRA (LW) レジスタ ≥ GTPR (LW) レジスタ が設定された) 11: 保護状態 (山の転送で GTCCRA (LW) レジスタ ≥ GTPR (LW) レジスタ が設定された)
GTDVmLW (m = U, D)	—	レジスタなし	汎用 PWM タイマロングワードデッドタイム値レジスタ m
GTDBmLW (m = U, D)	—	レジスタなし	汎用 PWM タイマロングワードデッドタイムバッファレジスタ m

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
GTDLYCR	—	PWM 出力遅延制御レジスタ	レジスタなし
GTDLYRA	—	GTIOCA 立ち上がり出力遅延レジスタ	レジスタなし
GTDLYFA	—	GTIOCA 立ち下がり出力遅延レジスタ	レジスタなし
GTDLYRB	—	GTIOCB 立ち上がり出力遅延レジスタ	レジスタなし
GTDLYFB	—	GTIOCB 立ち下がり出力遅延レジスタ	レジスタなし

4.4.15 独立ウォッチドッグタイマ

表 4.38に独立ウォッチドッグタイマの相違点を、表 4.39に独立ウォッチドッグタイマ関連 I/O レジスタの相違点を示します。

表4.38 独立ウォッチドッグタイマの相違点

項目	RX62T	RX24T、RX24U
カウント開始条件	— ● リフレッシュ (IWDTRR レジスタに 00h を書き込み後、FFh を書き込む) により、カウント開始	● リセット後、自動的にカウント開始 (オートスタートモード) ● リフレッシュ (IWDTRR レジスタに 00h を書き込み後、FFh を書き込む) により、カウント開始 (レジスタスタートモード)
カウント停止条件	● リセット (ダウンカウンタ、レジスタは初期値に戻る。) ● アンダフロー発生時	● リセット (ダウンカウンタ、レジスタは初期値に戻る) ● アンダフロー、リフレッシュエラー発生時 カウント再開 (オートスタートモード: リセットもしくはノンマスカブル割り込み要求を出力後に自動でカウント再開、レジスタスタートモード: リフレッシュ後にカウント再開)
ウィンドウ機能	—	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
リセット出力要因	● ダウンカウンタがアンダフローしたとき —	● ダウンカウンタがアンダフローしたとき ● リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)
ノンマスカブル割り込み要因	—	● ダウンカウンタがアンダフローしたとき ● リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)
出力信号 (内部信号)	● リセット出力 — —	● リセット出力 ● 割り込み要求出力 ● スリープモードカウント停止制御出力

項目	RX62T	RX24T、RX24U
オートスタートモード (オプション機能選択レジスタ 0 (OFS0) 制御)	—	- リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDTRPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDTRPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)
レジスタスタートモード (IWDT レジスタ制御)	- リフレッシュ動作後のクロック分周比の選択 (IWDTCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) — — — —	- リフレッシュ動作後のクロック分周比の選択 (IWDTCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (IWDTCSTPR.SLCSTP ビット)

表4.39 独立ウォッチドッグタイマ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
IWDTCR	TOPS[1:0]	タイムアウト選択ビット b1 b0 0 0 : 1024 サイクル (03FFh) 0 1 : 4096 サイクル (0FFFh) 1 0 : 8192 サイクル (1FFFh) 1 1 : 16384 サイクル (3FFFh)	タイムアウト選択ビット b1 b0 0 0 : 128 サイクル (007Fh) 0 1 : 512 サイクル (01FFh) 1 0 : 1024 サイクル (03FFh) 1 1 : 2048 サイクル (07FFh)
	CKS[3:0]	クロック選択ビット b7 b4 0 0 -- : IWDTCCLK 0 1 0 0 : IWDTCCLK/16 0 1 0 1 : IWDTCCLK/32 0 1 1 0 : IWDTCCLK/64 0 1 1 1 : IWDTCCLK/128 1 --- : IWDTCCLK/256	クロック分周比選択ビット b7 b4 0 0 0 0 : 分周なし 0 0 1 0 : 16 分周 0 0 1 1 : 32 分周 0 1 0 0 : 64 分周 1 1 1 1 : 128 分周 0 1 0 1 : 256 分周
		リセット後の初期値が異なります。	
	RPES[1:0]	予約ビット	ウィンドウ終了位置選択ビット
	RPSS[1:0]	予約ビット	ウィンドウ開始位置選択ビット
IWDTSR	REFEF	予約ビット	リフレッシュエラーフラグ
IWDTRCR	—	レジスタなし	IWDT リセットコントロールレジスタ
IWDTCSTPR	—	レジスタなし	IWDT カウント停止コントロールレジスタ

4.4.16 シリアルコミュニケーションインタフェース

表 4.40 にシリアルコミュニケーションインタフェースの相違点を、表 4.41 にシリアルコミュニケーションインタフェース関連 I/O レジスタの相違点を示します。

表4.40 シリアルコミュニケーションインタフェースの相違点

項目	RX62T	RX24T	RX24U
チャンネル数	3 チャンネル	3 チャンネル	4 チャンネル
シリアル通信方式	- 調歩同期式 - クロック同期式 - スマートカードインタフェース — —	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	
入出力端子	SCI/SMCI の入出力端子 SCK0、RXD0、TXD0、SCK1、 RXD1、TXD1、SCK2、RXD2、 TXD2	- SCI の入出力端子（調歩同期式/ クロック同期式モード） SCK1、RXD1、TXD1、 CTS1#/RTS1#、SCK5、RXD5、 TXD5、CTS5#/RTS5#、SCK6、 RXD6、TXD6、CTS6#/RTS5# (RX24U のみチャンネル 11 搭載) SCK11、RXD11、TXD11、 CTS11#/RTS11# - SCI の入出力端子（簡易 I²C モー ド） SSCL1、SSDA1、SSCL5、 SSDA5、SSCL6、SSDA6 (RX24U のみチャンネル 11 搭載) SSCL11、SSDA11 - SCI の入出力端子（簡易 SPI モー ド） SCK1、SMISO1、SMOSI1、 SS1#、SCK5、SMISO5、 SMOSI5、SS5#、SCK6、 SMISO6、SMOSI6、SS6# (RX24U のみチャンネル 11 搭載) SCK11、SMISO11、SMOSI11、 SS11#	
データ転送	LSB ファースト/MSB ファースト 選択可能	LSB ファースト/MSB ファースト 選択可能	
割り込み要因	送信終了、送信データエンプティ、 受信データフル、受信エラー	送信終了、送信データエンプティ、 受信データフル、受信エラー、 開始条件/再開条件/停止条件生成 終了（簡易 I ² C モード用）	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

項目		RX62T	RX24T	RX24U
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット	
	ハードウェアフロー制御	—	CTSn#端子、RTSn#端子を用いた送受信制御が可能	
	クロックソース	内部クロック/外部クロックの選択が可能 —	内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能 (SCI5、SCI6)	
	倍速モード	—	ボーレートジェネレータ倍速モードを選択可能	
クロック同期式モード	ハードウェアフロー制御	—	CTSn#端子、RTSn#端子を用いた送受信制御が可能	
簡易 I ² C モード	通信フォーマット	—	I ² C バスフォーマット	
	動作モード	—	マスタ (シングルマスタ動作のみ)	
	転送速度	—	ファストモード対応	
	ノイズ除去	—	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能	
簡易 SPI モード	データ長	—	8 ビット	
	エラーの検出	—	オーバランエラー	
	SS 入力端子機能	—	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	
	クロック設定	—	クロック位相、クロック極性の設定を 4 種類から選択可能	
ビットレートモジュレーション機能		—	内蔵ボーレートジェネレータの出力補正により誤差を低減可能	

表4.41 シリアルコミュニケーションインタフェース関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
RDRH	—	レジスタなし	レシーブデータレジスタ H
RDRL	—	レジスタなし	レシーブデータレジスタ L
RDRHL	—	レジスタなし	レシーブデータレジスタ HL
TDRH	—	レジスタなし	トランスミットデータ レジスタ H
TDRL	—	レジスタなし	トランスミットデータ レジスタ L
TDRHL	—	レジスタなし	トランスミットデータ レジスタ HL
SMR (SCMR.SMIF=0)	CHR	キャラクタ長ビット (調歩同期式モードのみ有効) 0: データ長 8 ビットで送受信 1: データ長 7 ビットで送受信	キャラクタレングスビット (調歩同期式モードのみ有効) SCMR.CHR1 ビットと組み合わせて選択します。 CHR1 CHR 0 0: データ長 9 ビットで 送受信 0 1: データ長 9 ビットで 送受信 1 0: データ長 8 ビットで 送受信 1 1: データ長 7 ビットで 送受信
	CM	コミュニケーションモードビット 0: 調歩同期式モードで動作 1: クロック同期式モードで動作	コミュニケーションモードビット 0: 調歩同期式モード、または簡 易 I ² C モードで動作 1: クロック同期式モード、また は簡易 SPI モードで動作

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
SCR (SCMR.SMIF=0)	CKE[1:0]	クロックイネーブルビット (調歩同期式の場合) b1 b0 0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます 0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周波数のクロックを出力します 1 x : 外部クロック 外部クロック使用時は、SCKn 端子からビットレートの 16 倍の周波数のクロックを入力してください。 SEMR.ABCS ビットが“1”のときは 8 倍の周波数のクロックを入力してください — (クロック同期式の場合) 0 x : 内部クロック : SCKn 端子はクロック出力端子となります 1 x : 外部クロック SCKn 端子はクロック入力端子となります	SCI5、SCI6 の場合 クロックイネーブルビット (調歩同期式の場合) b1 b0 0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます 0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周波数のクロックを出力します 1 x : 外部クロック または TMR クロック - 外部クロック使用時は、SCKn 端子からビットレートの 16 倍の周波数のクロックを入力してください。 SEMR.ABCS ビットが“1”のときは 8 倍の周波数のクロックを入力してください TMR クロックを使用可能 TMR クロック使用時は、I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます。 (クロック同期式の場合) 0 x : 内部クロック : SCKn 端子はクロック出力端子となります 1 x : 外部クロック SCKn 端子はクロック入力端子となります
SCMR	CHR1	予約ビット	キャラクタレングスビット 1
MDDR	—	レジスタなし	モジュレーションデューティレジスタ

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
SEMR	ACS0	予約ビット	調歩同期クロックソース セレクトビット
	BRME	予約ビット	ビットレートモジュレーション イネーブルビット
	BGDM	予約ビット	ボーレートジェネレータ倍速 モードセレクトビット
SNFR	—	レジスタなし	ノイズフィルタ設定レジスタ
SIMR1	—	レジスタなし	I ² C モードレジスタ 1
SIMR2	—	レジスタなし	I ² C モードレジスタ 2
SIMR3	—	レジスタなし	I ² C モードレジスタ 3
SISR	—	レジスタなし	I ² C ステータスレジスタ
SPMR	—	レジスタなし	SPI モードレジスタ

4.4.17 I²C バスインタフェース

表 4.42に I²C バスインタフェース関連 I/O レジスタの相違点を示します。

表4.42 I²C バスインタフェース関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
ICMR2	TMWE	タイムアウト内部カウンタ書き込み許可ビット	予約ビット
TMOCNT	—	タイムアウト内部カウンタ	レジスタなし

4.4.18 CAN モジュール

表 4.43に CAN モジュールの相違点を、表 4.44に CAN モジュール関連 I/O レジスタの相違点を示します。

表4.43 CAN モジュールの相違点

項目	RX62T	RX24T、RX24U
ビットレート	1Mbps 以下のビットレートをプログラム可能 (fCAN ≥ 8MHz) fCAN : CAN クロックソース	最大 1Mbps
メッセージボックス	32 メールボックス : 2 種類のメールボックスモードを選択可能 - 通常メールボックスモード : 32 メールボックスを送信または受信用に設定可能 - FIFO メールボックスモード : 24 メールボックスを送信または受信用に設定可能 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能	16 メッセージボックス - 各チャネル専用 : 4 バッファ (4 バッファ × 1 チャネル) 送信バッファ : 4 バッファ / 1 チャネル - チャネル間共用 : 16 バッファ 受信バッファ : 0 ~ 16 バッファ 受信 FIFO バッファ : 2 本 (1 本あたり最大 16 バッファ割り当て可能) 送受信 FIFO バッファ : 1 本 / 1 チャネル (1 本あたり最大 16 バッファ割り当て可能)

項目	RX62T	RX24T、RX24U
受信	- データフレームとリモートフレームを受信可能 - 受信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能 - ワンショット受信機能を選択可能 - オーバーライトモード（メッセージ上書き）かオーバーランモード（メッセージ破棄）を選択可能 - 受信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能	- データフレームとリモートフレームを受信可能 - 受信する ID フォーマット（標準 ID、拡張 ID、両方）を選択可能 — — — - FIFO ごとの割り込み許可/禁止設定可能 - ミラー機能（自送信メッセージの受信機能） - タイムスタンプ機能（メッセージの受信時間を 16 ビットタイム値で記録）
アクセプタンスフィルタ	8 つのアクセプタンスマスク（4 メールボックスごとに個別のマスク） - メールボックスはマスクの有効/無効を個別に設定可能	受信フィルタ機能参照
受信フィルタ機能	—	- 合計 16 個の受信ルールで受信メッセージを選別可能 - チャネルごとに 0～16 個の範囲で受信ルール数を設定可能 - アクセプタンスフィルタ処理：受信ルールごとに ID、マスク設定可能 - DLC フィルタ処理：受信ルールごとに DLC フィルタチェック可能
受信メッセージ転送機能	—	- ルーティング機能 受信メッセージを任意のバッファへ転送する機能（転送可能バッファ数：2） 転送先：受信バッファ、受信 FIFO バッファ、送受信 FIFO バッファ - ラベル付加機能 受信バッファおよび FIFO バッファへメッセージを格納時、ラベル情報も同時に格納可能

項目	RX62T	RX24T、RX24U
送信	- データフレームとリモートフレームを送信可能 - 送信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能 - ワンショット送信機能を選択可能 - ID 優先送信モードかメールボックス番号優先送信モードを選択可能 - 送信要求をアボート可能（フラグでアボート完了を確認可能） - 送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能	- データフレームとリモートフレームを送信可能 - 送信する ID フォーマット（標準 ID、拡張 ID、両方）を選択可能 - ワンショット送信機能 - ID 優先送信または送信バッファ番号優先送信を選択可能 - 送信アボート機能（フラグでアボート完了を確認可能） - 送信バッファ、送受信 FIFO バッファごとに割り込み許可/禁止設定可能
インターバル送信機能	—	メッセージの送信間隔を設定可能（送受信 FIFO バッファの送信モード）
送信履歴機能	—	送信完了したメッセージの履歴情報を格納する機能
エラー状態の監視	- CAN バスエラー（スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー）を監視可能 - エラー状態の遷移を検出可能（エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰） - エラーカウンタを読み出し可能	- CAN プロトコルエラー（スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー、バスドミナントロック）を監視 - エラー状態の遷移を検出（エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰） - エラーカウンタの読み出し - DLC エラーを監視
タイムスタンプ機能	16 ビットカウンタによるタイムスタンプ機能 - 基準クロックは、1、2、4、8 ビットタイムから選択可能	16 ビットカウンタによるタイムスタンプ機能 - タイムスタンプクロック源分周機能有
割り込み機能	5 種類の割り込み要因（受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み）	5 本 - グローバル（2 本） - グローバル受信 FIFO 割り込み - グローバルエラー割り込み - チャンネル（3 本） - チャンネル送信割り込み - 送信完了割り込み - 送信アボート割り込み - 送受信 FIFO 送信完了割り込み - 送信履歴割り込み - 送受信 FIFO 受信割り込み - チャンネルエラー割り込み
CAN スリープモード	CAN クロックを停止することで消費電流を低減可能	—

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

項目	RX62T	RX24T、RX24U
ソフトウェアサポートユニット	3つのソフトウェアサポートユニット • アクセプタンスフィルタサポート • メールボックス検索サポート（受信メールボックス検索、送信メールボックス検索、メッセージロスト検索） • チャンネル検索サポート	—
CAN クロックソース	周辺モジュールクロック (PCLK)	CAN クロック (CANMCLK)
テストモード	ユーザ評価用に3つのテストモードを用意 • リッスンオンリモード • セルフテストモード0（外部ループバック） • セルフテストモード1（内部ループバック） —	ユーザ評価用テスト機能 • リッスンオンリモード • セルフテストモード0（外部ループバック） • セルフテストモード1（内部ループバック） • RAM テスト（読み書きテスト）

表4.44 CAN モジュール関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
CTLR	—	制御レジスタ	レジスタなし
BCR	—	ビットコンフィグレーションレジスタ	レジスタなし
MKRi	—	マスクレジスタ i (i = 0~7)	レジスタなし
FIDCR0	—	FIFO 受信 ID 比較レジスタ 0	レジスタなし
FIDCR1	—	FIFO 受信 ID 比較レジスタ 1	レジスタなし
MKIVLR	—	マスク無効レジスタ	レジスタなし
MBj	—	メールボックスレジスタ j (j = 0~31)	レジスタなし
MIER	—	メールボックス割り込み許可レジスタ	レジスタなし
MCTLj	—	メッセージ制御レジスタ j (j = 0~31)	レジスタなし
RFCR	—	受信 FIFO 制御レジスタ	レジスタなし
RFPCR	—	受信 FIFO ポインタ制御レジスタ	レジスタなし
TFCR	—	送信 FIFO 制御レジスタ	レジスタなし
TFPCR	—	送信 FIFO ポインタ制御レジスタ	レジスタなし
STR	—	ステータスレジスタ	レジスタなし
MSMR	—	メールボックスサーチモードレジスタ	レジスタなし
MSSR	—	メールボックスサーチステータスレジスタ	レジスタなし
CSSR	—	チャネルサーチサポートレジスタ	レジスタなし
AFSR	—	アクセプタンスフィルタサポートレジスタ	レジスタなし
EIER	—	エラー割り込み許可レジスタ	レジスタなし
EIFR	—	エラー割り込み要因判定レジスタ	レジスタなし
RECR	—	受信エラーカウントレジスタ	レジスタなし
TECR	—	送信エラーカウントレジスタ	レジスタなし
ECSR	—	エラーコード格納レジスタ	レジスタなし
TSR	—	タイムスタンプレジスタ	レジスタなし
TCR	—	テスト制御レジスタ	レジスタなし
CFGL	—	レジスタなし	ビットコンフィギュレーションレジスタ L
CFGH	—	レジスタなし	ビットコンフィギュレーションレジスタ H
CTRL	—	レジスタなし	制御レジスタ L
CTRH	—	レジスタなし	制御レジスタ H
STSL	—	レジスタなし	ステータスレジスタ L
STSH	—	レジスタなし	ステータスレジスタ H
ERFLL	—	レジスタなし	エラーフラグレジスタ L

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
ERFLH	—	レジスタなし	エラーフラグレジスタ H
GCFGL	—	レジスタなし	グローバル設定レジスタ L
GCFGH	—	レジスタなし	グローバル設定レジスタ H
GCTRL	—	レジスタなし	グローバル制御レジスタ L
GCTRH	—	レジスタなし	グローバル制御レジスタ H
GSTS	—	レジスタなし	グローバルステータスレジスタ
GERFLL	—	レジスタなし	グローバルエラーフラグレジスタ
GTINTSTS	—	レジスタなし	グローバル送信割り込みステータスレジスタ
GTSC	—	レジスタなし	タイムスタンプレジスタ
GAFLCFG	—	レジスタなし	受信ルール数設定レジスタ
GAFLIDLj	—	レジスタなし	受信ルール登録レジスタ jAL (j = 0~15)
GAFLIDHj	—	レジスタなし	受信ルール登録レジスタ jAH (j = 0~15)
GAFLMLj	—	レジスタなし	受信ルール登録レジスタ jBL (j = 0~15)
GAFLMHj	—	レジスタなし	受信ルール登録レジスタ jBH (j = 0~15)
GAFLPLj	—	レジスタなし	受信ルール登録レジスタ jCL (j = 0~15)
GAFLPHj	—	レジスタなし	受信ルール登録レジスタ jCH (j = 0~15)
RMNB	—	レジスタなし	受信バッファ数設定レジスタ
RMND0	—	レジスタなし	受信バッファ受信完了フラグレジスタ
RMIDLn	—	レジスタなし	受信バッファレジスタ nAL (n = 0~15)
RMIDHn	—	レジスタなし	受信バッファレジスタ nAH (n = 0~15)
RMTSn	—	レジスタなし	受信バッファレジスタ nBL (n = 0~15)
RMPTRn	—	レジスタなし	受信バッファレジスタ nBH (n = 0~15)
RMDF0n	—	レジスタなし	受信バッファレジスタ nCL (n = 0~15)
RMDF1n	—	レジスタなし	受信バッファレジスタ nCH (n = 0~15)
RMDF2n	—	レジスタなし	受信バッファレジスタ nDL (n = 0~15)
RMDF3n	—	レジスタなし	受信バッファレジスタ nDH (n = 0~15)
RFCCm	—	レジスタなし	受信 FIFO 制御レジスタ m (m = 0, 1)
RFSTSm	—	レジスタなし	受信 FIFO ステータスレジスタ m (m = 0, 1)

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
RFPCTRM	—	レジスタなし	受信 FIFO ポインタ制御レジスタ m (m = 0, 1)
RFIDLm	—	レジスタなし	受信 FIFO アクセスレジスタ mAL (m = 0, 1)
RFIDHm	—	レジスタなし	受信 FIFO アクセスレジスタ mAH (m = 0, 1)
RFTSm	—	レジスタなし	受信 FIFO アクセスレジスタ mBL (m = 0, 1)
RFPTRm	—	レジスタなし	受信 FIFO アクセスレジスタ mBH (m = 0, 1)
RFDF0m	—	レジスタなし	受信 FIFO アクセスレジスタ mCL (m = 0, 1)
RFDF1m	—	レジスタなし	受信 FIFO アクセスレジスタ mCH (m = 0, 1)
RFDF2m	—	レジスタなし	受信 FIFO アクセスレジスタ mDL (m = 0, 1)
RFDF3m	—	レジスタなし	受信 FIFO アクセスレジスタ mDH (m = 0, 1)
CFCCL0	—	レジスタなし	送受信 FIFO 制御レジスタ 0L
CFCCH0	—	レジスタなし	送受信 FIFO 制御レジスタ 0H
CFSTS0	—	レジスタなし	送受信 FIFO ステータスレジスタ 0
CFPCTR0	—	レジスタなし	送受信 FIFO ポインタ制御レジスタ 0
CFIDL0	—	レジスタなし	送受信 FIFO アクセスレジスタ 0AL
CFIDH0	—	レジスタなし	送受信 FIFO アクセスレジスタ 0AH
CFTS0	—	レジスタなし	送受信 FIFO アクセスレジスタ 0BL
CFPTR0	—	レジスタなし	送受信 FIFO アクセスレジスタ 0BH
CFDF00	—	レジスタなし	送受信 FIFO アクセスレジスタ 0CL
CFDF10	—	レジスタなし	送受信 FIFO アクセスレジスタ 0CH
CFDF20	—	レジスタなし	送受信 FIFO アクセスレジスタ 0DL
CFDF30	—	レジスタなし	送受信 FIFO アクセスレジスタ 0DH
RFMSTS	—	レジスタなし	受信 FIFO メッセージロスステータスレジスタ
CFMSTS	—	レジスタなし	送受信 FIFO メッセージロスステータスレジスタ
RFISTS	—	レジスタなし	受信 FIFO 割り込みステータスレジスタ
CFISTS	—	レジスタなし	送受信 FIFO 受信割り込みステータスレジスタ
TMCp	—	レジスタなし	送信バッファ制御レジスタ p (p = 0~3)

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
TMSTSp	—	レジスタなし	送信バッファステータスレジスタ p (p = 0~3)
TMTRSTS	—	レジスタなし	送信バッファ送信要求ステータスレジスタ
TMTCSTS	—	レジスタなし	送信バッファ送信完了ステータスレジスタ
TMTASTS	—	レジスタなし	送信バッファ送信アボートステータスレジスタ
TMIEC	—	レジスタなし	送信バッファ割り込み許可レジスタ
TMIDLp	—	レジスタなし	送信バッファレジスタ pAL (p = 0~3)
TMIDHp	—	レジスタなし	送信バッファレジスタ pAH (p = 0~3)
TMPTRp	—	レジスタなし	送信バッファレジスタ pBH (p = 0~3)
TMDf0p	—	レジスタなし	送信バッファレジスタ pCL (p = 0~3)
TMDf1p	—	レジスタなし	送信バッファレジスタ pCH (p = 0~3)
TMDf2p	—	レジスタなし	送信バッファレジスタ pDL (p = 0~3)
TMDf3p	—	レジスタなし	送信バッファレジスタ pDH (p = 0~3)
THLCC0	—	レジスタなし	送信履歴バッファ制御レジスタ
THLSTS0	—	レジスタなし	送信履歴バッファステータスレジスタ
THLACC0	—	レジスタなし	送信履歴バッファアクセスレジスタ
THLPCTR0	—	レジスタなし	送信履歴バッファポインタ制御レジスタ
GRWCR	—	レジスタなし	グローバル RAM ウィンドウ制御レジスタ
GTSTCFG	—	レジスタなし	グローバルテスト設定レジスタ
GTSTCTRL	—	レジスタなし	グローバルテスト制御レジスタ
GLOCKK	—	レジスタなし	グローバルテストプロテクト解除レジスタ
RPGACCr	—	レジスタなし	RAM テストレジスタ r (r = 0~127)

4.4.19 シリアルペリフェラルインタフェース

表 4.45 にシリアルペリフェラルインタフェースの相違点を、表 4.46 にシリアルペリフェラルインタフェース関連 I/O レジスタの相違点を示します。

表 4.45 シリアルペリフェラルインタフェースの相違点

項目	RX62T	RX24T、RX24U
ビットレート	- マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成（分周比は 4～4096 分周） - スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能（RSPCK の最大周波数は PCLK の 8 分周） - High 幅：PCLK の 4 サイクル、Low 幅：PCLK の 4 サイクル	- マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成（分周比は 2～4096 分周） - スレーブ時は、PCLK の最小 6 分周のクロックを、RSPCK として入力可能（RSPCK の最大周波数は PCLK の 6 分周） - High 幅：PCLK の 3 サイクル、Low 幅：PCLK の 3 サイクル
エラー検出	- モードフォルトエラー検出 - オーバランエラー検出 - パリティエラー検出	- モードフォルトエラー検出 - オーバランエラー検出 - パリティエラー検出 - アンダランエラー検出
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能
割り込み要因	割り込み要因 - 受信バッファフル割り込み - 送信バッファエンプティ割り込み - RSPI エラー割り込み （モードフォルト、オーバラン、パリティエラー） - RSPI アイドル割り込み （RSPI アイドル）	割り込み要因 - 受信バッファフル割り込み - 送信バッファエンプティ割り込み - RSPI エラー割り込み （モードフォルト、オーバラン、アンダラン、パリティエラー） - RSPI アイドル割り込み （RSPI アイドル）
その他の機能	— - RSPI 初期化機能 - ループバックモード機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能

RX62T グループ、RX24T グループ、RX24U グループ
RX62T グループから RX24T グループ、RX24U グループへの移行

表4.46 シリアルペリフェラルインタフェース関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
SPSR	UDRF	予約ビット	アンダランエラーフラグ
SPDCR	SLSEL[1:0]	SSL 端子出力選択ビット	予約ビット
SPCR2	SCKASE	予約ビット	RSPCK 自動停止機能許可 ビット

4.4.20 12 ビット A/D コンバータ

表 4.47に 12 ビット A/D コンバータの相違点を、表 4.48に 12 ビット A/D コンバータ関連 I/O レジスタの相違点を示します。

表4.47 12 ビット A/D コンバータの相違点

項目	RX62T	RX24T、RX24U
ユニット数	2 ユニット	3 ユニット
入力チャンネル	8 チャンネル (4 チャンネル×2 ユニット)	22 チャンネル (RX24U の 100pin は 20)
拡張アナログ機能	—	内部基準電圧 (S12AD2 のみ)
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり 1.0 μs (A/D 変換クロック ADCLK = 50MHz、AVCC0 = 4.0~5.5V 時) 1 チャンネル当たり 2.0 μs (A/D 変換クロック ADCLK = 25MHz、AVCC0 = 3.0~3.6V 時)	1 チャンネル当たり 1.0 μ s (A/D 変換クロック ADCLK = 40MHz 動作時)
A/D 変換クロック	PCLK より 1、2、4、8 分周に設定可能 (ADCSR.CKS[1:0])	システムクロックより 1、2、4、8、16、32、64 分周に設定可能 (SCKCR.PCKD[3:0]) 周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います
データレジスタ	- アナログ入力用 10 本 — - 自己診断用 1 本/ユニット - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 —	- アナログ入力用 22 本、ダブルトリガモードでの A/D 変換データ 2 重化用 1 本、ダブルトリガモード拡張動作時の A/D 変換データ 2 重化用 2 本/ユニット - 内部基準電圧用 1 本 - 自己診断用 1 本/ユニット - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット / 4 ビットで A/D データレジスタに保持

項目	RX62T	RX24T、RX24U
データレジスタ	—	- ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) 選択した 1 つのチャネルのアナログ入力の A/D 変換データを 1 回目は対象チャネルのデータレジスタに保持、2 回目の A/D 変換データは 2 重化レジスタに保持 - ダブルトリガモード拡張動作(特定トリガ種別で有効) 選択した 1 つのチャネルのアナログ入力の A/D 変換データをトリガ種別ごとに準備した 2 重化レジスタに保持
動作モード	- シングルモード： 1 チャネルのアナログ入力を 1 回のみ変換 1 サイクルスキャンモード： 最大 4 チャネルのアナログ入力を 1 回のみ変換 - 連続スキャンモード： 最大 4 チャネルのアナログ入力を繰り返し A/D 変換 2 チャネルスキャンモード： ユニット内チャネルを 2 グループ化し、2 系統の開始要因を設定可能	- シングルスキャンモード： 任意に選択したチャネルのアナログ入力を 1 回のみ A/D 変換 内部基準電圧を 1 回のみ A/D 変換 (S12AD2) - 連続スキャンモード： 任意に選択したチャネルのアナログ入力を繰り返し A/D 変換 - グループスキャンモード： 使用するグループの数は 2 つ(グループ A, B) と 3 つ(グループ A, B, C) が選択可能 (グループの数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能) 任意に選択したチャネルのアナログ入力をグループ A とグループ B またはグループ A, B, C に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 グループ A とグループ B とグループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能

項目	RX62T	RX24T、RX24U
動作モード	—	グループスキャンモード(グループ優先制御選択時) 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。 優先順位は、グループ A (高) > グループ B > グループ C (低) 優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能 また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能
A/D 変換開始条件	- ソフトウェアトリガ - 同期トリガ マルチファンクションタイマパルスユニット 3 (MTU3)、または汎用 PWM タイマ (GPT) からのトリガ - 非同期トリガ ADTRG0#端子によって S12AD0 の A/D 変換を、ADTRG1#端子によって S12AD1 の A/D 変換を開始することが可能	- ソフトウェアトリガ - 同期トリガ マルチファンクションタイマパルスユニット 3 (MTU3d)、汎用 PWM タイマ (GPT)、8 ビットタイマ (TMR) からのトリガ - 非同期トリガ ADTRG0# (S12AD)、ADTRG1# (S12AD1)、ADTRG2# (S12AD2) 端子による A/D 変換動作の開始が可能 (3 ユニット個別)
機能	- チャンネル専用サンプル&ホールド機能 (3 チャンネル/1 ユニット) — 12 ビット A/D コンバータの自己診断機能 - プログラマブルゲインアンプによる入力信号増幅機能 (3 チャンネル/1 ユニット) - ウィンドウコンパレータ機能 (3 チャンネル/1 ユニット) — — — —	- チャンネル専用サンプル&ホールド機能 (3 チャンネル/S12AD1 のみ) - サンプリングステート数可変機能 12 ビット A/D コンバータの自己診断機能 - プログラマブルゲインアンプによる入力信号増幅機能 (1ch/S12AD, 3ch/S12AD1) — - A/D 変換値加算モードと平均モードが選択可能 - アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能) - ダブルトリガモード (A/D 変換データ 2 重化機能) - A/D データレジスタオートクリア機能

項目	RX62T	RX24T、RX24U
割り込み要因	• ユニットごとに A/D 変換終了で割り込み要求 (S12ADI) を発生 — — — • S12ADI 割り込みでデータトランスファコントローラ (DTC) を起動可能 • コンパレータ検出で割り込み要求 (CMP1) を発生 (POE 要因としても使用可能)	• ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1、S12ADI2) を発生 (3 ユニット個別) • ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1、S12ADI2) を発生 (3 ユニット個別) • グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1、S12ADI2) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI、GBADI1、GBADI2) を発生。グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求 (GCADI、GCADI1、GCADI2) を発生 • グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI、S12ADI1、S12ADI2) を発生。グループ B とグループ C のスキャン終了でそれぞれ専用のスキャン終了割り込み要求 (GBADI/GCADI、GBADI1/GCADI1、GBADI2/GCADI2) を発生 • S12ADI/S12ADI1/S12ADI2、GBADI/GBADI1/GBADI2、GCADI/GCADI1/GCADI2 割り込みでデータトランスファコントローラ (DTC) を起動可能 —

表4.48 12 ビット A/D コンバータ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
ADDBLDR	—	レジスタなし	A/D データ二重化レジスタ
ADDBLDRA	—	レジスタなし	A/D データ二重化レジスタ A
ADDBLDRB	—	レジスタなし	A/D データ二重化レジスタ B
ADOCDR	—	レジスタなし	A/D 内部基準電圧データ レジスタ
ADCSR	DBLANS[4:0]	なし	ダブルトリガ対象チャネル 選択ビット
	GBADIE	なし	グループ B スキャン終了 割り込み許可ビット
	DBLE	なし	ダブルトリガモード選択ビット
	EXTRG	トリガ選択ビット (b0)	トリガ選択ビット (b8)
	TRGE	トリガ許可ビット (b1)	トリガ開始許可ビット (b9)
	CKS[1:0]	クロック選択ビット (b3 b2)	なし
	ADIE	A/D 変換終了割り込み許可ビッ ト (b4)	スキャン終了割り込み許可ビッ ト (b12)
	ADCS[1:0]	A/D 変換モード選択ビット b6 b5 00: シングルモード 01: 1 サイクルスキャンモード 10: 連続スキャンモード 11: 2 チャネルスキャンモード	スキャンモード選択ビット b14 b13 00: シングルスキャンモード 01: グループスキャンモード 10: 連続スキャンモード 11: 設定禁止
	ADST	A/D スタートビット (b7)	A/D 変換スタートビット (b15)
ADANS	—	A/D チャネル選択レジスタ	レジスタなし
ADANSA0	—	レジスタなし	A/D チャネル選択レジスタ A0
ADANSA1	—	レジスタなし	A/D チャネル選択レジスタ A1
ADANSB0	—	レジスタなし	A/D チャネル選択レジスタ B0
ADANSB1	—	レジスタなし	A/D チャネル選択レジスタ B1
ADANSC0	—	レジスタなし	A/D チャネル選択レジスタ C0
ADANSC1	—	レジスタなし	A/D チャネル選択レジスタ C1
ADADS0	—	レジスタなし	A/D 変換値換算/平均チャネル選 択レジスタ 0
ADADS1	—	レジスタなし	A/D 変換値換算/平均チャネル選 択レジスタ 1
ADADC	—	レジスタなし	A/D 変換値加算/平均回数選択レ ジスタ
ADCER	SHBYP	チャネル専用サンプル& ホールド回路選択ビット	予約ビット
	ADPRC[1:0]	A/D データレジスタビット 精度指定ビット	予約ビット
	ACE	自動クリア許可ビット	A/D データレジスタ自動クリア イネーブルビット
	ADIE2	2 チャネルスキャン割り込み 選択ビット	予約ビット
	ADIEW	ダブルトリガ割り込み選択 ビット	予約ビット

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
ADSTRGR	ADSTRS0[4:0]	A/D 開始トリガグループ 0 選択ビット (b0-b4)	なし
	TRSB[5:0]	なし	グループ B 専用 A/D 変換開始トリガ選択ビット (b0-b5)
	ADSTRS1[4:0]	A/D 開始トリガグループ 1 選択ビット (b8-b12)	なし
	TRSA[5:0]	なし	A/D 変換開始トリガ選択ビット (b8-b13)
ADPG	—	A/D プログラマブルゲインアンプレジスタ	レジスタなし
ADCMPMD0	—	コンパレータ動作モード選択レジスタ 0	レジスタなし
ADCMPMD1	—	コンパレータ動作モード選択レジスタ 1	レジスタなし
ADCMPNR0	—	コンパレータフィルタモードレジスタ 0	レジスタなし
ADCMPNR1	—	コンパレータフィルタモードレジスタ 1	レジスタなし
ADCMPFR	—	コンパレータ検出フラグレジスタ	レジスタなし
ADCMPSEL	—	コンパレータ割り込み選択レジスタ	レジスタなし
ADEXICR	—	レジスタなし	A/D 変換拡張入力コントロールレジスタ
ADGCTRGR	—	レジスタなし	A/D グループ C トリガ選択ビット
ADSHCR	—	レジスタなし	A/D サンプル&ホールド回路コントロールレジスタ
ADDISCR	—	レジスタなし	A/D 断線検出コントロールレジスタ
ADGSPCR	—	レジスタなし	A/D グループスキャン優先コントロールレジスタ
ADPGACR	—	レジスタなし	A/D プログラマブルゲインアンプレジスタ
ADPGAGS0	—	レジスタなし	A/D プログラマブルゲインアンプレジスタ 0

4.4.21 RAM

表 4.49にRAM の相違点を示します。

表4.49 RAM の相違点

項目	RX62T	RX24T、RX24U
RAM 容量	16K バイト/8K バイト	32K バイト/16K バイト (注 1)
RAM アドレス	— 0000 0000h~0000 3FFFh (16K バイト) 0000 0000h~0000 1FFFh (8K バイト)	0000 0000h~0000 7FFFh (32K バイト) 0000 0000h~0000 3FFFh (16K バイト) —

注 1. RX24T グループのみ

4.4.22 フラッシュメモリ

表 4.50にフラッシュメモリの相違点を、表 4.51にフラッシュメモリ関連 I/O レジスタの相違点を示します。

表4.50 フラッシュメモリの相違点

項目	RX62T		RX24T、RX24U	
	コードフラッシュメモリ	データフラッシュメモリ	ROM	E2 データフラッシュ
メモリ空間	ユーザ領域： 256K バイト 128K バイト 64K バイト	データ領域： 32K バイト 8K バイト	ユーザ領域： 512K バイト 384K バイト 256K バイト (RX24T のみ) 128K バイト	データ領域： 8K バイト
ROM キャッシュ	—	—	容量：2K バイト	
リードサイクル	ICLK 1 サイクルの高 速読み出しが可能	ワード、バイトアクセ ス時には PCLK 3 サ イクルでの読み出し	ICLK ≤ 32MHz 時 ROM のウェイトサイ クルなし、 ICLK > 32MHz 時 ROM のウェイトサイ クルあり	—
イレーズ後の 値	32 ビットで FFFF FFFFh が読み出し可 能	—	FFh	FFh
割り込み	FCU コマンドの実行 (プログラム、P/E サ スペンド、ロックビッ トリード 2、周辺ク ロック通知)の完了に よりフラッシュレ ディ割り込み要求 (FRDYI) が発生	FCU コマンドの実行 (プログラム、P/E サ スペンド、ブランク チェック、周辺クロ ック通知)の完了によ りフラッシュレディ割 り込み要求 (FRDYI) が発生	ソフトウェアコマンド処理の完了、または強 制停止処理の完了によりフラッシュレディ割 り込み (FRDYI) が発生	
書き込み/ 消去方式	- ROM の書き換えを行う専用のシーケンサ (FCU) を内蔵 - FCU にコマンドを発行することにより、ROM への書き込み/消去を実行可能 - 消去状態の ROM を読むと、32 ビットで FFFF FFFFh が読み出し可能		ソフトウェアコマンド方式 - 以下のソフトウェアコマンドを実装 プログラム、ブランクチェック、ブロック イレーズ、全ブロックイレーズ - エクストラ領域のプログラム用に以下の コマンドを実装 スタートアップ領域情報プログラム、アク セスウィンドウ情報プログラム	
BGO (バック グラウンドオ ペレーション) 機能	- ROM への書き込み/消去を実行している 期間、CPU は ROM/データフラッシュ以 外の領域に配置したプログラムを実行可 能 - データフラッシュの書き込み/消去を実 行している期間、ROM 領域に配置したプ ログラムを実行可能		- ROM への書き込み/消去を実行している 期間、CPU は ROM/データフラッシュ以 外の領域に配置したプログラムを実行可 能 - E2 データフラッシュの書き換え中に、 ROM 上に配置されたプログラムを実行可 能	

項目	RX62T		RX24T、RX24U	
	コードフラッシュ メモリ	データフラッシュ メモリ	ROM	E2 データ フラッシュ
サスペンド/ レジューム 機能	- ROM への書き込み/消去動作を中断し、CPU は ROM 領域のプログラムを実行可能（サスペンド） - 中断した後、ROM への書き込み/消去を再開可能（レジューム）		—	
書き込み/ 消去単位	- ユーザ領域の書き込み単位：256 バイト - ユーザ領域の消去単位：4K バイト（8 ブロック）、16K バイト（ROM 容量が 256K バイトの場合：14 ブロック、ROM 容量が 128K バイトの場合：6 ブロック、ROM 容量が 64K バイトの場合：2 ブロック）	- データ領域の書き込み単位：8 バイトまたは 128 バイト - データ領域の消去単位：2K バイト（データフラッシュ容量が 32K バイトの場合：16 ブロック、データフラッシュ容量が 8K バイトの場合：4 ブロック）	- ユーザ領域の書き込み単位：8 バイト - ユーザ領域の消去単位：2K バイト	- データ領域の書き込み単位：1 バイト - データ領域の消去単位：1K バイト
オンボードブ ログラミング	ブートモードによる書き換え - 調歩同期式シリアルインターフェイス（SCI1）を使用 - 通信速度は自動調整 — ユーザプログラム中の ROM/データフラッシュ書き換えルーチンによる書き換え - システムをリセットすることなく ROM/データフラッシュの書き換えが可能		ブートモードによる書き換え - 調歩同期式シリアルインターフェイス（SCI1）を使用 - 通信速度は自動調整 ブートモード（FINE インタフェース） - FINE を使用 - ユーザ領域とデータ領域を書き換え可能 セルフプログラミング - システムをリセットすることなくユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能	
オフボードブ ログラミング	PROM ライタを使用して、ユーザ領域の書き換えが可能	—	本 MCU に対応したフラッシュプログラマ（シリアルプログラマ、パラレルプログラマ）を使用して、ユーザ領域の書き換えが可能	
ソフトウェア プロテクト 機能	FENTRYR.FENTRY 0 ビット、FWEPROR.FLWE[1:0] ビット、ロックビットにより意図しない書き換えを防ぐことが可能	FENTRYR.FENTRY D ビット、FWEPROR.FLWE[1:0] ビット、DFLREk レジスタ、DFLWEk レジスタにより意図しない書き換えを防ぐことが可能（k = 0, 1）	FENTRYR.FENTRY 0 ビットにより意図しない書き換えを防ぐことが可能	FENTRYR.FENTRYD ビットにより意図しない書き換えを防ぐことが可能
エラープロテ クト機能	書き込み/消去中に異常動作を検出した場合、以後の書き込み/消去処理を禁止		—	

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

項目	RX62T		RX24T、RX24U	
	コードフラッシュ メモリ	データフラッシュ メモリ	ROM	E2 データ フラッシュ
ID コードプロ テク	- ホストからの読み出し/書き込み/消去を禁止するための機能 - オンチップデバッグエミュレータ接続時、ID コードにより制御可能		- ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 - オンチップデバッグエミュレータ接続時、ID コードにより制御可能 - パラレルプログラマ接続時、ROM コードにより制御可能	
スタートアッププログラム 保護機能	—	—	ブロック 0~7 の書き換えを安全に行うための機能	
エリアプロテクション	—	—	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能	

表4.51 フラッシュメモリ関連 I/O レジスタの相違点

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
FMODR	—	フラッシュモードレジスタ	レジスタなし
FASTAT	—	フラッシュアクセスステータスレジスタ	レジスタなし
FAEINT	—	フラッシュアクセスエラー割り込み許可レジスタ	レジスタなし
FCURAME	—	FCU RAM イネーブルレジスタ	レジスタなし
FSTATR0	PRGSPD	書き込みサスペンドステータスビット (b0)	なし
	ERERR	なし	イレーズエラーフラグ (b0)
	ERSSPD	消去サスペンドステータスビット (b1)	なし
	PRGERR	書き込みエラービット (b4)	プログラムエラーフラグ (b1)
	SUSRDY	サスペンドレディビット (b3)	なし
	BCERR	なし	ブランクチェックエラーフラグ (b3)
	ERSERR	消去エラービット (b5)	なし
	EILGLERR	なし	エクストラ領域イリーガルコマンドエラーフラグ (b5)
	ILGLERR	イリーガルコマンドエラービット (b6)	予約ビット
	FRDY	フラッシュレディビット (b7)	予約ビット
FSTATR1	FLOCKST	ロックビットステータスビット	予約ビット
	FRDY	予約ビット	フラッシュレディフラグ
	FCUERR	FCU エラービット (b7)	なし
	EXRDY	なし	エクストラ領域レディフラグ (b7)
FRDYIE	—	フラッシュレディ割り込み許可レジスタ	レジスタなし
FENTRYR	FENTRYD	データフラッシュ P/E モードエントリビット	E2 データフラッシュ P/E モードエントリビット
FPROTR	—	フラッシュプロテクトレジスタ	レジスタなし
FRESETR	FRKEY[7:0]	キーコード	予約ビット
FCMDR	—	FCU コマンドレジスタ	レジスタなし
FCPSR	—	FCU 処理切り替えレジスタ	レジスタなし
FPESTAT	—	フラッシュ P/E ステータスレジスタ	レジスタなし
PCKAR	—	周辺クロック通知レジスタ	レジスタなし
FWEPROR	—	フラッシュライトイレースプロテクトレジスタ	レジスタなし
DFLRE0	—	データフラッシュ読み出し許可レジスタ 0	レジスタなし
DFLRE1	—	データフラッシュ読み出し許可レジスタ 1	レジスタなし
DFLWE0	—	データフラッシュ書き込み／消去許可レジスタ 0	レジスタなし

RX62T グループ、RX24T グループ、RX24U グループ

RX62T グループから RX24T グループ、RX24U グループへの移行

レジスタシンボル	ビットシンボル	RX62T	RX24T、RX24U
DFLWE1	—	データフラッシュ書き込み／消去許可レジスタ 1	レジスタなし
DFLBCCNT	—	データフラッシュブランクチェック制御レジスタ	レジスタなし
DFLBCSTAT	—	データフラッシュブランクチェックステータスレジスタ	レジスタなし
DFLCTL	—	レジスタなし	E2 データフラッシュ制御レジスタ
FPR	—	レジスタなし	プロテクト解除レジスタ
FPSR	—	レジスタなし	プロテクト解除ステータスレジスタ
FPMCR	—	レジスタなし	フラッシュ P/E モード制御レジスタ
FISR	—	レジスタなし	フラッシュ初期化レジスタ
FASR	—	レジスタなし	フラッシュ領域選択レジスタ
FCR	—	レジスタなし	フラッシュ制御レジスタ
FEXCR	—	レジスタなし	フラッシュエクストラ領域制御レジスタ
FSARH	—	レジスタなし	フラッシュ処理開始アドレスレジスタ H
FSARL	—	レジスタなし	フラッシュ処理開始アドレスレジスタ L
FEARH	—	レジスタなし	フラッシュ処理終了アドレスレジスタ H
FEARL	—	レジスタなし	フラッシュ処理終了アドレスレジスタ L
FWBn (n = 0~3)	—	レジスタなし	フラッシュライトバッファ n レジスタ
FEAMH	—	レジスタなし	フラッシュエラーアドレスモニタレジスタ H
FEAML	—	レジスタなし	フラッシュエラーアドレスモニタレジスタ L
FSCMR	—	レジスタなし	フラッシュスタートアップ設定モニタレジスタ
FAWSMR	—	レジスタなし	フラッシュアクセスウィンドウ開始アドレスモニタレジスタ
FAWEMR	—	レジスタなし	フラッシュアクセスウィンドウ終了アドレスモニタレジスタ
UIDRn (n = 0~3)	—	レジスタなし	ユニーク ID レジスタ n
ROMCE	—	レジスタなし	ROM キャッシュ許可レジスタ
ROMCIV	—	レジスタなし	ROM キャッシュ無効化レジスタ

5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX62T グループ、RX62G グループ ユーザーズマニュアル ハードウェア編 Rev.2.00 (R01UH0034JJ0200)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX24T グループ ユーザーズマニュアル ハードウェア編 Rev.2.00 (R01UH0576JJ0200)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX24U グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0658JJ0100)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A173A/J

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2017.11.07	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれかに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を生じさせるおそれのある機器・システム（宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル（無人航空機を含みます。）の開発、設計、製造、使用もしくは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、かつ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。
当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様の転売、貸与等により、本書（本ご注意書きを含みます。）記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1 2016.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>