
RL78/G14、R8C/36Mグループ

R01AN1503JJ0100

Rev.1.00

R8C から RL78 への移行ガイド：データトランスファコントローラ

要旨

本アプリケーションノートでは、R8C/36Mグループのデータトランスファコントローラ（以下、DTC）からRL78/G14のデータ・トランスファ・コントローラ（以下、DTC）への移行について説明します。

対象デバイス

RL78/G14、R8C/36Mグループ

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. R8C/36M グループと RL78/G14 の相違点	3
2. レジスタ対比	3
3. DTC 設定比較	4
3.1 DTC 起動許可	4
3.2 転送サイズ	5
3.3 DTC コントロールデータ領域と DTC ベクタテーブル領域の配置	6
4. DTC 動作の相違点	7
4.1 起動要因	7
4.1.1 R8C/36M グループ	7
4.1.2 RL78/G14	9
4.2 DTC コントロールデータ領域の配置	11
4.2.1 R8C/36M グループ	11
4.2.2 RL78/G14	11
4.3 ノーマルモードの相違点	12
4.3.1 R8C/36M グループ	12
4.3.2 RL78/G14	12
4.4 DTC 実行サイクル(クロック)数	12
4.5 DTC 保留命令	13
4.6 DTC 応答時間	13
5. 参考ドキュメント	14

RL78/G14、R8C/36Mグループ

1. R8C/36MグループとRL78/G14の相違点

R8C/36Mグループの DTC とRL78/G14の DTC の機能概要の相違点を表 1.1に示します。

表1.1 機能概要の相違点

項目	R8C/36Mグループ	RL78/G14
起動要因	39 要因	<ul style="list-style-type: none"> ● 31 要因 (注 1) ● 39 要因 (注 2)
転送可能なアドレス空間	64K バイト空間 (00000h~0FFFFh)	64K バイト空間 (00000h~0FFFFh) (汎用レジスタを除く)
最大転送ブロックサイズ	<ul style="list-style-type: none"> ● ノーマルモード：256 バイト ● リピートモード：255 バイト 	<ul style="list-style-type: none"> ● ノーマルモード(8 ビット転送)：256 バイト ● ノーマルモード(16 ビット転送)：512 バイト
転送単位	バイト	<ul style="list-style-type: none"> ● 8 ビット ● 16 ビット
パワーコントロール/スタンバイモード時の動作	<ul style="list-style-type: none"> ● ウェイトモード：移行前、動作中に DTC 起動要因を発生させない ● ストップモード：移行前、動作中に DTC 起動要因を発生させない 	<ul style="list-style-type: none"> ● HALT モード：DTC 動作可能 (注 3) ● SNOOZE モード：DTC 動作可能 ● STOP モード：DTC 動作禁止(注 4)
DTC コントロール領域、DTC ベクタテーブル領域	固定	可変 (DTCBAR レジスタで設定された RAM 空間)

注 1：30、32、36、40、44、48、52、64 ピン製品のみ。

注 2：80、100 ピン製品のみ。

注 3：低消費 RTC モード時 (OSMC レジスタの RTCLPC = 1)は、動作禁止。

注 4：DTC 起動要因受付可能。

2. レジスタ対比

R8C/36Mグループの DTC とRL78/G14の DTC のレジスタ対比表を表 2.1に示します。

表2.1 レジスタ対比

設定項目	R8C/36Mグループ	RL78/G14
データブロックサイズ設定	DTBLSj レジスタ	DTBLSj レジスタ (注 1)
DTC 起動許可レジスタ	DTCENi レジスタ (i = 0~6)	DTCENi レジスタ (i = 0~4)
ノンマスカブル割り込み発生	DTCTL レジスタの NMIF ビット	-
データサイズの選択	-	DTCCRj レジスタの SZ ビット
DTC ベースアドレスレジスタ	-	DTCBAR レジスタ

-: 該当するレジスタはありません。

j = 0~23

注 1：8 ビット転送の場合は 1~256 バイト、16 ビット転送の場合は 2~512 バイト設定可能です。

3. DTC 設定比較

3.1 DTC 起動許可

各割り込み要因による DTC 起動の許可/禁止は、DTCEN_i レジスタで設定します (R8C/36Mグループ : i=0~6、RL78/G14 : i=0~4)。R8C/36MグループとRL78/G14では DTCEN_i レジスタの DTCEN_{i0}~DTCEN_{i7} ビットに対応する割り込み要因が異なります。

R8C/36Mグループの割り込み要因と DTCEN_{i0}~DTCEN_{i7} ビットの対応を表 3.1に、RL78/G14の割り込み要因と DTCEN_{i0}~DTCEN_{i7} ビットの対応を表 3.2に示します。

表3.1 R8C/36Mグループの割り込み要因と DTCEN_{i0}~DTCEN_{i7} ビットの対応

レジスタ	DTCEN _{i7}	DTCEN _{i6}	DTCEN _{i5}	DTCEN _{i4}	DTCEN _{i3}	DTCEN _{i2}	DTCEN _{i1}	DTCEN _{i0}
DTCEN ₀	INT ₀	INT ₁	INT ₂	INT ₃	INT ₄	-	-	-
DTCEN ₁	キー入力	A/D 変換	UART ₀ 受信	UART ₀ 送信	UART ₁ 受信	UART ₁ 送信	UART ₂ 受信	UART ₂ 送信
DTCEN ₂	SSU/I ₂ C バス受信 データフル	SSU/I ₂ C バス送信 データエンブティ	電圧監視 2/ コンパレータ A ₂	電圧監視 1/ コンパレータ A ₁	-	-	タイマ RC インプット キャプチャ/ コンパレー 一致 A	タイマ RC インプット キャプチャ/ コンパレー 一致 B
DTCEN ₃	タイマ RC インプット キャプチャ/ コンパレー 一致 C	タイマ RC インプット キャプチャ/ コンパレー 一致 D	タイマ RD ₀ インプット キャプチャ/ コンパレー 一致 A	タイマ RD ₀ インプット キャプチャ/ コンパレー 一致 B	タイマ RD ₀ インプット キャプチャ/ コンパレー 一致 C	タイマ RD ₀ インプット キャプチャ/ コンパレー 一致 D	タイマ RD ₁ インプット キャプチャ/ コンパレー 一致 A	タイマ RD ₁ インプット キャプチャ/ コンパレー 一致 B
DTCEN ₄	タイマ RD ₁ インプット キャプチャ/ コンパレー 一致 C	タイマ RD ₁ インプット キャプチャ/ コンパレー 一致 D	-	-	-	-	-	-
DTCEN ₅	-	-	タイマ RE	タイマ RF	タイマ RF コンパレー 一致 0	タイマ RF コンパレー 一致 1	タイマ RF キャプチャ	タイマ RG インプット キャプチャ/ コンパレー 一致 A
DTCEN ₆	タイマ RG インプット キャプチャ/ コンパレー 一致 B	タイマ RA	-	タイマ RB	フラッシュ レディ ステータス	-	-	-

-: 該当する項目はありません。

i = 0~6

表3.2 RL78/G14の割り込み要因と DTCENi0~DTCENi7 ビットの対応

レジスタ	DTCENi7	DTCENi6	DTCENi5	DTCENi4	DTCENi3	DTCENi2	DTCENi1	DTCENi0
DTCEN0	予約	INTP0	INTP1	INTP2	INTP3	INTP4	INTP5	INTP6
DTCEN1	INTP7	キー入力	A/D 変換終了	UART0 受信の転送完了 /CSI01 の転送完了またはバッファ空き/IIC01 の転送完了	UART0 送信の転送完了 /CSI00 の転送完了またはバッファ空き/IIC00 の転送完了	UART1 受信の転送完了 /CSI11 の転送完了またはバッファ空き/IIC11 の転送完了	UART1 送信の転送完了 /CSI10 の転送完了またはバッファ空き/IIC10 の転送完了	UART1 受信の転送完了 /CSI21 の転送完了またはバッファ空き/IIC21 の転送完了
DTCEN2	UART2 送信の転送完了 /CSI20 の転送完了またはバッファ空き/IIC20 の転送完了	UART3 受信の転送完了 /CSI31 の転送完了またはバッファ空き/IIC31 の転送完了 (注 1)	UART3 送信の転送完了 /CSI30 の転送完了またはバッファ空き/IIC30 の転送完了 (注 1)	タイマ・アレイ・ユニット 0 のチャンネル 0 のカウント完了またはキャプチャ完了	タイマ・アレイ・ユニット 0 のチャンネル 0 のカウント完了またはキャプチャ完了	タイマ・アレイ・ユニット 0 のチャンネル 2 のカウント完了またはキャプチャ完了	タイマ・アレイ・ユニット 0 のチャンネル 3 のカウント完了またはキャプチャ完了	タイマ・アレイ・ユニット 1 のチャンネル 0 のカウント完了またはキャプチャ完了
DTCEN3	タイマ・アレイ・ユニット 1 のチャンネル 1 のカウント完了またはキャプチャ完了 (注 1)	タイマ・アレイ・ユニット 1 のチャンネル 2 のカウント完了またはキャプチャ完了 (注 1)	タイマ・アレイ・ユニット 1 のチャンネル 3 のカウント完了またはキャプチャ完了 (注 1)	タイマ RD コンペアー 致 A0	タイマ RD コンペアー 致 B0	タイマ RD コンペアー 致 C0	タイマ RD コンペアー 致 D0	タイマ RD コンペアー 致 A1
DTCEN4	タイマ RD コンペアー 致 B1	タイマ RD コンペアー 致 C1	タイマ RD コンペアー 致 D1	タイマ RG コンペアー 致 A	タイマ RG コンペアー 致 B	タイマ RJ0 アンダフロー	コンパレータ検出 0 (注 2)	コンパレータ検出 1 (注 2)

i = 0~4

注 1：80、100 ピン製品のみ。

注 2：フラッシュ・メモリ 96KB 以上の製品のみ。

3.2 転送サイズ

RL78/G14のノーマルモードでは、転送サイズは 8 ビット転送と 16 ビット転送のどちらかを選択できます。転送サイズは、DTCCRj レジスタの SZ ビットで選択します (j = 0~23)。SZ ビットの説明を表 3.3 に示します。

表3.3 SZ ビットの設定

SZ	転送データサイズの選択
0	8 ビット
1	16 ビット

3.3 DTC コントロールデータ領域と DTC ベクタテーブル領域の配置

R8C/36MグループとRL78/G14では、DTC コントロールデータ領域と DTC ベクタテーブルが異なります。R8C/36Mグループでは、DTC コントロールデータ領域と DTC ベクタテーブル領域は固定のアドレスに配置されます。

RL78/G14では、DTC コントロールデータ領域の先頭番地を格納するベクタアドレスと、DTC コントロールデータ領域のアドレスは、DTCBAR レジスタで設定します。DTCBAR レジスタの値を上位 8 ビットとして 16 ビットのアドレスを生成します。DTCBAR レジスタに“FBH”を設定したときのメモリマップ例を図 3.1 に示します。

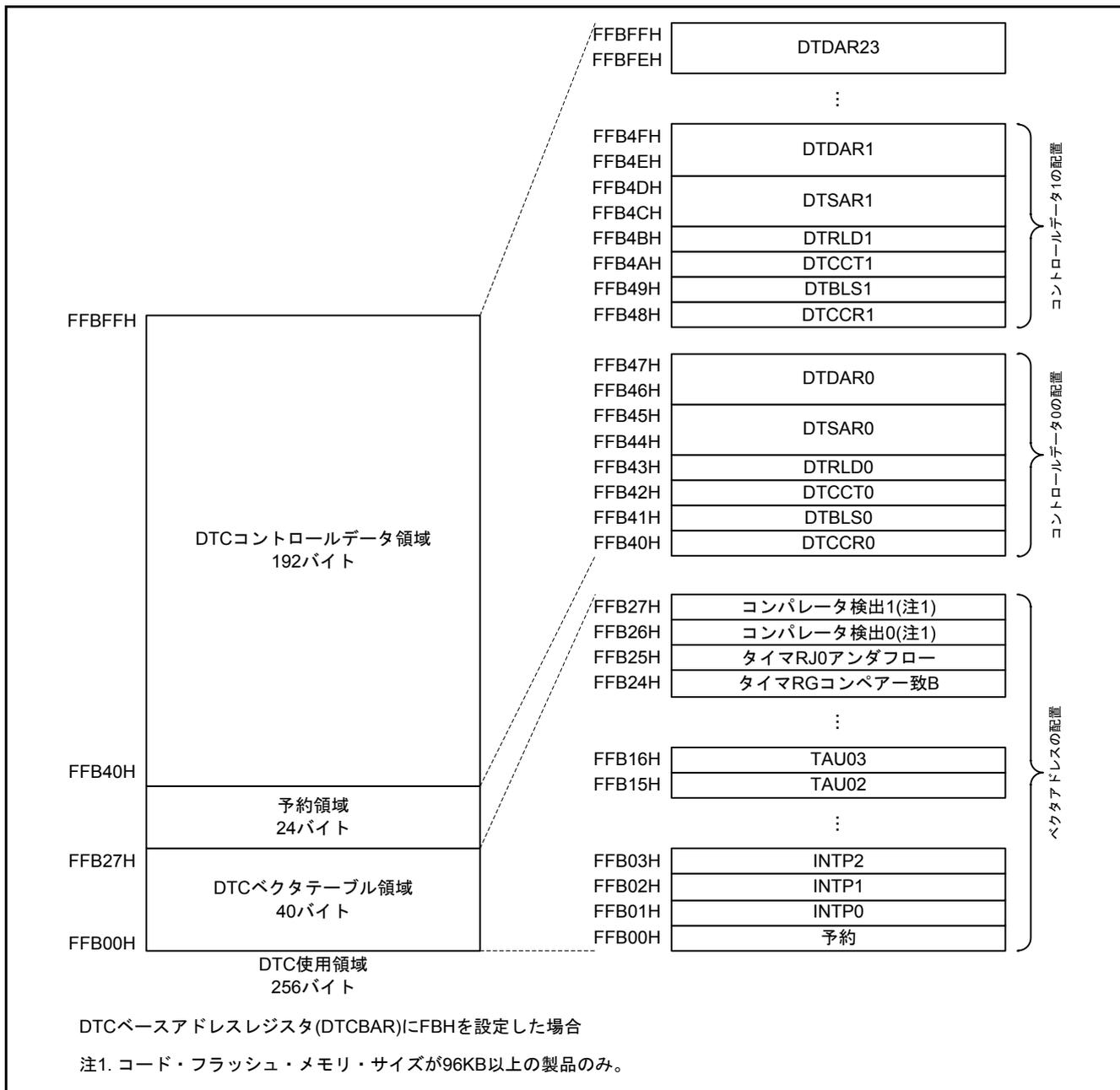


図 3.1 DTCBAR レジスタに“FBH”を設定したときのメモリマップ例

4. DTC 動作の相違点

4.1 起動要因

4.1.1 R8C/36Mグループ

DTC の動作が終了した時点で複数の DTC 起動要因が発生している場合には、優先順位に従って転送を行います。DTC 起動要因と DTC ベクタアドレスを表 4.1、表 4.2に示します。

表4.1 DTC 起動要因と DTC ベクタアドレス(1)

割り込み要因発生元	名称	要因番号	DTC ベクタ アドレス	優先順位
外部入力	INT0	0	2C00h	高 ↑
	INT1	1	2C01h	
	INT2	2	2C02h	
	INT3	3	2C03h	
	INT4	4	2C04h	
キー入力	キー入力	8	2C08h	
A/D	A/D 変換	9	2C09h	
UART0	UART0 受信	10	2C0Ah	
	UART0 送信	11	2C0Bh	
UART1	UART1 受信	12	2C0Ch	
	UART1 送信	13	2C0Dh	
UART2	UART2 受信	14	2C0Eh	
	UART2 送信	15	2C0Fh	
SSU/I ² C バス	受信データフル	16	2C10h	
	送信データエンプティ	17	2C11h	
電圧検出回路	電圧監視 2/コンパレータ A2	18	2C12h	
	電圧監視 1/コンパレータ A1	19	2C13h	
タイマ RC	インプットキャプチャ/コンペア一致 A	22	2C16h	
	インプットキャプチャ/コンペア一致 B	23	2C17h	
	インプットキャプチャ/コンペア一致 C	24	2C18h	
	インプットキャプチャ/コンペア一致 D	25	2C19h	
タイマ RD0	インプットキャプチャ/コンペア一致 A	26	2C1Ah	
	インプットキャプチャ/コンペア一致 B	27	2C1Bh	
	インプットキャプチャ/コンペア一致 C	28	2C1Ch	
	インプットキャプチャ/コンペア一致 D	29	2C1Dh	
タイマ RD1	インプットキャプチャ/コンペア一致 A	30	2C1Eh	
	インプットキャプチャ/コンペア一致 B	31	2C1Fh	
	インプットキャプチャ/コンペア一致 C	32	2C20h	
	インプットキャプチャ/コンペア一致 D	33	2C21h	

表4.2 DTC 起動要因と DTC ベクタアドレス(2)

割り込み要因発生元	名称	要因番号	DTC ベクタ アドレス	優先順位
タイマ RE	タイマ RE	42	2C2Ah	↓ 低
タイマ RF	タイマ RF	43	2C2Bh	
	コンペアー一致 0	44	2C2Ch	
	コンペアー一致 1	45	2C2Dh	
タイマ RG	キャプチャ	46	2C2Eh	
	インプットキャプチャ/コンペアー一致 A	47	2C2Fh	
	インプットキャプチャ/コンペアー一致 B	48	2C30h	
タイマ RA	タイマ RA	49	2C31h	
タイマ RB	タイマ RB	51	2C33h	
フラッシュメモリ	フラッシュレディステータス	52	2C34h	

RL78/G14、R8C/36Mグループ

4.1.2 RL78/G14

DTC 起動要因が競合した場合は、CPU が DTC 転送を受け付けたときに優先順位を判定して起動する要因を決定します。DTC 起動要因とベクタアドレスを表 4.3、表 4.4に示します。

表4.3 DTC 起動要因と DTC ベクタアドレス(1)

名称	要因番号	ベクタアドレス	優先順位
予約	0	DTCBAR レジスタの設定アドレス+00H	高 ↑
INTP0	1	DTCBAR レジスタの設定アドレス+01H	
INTP1	2	DTCBAR レジスタの設定アドレス+02H	
INTP2	3	DTCBAR レジスタの設定アドレス+03H	
INTP3	4	DTCBAR レジスタの設定アドレス+04H	
INTP4	5	DTCBAR レジスタの設定アドレス+05H	
INTP5	6	DTCBAR レジスタの設定アドレス+06H	
INTP6	7	DTCBAR レジスタの設定アドレス+07H	
INTP7	8	DTCBAR レジスタの設定アドレス+08H	
キー入力	9	DTCBAR レジスタの設定アドレス+09H	
A/D 変換終了	10	DTCBAR レジスタの設定アドレス+0AH	
UART0 受信の転送完了/CSI01 の転送完了 またはバッファ空き/IIC01 の転送完了	11	DTCBAR レジスタの設定アドレス+0BH	
UART0 送信の転送完了/CSI00 の転送完了 またはバッファ空き/IIC00 の転送完了	12	DTCBAR レジスタの設定アドレス+0CH	
UART1 受信の転送完了/CSI11 の転送完了 またはバッファ空き/IIC11 の転送完了	13	DTCBAR レジスタの設定アドレス+0DH	
UART1 送信の転送完了/CSI10 の転送完了 またはバッファ空き/IIC10 の転送完了	14	DTCBAR レジスタの設定アドレス+0EH	
UART2 受信の転送完了/CSI21 の転送完了 またはバッファ空き/IIC21 の転送完了	15	DTCBAR レジスタの設定アドレス+0FH	
UART2 送信の転送完了/CSI20 の転送完了 またはバッファ空き/IIC20 の転送完了	16	DTCBAR レジスタの設定アドレス+10H	
UART3 受信の転送完了/CSI31 の転送完了 またはバッファ空き/IIC31 の転送完了 (注 1)	17	DTCBAR レジスタの設定アドレス+11H	
UART3 送信の転送完了/CSI30 の転送完了 またはバッファ空き/IIC30 の転送完了 (注 1)	18	DTCBAR レジスタの設定アドレス+12H	
タイマ・アレイ・ユニット 0 のチャンネル 0 のカウンタ完了またはキャプチャ完了	19	DTCBAR レジスタの設定アドレス+13H	
タイマ・アレイ・ユニット 0 のチャンネル 1 のカウンタ完了またはキャプチャ完了	20	DTCBAR レジスタの設定アドレス+14H	
タイマ・アレイ・ユニット 0 のチャンネル 2 のカウンタ完了またはキャプチャ完了	21	DTCBAR レジスタの設定アドレス+15H	
タイマ・アレイ・ユニット 0 のチャンネル 3 のカウンタ完了またはキャプチャ完了	22	DTCBAR レジスタの設定アドレス+16H	

注 1. 80、100 ピン製品のみ。

RL78/G14、R8C/36Mグループ

表4.4 DTC 起動要因とベクタアドレス(2)

名称	要因 番号	ベクタアドレス	優先順位
タイマ・アレイ・ユニット 1 のチャンネル 0 のカウンタ完了またはキャプチャ完了 (注 1)	23	DTCBAR レジスタの設定アドレス+17H	↓ 低
タイマ・アレイ・ユニット 1 のチャンネル 1 のカウンタ完了またはキャプチャ完了 (注 1)	24	DTCBAR レジスタの設定アドレス+18H	
タイマ・アレイ・ユニット 1 のチャンネル 2 のカウンタ完了またはキャプチャ完了 (注 1)	25	DTCBAR レジスタの設定アドレス+19H	
タイマ・アレイ・ユニット 1 のチャンネル 3 のカウンタ完了またはキャプチャ完了 (注 1)	26	DTCBAR レジスタの設定アドレス+1AH	
タイマ RD コンペアー一致 A0	27	DTCBAR レジスタの設定アドレス+1BH	
タイマ RD コンペアー一致 B0	28	DTCBAR レジスタの設定アドレス+1CH	
タイマ RD コンペアー一致 C0	29	DTCBAR レジスタの設定アドレス+1DH	
タイマ RD コンペアー一致 D0	30	DTCBAR レジスタの設定アドレス+1EH	
タイマ RD コンペアー一致 A1	31	DTCBAR レジスタの設定アドレス+1FH	
タイマ RD コンペアー一致 B1	32	DTCBAR レジスタの設定アドレス+20H	
タイマ RD コンペアー一致 C1	33	DTCBAR レジスタの設定アドレス+21H	
タイマ RD コンペアー一致 D1	34	DTCBAR レジスタの設定アドレス+22H	
タイマ RG コンペアー一致 A	35	DTCBAR レジスタの設定アドレス+23H	
タイマ RG コンペアー一致 B	36	DTCBAR レジスタの設定アドレス+24H	
タイマ RJ0 アンダフロー	37	DTCBAR レジスタの設定アドレス+25H	
コンパレータ検出 0(注 2)	38	DTCBAR レジスタの設定アドレス+26H	
コンパレータ検出 1(注 2)	39	DTCBAR レジスタの設定アドレス+27H	

注 1. 80、100 ピン製品のみ。

注 2. コード・フラッシュ・メモリ・サイズが 96KB 以上の製品のみ。

RL78/G14、R8C/36Mグループ

4.2 DTC コントロールデータ領域の配置

4.2.1 R8C/36Mグループ

コントロールデータは先頭アドレスから、DTCCRj、DTBLSj、DTCCTj、DTRLDj、DTSARj、DTDARj(j=0~23)レジスタの順に配置します。コントロールデータの配置アドレスを表 4.5に示します。

表4.5 R8C/36Mグループのコントロールデータの配置アドレス

レジスタ	DTCCRj	DTBLSj	DTCCTj	DTRLDj	DTSARj (下位 8ビット)	DTSARj (上位 8ビット)	DTDARj (下位 8ビット)	DTDARj (上位 8ビット)
DTCD0	2C40h	2C41h	2C42h	2C43h	2C44h	2C45h	2C46h	2C47h
DTCD1	2C48h	2C49h	2C4Ah	2C4Bh	2C4Ch	2C4Dh	2C4Eh	2C4Fh
DTCD2	2C50h	2C51h	2C52h	2C53h	2C54h	2C55h	2C56h	2C57h
DTCD3	2C58h	2C59h	2C5Ah	2C5Bh	2C5Ch	2C5Dh	2C5Eh	2C5Fh
:	:	:	:	:	:	:	:	:
:	:	:	:	:	:	:	:	:
DTCD20	2CE0h	2CE1h	2CE2h	2CE3h	2CE4h	2CE5h	2CE6h	2CE7h
DTCD21	2CE8h	2CE9h	2CEAh	2CEBh	2CECh	2CEDh	2CEEh	2CEFh
DTCD22	2CF0h	2CF1h	2CF2h	2CF3h	2CF4h	2CF5h	2CF6h	2CF7h
DTCD23	2CF8h	2CF9h	2CFAh	2CFBh	2CFCh	2CFDh	2CFEh	2CFFh

4.2.2 RL78/G14

コントロールデータは先頭アドレスから、DTCCRj、DTBLSj、DTCCTj、DTRLDj、DTSARj、DTDARj(j=0~23)レジスタの順に配置します。

先頭アドレス 0~23 の上位 8 ビットは DTCBAR レジスタで設定し、下位 8 ビットは起動要因ごとに割り当てられているバクタテーブルでそれぞれ設定します。DTCBAR レジスタに“FBH”を設定したときのコントロールデータの配置アドレスを表 4.6に示します。

DTC コントロールデータとバクタテーブルを配置できる領域は製品および使用条件によって異なります。RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

表4.6 RL78/G14のコントロールデータの配置アドレス

先頭 アドレス	DTCCRj	DTBLSj	DTCCTj	DTRLDj	DTSARj (下位 8ビット)	DTSARj (上位 8ビット)	DTDARj (下位 8ビット)	DTDARj (上位 8ビット)
0	FFB40H	FFB41H	FFB42H	FFB43H	FFB44H	FFB45H	FFB46H	FFB47H
1	FFB48H	FFB49H	FFB4AH	FFB4BH	FFB4CH	FFB4DH	FFB4EH	FFB4FH
2	FFB50H	FFB51H	FFB52H	FFB53H	FFB54H	FFB55H	FFB56H	FFB57H
3	FFB58H	FFB59H	FFB5AH	FFB5BH	FFB5CH	FFB5DH	FFB5EH	FFB5FH
:	:	:	:	:	:	:	:	:
:	:	:	:	:	:	:	:	:
20	FFBE0H	FFBE1H	FFBE2H	FFBE3H	FFBE4H	FFBE5H	FFBE6H	FFBE7H
21	FFBE8H	FFBE9H	FFBEAH	FFBEBH	FFBEC	FFBEDH	FFBEEH	FFBEFH
22	FFBF0H	FFBF1H	FFBF2H	FFBF3H	FFBF4H	FFBF5H	FFBF6H	FFBF7H
23	FFBF8H	FFBF9H	FFBFAH	FFBFBH	FFBFCH	FFBFDH	FFBFEH	FFBFFH

RL78/G14、R8C/36Mグループ

4.3 ノーマルモードの相違点

4.3.1 R8C/36Mグループ

1回の起動で1~256バイトをデータ転送します。

4.3.2 RL78/G14

1回の起動で、8ビット転送の場合は1~256バイト、16ビット転送の場合は2~512バイトのデータを転送します。

4.4 DTC 実行サイクル(クロック)数

R8C/36MグループとRL78/G14では、DTC 起動時のコントロールデータ読み出しに必要なサイクル(クロック)数が異なります。コントロールデータ読み出しサイクル(クロック)数の相違点を表 4.7に示します。

表4.7 コントロールデータ読み出しサイクル数の相違点

	R8C/36Mグループ	RL78/G14
コントロールデータ読み出し	5 サイクル	4 クロック

また、R8C/36MグループとRL78/G14では、データの読み出し/書き込みに必要なサイクル数が異なります。R8C/36Mグループのデータの読み出し/書き込みに必要なサイクル数を表 4.8に、RL78/G14のデータの読み出し/書き込みに必要なクロック数を表 4.9に示します。

表4.8 R8C/36Mグループのデータの読み出し/書き込みに必要なサイクル数

実行状態	転送単位	内部 RAM (DTC 転送中)		内部 ROM (プログラム ROM)	内部 ROM (データフラッシュ)	SFR (ワードアクセス)		SFR (バイトアクセス)	SFR (DTCコントロールデータ領域)	
		偶数番地	奇数番地			偶数番地	奇数番地		偶数番地	奇数番地
データ読み出し	1バイト SK1	1		1	2	2		2	1	
	2バイト SK2	1	2	2	4	2	4	4	1	2
データ書き込み	1バイト SL1	1		—	—	2		2	1	
	2バイト SL2	1	2	—	—	2	4	4	1	2

—：該当する項目はありません。

表4.9 RL78/G14のデータの読み出し/書き込みに必要なクロック数

実行状態	RAM	コード・フラッシュ・メモリ	データ・フラッシュ・メモリ	SFR	2nd SFR	
					ウェイトなし	ウェイトあり
データ読み出し	1	2	4	1	1	1+ウェイト数(注 1)
データ書き込み	1	—	—	1	1	1+ウェイト数(注 1)

—：該当する項目はありません。

注 1. ウェイト数はアクセスする 2nd SFR に配置されたレジスタの仕様によって異なります。

4.5 DTC 保留命令

RL78/G14では、DTC 転送要求が発生しても、次の命令直後ではデータ転送は保留されます。また、PREFIX 命令コードと直後の 1 命令の間に DTC が起動されることはありません。

- コールリターン命令
- 無条件分岐命令
- 条件付き分岐命令
- コード・フラッシュ・メモリへのリードアクセス命令
- IFxx、MKxx、PRxx、PSW へのビット操作命令とオペランドに ES レジスタを含んだ 8 ビット操作命令
- データ・フラッシュ・メモリにアクセスする命令

注 1. DTC 転送要求を受け付けると、DTC 転送が完了するまで、全ての割り込み要求が保留されます。

注 2. DTC 保留命令による DTC 保留中は、全ての割り込み要求が保留されます。

4.6 DTC 応答時間

DTC 応答時間とは DTC 起動要因の検出から DTC 転送開始までの時間です。DTC 応答時間に DTC 実行クロック数は含まれません。

ただし、以下の場合には更に DTC の応答が遅れる場合があります。遅れるクロック数は条件により異なります。

- 内部 RAM からの命令実行の場合
最大応答時間：20 クロック
- DTC 保留命令実行の場合(4.5 DTC 保留命令を参照してください)
最大応答時間：各条件時の最大応答時間+その条件での保留する命令の実行クロック
- ウェイトが発生する TRJ0 レジスタをアクセスした場合
最大応答時間：各条件時の最大応答時間+1 クロック

5. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

RL78/G14 ユーザーズマニュアル ハードウェア編 Rev.2.00

R8C/36Mグループユーザーズマニュアル ハードウェア編 Rev.1.01

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

改訂記録	RL78/G14、R8C/36M グループ アプリケーションノート R8C から RL78 への移行ガイド : DTC
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2013.12.02	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違くと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>