

RL78/G13

R01AN2828JJ0100

Rev. 1.00

2016.02.22

シリアル・アレイ・ユニット (SAU)

(簡易 IIC による EEPROM 制御編) CC-RL 【開発環境 : CS+, e² studio】

要旨

本アプリケーションノートでは、シリアル・アレイ・ユニット (SAU) の簡易 IIC 機能を用いた EEPROM の制御方法を説明します。簡易 IIC 機能を使用して IIC バス接続による EEPROM の読みだしと書き込みを割り込み処理により実現しています。

対象デバイス

RL78/G13

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	4
2. 動作確認条件	12
3. 関連アプリケーションノート	12
4. ハードウェア説明	13
4.1 ハードウェア構成例	13
4.2 使用端子一覧	13
5. ソフトウェア説明	14
5.1 動作概要	14
5.2 オプション・バイトの設定一覧	18
5.3 定数一覧	18
5.4 変数一覧	20
5.5 関数一覧	22
5.6 関数仕様	24
5.7 フローチャート	33
5.7.1 初期設定関数	33
5.7.2 システム関数	34
5.7.3 CPU クロックの設定	34
5.7.4 シリアル・アレイ・ユニットの設定	35
5.7.5 メイン関数	45
5.7.6 EEPROM の選択	48
5.7.7 ストップ・コンディション発行関数	49
5.7.8 ストップ・コンディション生成関数	50
5.7.9 バス開放処理関数	52
5.7.10 EEPROM 書き込み処理	54
5.7.11 EEPROM アドレス・チェック処理	56
5.7.12 スレーブ・アドレス算出処理	57
5.7.13 書き込みデータのページ分割処理	58
5.7.14 スタート・コンディション発行処理	59
5.7.15 EEPROM 書き込み完了待ち処理	61
5.7.16 EEPROM 読み出し処理	63
5.7.17 EEPROM 読み出し完了待ち処理	65
5.7.18 スレーブ・アドレス送信完了処理	65
5.7.19 上位アドレス送信完了処理	67
5.7.20 リスタート処理	67
5.7.21 データ受信開始処理	68
5.7.22 データ受信処理	69
5.7.23 最終データ受信処理	70
5.7.24 データ送信開始処理	70
5.7.25 データ送信処理	72
5.7.26 次ページ書き込み開始処理	73
5.7.27 SCL ダミー・クロック出力処理	74
5.7.28 SCL 立ち上げ処理	74
5.7.29 SCL 立ち下げ処理	75
5.7.30 ACK 確認処理	75
5.7.31 SCL ロウ・レベル時間待ち処理	76
5.7.32 SCL ハイ・レベル時間待ち処理	76
5.7.33 INTIICr 割り込み処理	77
5.7.34 INTTM02 割り込み処理	81
6. サンプルコード	82

7. 参考ドキュメント..... 82

1. 仕様

本アプリケーションノートは、シリアル・アレイ・ユニットを簡易 IIC 機能で使用して IIC バス接続による EEPROM の読み出しと書き込みを行います。

- ・ EEPROM へのアクセスは構造体にパラメータを設定して、関数を呼び出すことで処理します。
- ・ API としての動作を意識して、EEPROM の制御はできる限り割り込みで処理します。
- ・ 対象とする EEPROM は 2K~512K ビットから 1 種類を選択できるものとします。(デフォルトでは 16K ビットの R1EX24016A を選択しておきます。メイン関数もこれに合わせたテスト処理を行います。)
- ・ 選択された EEPROM に対応したアクセス制御を行います。
- ・ EEPROM の読み出し中にリセットがかかり、EEPROM が SDA 信号にロウを出力した状態で再開したときに、バスが占有された状態からのバスの開放対応も行います。
- ・ 使用する簡易 IIC のチャンネルはチャンネル 00 を標準としますが、簡単に指定変更することができるように考慮します。

表 1.1 に使用する周辺機能と用途を図 1.1 に IIC 通信の概要を示します。

図 1.2 から図 1.8 に簡易 IIC 機能を用いた IIC 通信のタイミング・チャートを示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
シリアル・アレイ・ユニット	簡易 IIC 機能を利用して、IIC マスタ送受信を行う。 (SCL00 端子と SDA00 端子を使用)

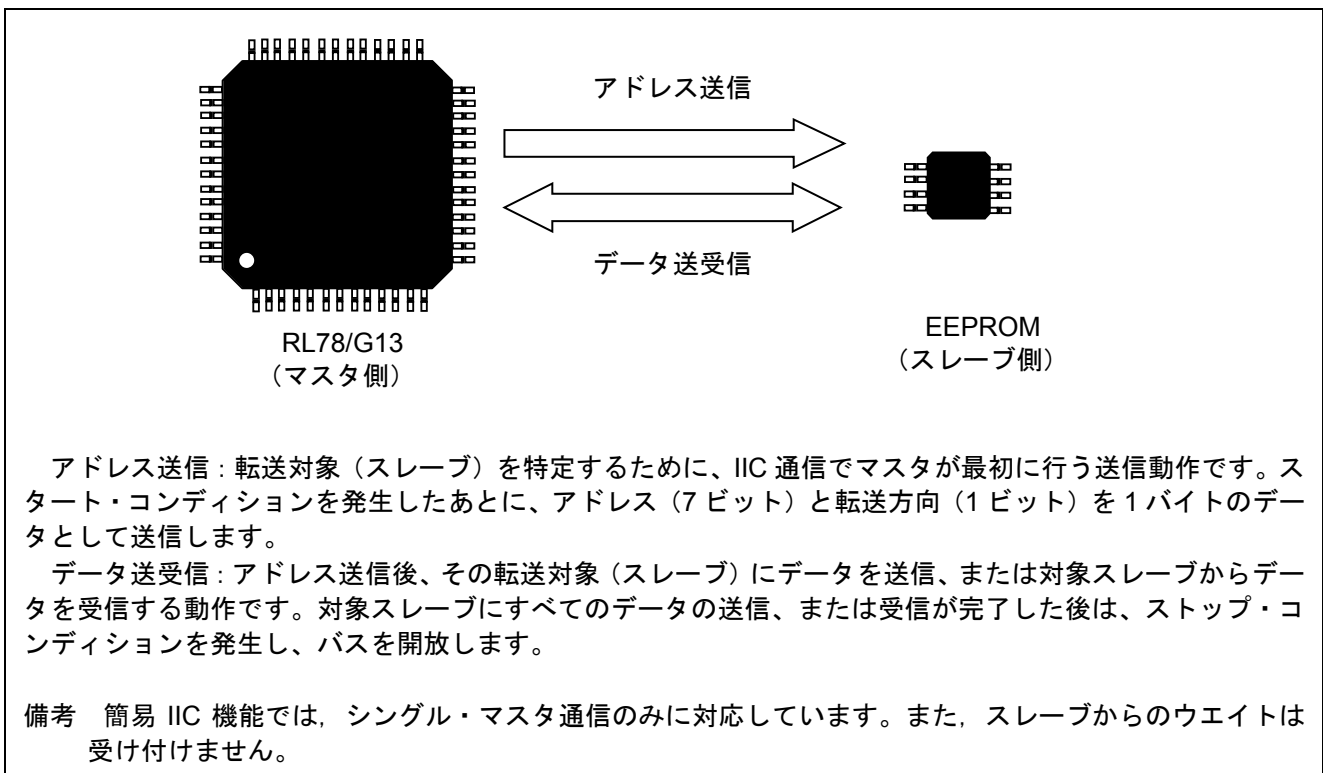


図 1.1 IIC 通信の概要

(1) マスタ→スレーブ通信 1 (スタート・コンディション～アドレス～データ)

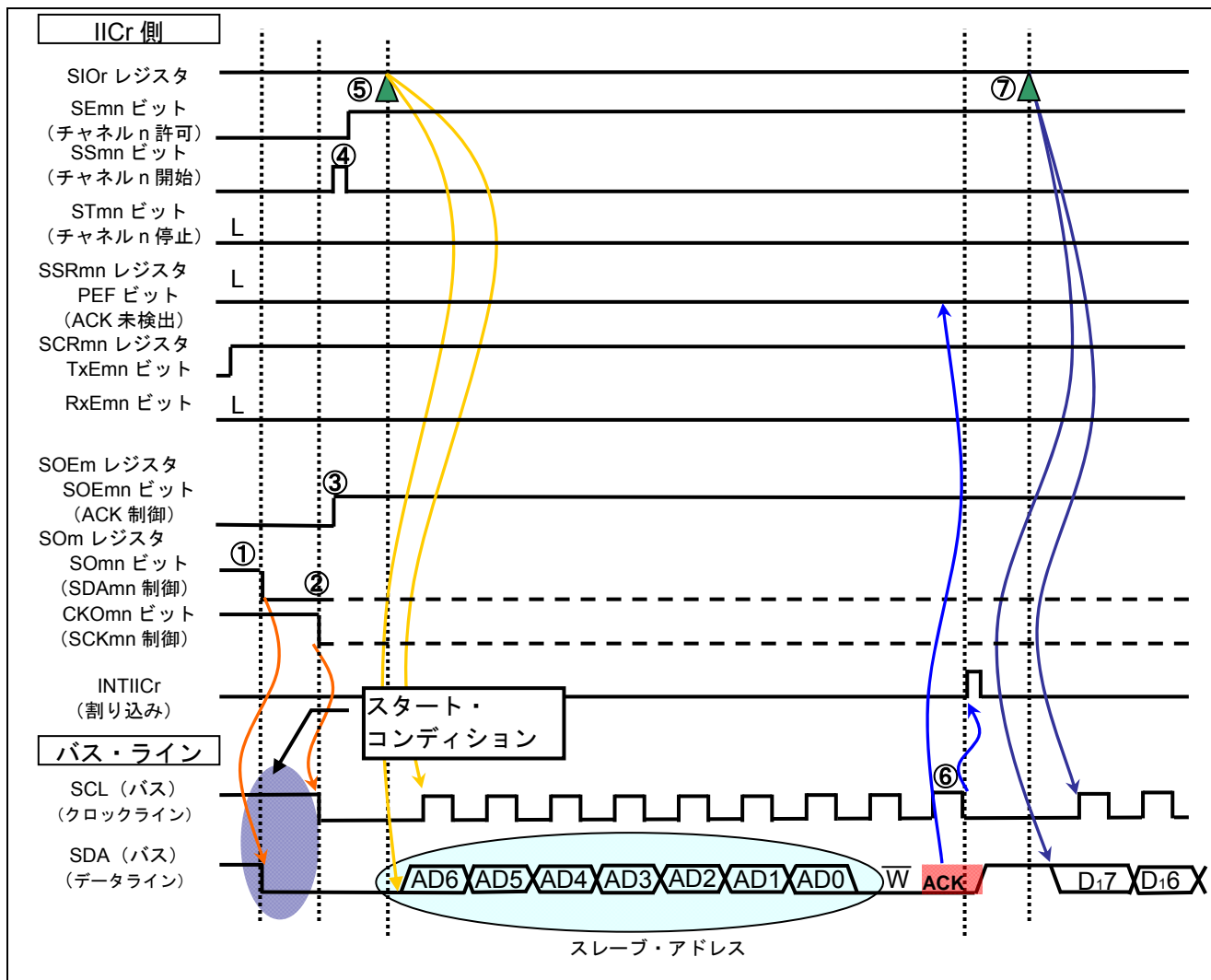


図 1.2 IIC 通信タイミング・チャート (マスタ→スレーブ通信例) (1/4)

- ① IICmn の初期設定 (ここで、SCRmn レジスタは TxEmn=1, RxEmn=0 に設定しておきます) が完了したら、SOm レジスタの SOmn ビット=0 に設定して SDA 信号を立ち下げることによってスタート・コンディションを発行します。
- ② スタート・コンディションのホールド時間 (標準モードで 4.0 μ s, ファースト・モードで 0.6 μ s) 経過したら、SOm レジスタの CKOm ビット=0 に設定して SCL 信号を立ち下げます。
- ③ 通信のために SOEm レジスタの SOEmn ビット=1 に設定して出力を許可します。
- ④ SSm レジスタの SSmn ビット=1 にしてチャンネル n を動作許可状態にします。
- ⑤ SIOr レジスタにスレーブのアドレスを書き込むと、通信が起動します。
- ⑥ スレーブ・アドレスの送信が完了すると INTIICr が発生します。
- ⑦ スレーブからの ACK 応答を SSRmn レジスタの PEF ビットで確認し、PEF ビット=0 ならば、SIOr レジスタに送信データを書き込みます。PEF ビット=1 ならば、送信を中止します。

(2) マスタ→スレーブ通信 2 (アドレス～データ～データ)

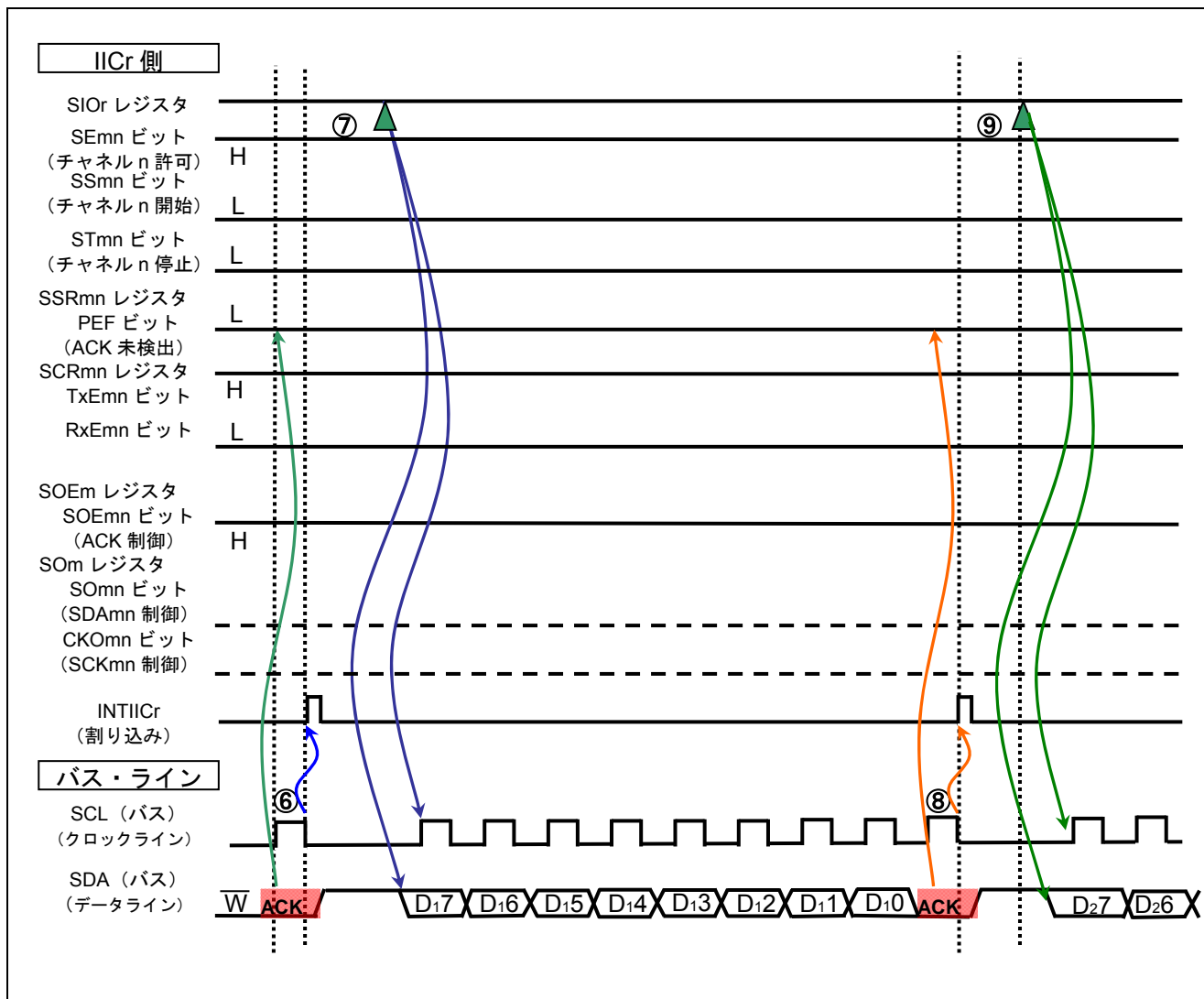


図 1.3 IIC 通信タイミング・チャート (マスタ→スレーブ通信例) (2/4)

- ⑥ スレーブ・アドレスの送信が完了すると INTIICr が発生します。
- ⑦ スレーブからの ACK 応答を SSRmn レジスタの PEF ビットで確認し、PEF ビット=0 ならば、SIOr レジスタに送信データを書き込みます。PEF ビット=1 ならば、送信を中止します。
- ⑧ データ転送が完了すると INTIICr が発生します。
- ⑨ スレーブからの ACK 応答を SSRmn レジスタの PEF ビットで確認し、PEF ビット=0 ならば、SIOr レジスタに送信データを書き込みます。PEF ビット=1 ならば、送信を中止します。

(3) マスタ→スレーブ通信 3 (データ～データ～ストップ・コンディション)

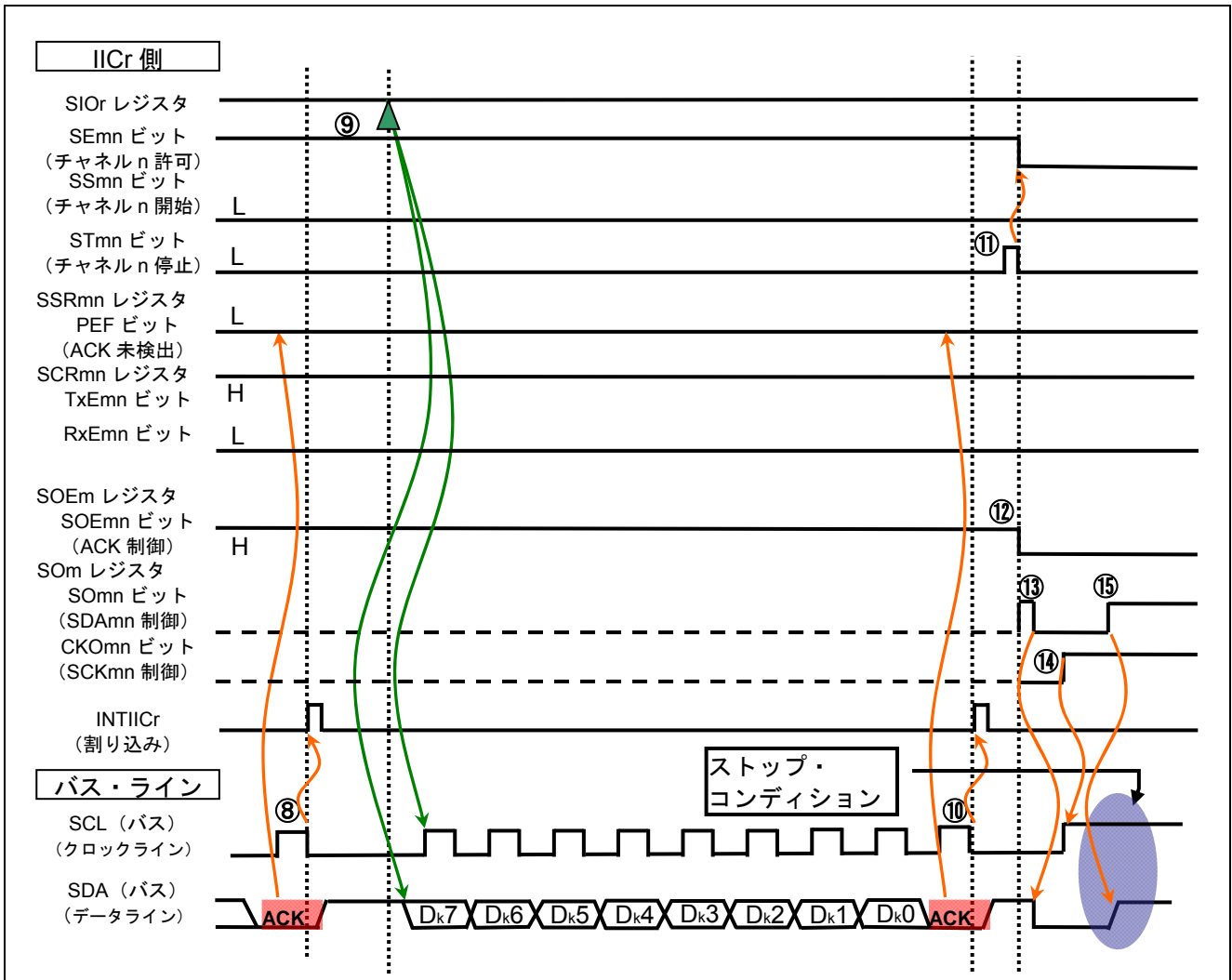


図 1.4 IIC 通信タイミング・チャート (マスタ→スレーブ通信例) (3/4)

- ⑧ データ転送が完了すると INTIICr が発生します。
- ⑨ スレーブからの ACK 応答を SSRmn レジスタの PEF ビットで確認し、PEF ビット=0 ならば、SIOr レジスタに送信データを書き込みます。PEF ビット=1 ならば、送信を中止します。
- ⑩ データ転送が完了すると INTIICr が発生します。
- ⑪ STm レジスタの STmn ビット=1 にしてチャンネル n を動作禁止状態にします。
- ⑫ ストップ・コンディション発行のために SOEm レジスタの SOEmn ビット=0 に設定して出力を停止します。
- ⑬ ストップ・コンディション発行準備で SDA を立ち下げるために SOm レジスタの SOmn ビット=0 に設定します。
- ⑭ ストップ・コンディション発行準備で SCL を立ち上げるために SOm レジスタの CKOmn ビット=1 に設定します。
- ⑮ ストップ・コンディションのセットアップ時間が経過したら、SOm レジスタの SOmn ビット=1 に設定することで、ストップ・コンディションが発行されます。

(4) マスタ→スレーブ通信 4 (データ～リスタート・コンディション～アドレス)

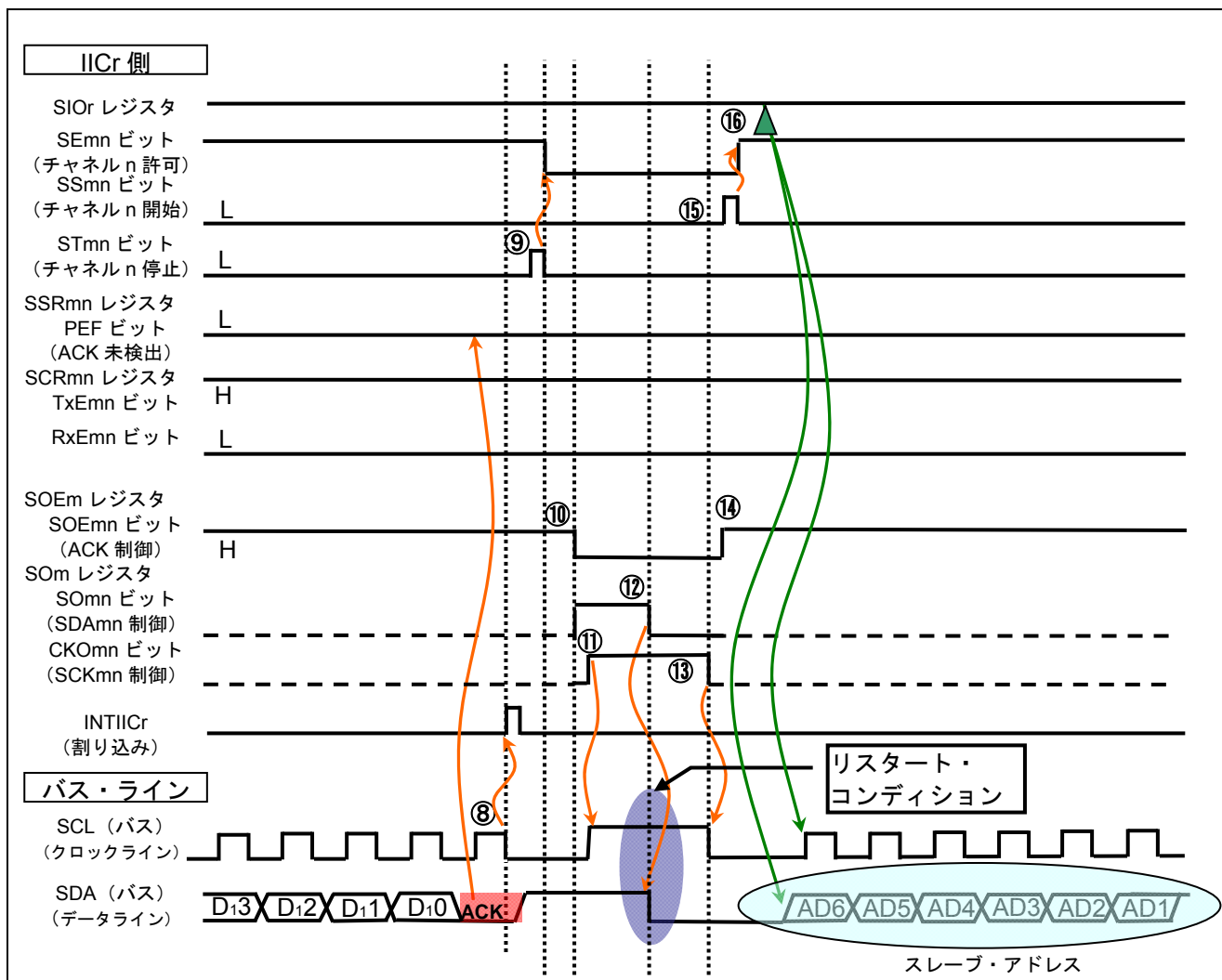


図 1.5 IIC 通信タイミング・チャート (マスタ→スレーブ通信例) (4/4)

- ⑧ データ転送が完了すると INTIICr が発生し、スレーブからの ACK 応答を SSRmn レジスタの PEF ビットで確認します。
- ⑨ STm レジスタの STmn ビット=1 にしてチャンネル n を動作禁止状態にします。
- ⑩ リスタート・コンディション発行のために SOEm レジスタの SOEmn ビット=0 に設定して出力を停止します。
- ⑪ リスタート・コンディション発行準備で SDA に続いて SCL を立ち上げるために SOm レジスタの CKOmn ビット=1 に設定します。
- ⑫ SOm レジスタの SOmn ビット=0 に設定することで、リスタート・コンディションが発行されます。
- ⑬ スタート・コンディションのホールド時間が経過したら、SOm レジスタの CKOmn ビット=0 に設定して SCL 信号を立ち下げます。
- ⑭ 通信のために SOEm レジスタの SOEmn ビット=1 に設定して出力を許可します。
- ⑮ SSm レジスタの SSmn ビット=1 にしてチャンネル n を動作許可状態にします。
- ⑯ SIOr レジスタにスレーブのアドレスを書き込むと、通信が起動します。

備考 この処理は EEPROM の読みだし時にマスタ→スレーブ通信で EEPROM のセルのアドレスを指定し、指定したアドレスから読み出すときに使用します。

(5) スレーブ→マスタ通信 1 (スタート・コンディション～アドレス～データ)

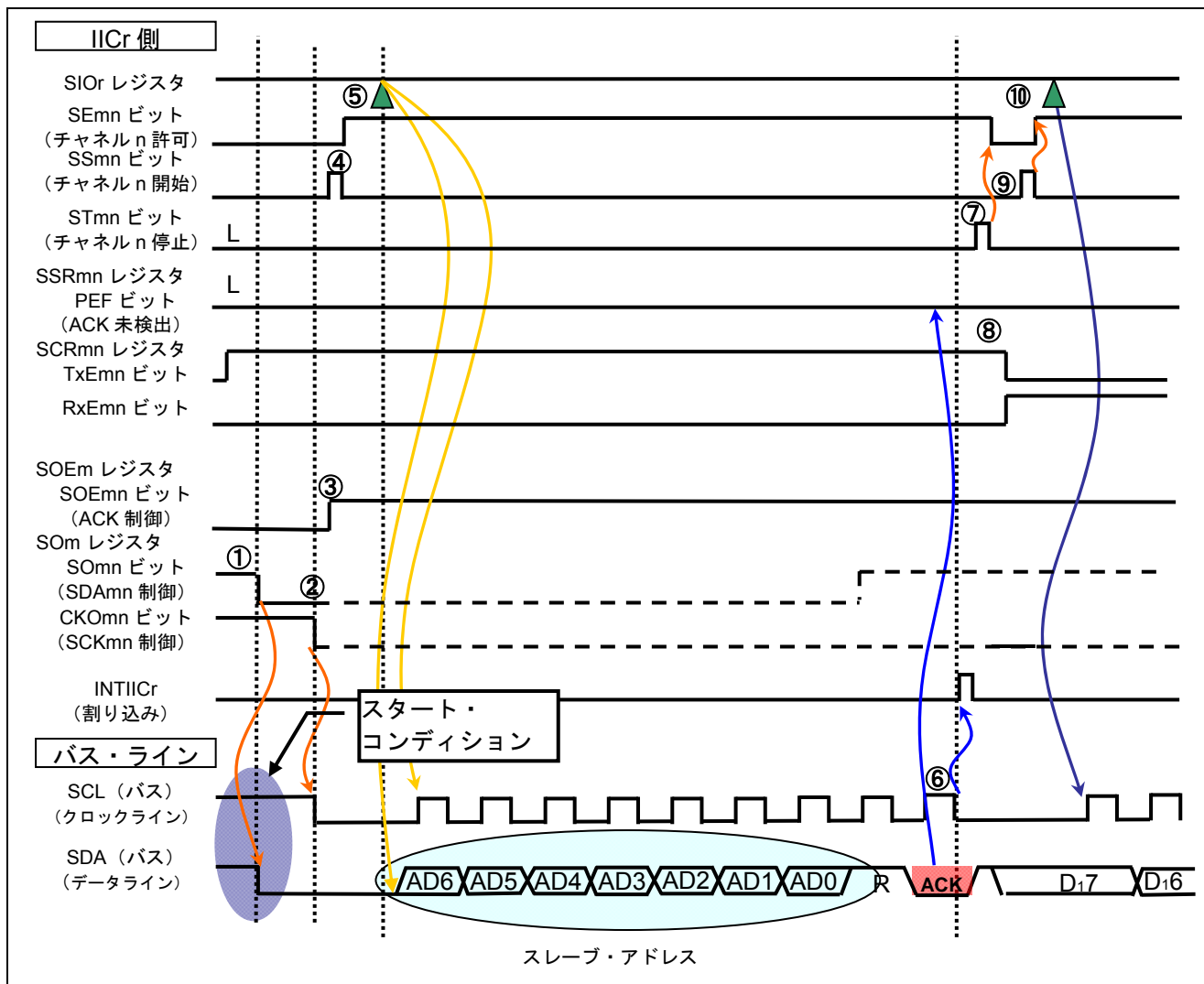


図 1.6 IIC 通信タイミング・チャート (スレーブ→マスタ通信例) (1/3)

- ① IICmn の初期設定 (ここで、SCRmn レジスタは TxEmn=1, RxEmn=0 に設定しておきます) が完了したら、SOmn レジスタの SOmn ビット=0 に設定して SDA 信号を立ち上げることでスタート・コンディションを発行します。
- ② スタート・コンディションのホールド時間 (標準モードで 4.0 μ s, ファースト・モードで 0.6 μ s) 経過したら、SOmn レジスタの CKOmn ビット=0 に設定して SCL 信号を立ち下げます。
- ③ 通信のために SOEm レジスタの SOEmn ビット=1 に設定して出力を許可します。
- ④ SSm レジスタの SSmn ビット=1 にしてチャンネル n を動作許可状態にします。
- ⑤ SIOr レジスタにスレーブのアドレスを書き込むと、通信が起動します。
- ⑥ スレーブ・アドレスの送信が完了すると INTIICr が発生します。スレーブからの ACK 応答を SSRmn レジスタの PEF ビットで確認します。
- ⑦ 通信方向を切り替えるために IICmn の動作を禁止状態にします。
- ⑧ SCRmn レジスタを TxEmn=0, RxEmn=1 に変更します。
- ⑨ IICmn を動作許可状態にします。
- ⑩ SIOr レジスタにデミーデータ (0FFH) を書き込んで受信を起動します。

(6) スレーブ→マスタ通信 2 (アドレス～データ～データ)

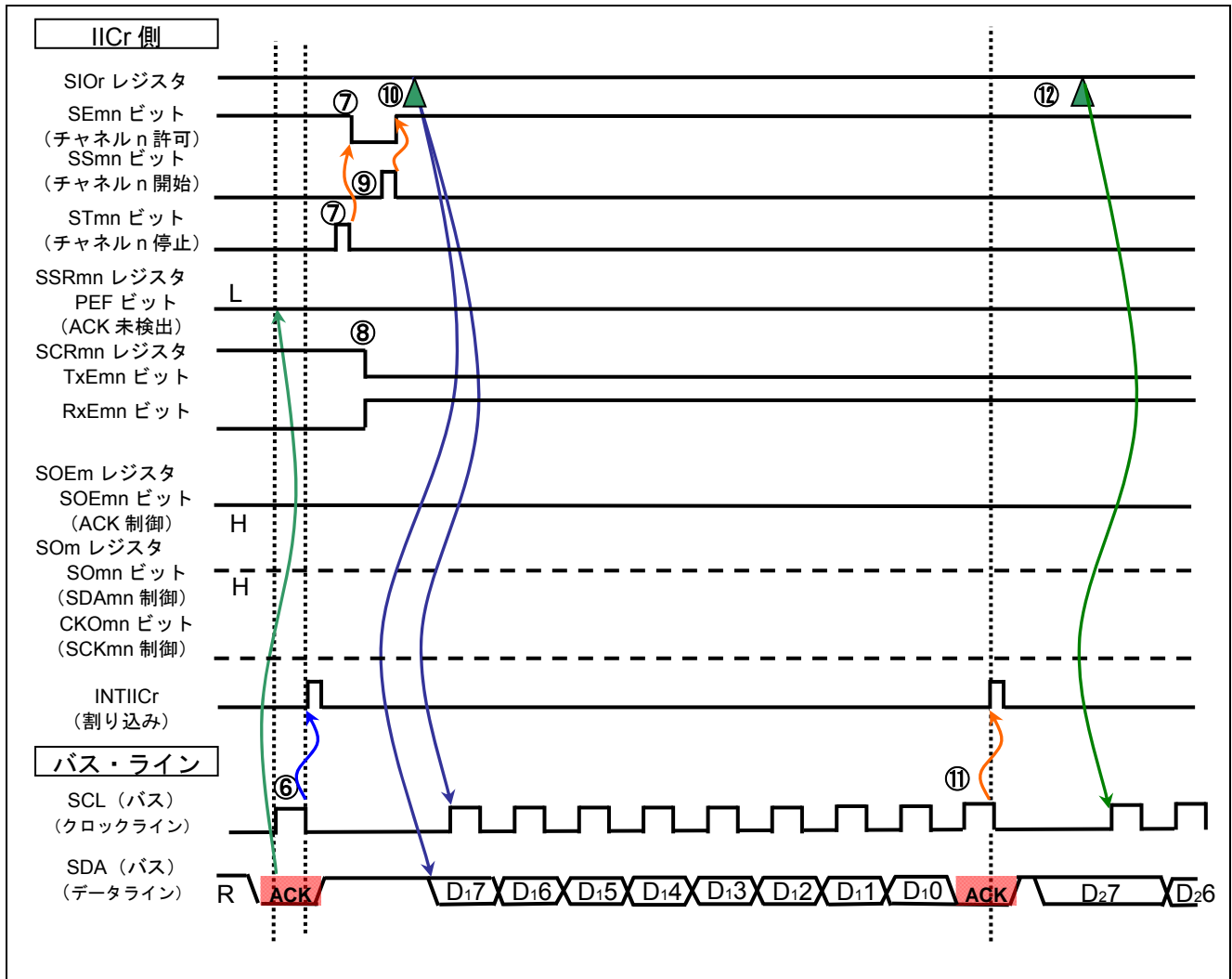


図 1.7 IIC 通信タイミング・チャート (スレーブ→マスタ通信例) (2/3)

- ⑥ スレーブ・アドレスの送信が完了すると INTIICr が発生します。スレーブからの ACK 応答を SSRmn レジスタの PEF ビットで確認します。
- ⑦ 通信方向を切り替えるために IICmn の動作を禁止状態にします。
- ⑧ SCRmn レジスタを TxEmn=0, RxEmn=1 に変更します。
- ⑨ IICmn を動作許可状態にします。
- ⑩ SIOr レジスタにデミーデータ (0FFH) を書き込んで受信を起動します。
- ⑪ SOEmn ビット=1 なので、SCL の 9 クロック目で ACK 応答を行い、受信完了の INTIICr が発生します。
- ⑫ 次のデータ (最後のデータではない) を受信するために SIOr レジスタにデミーデータ (0FFH) を書き込んで受信を起動します。

(7) スレーブ→マスタ通信 3 (データ～データ～ストップ・コンディション)

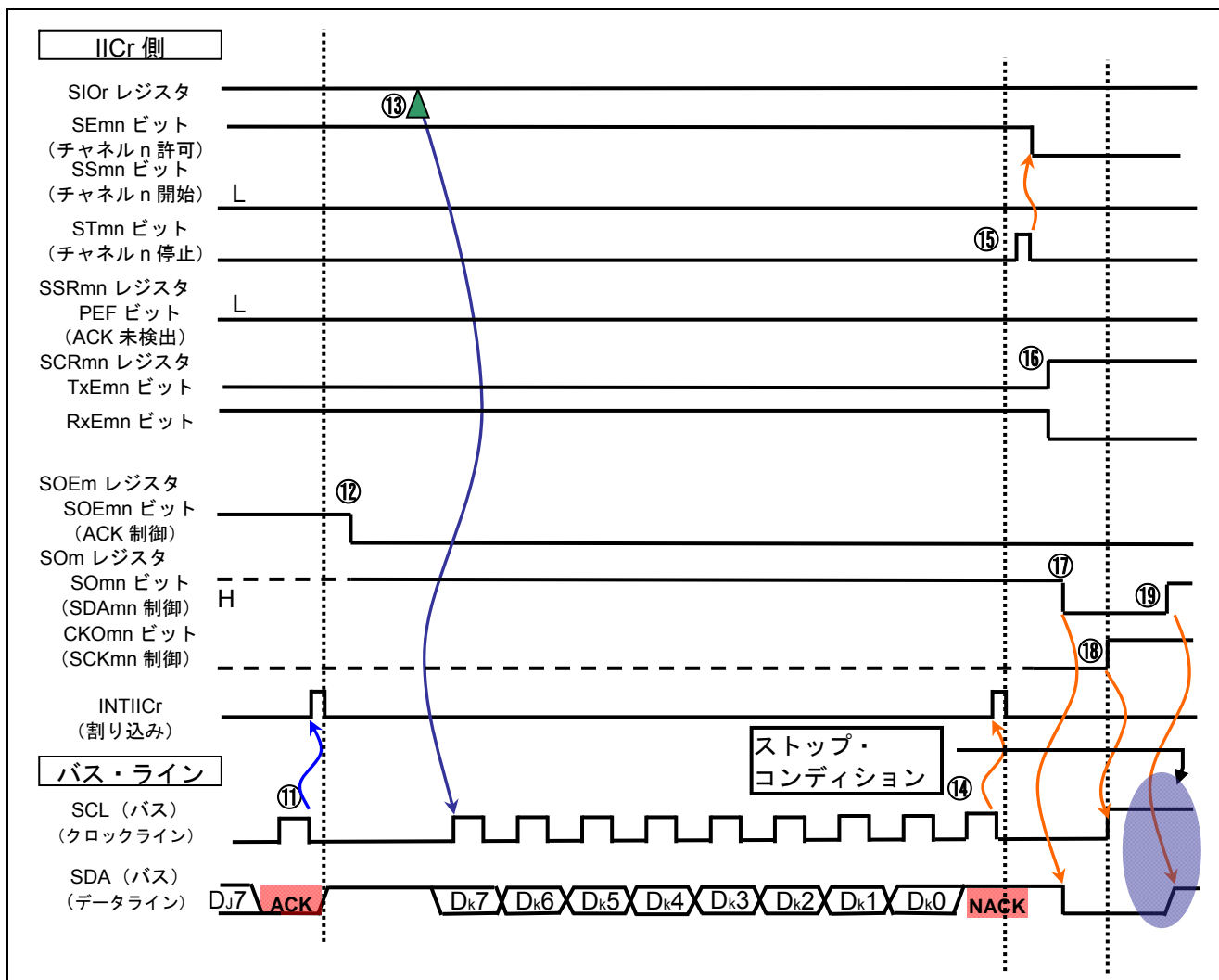


図 1.8 IIC 通信タイミング・チャート (スレーブ→マスタ通信例) (3/3)

- ⑪ SOEmn ビット=1 なので、SCL の 9 クロック目で ACK 応答を行い、受信完了の INTIICr が発生します。
- ⑫ 最後の受信データに NACK 応答するために SOEm レジスタの SOEmn ビット=0 に設定してシリアル出力を禁止します。
- ⑬ SIOr レジスタにデミーデータ (0FFH) を書き込んで受信を起動します。
- ⑭ SOEmn ビット=0 なので、SCL の 9 クロック目で NACK 応答を行い、受信完了の INTIICr が発生します。
- ⑮ STm レジスタの STmn ビット=1 にしてチャンネル n を動作禁止状態にします。
- ⑯ 次の通信に備えて、SCRmn レジスタを初期設定と同じ状態に設定します。
- ⑰ ストップ・コンディション発行準備で SDA を立ち下げるために SOm レジスタの SOmn ビット=0 に設定します。
- ⑱ ストップ・コンディション発行準備で SCL を立ち上げるために SOm レジスタの CKOm ビット=1 に設定します。
- ⑲ ストップ・コンディションのセットアップ時間が経過したら、SOm レジスタの SOmn ビット=1 に設定することで、ストップ・コンディションが発行されます。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G13 (R5F100LE)
動作周波数	<ul style="list-style-type: none"> ● 高速オンチップオシレータ (HOCO) クロック : 32 MHz ● CPU/周辺ハードウェア・クロック : 32MHz
動作電圧	5.0V (2.9V~5.5V で動作可能) LVD 動作 (VLVD) : リセット・モード 2.81V (2.76V~2.87V)
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ V3.01.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.01.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V4.0.0.26
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.01.00
使用ボード	QB-R5F100LE-TB + EEPROM (R1EX24016, R1EX24032)

注意 本サンプルコードは、RL78/G13 64pin のデバイスに対応しています。

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G13 初期設定 (R01AN2575J) アプリケーションノート

RL78/G13 タイマ・アレイ・ユニット (インターバル・タイマ) (R01AN2576J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

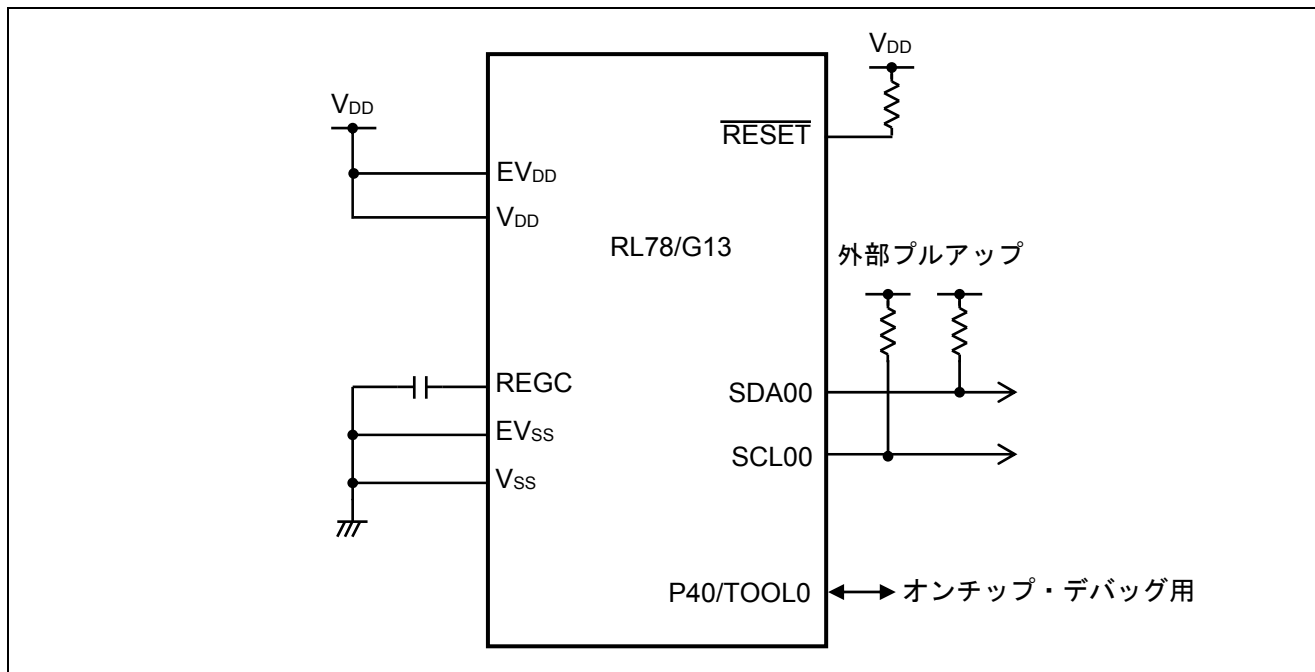


図 4.1 ハードウェア構成

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい）。

- 2 EV_{SS} で始まる名前の端子がある場合には V_{SS} に、 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 3 V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

4.2 使用端子一覧

表 4.1に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P10/SCL00	入出力	IIC00 のシリアル・クロック出力端子
P11/SDA00	入出力	IIC00 のシリアル・データ送受信端子

5. ソフトウェア説明

5.1 動作概要

本アプリケーションノートでは、シリアル・インタフェース IIC00 による、IIC マスタ送受信機能を使用して EEPROM の制御（書き込み，読み出し）動作を行います。制御は API としての使用を考慮して，できるだけ割り込みで処理を行っています。

(1) シリアル・アレイ・ユニット 0 のチャンネル 0 を簡易 IIC で初期設定を行います。

<設定条件>

- 動作クロックを CK00 (32MHz) に設定します。
- 動作モードを簡易 IIC に設定します。
- 転送完了割り込みに設定します。
- データとクロックの位相をタイプ 1 に設定します。
- データ 8 ビット長，ストップ・ビット 1 ビット，パリティなし，MSB ファースト転送に設定します。
- 転送クロックをファースト・モードの 381kHz に設定します。
- SO00, CKO00 を 1 に設定します。
- P10/SCL00 端子を転送クロック出力用に、P11/SDA00 端子をデータ送信／データ受信用に設定します。

(2) タイマ・アレイ・ユニットのチャンネル 2 を書き込み完了確認用に 100 μ s のインターバル・タイマに設定します。

(3) 使用する EEPROM (16K ビット) のパラメータを処理用パラメータの構造体にコピーします。

(4) ストップ・コンディション発行し，バスを開放状態にします。

(5) 256 バイトの書き込むデータ (インクリメント・パターン) を作成します。

(6) アクセス・パラメータ (構造体 g_PARAI) を設定します。

(7) 256 バイトのデータを EEPROM の 0x400 番地から書き込みます。

(8) 書き込んだデータの前後に 1 バイト分を含めて読みだします。

(9) 16 バイトの同一データ (0xkk) を準備します。(kk=00, 11, 22, . . . , 77)

(10) EEPROM の 0xk00 番地から 16 バイトに書き込みます。

(11) k の値を 0~7 に変化させて，(9)~(10)を繰り返します。

(12) (9)~(10)で書き込んだデータの前後 8 バイトを含めた 32 バイトを読み出します。

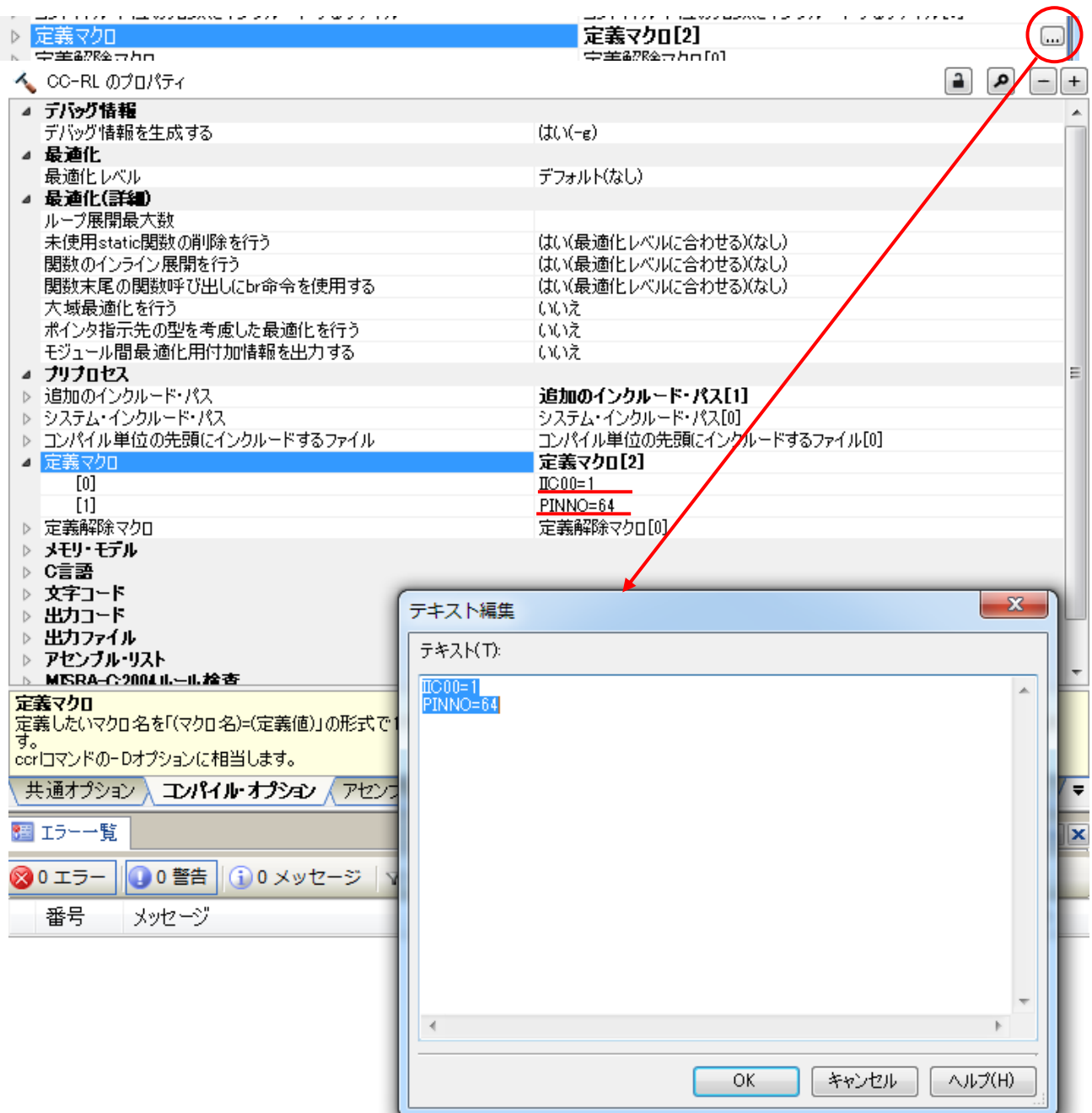
注意 本サンプルコードは、RL78/G13 の簡易 IIC00 を利用した IIC バスによる EEPROM (R1EX24016, R1EX24032) の制御例を示すものです。使用するチャンネルや EEPROM を変更した場合には十分に評価してご利用ください。

備考 本プロジェクトでは、「コンパイラ・オプション」の「定義マクロ」機能を使用して使用する簡易 IIC チャンネルとデバイスのピン数を指定しています。以下は CS+環境での設定方法です。

定義マクロの[0]は使用する簡易 IIC のチャンネルとして、IIC00 を選択しているものです。例えば、チャンネル 20 を使用する場合には、ここを「IIC20=1」と変更してください。

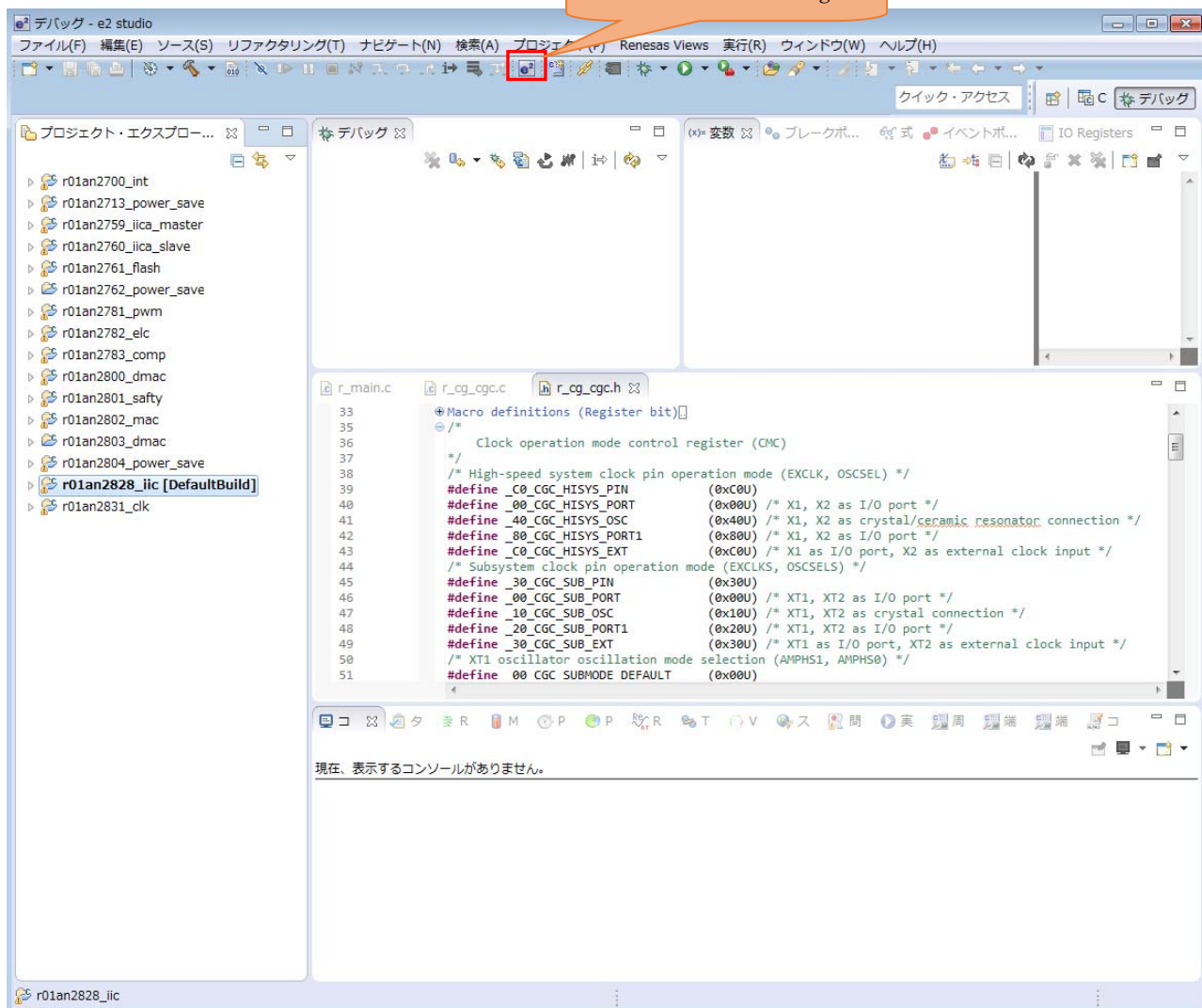
定義マクロの[1]は使用する製品のピン数を指定しています。定義マクロの[0]で指定したチャンネルが対象の製品に存在するかのチェックに使用しています。

これらを変更するには[定義マクロ]の右端のボタンをクリックしてテキスト編集画面を開いて、そこで編集します。

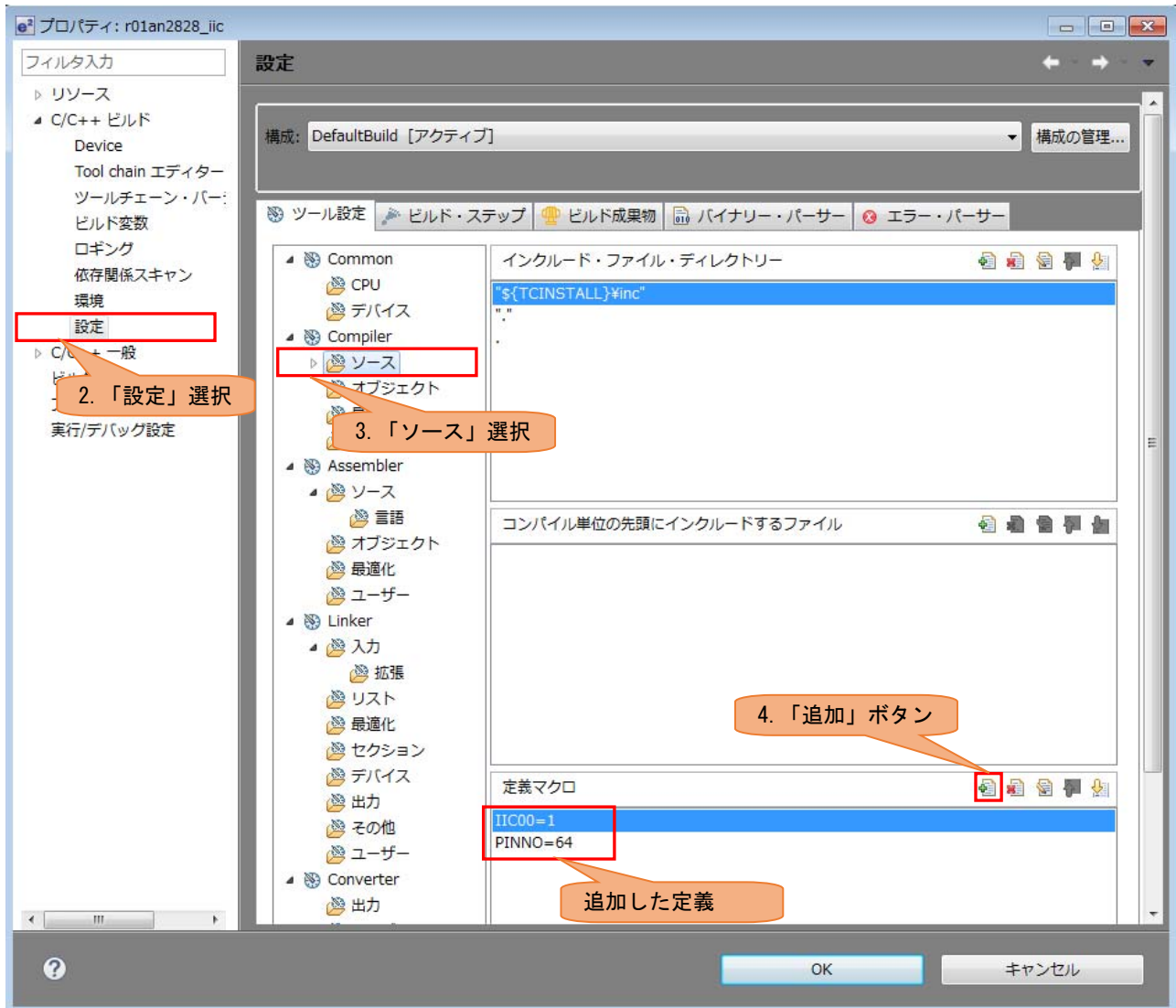


e2studio 環境では以下の手順で設定します。まず、「Renesas Tool Settings」をクリックします。

1.Renesas Tool Settings



次に、「C/C++ ビルド」の「設定」を選択します。「ツール設定」のタブを開き、「Compiler」の「ソース」を選択します。そして「定義マクロ」の欄に CS+の定義マクロ機能で設定した定義を設定します。最後に「追加」ボタンをクリックすることで、定義を追加することができます。



5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定を示します。

表 5.1 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 2.81V (2.76V~2.87V)
000C2H/010C2H	11101000B	HS モード、HOCO : 32MHz
000C3H/010C3H	10000101B	オンチップ・デバッグ許可

5.3 定数一覧

表 5.2, 5.3 にサンプルコードで使用する定数を示します。また、表 5.4 に使用するチャンネル番号を指定するマクロ名の一覧を示します。

表 5.2 サンプルコードで使用する定数 (1/2)

定数名	設定値	内容
PAGE_16	0x000F	2K~16K ビット EEPROM のページのデータ数
PAGE_32	0x001F	32K,64K ビット EEPROM のページのデータ数
PAGE_64	0x003F	128K,256K ビット EEPROM のページのデータ数
PAGE_128	0x007F	512K ビット EEPROM のページのデータ数
MEMORY_2K	0x0001	2K ビット EEPROM の容量 (256 バイト単位)
MEMORY_4K	0x0002	4K ビット EEPROM の容量 (256 バイト単位)
MEMORY_8K	0x0004	8K ビット EEPROM の容量 (256 バイト単位)
MEMORY_16K	0x0008	16K ビット EEPROM の容量 (256 バイト単位)
MEMORY_32K	0x0010	32K ビット EEPROM の容量 (256 バイト単位)
MEMORY_64K	0x0020	64K ビット EEPROM の容量 (256 バイト単位)
MEMORY_128K	0x0040	128K ビット EEPROM の容量 (256 バイト単位)
MEMORY_256K	0x0080	256K ビット EEPROM の容量 (256 バイト単位)
MEMORY_512K	0x0100	512K ビット EEPROM の容量 (256 バイト単位)
ADDR0BIT	0b00000000	スレーブ・アドレスをセル・アドレスで使用しない
ADDR1BIT	0b00000001	A8 をスレーブ・アドレスのビット 1 で指定
ADDR2BIT	0b00000011	A9, 8 をスレーブ・アドレスのビット 2, 1 で指定
ADDR3BIT	0b00000111	A10~8 をスレーブ・アドレスのビット 3~1 で指定
I2C_OK	0x00	正常完了
PARA_ERR	0x20	パラメータ・エラー
NO_ACK1	0x40	スレーブ・アドレスへの ACK 応答なし
NO_ACK2	0x41	EEPROM アドレスへの ACK 応答なし
NO_ACK3	0x42	送信データへの ACK 応答なし
BUS_ERR	0x60	バスが開放状態 (SDA がハイ) にならない
SVAMSK	0b11111110	スレーブ・アドレスのビット 0 マスク用データ
SCLLOWW	0x05	SCL のロウ・レベル時間計測用データ
SCLHIGHW	0x02	SCL のハイ・レベル時間計測用データ
RETRYCNT	0x09	SCL のダミー・クロックのパルス数

表 5.3 サンプルコードで使用する定数 (2/2)

定数名	設定値	内容
R1EX24002A	0x00	使用する EEPROM の指定を行うための定数 列挙型の定数 eeprom_name で定義しており、EEPROM の パラメータを eeprom_info 型の構造体 EEPROM_ADDRESS から参照するために使用
R1EX24004A	0x01	
R1EX24008A	0x02	
R1EX24016A	0x03	
R1EX24032A	0x04	
R1EX24064A	0x05	
R1EX24128B	0x06	
R1EX24256B	0x07	
R1EX24512B	0x08	

表 5.4 サンプルコードで使用するマクロ名

マクロ名	設定値 (チャンネル 0)	内容
SAUmEN	SAU0EN	使用する周辺イネーブル・レジスタ
SPSm	SPS0	シリアル・クロック選択レジスタ
SMRmn	SMR00	シリアル・モード・レジスタ
SCRmn	SCR00	シリアル通信動作設定レジスタ
SDRmn	SDR00	シリアル・データ・レジスタ
SIOr	SIO00	シリアル・データ・レジスタ (送受信データ用)
SSRmn	SSR00	シリアル・ステータス・レジスタ
SIRmn	SIR00	シリアル・フラグ・クリア・トリガ・レジスタ
SSmL	SS0L	シリアル・チャンネル開始レジスタ
STmL	ST0L	シリアル・チャンネル停止レジスタ
TRGONn	0b00000001	トリガ用ビット
SOEmL	SOE0L	シリアル出力許可レジスタ
SOEON	TRGONn	シリアル出力許可レジスタ設定用ビット
SOEOFF	(uint8_t)(~SOEON)	シリアル出力許可レジスタクリア用ビット
SOm	SO0	シリアル出力レジスタ
SDAHIGH	TRGONn	SDA 立ち上げ用ビット
SDALOW	~SDAHIGH	SDA 立ち下げ用ビット
SCLHIGH	TRGONn × 0x100	SCL 立ち上げ用ビット
SCLLOW	~SCLHIGH	SCL 立ち下げ用ビット
IICIFr	IICIF00	割り込み要求フラグ・レジスタ
IICMKr	IICMK00	割り込み要求マスク・レジスタ
PM_IICr	PM1	IICr 用ポート・モード・レジスタ (SDA 信号用を指定)
PM_SDAr	PM1_bit.no1	SDA 用ポート・モード・レジスタ・ビット
PM_SCLr	PM1_bit.no0	SCL 用ポート・モード・レジスタ・ビット
POM_IICr	POM1	ポート出力モード・レジスタ
P_IICr	P1	IICr 用ポート
P_SDAr	P1_bit.no1	SDA 用ポート
P_SCLr	P1_bit.no0	SCL 用ポート
SDAINMODE	0b00000010	ポート・モード・レジスタ入力指定用ビット
SDAOUTMODE	0b11111100	ポート・モード・レジスタ出力指定用ビット
SDASCLON	(uint8_t)(~SDAOUTMODE)	ポート設定用ビット
IICPR0r	IICPR000	割り込み優先度設定レジスタ
IICPR1r	IICPR100	

5.4 変数一覧

表 5.5 にグローバル変数を示します。

なお、g_eeprom_type 以下はモジュール内グローバルな変数です。

表 5.5 グローバル変数

Type	Variable Name	Contents	Function Used
構造体 eeprom_paraA16	g_PARAI	EEPROM アクセス指定用 パラメータ	main() check_EEPROM_Addr()
uint8_t	g_comstatus	動作情報/結果フラグ	main() check_EEPROM_Addr() R_EEPROM_R() R_EEPROM_wait_read() R_IICr_Tx_addr1() R_IICr_Tx_addr2() R_IICr_Rx_RST() R_IICr_RxData_ST() R_IICr_RxData() R_IICr_Rx_LastData() R_EEPROM_W() R_EEPROM_wait_write() R_IICr_TxDataST() R_IICr_TxData() R_EEPROM_next_page() IINTIICr()
uint8_t 配列 (256)	g_data_bufferW1	書き込みデータバッファ	main()
uint8_t 配列 (256)	g_data_bufferW2	書き込みデータバッファ	main()
uint8_t 配列 (512)	g_data_bufferR1	読みだしデータバッファ	main()

Type	Variable Name	Contents	Function Used
uint8_t	g_eeprom_type	使用する EEPROM 番号	R_device_select()
構造体 eeprom_paraA16 uint8_t slaveaddr; uint16_t eepromaddr; uint8_t *bufferaddr; uint16_t number;	g_PARAA	EEPROM アクセス用パラメータ	R_EEPROM_R() R_IICr_Tx_addr1() R_IICr_Tx_addr2() R_IICr_Rx_RST() R_IICr_RxData_ST() R_IICr_RxData() R_IICr_Rx_LastData() R_EEPROM_W() R_IICr_TxDataST() R_IICr_TxData() R_EEPROM_Devide() SINTTM02() R_EEPROM_wait_write()
構造体 eeprom_paraA16	g_PARAC	EEPROM アクセス指定用パラメータのコピー	check_EEPROM_Addr() R_EEPROM_R() R_EEPROM_W() R_IICr_TxData() get_slave_Addr() R_EEPROM_Devide()
構造体 eeprom_info uint16_t page_size; uint16_t rom_size; uint8_t addr_mask; uint8_t mask2;	EEPROM_Info	使用する EEPROM のパラメータ保持用 (処理用)	R_device_select() R_IICr_Tx_addr1() get_slave_Addr() R_EEPROM_Devide()

5.5 関数一覧

表 5.6 に関数一覧を示します。

表 5.6 関数一覧

関数名	概要
R_device_select	使用する EEPROM を指定します。
R_EEPROM_R	引数で渡されたポインタで示された構造体からアクセス用パラメータに従って EEPROM からデータを読み出します。
R_EEPROM_wait_read	EEPROM の読みだし完了を待ちます。
R_EEPROM_W	引数で渡されたポインタで示された構造体からアクセス用パラメータに従って EEPROM にデータを書き込みます。
R_EEPROM_wait_write	EEPROM への書き込み完了を待ちます。
check_EEPROM_Addr	指定されたパラメータが EEPROM の容量を超えないかをチェックします。容量内であれば、アクセス用パラメータをコピーします。
get_slave_Addr	EEPROM サイズが 4K~16K ビットの場合にセルのアドレスの上位をスレーブ・アドレスに組み込みます。
R_EEPROM_Devide	書き込み時に書き込みデータがページに収まるように 1 回の書き込みパラメータを補正します。
R_IICr_Tx_addr1	スレーブ・アドレスの送信完了処理を行い、EEPROM のセルのアドレスを送信します。
R_IICr_Tx_addr2	EEPROM のセルのアドレスが 2 バイトのときに、下位アドレスを送信します。
R_IICr_Rx_RST	EEPROM のセルのアドレスを送信完了後にデータ読みだしのために受信モードでリスタートします。
R_IICr_RxData_ST	データ受信のため、TxE→0, RxE→1 に設定してデータ受信を起動します。読み出すデータが 1 バイトの時には NACK 応答に設定して受信を起動します。
R_IICr_RxData	受信したデータをバッファに格納し、次のデータ受信を起動します。
R_IICr_Rx_LastData	最後の受信データをバッファに格納し、次の通信に備えて TxE→1, RxE→0 に設定し、ストップ・コンディションを発行して処理を終了します。
R_IICr_TxDataST	EEPROM への書き込みデータの送信を開始します。
R_IICr_TxData	データ送信完了し、ページへの書き込みデータが全て送り終わったら、ストップ・コンディションを発行し、EEPROM に書き込みを指示します。全データの処理が完了していれば、処理を終了します。残りのデータがあれば、次のページ書き込みの準備をして、書き込み完了待ちのタイマを起動します。
R_EEPROM_next_page	EEPROM での書き込みが完了したので、タイマを停止し、EEPROM の次ページのセルのアドレスの送信を行います。

関数名	概要
R_IICr_StartCond	SOm レジスタを操作してスタート・コンディションを発行し、IICr の動作を許可します。
R_IICr_StopCond	ストップ・コンディションを発行し、バスが開放されたかを確認します。バスが開放されていなければ、SCL にダミー・クロックを出力し、再度ストップ・コンディションを発行します。
R_IICr_send_Stop	IICr を動作禁止にし、SOm レジスタを操作してストップ・コンディションを発行します。
R_IICr_wait_bus	SCL 信号に 9 パルスのダミー・クロックを出力して SDA 信号が開放 (ハイになる) か確認します。
R_IICr_SCL_pulse	SCL 信号にダミー・クロックを出力します。
R_IICr_SCL_high	SCL 信号を立ち上げ、ハイ・レベル幅の時間待ちます。
R_IICr_SCL_low	SCL 信号を立ち下げ、ロウ・レベル幅の時間待ちます。
R_IICr_NACK	スレーブからの ACK/NACK 応答を確認します。
R_IICr_SCL_Time	SCL 信号のロウ期間を待ちます。
R_IICr_SCL_highTime	SCL 信号のハイ期間を待ちます。
IINTIICr	IICr の転送完了割り込みで、スレーブの ACK 応答を確認し、次の処理に割り振ります。
IINTTM02	TM02 のインターバル割り込み処理で、書き込み完了を確認するためのスレーブ・アドレス送信を行います。
R_IICr_Init	IICr と TM02 の初期設定を行います。

5.6 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_device_select

概要	使用する EEPROM を指定します。
ヘッダ	r_cg_macrodriver.h r_cg_userdefine.h
宣言	MD_STATUS R_device_select(eeprom_name);
説明	引数で指定された EEPROM のパラメータを構造体 EEPROM_Info にコピーします。
引数	[EEPROM の名前] 列挙型定数 eeprom_name に登録された名前
リターン値	[I2C_OK]の場合 : 正常終了 [PARA_ERR]の場合 : 指定した名前の間違い
備考	なし

[関数名] R_EEPROM_R

概要	EEPROM からの読みだし開始要求処理
ヘッダ	r_cg_macrodriver.h r_cg_userdefine.h
宣言	void R_EEPROM_R(eeprom_paraA16 *PARA);
説明	引数のポインタで示された構造体のパラメータで指定した読みだしを行います。
引数	*PARA eeprom_paraA16 型の構造体へのポインタ
リターン値	なし
備考	読みだし完了待ちと結果は R_EEPROM_wait_read で行います。

[関数名] R_EEPROM_wait_read

概要	EEPROM からの読みだし完了待ち処理	
ヘッダ	r_cg_macrodriver.h r_cg_userdefine.h	
宣言	MD_STATUS R_EEPROM_wait_read (void);	
説明	R_EEPROM_R で起動した読みだしの完了待ちを行います。	
引数	なし	
リターン値	[I2C_OK]の場合	: 読みだし正常終了
	[PARA_ERR]の場合	: 指定されたパラメータが EEPROM の範囲外
	[NO_ACK1]の場合	: スレーブ・アドレスへの ACK 応答なし
	[NO_ACK2]の場合	: EEPROM アドレスへの ACK 応答なし
備考		

[関数名] R_EEPROM_W

概要	EEPROM への書き込み開始処理	
ヘッダ	r_cg_macrodriver.h r_cg_userdefine.h	
宣言	void R_EEPROM_W(eeprom_paraA16 *PARA);	
説明	引数のポインタで示された構造体のパラメータで指定した書き込みを行います。	
引数	*PARA	eeprom_paraA16 型の構造体へのポインタ
リターン値	なし	
備考	書き込み完了待ちと結果は R_EEPROM_wait_write で行います	

[関数名] R_EEPROM_wait_write

概要	EEPROM への書き込み完了待ち処理	
ヘッダ	r_cg_macrodriver.h r_cg_userdefine.h	
宣言	MD_STATUS R_EEPROM_wait_write(void);	
説明	R_EEPROM_W で起動した EEPROM への書き込みの完了を待ちます。	
引数	なし	
リターン値	[I2C_OK]の場合	: 書き込み正常終了
	[PARA_ERR]の場合	: 指定されたパラメータが EEPROM の範囲外
	[NO_ACK1]の場合	: スレーブ・アドレスへの ACK 応答なし
	[NO_ACK2]の場合	: EEPROM アドレスへの ACK 応答なし
	[NO_ACK3]の場合	: 送信データへの ACK 応答なし
備考	なし	

[関数名] check_EEPROM_Addr

概要	EEPROM のアクセス領域のチェック処理
ヘッダ	r_cg_macrodriver.h r_cg_userdefine.h
宣言	static MD_STATUS check_EEPROM_Addr(eeprom_paraA16 *PARA);
説明	EEPROM をアクセスするパラメータから読み／書きする領域が EEPROM の中に納まっているかをチェックします。
引数	*PARA eeprom_paraA16 型の構造体へのポインタ
リターン値	[I2C_OK]の場合 : アクセスする領域は EEPROM 内に収まっている。 [PARA_ERR]の場合 : アクセスする領域は EEPROM に収まりきれない。
備考	なし

[関数名] get_slave_Addr

概要	EEPROM のスレーブ・アドレス算出処理
ヘッダ	r_cg_userdefine.h
宣言	static void get_slave_Addr(void);
説明	4K~16K ビット EEPROM でセルのアドレスの上位 1~3 ビットでスレーブ・アドレスを修飾します。
引数	なし -
リターン値	なし
備考	構造体 g_PARAC のメンバ eepromaddr の値によりメンバ slaveaddr を修飾します。

[関数名] R_EEPROM_Devide

概要	EEPROM 書き込み時のページ分割処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_EEPROM_Devide(void);
説明	使用する EEPROM のページにあわせて、書き込みデータを分割します。その回で書き込むパラメータを構造体 g_PARAA に設定し、残りのデータの情報を構造体 g_PARAC に設定します。
引数	なし -
リターン値	なし
備考	構造体 g_PARAC のメンバ eepromaddr, bufferaddr が次の書き込みパラメータ, number が次回以降のデータ数

[関数名] R_IICr_Tx_addr1

概要	EEPROM のアドレス送信処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_Tx_addr1(void);
説明	32K ビット以上の EEPROM でセルの上位アドレスを送信します。16K ビット以下では 1 バイトのセルのアドレスを送信します。
引数	なし -
リターン値	なし
備考	IINTIICmn 処理 (関数名 : IINTIICr) で使用

[関数名] R_IICr_Tx_addr2

概要	EEPROM のセルの下位アドレスの送信処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_Tx_addr2(void);
説明	32K ビット以上の EEPROM で、アドレスの下位バイトを送信します。
引数	なし -
リターン値	なし
備考	INTIICmn 処理 (関数名 : IINTIICr) で使用

[関数名] R_IICr_Rx_RST

概要	受信モードでリスタート処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_Rx_RST(void);
説明	EEPROM のセルのアドレスを送信完了後にデータ読みだしのために受信モードでリスタートします。
引数	なし -
リターン値	なし
備考	INTIICmn 処理 (関数名 : IINTIICr) で使用

[関数名] R_IICr_RxData_ST

概要	データ受信開始処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_RxData_ST(void);
説明	読み出しモードでのスレーブ・アドレス送信完了で、IICr を送信 (TxE=1, RxE=0) から受信 (TxE=0, RxE=1) に変更して受信を起動 (SIOr にダミー・データ書き込み) します。読み出すデータが 1 バイトの時には NACK 応答に設定して受信を起動します。
引数	なし -
リターン値	なし
備考	INTIICmn 処理 (関数名 : IINTIICr) で使用

[関数名] R_IICr_RxData

概要	データ受信処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_RxData (void);
説明	受信したデータをバッファに格納し、次データの受信を起動します。読み出すデータが 1 バイトの時には NACK 応答に設定して受信を起動します。
引数	なし -
リターン値	なし
備考	INTIICmn 処理 (関数名 : IINTIICr) で使用

[関数名] R_IICr_Rx_LastData

概要	最終データ受信完了処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_Rx_LastData (void);
説明	受信したデータをバッファに格納し、IICr の動作を停止します。次の通信に備えて TxE→1, RxE→0 に設定し、ストップ・コンディションを発行して処理を終了します。
引数	なし -
リターン値	なし
備考	INTIICmn 処理 (関数名 : IINTIICr) で使用

[関数名] R_IICr_TxDataST

概要	データ送信開始処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_TxDataST (void);
説明	EEPROM アドレス送信完了で、データ送信を開始します。
引数	なし -
リターン値	なし
備考	INTIICmn 処理 (関数名 : IINTIICr) で使用

[関数名] R_IICr_TxData

概要	データ送信処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_TxData (void);
説明	1 バイトのデータ転送が完了したら、次のデータを送信します。ページへの書き込みデータが全て送り終わったなら、ストップ・コンディションを発行し、EEPROM に書き込みを指示します。全データの処理が完了していれば、処理を終了します。残りのデータがあれば、次のページ書き込みの準備をして、書き込み完了待ちのタイマを起動します。
引数	なし -
リターン値	なし
備考	INTIICmn 処理 (関数名 : IINTIICr) で使用

[関数名] R_EEPROM_next_page

概要	書き込み待ちが完了し、次ページのアドレスの指定処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_EEPROM_next_page(void);
説明	ページへの書き込み完了で、書き込み待ちタイマを停止し、EEPROM の次ページのセルのアドレスの送信を行います。
引数	なし -
リターン値	なし
備考	INTIICmn 処理 (関数名 : IINTIICr) で使用。書き込み完了チェックで、スレーブ・アドレス送信への ACK 応答で起動されます。

[関数名] R_IICr_StartCond

概要	スタート・コンディション発行処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_StartCond(void);
説明	IICr の動作を一旦禁止してスタート・コンディションの発行を行い、IICr の動作を許可します。
引数	なし -
リターン値	なし
備考	INTIICmn 処理 (関数名 : IINTIICr) で使用

[関数名] R_IICr_StopCond

概要	バス開放処理
ヘッダ	r_cg_macrodriver.h r_cg_userdefine.h
宣言	MD_STATUS R_IICr_StopCond(void);
説明	IICr のストップ・コンディションを生成します。バスが開放できないときは、SCL にダミー・クロックを9クロック出力し、SDA がハイになったことを確認し、再度ストップ・コンディションを発行します。
引数	なし -
リターン値	[I2C_OK]の場合 : バス開放完了 [BUS_ERR]の場合 : バスが開放できなかった
備考	なし

[関数名] R_IICr_send_Stop

概要	ストップ・コンディション発行処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_send_Stop (void);
説明	IICr を動作禁止にし、SOM レジスタを操作してストップ・コンディションを発行します。
引数	なし -
リターン値	なし
備考	内部でストップ・コンディションを発行する場合に使用します。

[関数名] R_IICr_wait_bus

概要	バス開放確認処理
ヘッダ	r_cg_macrodriver.h r_cg_userdefine.h
宣言	static MD_STATUS R_IICr_wait_bus(void);
説明	IICr を停止した状態で、SCL に9パルスのダミー・クロックを発生して SDA 信号を確認します。
引数	なし -
リターン値	[I2C_OK]の場合 : バスを開放できた。 [BUS_ERR]の場合 : バスを開放できない (SDA 信号がハイにならない)
備考	

[関数名] R_IICr_SCL_pulse

概要	SCL 信号のダミー・クロック出力処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_SCL_pulse(void);
説明	S0m レジスタを操作して SCL にロウのパルスを出力します。
引数	なし -
リターン値	なし
備考	なし

[関数名] R_IICr_SCL_high

概要	SCL 信号を立ち上げ処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_SCL_high(void);
説明	S0m レジスタを操作して SCL を立ち上げ、SCL のハイ・レベル期間待ちます。
引数	なし -
リターン値	なし
備考	なし

[関数名] R_IICr_SCL_low

概要	SCL 信号を立ち下げ処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_SCL_low(void);
説明	S0m レジスタを操作して SCL を立ち下げ、SCL のロウ・レベル期間待ちます。
引数	なし -
リターン値	なし
備考	なし

[関数名] R_IICr_NACK

概要	スレーブからの ACK/NACK 応答確認処理
ヘッダ	r_cg_userdefine.h
宣言	static MD_STATUS R_IICr_NACK(void);
説明	SSRmn レジスタのビット 1 (PEF ビット=NACK) を戻します。
引数	なし -
リターン値	[0x00]の場合 : ACK 応答あり [0x02]の場合 : ACK 応答なし
備考	ステータス・フラグはチェックするだけで、クリアしません。

[関数名] R_IICr_SCL_Time

概要	SCL 信号のロウ期間待ち処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_SCL_Time(void);
説明	SCL 信号のロウ期間を待ちます。
引数	なし -
リターン値	なし
備考	

[関数名] R_IICr_SCL_highTime

概要	SCL 信号のハイ期間待ち処理
ヘッダ	r_cg_userdefine.h
宣言	static void R_IICr_SCL_highTime(void);
説明	SCL 信号のハイ期間を待ちます。
引数	なし -
リターン値	なし
備考	

[関数名] IINTIICr

概要	IICr 転送完了割り込み
ヘッダ	r_cg_userdefine.h
宣言	static void __near IINTIICr(void);
説明	IINTIICr で起動され、通信の状況に応じて必要な処理を起動します。EEPROM の書き込み完了待ち以外で、スレーブからの NACK 応答を検出したときには処理の状態に応じて g_comstatus にエラー・フラグを設定します。
引数	なし -
リターン値	なし
備考	

[関数名] IINTTM02

概要	100 μ s インターバル・タイマ完了割り込み
ヘッダ	r_cg_userdefine.h
宣言	static void __near IINTTM02 (void);
説明	書き込み完了確認のためにスタート・コンディションとスレーブ・アドレスを送信します。
引数	なし -
リターン値	なし
備考	結果の確認は IINTIICr で行います。

[関数名] R_IICr_Init

概要	IICr 初期設定処理
ヘッダ	r_cg_userdefine.h
宣言	void R_IICr_Init (void);
説明	使用する IIC のチャンネルに対応した設定を行います。IICr の設定が完了したら、書き込み完了確認用にタイマ 02 をインターバル・タイマに設定します。設定が完了したら、使用する EEPROM の初期値を 16K ビットに設定します
引数	なし
リターン値	なし
備考	

5.7 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

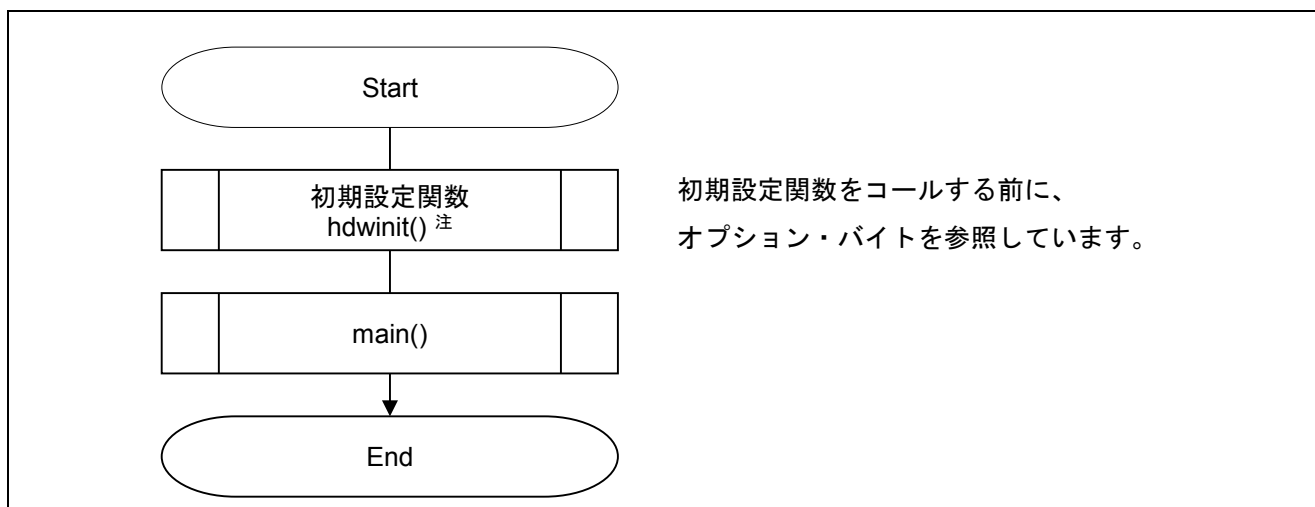


図 5.1 全体フロー

5.7.1 初期設定関数

図 5.2 に初期設定関数のフローチャートを示します。

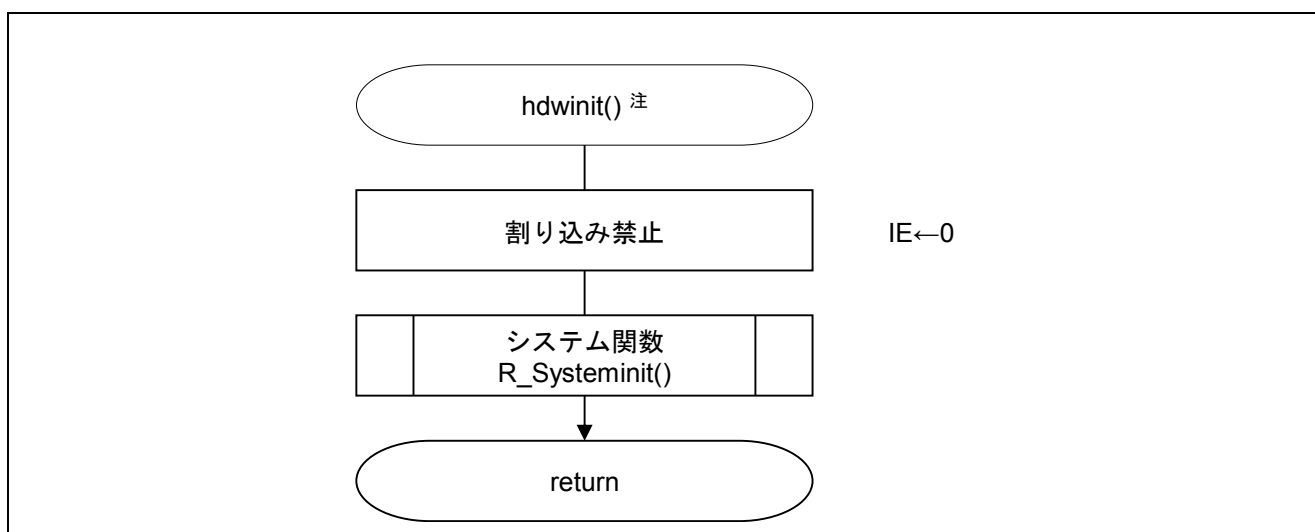


図 5.2 初期設定関数

注： ルネサスエレクトロニクス製 CS+のサンプルコードで使用しています。

5.7.2 システム関数

図 5.3 にシステム関数のフローチャートを示します。

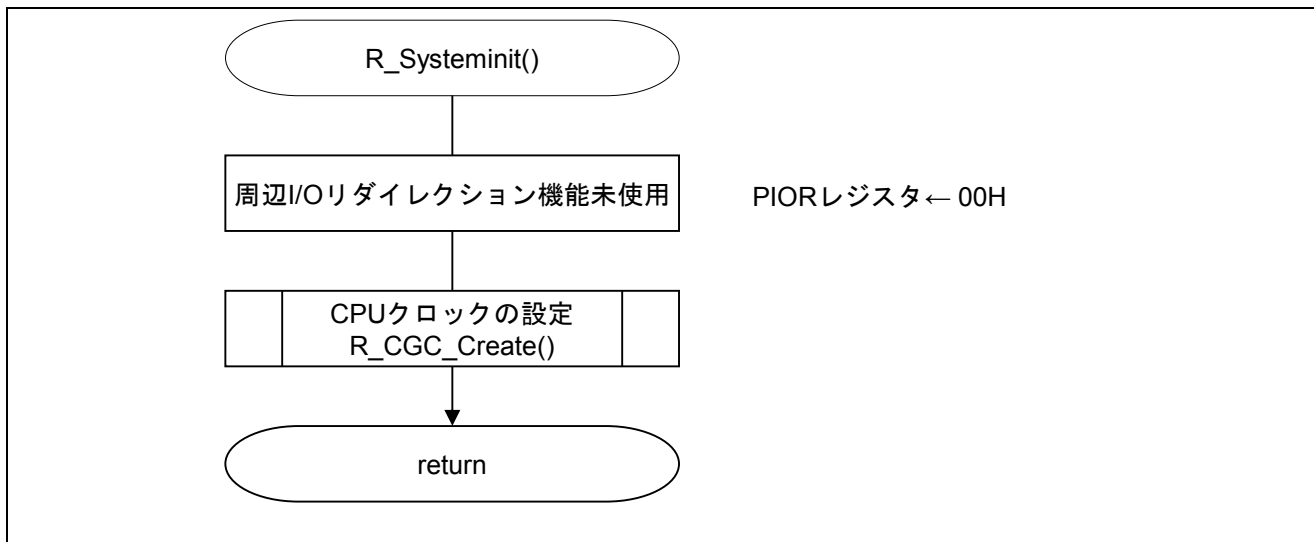


図 5.3 システム関数

備考 使用する IIC のチャンネルによって使用する端子が異なるため、未使用ポートの設定は行っていません。

5.7.3 CPU クロックの設定

図 5.4 に CPU クロックの設定のフローチャートを示します。

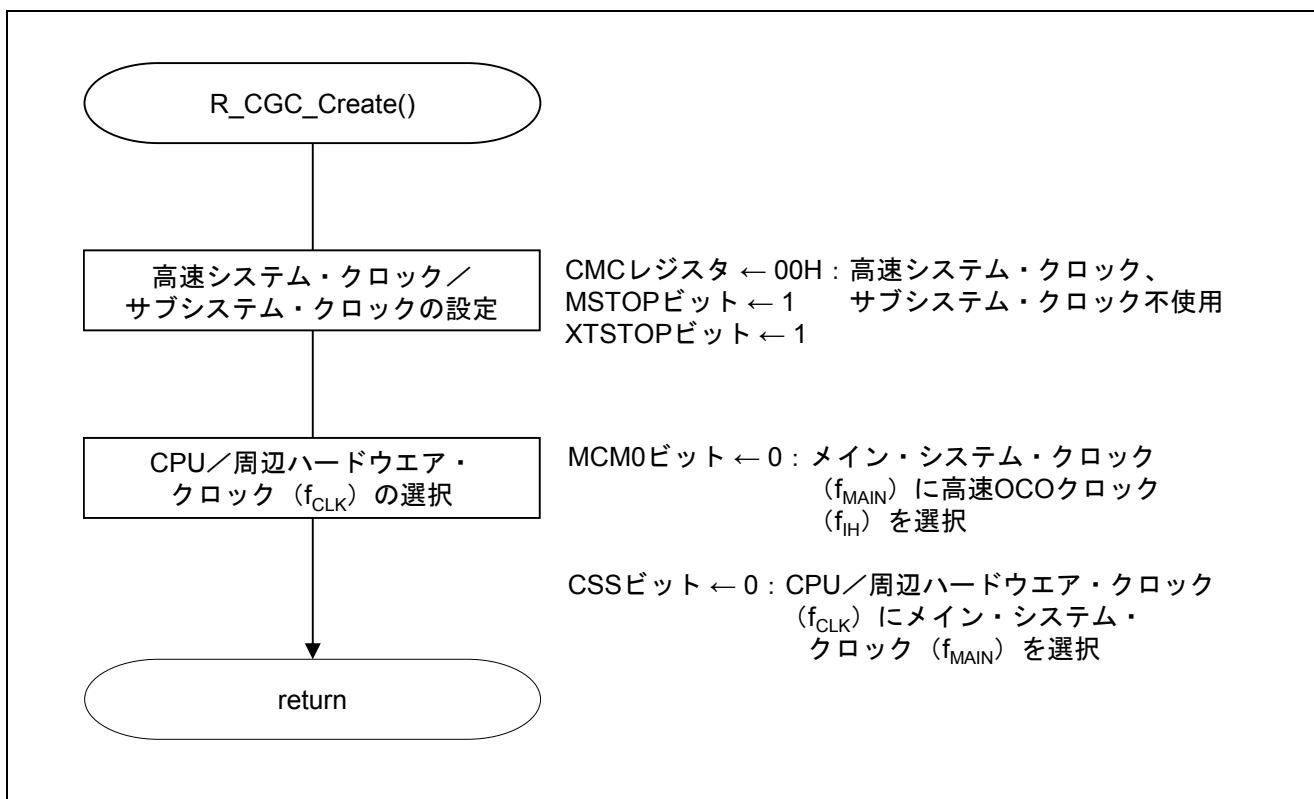


図 5.4 CPU クロックの設定

5.7.4 シリアル・アレイ・ユニットの設定

図 5.5 と図 5.6 にシリアル・インタフェースの設定のフローチャートを示します。

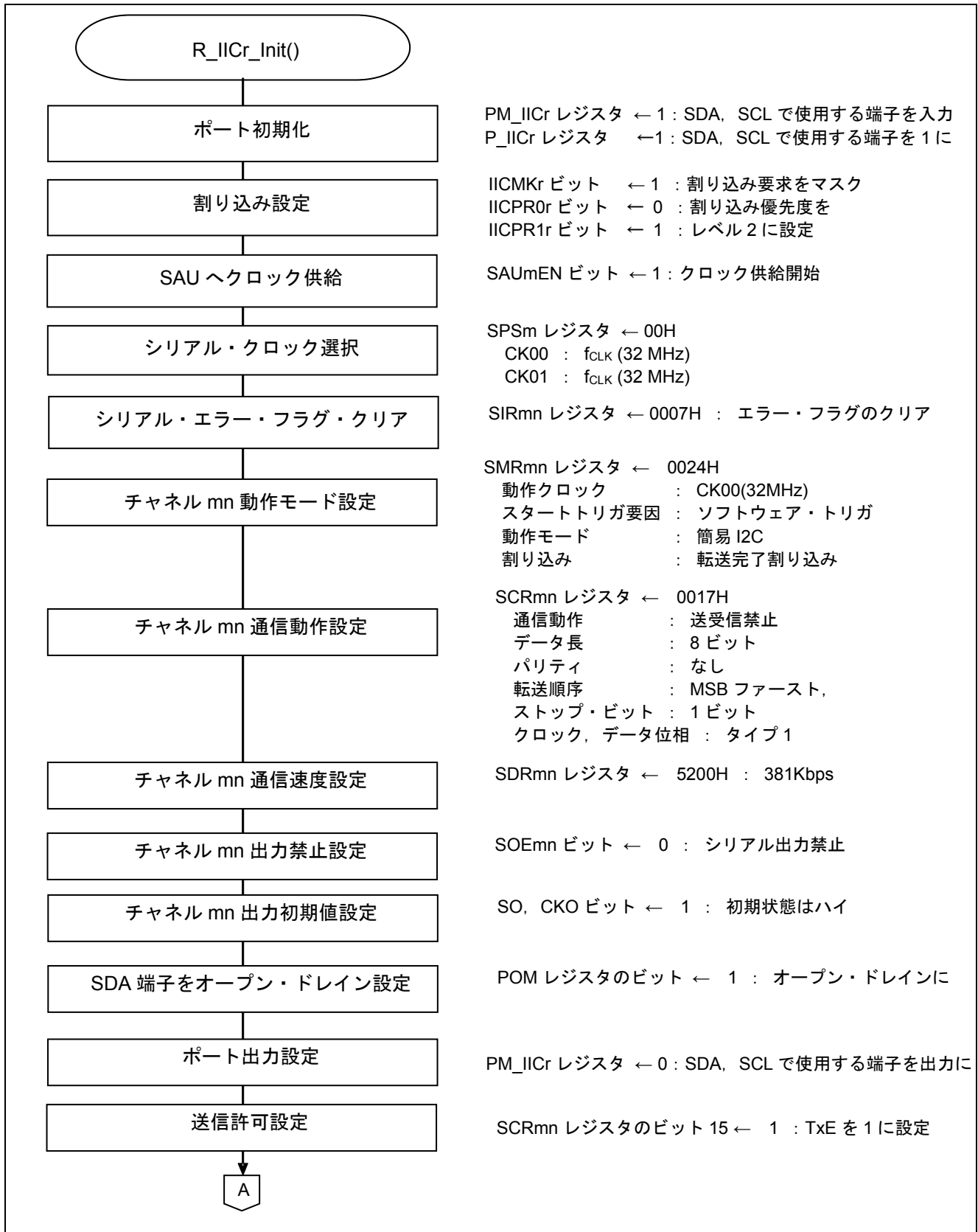


図 5.5 SAU の設定 (1/2)

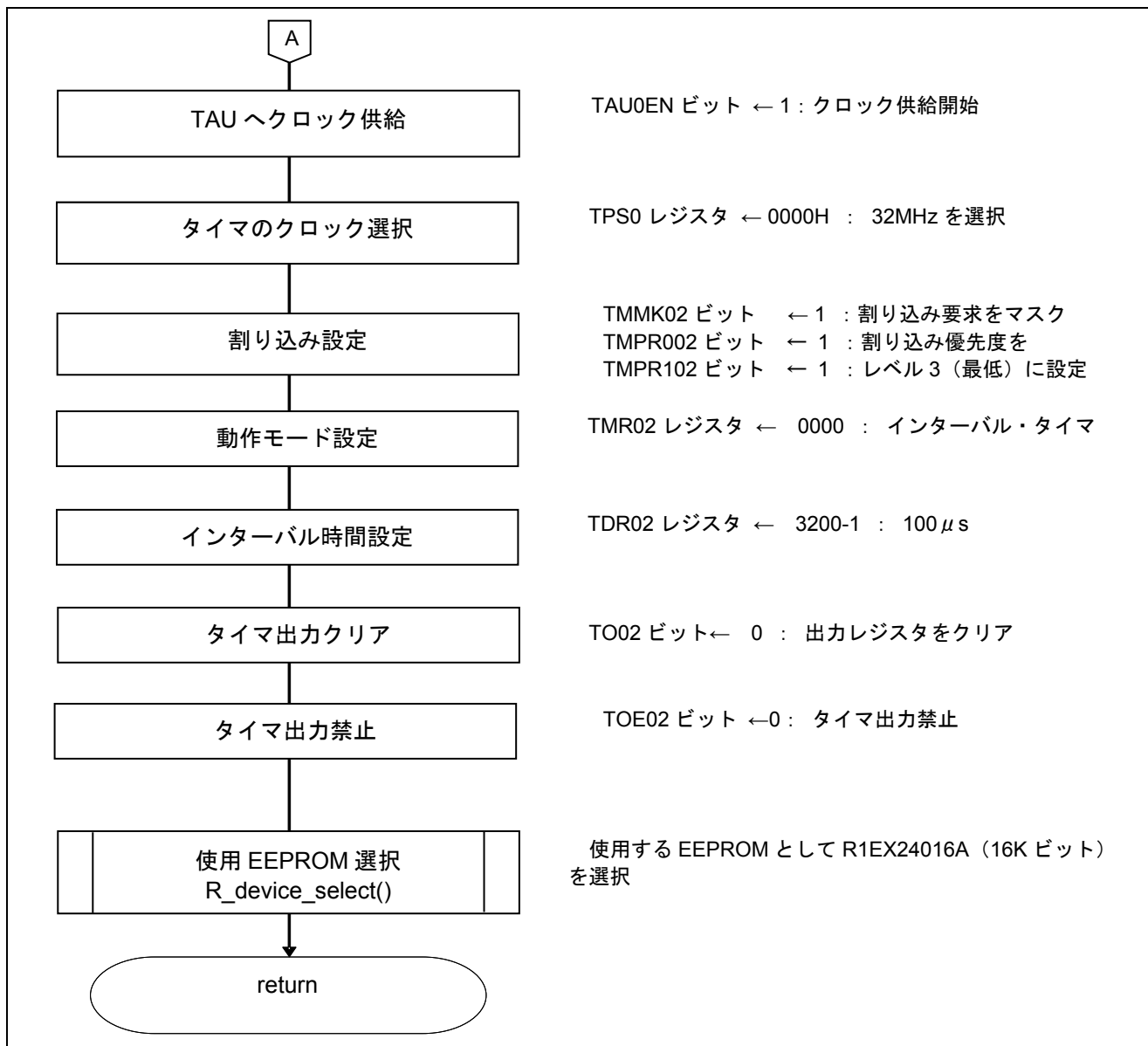


図 5.6 SAU の設定 (2/2)

シリアル・アレイ・ユニット SAUm へのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
SAUmEN を操作し、SAUm へのクロック供給を開始します。

略号 : PER0

	7	6	5	4	3	2	1	0
RTCEN	0	ADCEN	IICA0EN	SAU1EN ^注	SAU0EN	0	TAU0EN	
	x	0	x	x	1 ^注	1	0	x

ビット 3^注, 2

SAUmEN	シリアル・アレイ・ユニット m の入力クロックの制御
0	入力クロック供給停止
1	入力クロック供給

注 20, 24, 25 ピン製品には搭載されていません。

シリアル・アレイ・ユニット SAUm のクロック選択

- ・シリアル・クロック選択レジスタ m (SPSm)
動作クロック : CK00 = 32MHz, CK01 = 32MHz

略号 : SPSm

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	0	0	0	0	0	0	0	0	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット 3-0

PRSm 03	PRSm 02	PRSm 01	PRSm 00	動作クロック (CK00) の選択					
				f _{CLK}	f _{CLK} = 2MHz	f _{CLK} = 5MHz	f _{CLK} = 10MHz	f _{CLK} = 20MHz	f _{CLK} = 32MHz
0	0	0	0	f _{CLK}	2MHz	5MHz	10MHz	20MHz	32MHz
0	0	0	1	f _{CLK} /2	1 MHz	2.5 MHz	5 MHz	10 MHz	16 MHz
0	0	1	0	f _{CLK} /2 ²	500 kHz	1.25 MHz	2.5 MHz	5 MHz	8 MHz
0	0	1	1	f _{CLK} /2 ³	250 kHz	625 kHz	1.25 MHz	2.5 MHz	4 MHz
0	1	0	0	f _{CLK} /2 ⁴	125 kHz	313 kHz	625 kHz	1.25 MHz	2 MHz
0	1	0	1	f _{CLK} /2 ⁵	62.5 kHz	156 kHz	313 kHz	625 kHz	1 MHz
0	1	1	0	f _{CLK} /2 ⁶	31.3 kHz	78.1 kHz	156 kHz	313 kHz	500 kHz
0	1	1	1	f _{CLK} /2 ⁷	15.6 kHz	39.1 kHz	78.1 kHz	156 kHz	250 kHz
1	0	0	0	f _{CLK} /2 ⁸	7.81 kHz	19.5 kHz	39.1 kHz	78.1 kHz	125 kHz
1	0	0	1	f _{CLK} /2 ⁹	3.91 kHz	9.77 kHz	19.5 kHz	39.1 kHz	62.5 kHz
1	0	1	0	f _{CLK} /2 ¹⁰	1.95 kHz	4.88 kHz	9.77 kHz	19.5 kHz	31.3 kHz
1	0	1	1	f _{CLK} /2 ¹¹	977 Hz	2.44 kHz	4.88 kHz	9.77 kHz	15.6 kHz
1	1	0	0	f _{CLK} /2 ¹²	488 Hz	1.22 kHz	2.44 kHz	4.88 kHz	7.81 kHz
1	1	0	1	f _{CLK} /2 ¹³	244 Hz	610 Hz	1.22 kHz	2.44 kHz	3.91 kHz
1	1	1	0	f _{CLK} /2 ¹⁴	122 Hz	305 Hz	610 Hz	1.22 kHz	1.95 kHz
1	1	1	1	f _{CLK} /2 ¹⁵	61 Hz	153 Hz	305 Hz	610 Hz	977 Hz

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

エラー・フラグのクリア

- ・シリアル・フラグ・クリア・トリガ・レジスタ mn (SIRmn)
チャンネル mn のエラー情報をクリア

略号 : SIRmn

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	FECT 01	PECT 01	OVCT 01
0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

ビット 1

PECTmn	チャンネル mn のパリティ・エラー・フラグ (ACK 応答なし) のクリア・トリガ
0	クリアしない
1	SSRmn レジスタの PEFmn ビットを 0 にクリアする

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル mn の動作モード設定

- ・シリアル・モード・レジスタ mn (SMRmn)
 - 動作クロック設定: CK00
 - スタート・トリガ設定: ソフト・トリガのみ
 - 動作モード設定: 簡易 I²C
 - 割り込み要因設定: 転送完了割り込み

略号: SMRmn

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKSmn	CCSmn	0	0	0	0	0	STS mn ^注	0	SIS mn0 ^注	1	0	0	MD mn2	MD mn1	MD mn0
0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0

ビット 15

CKSmn	チャンネル mn の動作クロック (f _{MCK}) の選択
0	SPS0 レジスタで設定した動作クロック CK00
1	SPS0 レジスタで設定した動作クロック CK01

ビット 14

CCSmn	チャンネル mn の転送クロック (f _{TCLK}) の選択
0	CKSmn ビットで指定した動作クロック f _{MCK} の分周クロック
1	SCK00 端子からの入力クロック f _{SCK} (CSI モードのスレーブ転送)

ビット 8

STSmn ^注	スタート・トリガ要因の選択
0	ソフトウェア・トリガのみ有効 (CSI, UART 送信, 簡易 I ² C 時に選択)
1	RxD0 端子の有効エッジ (UART 受信時に選択)

ビット 2-1

MDmn2	MDmn1	チャンネル mn の動作モードの設定
0	0	CSI モード
0	1	UART モード
1	0	簡易 I ² C モード
1	1	設定禁止

ビット 0

MDmn0	チャンネル mn の割り込み要因の選択
0	転送完了割り込み。
1	バッファ空き割り込み (転送データが SDR00 レジスタからシフト・レジスタに転送されたタイミングで発生)

注 奇数チャンネルのみ

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

通信フォーマットの設定

- ・シリアル通信動作設定レジスタ mn (SCRmn)
 - 動作モード：送信のみ行う
 - パリティ・ビット設定：パリティなし
 - データ転送順序：MSB ファースト
 - ストップ・ビット長：1ビット
 - データ長：8ビット

略号：SCRmn

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE mn	RXE mn	DAP mn	CKP mn	0	EOC mn	PTC mn1	PTC mn0	DIR mn	0	SLC mn1	SLC mn0	0	1	DLS mn1	DLS mn0
1	0	0	0	0	0	0	0	0	0	0	1	0	1	1	1

ビット15－14

TXEmn	RXEmn	チャンネル mn の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
1	1	送受信を行う

ビット13－12

DAPmn	CKPmn	CSI モードでのデータとクロックの位相選択
0	0	タイプ1
0	1	タイプ2
1	0	タイプ3
1	1	タイプ4

UART モード、簡易 I2C モード時には、必ず DAP01, CKP01 = 0, 0 に設定してください。

ビット10

EOCmn	エラー割り込み信号 (INTSREx (x = 0-3)) のマスク可否の選択
0	エラー割り込み INTSREx をマスクする (INTSRx はマスクされない)
1	エラー割り込み INTSREx の発生を許可する (エラー発生時に INTSRx はマスクされる)

UART 受信時には、EOC01 = 1 に設定してください。

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

ビット9-8

PTCmn1	PTCmn0	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	0 パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
1	1	奇数パリティを出力	奇数パリティとして判定を行う

ビット7

DIRmn	CSI, UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

ビット5-4

SLCmn1	SLCmn0	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
0	1	ストップ・ビット長 = 1 ビット
1	0	ストップ・ビット長 = 2 ビット (mn = 00, 02, 10, 12 のみ)
1	1	設定禁止

UART 受信時、簡易 I²C モード時には、1 ビット (SLCmn1, SLCmn0 = 0, 1) に設定してください。

ビット1-0

DLSmn1	DLSmn0	CSI, UART モードでのデータ長の設定
0	1	9 ビット・データ長 (SDRmn レジスタのビット 0-8 に格納) (UART モード時のみ選択可)
1	0	7 ビット・データ長 (SDRmn レジスタのビット 0-6 に格納)
1	1	8 ビット・データ長 (SDRmn レジスタのビット 0-7 に格納)
その他		設定禁止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

動作クロック (f_{MCK}) の分周設定

- ・シリアル・データ・レジスタ mn (SDRmn)
 転送クロック : f_{MCK}/84 (381Kbps)

略号 : SDRmn

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
動作クロック (f _{MCK}) の分周							送受信バッファ								
0	1	0	1	0	0	1	x	x	x	x	x	x	x	x	x

ビット 15-9

b15	b14	b13	b12	b11	b10	b9	動作クロック (f _{MCK}) の分周による転送クロック設定
0	0	0	0	0	0	0	f _{MCK} /2
0	0	0	0	0	0	1	f _{MCK} /4
0	0	0	0	0	1	0	f _{MCK} /6
0	0	0	0	0	1	1	f _{MCK} /8
.
.
.
0	1	0	1	0	0	1	f _{MCK} /84
.
.
.
1	1	1	1	1	1	0	f _{MCK} /254
1	1	1	1	1	1	1	f _{MCK} /256

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

対象チャネルのシリアル・データ出力許可設定

- ・シリアル出力許可レジスタ m (SOEm)
出力停止

略号 : SOEm

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	SOE m3	SOE m2	SOE m1	SOE m0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

SOEmn	チャンネル mn のシリアル出力許可/停止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

SDA, SCL 初期出力レベルの設定

- ・シリアル出力レジスタ m (SOM)
出力レベル : 1

略号 : SOM

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
シリアル・クロック出力								シリアル・データ出力							
0	0	0	0	CKO m3	CKO m2	CKO m1	CKO m0	0	0	0	0	SO m3	SO m2	SO m1	SO m0
0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1

ビット 11 - 8

CKOmn	チャンネル mn のシリアル・クロック出力
0	シリアル・クロック出力値が“0”
1	シリアル・クロック出力値が“1”

ビット 3 - 0

SOMn	チャンネル mn のシリアル・データ出力
0	シリアル・データ出力値が“0”
1	シリアル・クロック出力値が“1”

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

IICr 端子の設定

- ・ポート・レジスタ (Px)
 - ・ポート・モード・レジスタ (PMx)
 - ・ポート出力モード・レジスタ (POMx)
- SDA 端子をオープン・ドレイン出力に設定します。
SCL、SDA として出力モードで使用する端子は以下の通りです。

20.ピン製品

簡易I ² Cチャンネル	IIC00	IIC01	IIC10	IIC11	IIC20	IIC21
SCL端子	P10	—	—	P30	—	—
SDA端子	P11	—	—	P17	—	—

24~64ピン製品

簡易I ² Cチャンネル	IIC00	IIC01 ^{注3}	IIC10 ^{注4}	IIC11	IIC20 ^{注1}	IIC21 ^{注2}
SCL端子	P10	P75	P04	P30	P15	P70
SDA端子	P11	P74	P03	P50	P14	P71

注1 30ピン以上製品、注2 36ピン以上製品、注3 48ピン以上製品、注4 64ピン製品のみ
80ピン以上製品

簡易I ² Cチャンネル	IIC00	IIC01	IIC10	IIC11	IIC20	IIC21	IIC30	IIC31
SCL端子	P10	P43	P04	P30	P15	P70	P142	P54
SDA端子	P11	P44	P03	P50	P14	P71	P143	P53

略号：Pxn

Pxn	出力データの制御
0	0を出力
1	1を出力

略号：PMxn

PMxn	Pxnの入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

略号：POMxn

POMxn	Pxnの出力モードの選択
0	CMOS出力モード
1	N-chオープン・ドレイン出力モード

注 SDAとして使用する端子のみ設定

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ 02 (インターバルタイマ) の設定

- ・タイマの設定についての詳細は、以下のアプリケーションノートを参照してください。
- RL78/G13 タイマ・アレイ・ユニット (インターバル・タイマ) (R01AN2576J) アプリケーションノート

5.7.5 メイン関数

図 5.7～図 5.9 にメイン関数のフローチャートを示します。メイン関数は API の使用例として 16K ビット EEPROM への読み書きのテストを行っています。

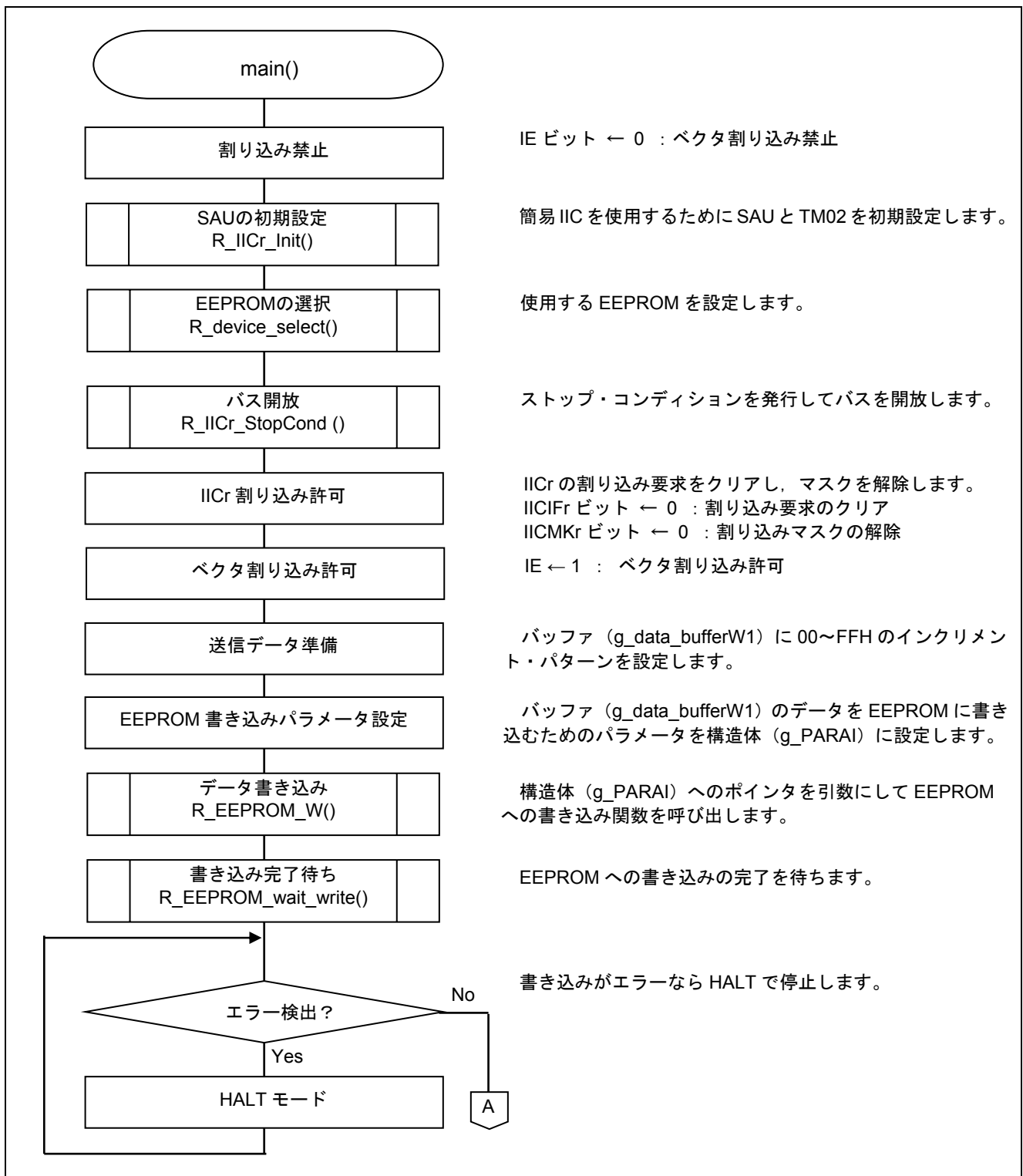
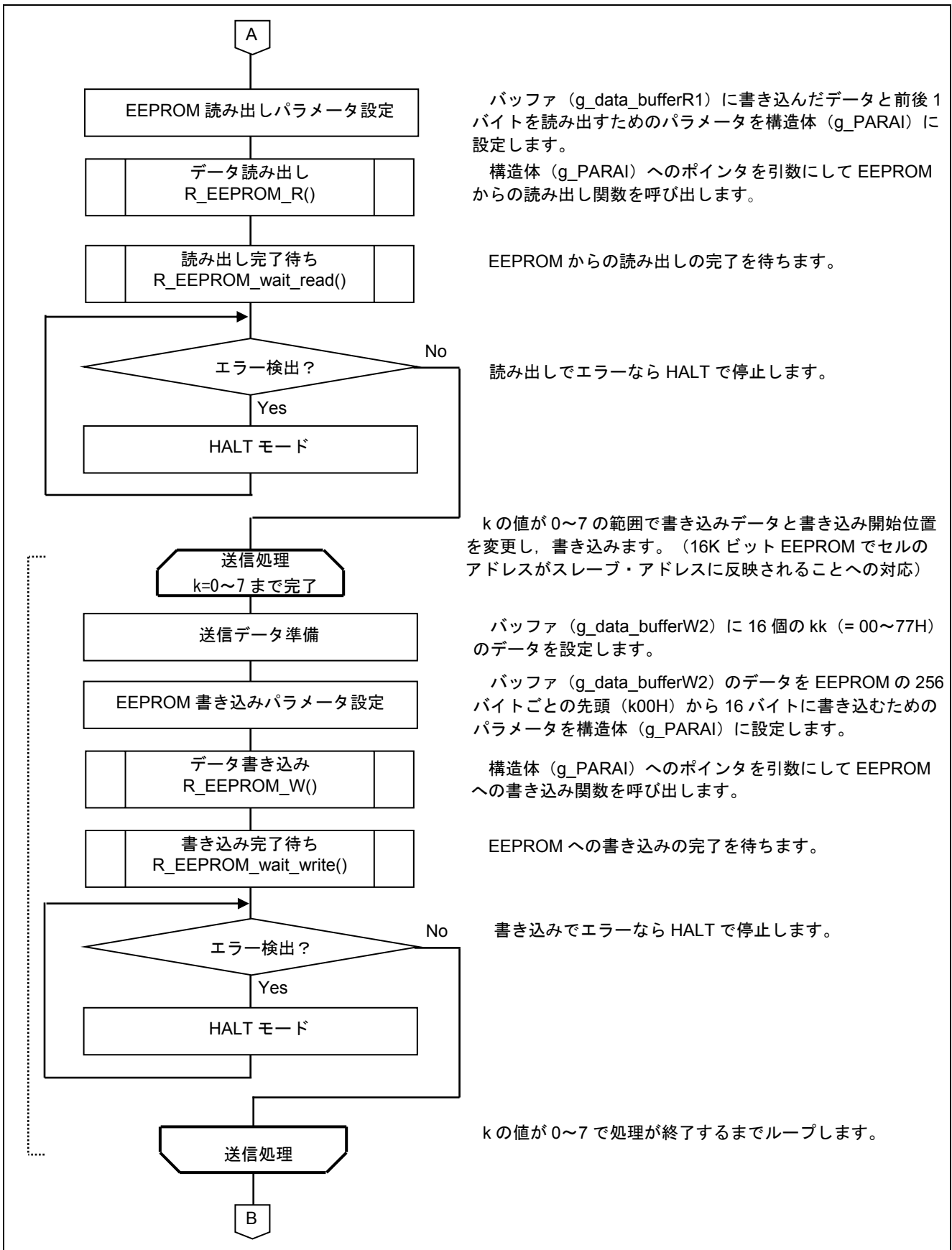


図 5.7 メイン関数 (1/3)



バッファ (g_data_bufferR1) に書き込んだデータと前後 1 バイトを読み出すためのパラメータを構造体 (g_PARAI) に設定します。

構造体 (g_PARAI) へのポインタを引数にして EEPROM からの読み出し関数を呼び出します。

EEPROM からの読み出しの完了を待ちます。

読み出しでエラーなら HALT で停止します。

k の値が 0~7 の範囲で書き込みデータと書き込み開始位置を変更し、書き込みます。(16K ビット EEPROM でセルのアドレスがスレーブ・アドレスに反映されることへの対応)

バッファ (g_data_bufferW2) に 16 個の kk (= 00~77H) のデータを設定します。

バッファ (g_data_bufferW2) のデータを EEPROM の 256 バイトごとの先頭 (k00H) から 16 バイトに書き込むためのパラメータを構造体 (g_PARAI) に設定します。

構造体 (g_PARAI) へのポインタを引数にして EEPROM への書き込み関数を呼び出します。

EEPROM への書き込みの完了を待ちます。

書き込みでエラーなら HALT で停止します。

k の値が 0~7 で処理が終了するまでループします。

図 5.8 メイン関数 (2/3)

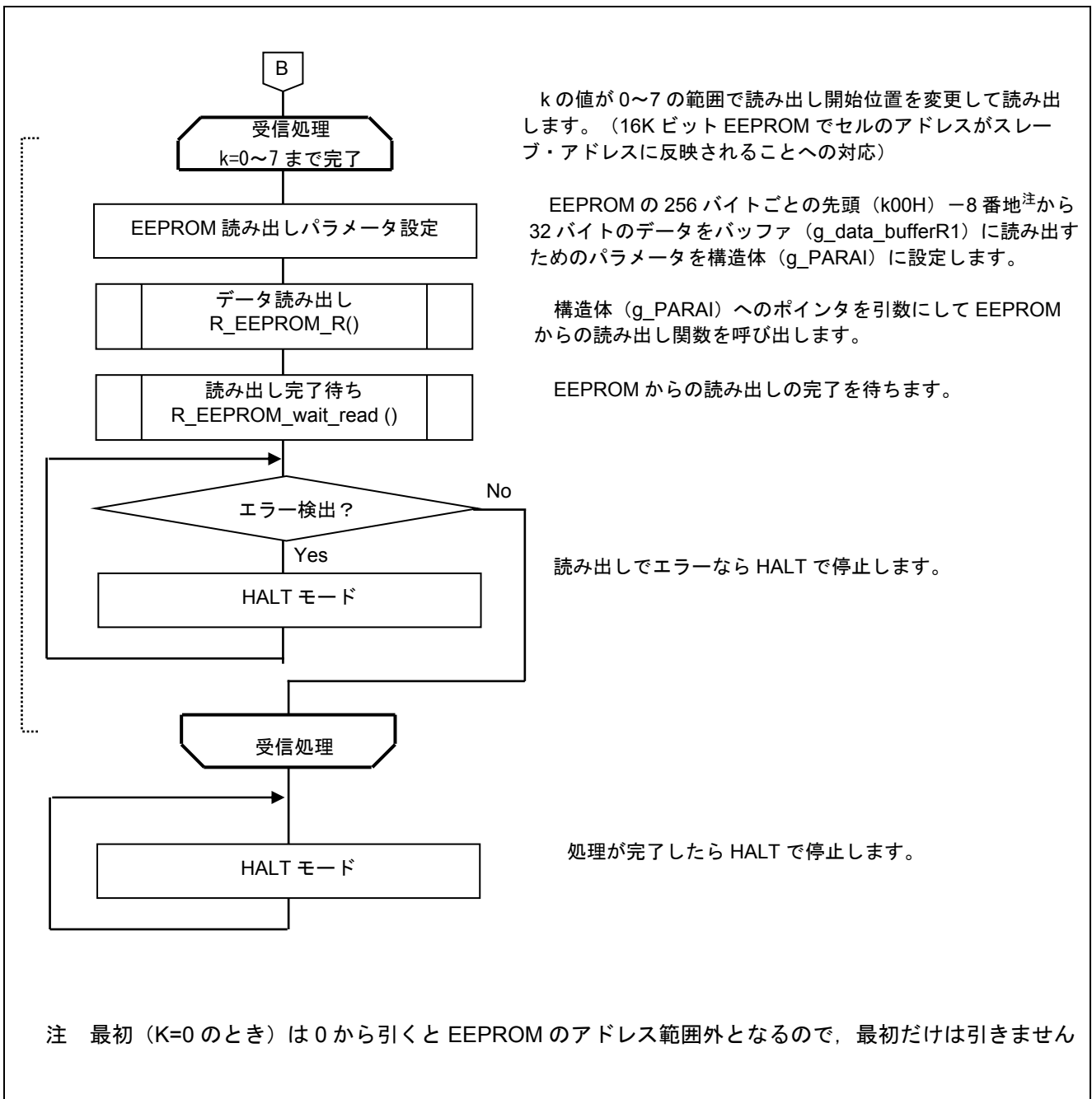


図 5.9 メイン関数 (3/3)

5.7.6 EEPROM の選択

図 5.10 に EEPROM の選択のフローチャートを示します。

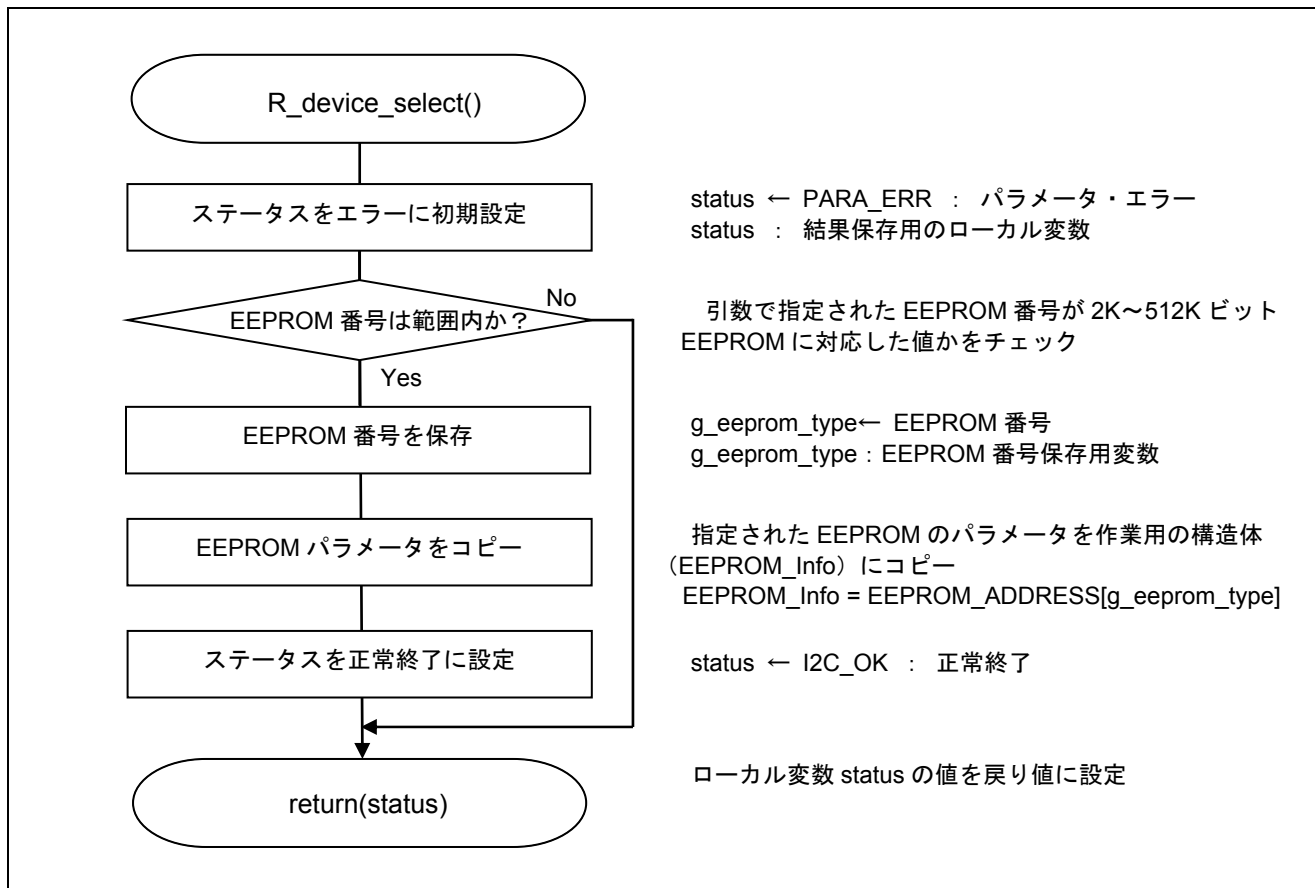


図 5.10 EEPROM の選択

5.7.7 バス開放関数

図 5.11 にバス開放関数のフローチャートを示します。

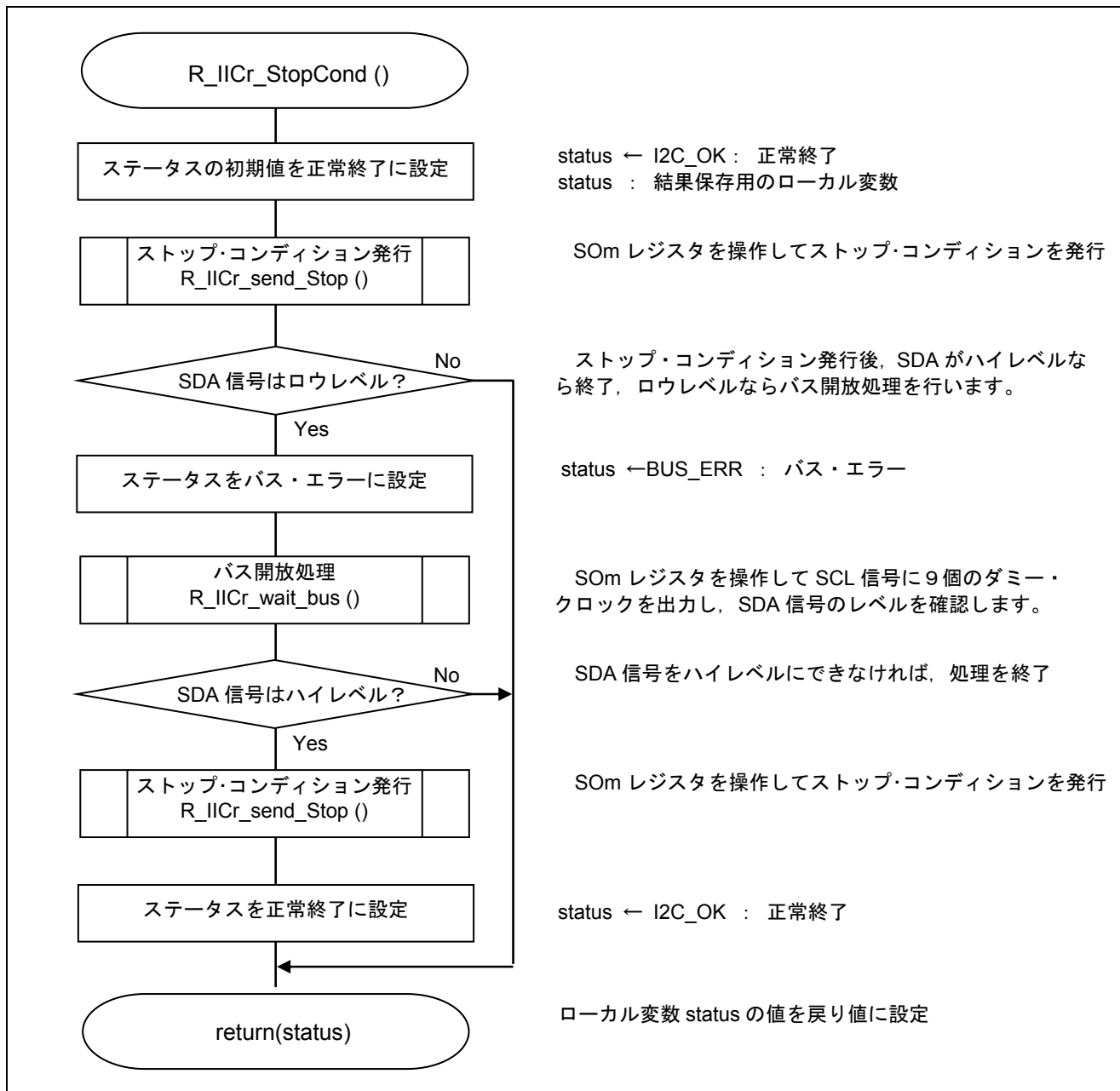


図 5.11 バス開放関数

5.7.8 ストップ・コンディション発行関数

図 5.12 にストップ・コンディション発行関数のフローチャートを示します。

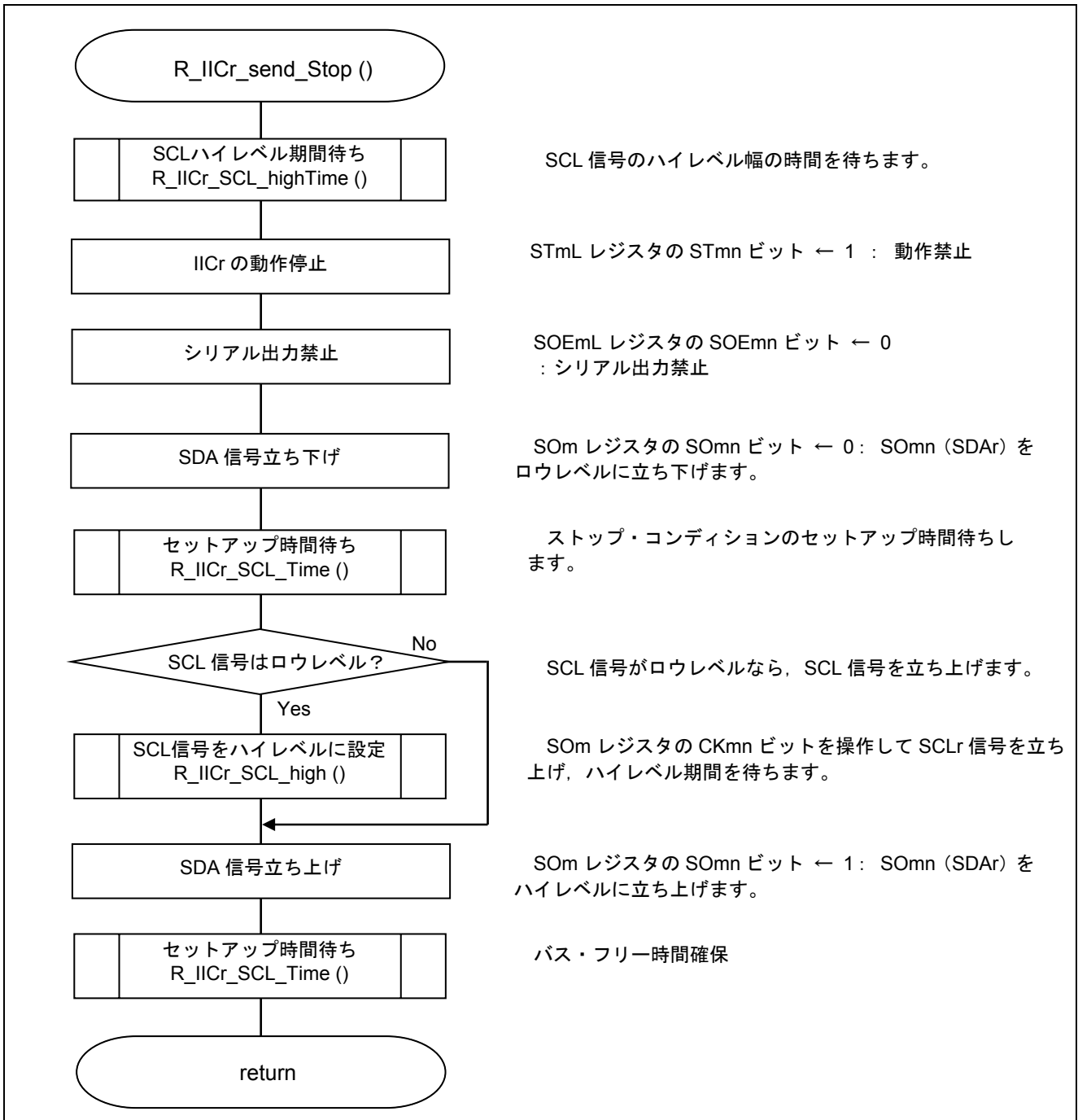


図 5.12 ストップ・コンディション発行関数

シリアル・チャンネル停止

- ・シリアル・チャンネル停止レジスタ m(STm/STmL)
- シリアル・チャンネルの停止

略号 : STmL

7	6	5	4	3	2	1	0
0	0	0	0	STm3	STm2	STm1	STm0
0	0	0	0	0/1	0/1	0/1	0/1

ビット 3 ~ 0

STmn	チャンネル mn の動作停止トリガ
0	トリガ動作せず
1	SEmn ビットを 0 にクリアし、通信動作を停止する

シリアル・出力禁止

- ・シリアル出力許可レジスタ m(SOEm/SOEmL)
- シリアル・チャンネルの出力禁止

略号 : SOEmL

7	6	5	4	3	2	1	0
0	0	0	0	SOEm3	SOEm2	SOEm1	SOEm0
0	0	0	0	0/1	0/1	0/1	0/1

ビット 3 ~ 0

SOEmn	チャンネル mn のシリアル出力の許可/禁止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

シリアル・出力操作

- ・シリアル出力レジスタ m(SOm)
- シリアル出力 (SCL, SDA) の操作

略号 : SOm

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	CKO m3	CKO m2	CKO m1	CKO m0	0	0	0	0	SOm3	SOm2	SOm1	SOm0
0	0	0	0	0/1	0/1	0/1	0/1	0	0	0	0	0/1	0/1	0/1	0/1

ビット 11 ~ 8

CKOmn	チャンネル mn のシリアル・クロック出力
0	シリアル・クロック出力値が "0"
1	シリアル・クロック出力値が "1"

ビット 3 ~ 0

SOmn	チャンネル mn のシリアル・データ出力
0	シリアル・データ出力値が "0"
1	シリアル・データ出力値が "1"

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.9 バス開放処理関数

図 5.13 にバス開放処理関数のフローチャートを示します。

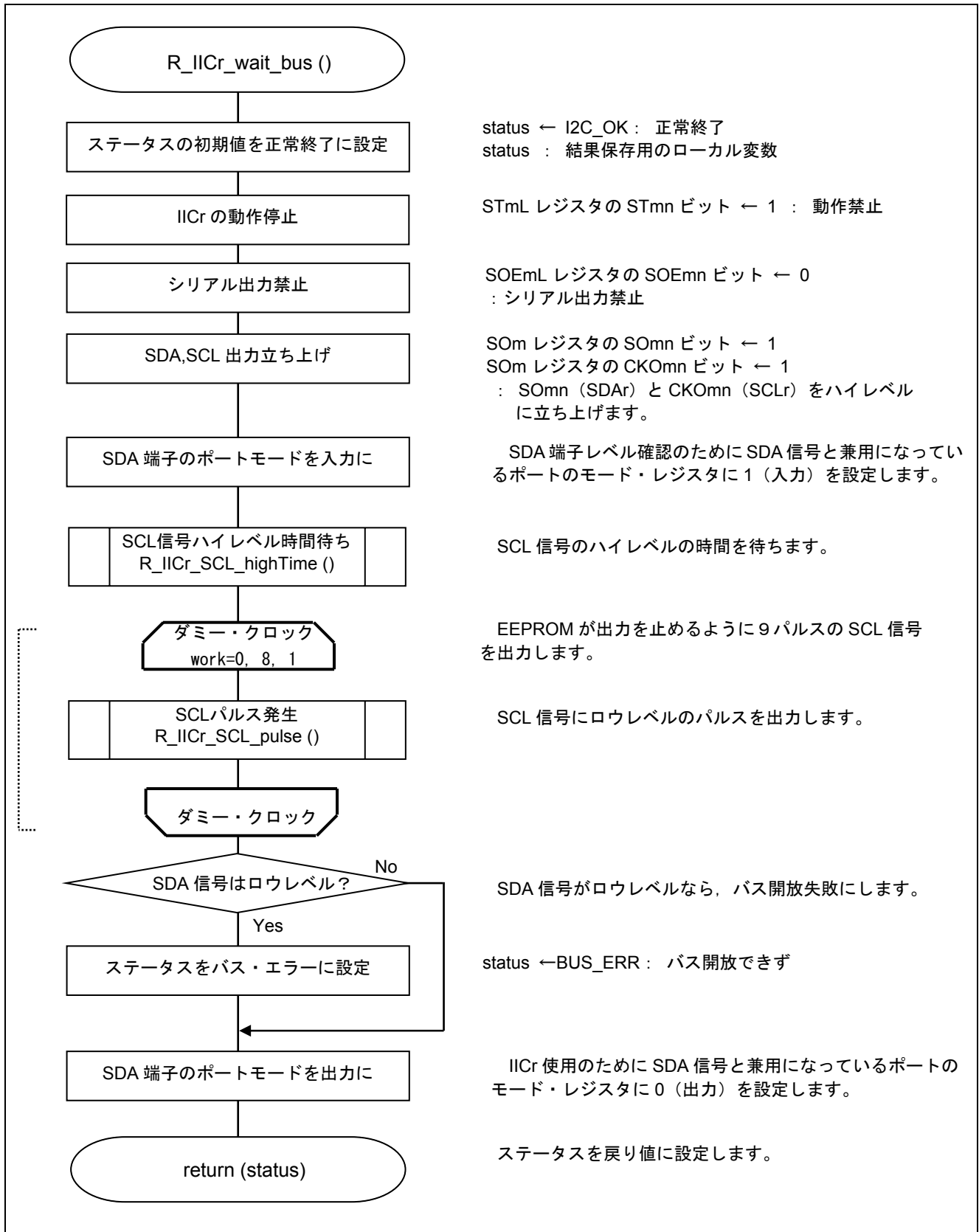


図 5.13 バス開放処理関数

5.7.10 EEPROM 書き込み処理

図 5.14 に EEPROM 書き込み処理の状態遷移図, 図 5.15 にフローチャートを示します。

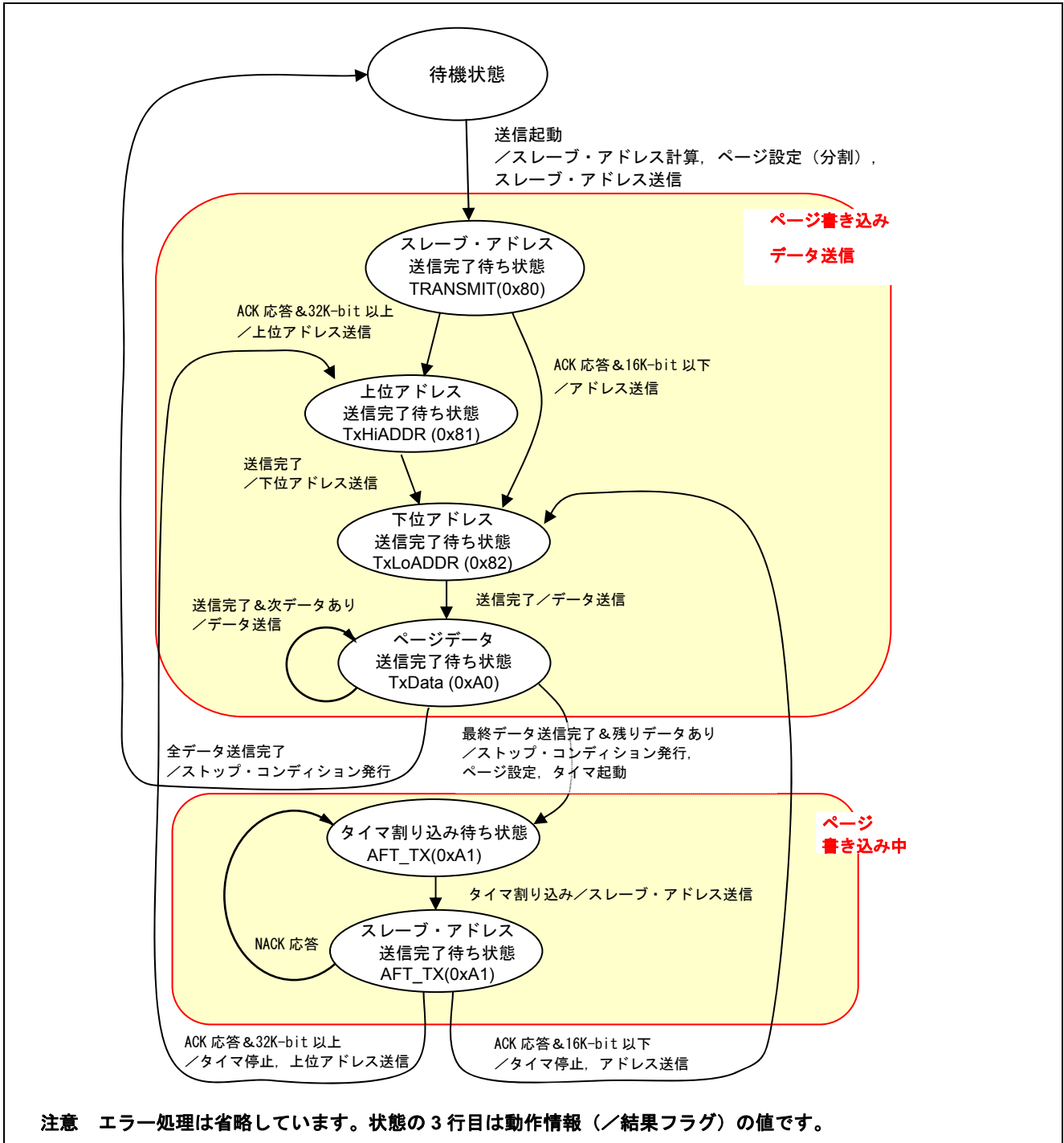


図 5.14 EEPROM 書き込み処理の状態遷移図

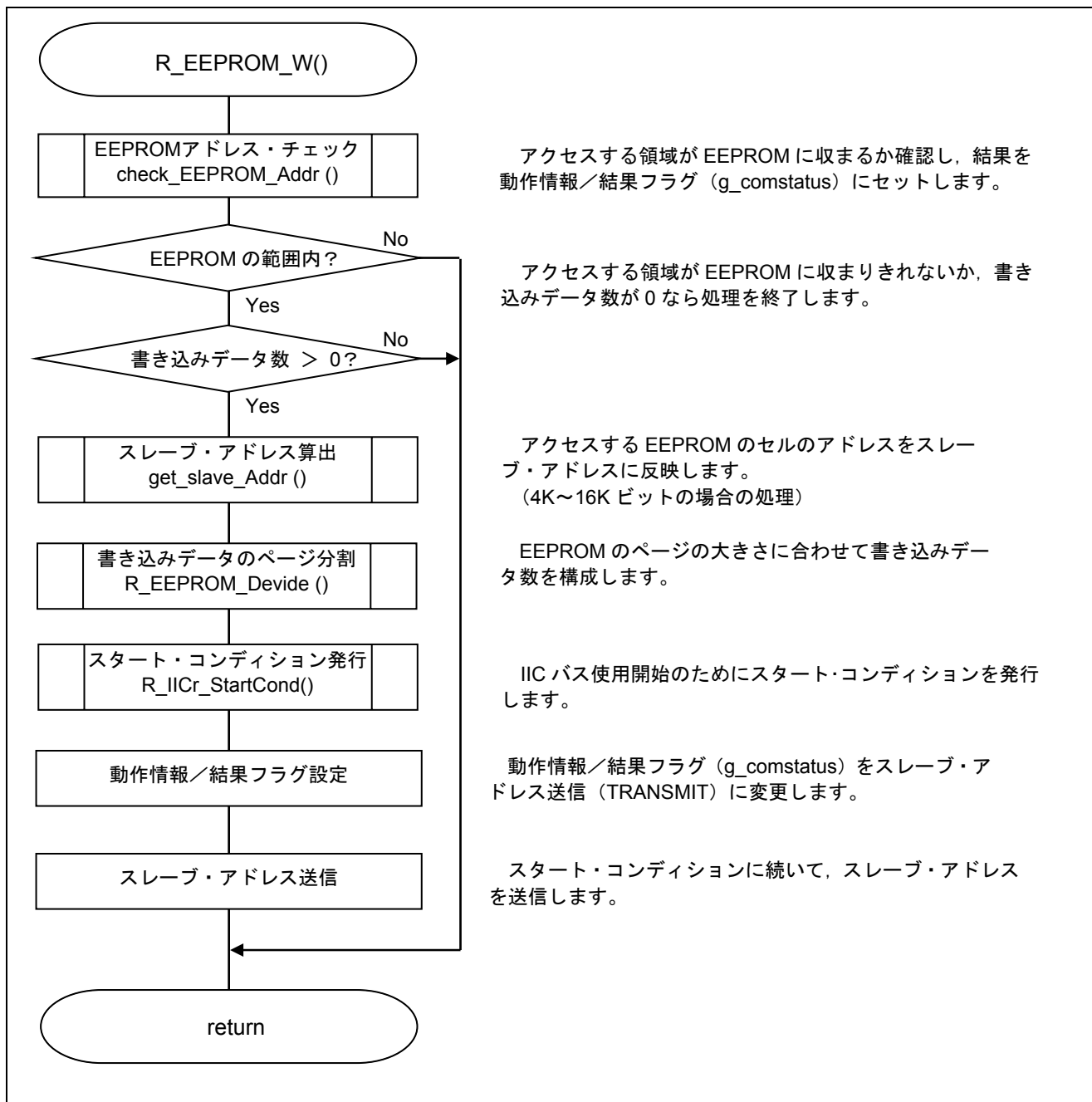


図 5.15 EEPROM 書き込み処理

5.7.11 EEPROM アドレス・チェック処理

図 5.16 に EEPROM アドレス・チェック処理のフローチャートを示します。

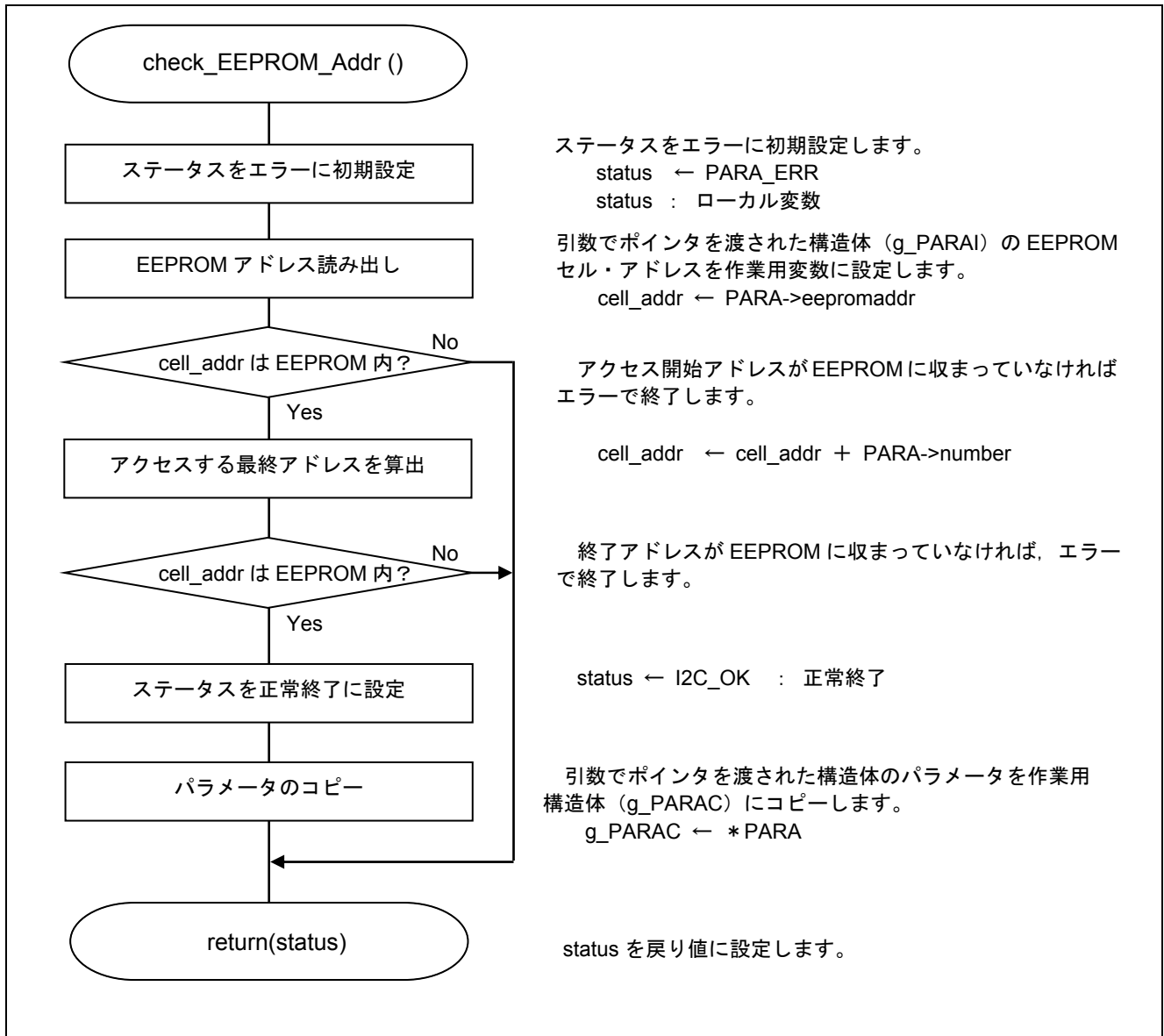


図 5.16 EEPROM アドレス・チェック処理

5.7.12 スレーブ・アドレス算出処理

図 5.17 にスレーブ・アドレス算出処理のフローチャートを示します。

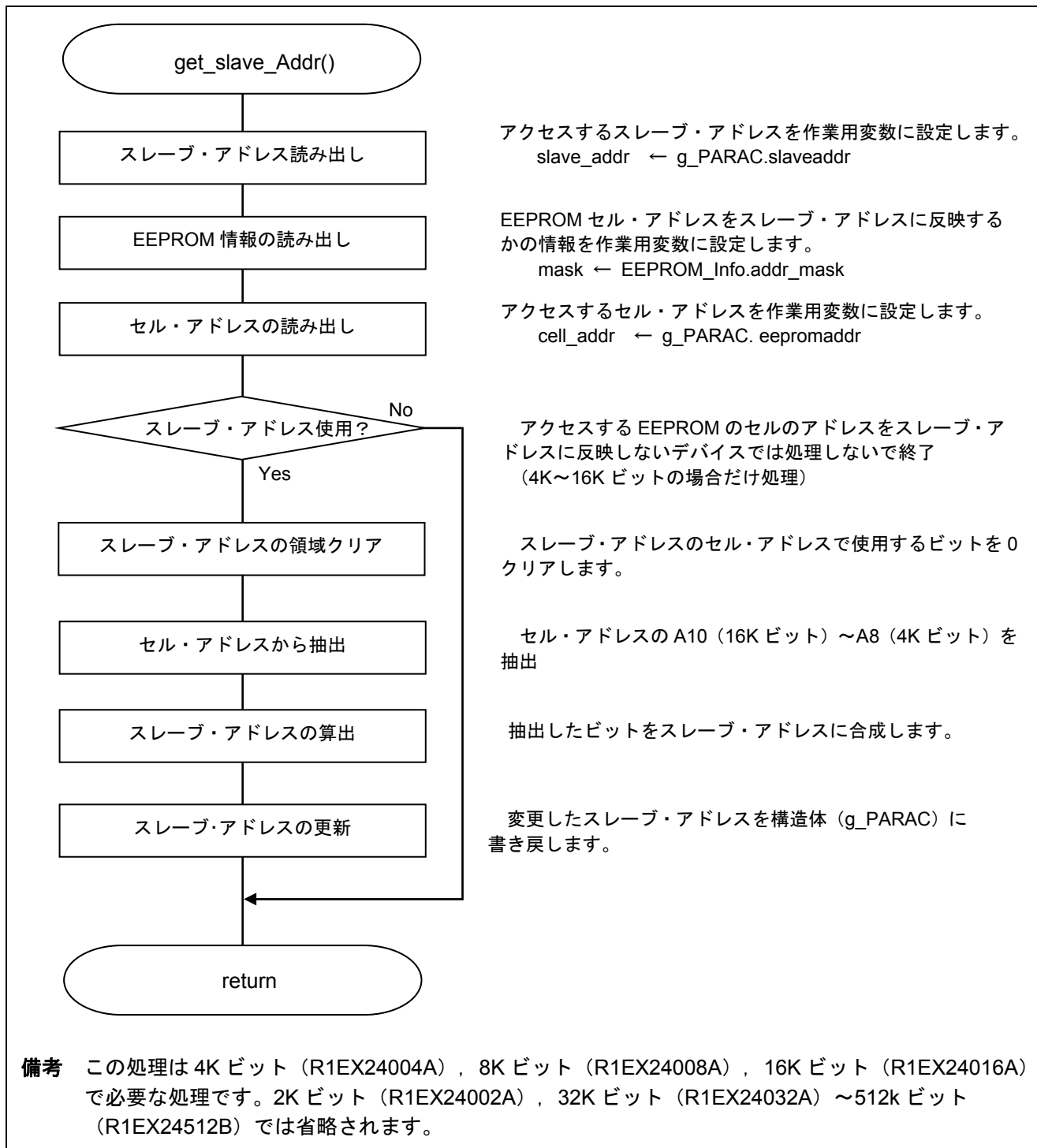


図 5.17 スレーブ・アドレス算出処理

5.7.13 書き込みデータのページ分割処理

図 5.18 に書き込みデータのページ分割処理のフローチャートを示します。

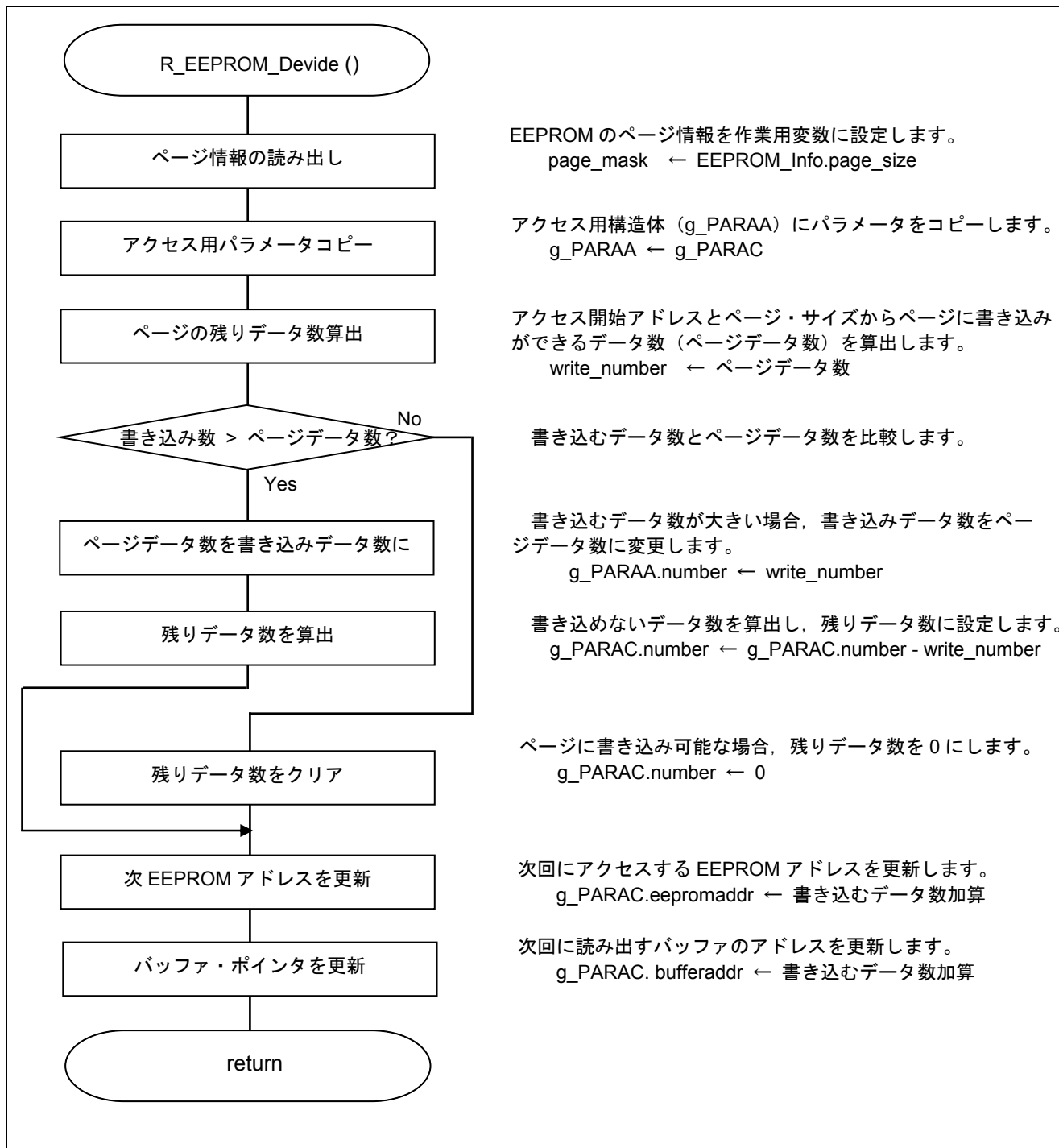


図 5.18 書き込みデータのページ分割処理

5.7.14 スタート・コンディション発行処理

図 5.19 にスタート・コンディション発行処理のフローチャートを示します。

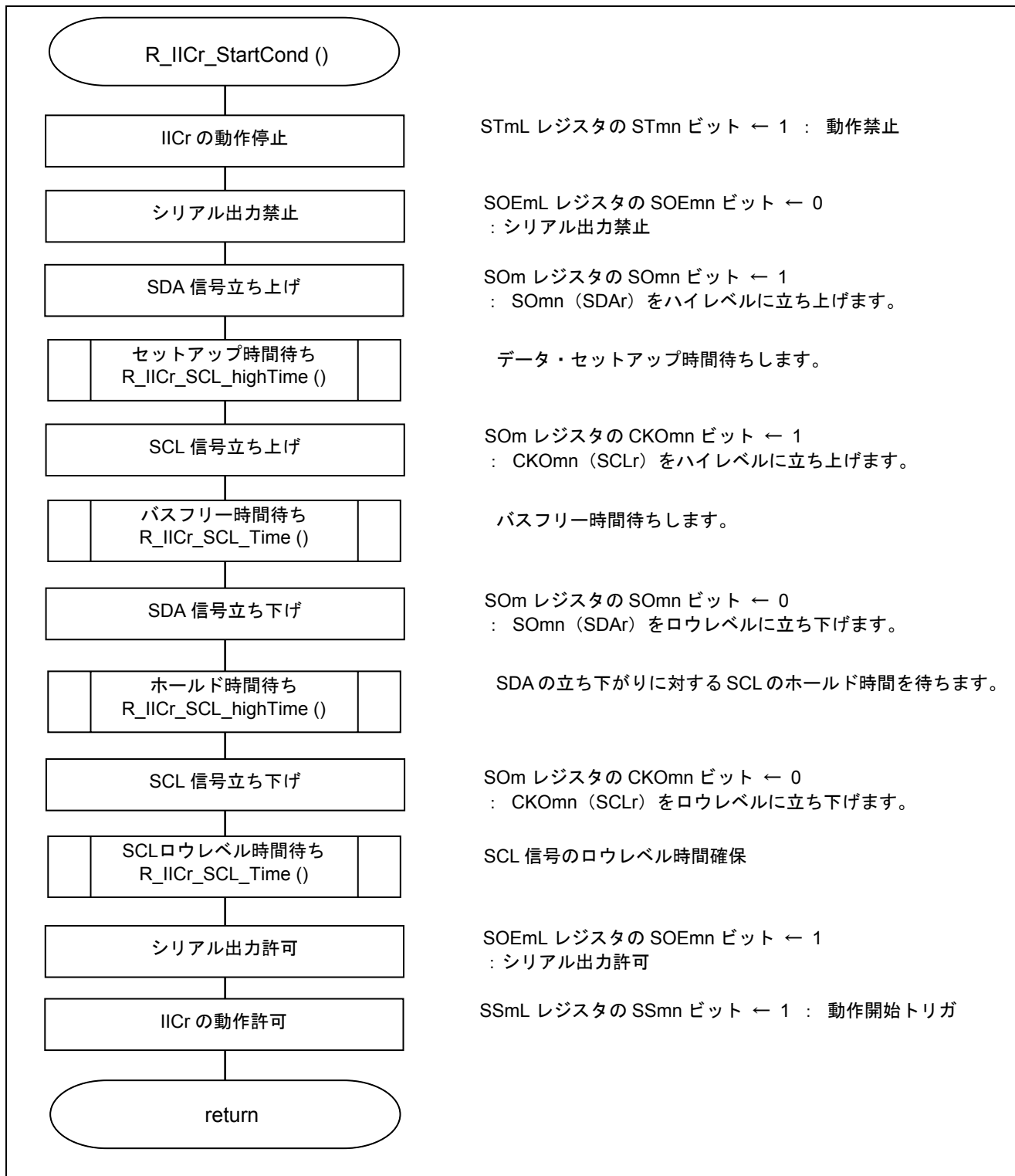


図 5.19 スタート・コンディション発行処理

シリアル・チャンネル動作開始

- ・シリアル・チャンネル開始レジスタ m(SSm/SSmL)

シリアル・チャンネルの動作開始

略号 : SSmL

7	6	5	4	3	2	1	0
0	0	0	0	SSm3	SSm2	SSm1	SSm0
0	0	0	0	0/1	0/1	0/1	0/1

ビット 3 ~ 0

SSmn	チャンネル mn の動作開始トリガ
0	トリガ動作せず
1	SEmn ビットを 1 にセットし, 通信待機状態に遷移する

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.15 EEPROM 書き込み完了待ち処理

図 5.20 に EEPROM 書き込み完了待ち処理のフローチャートを示します。

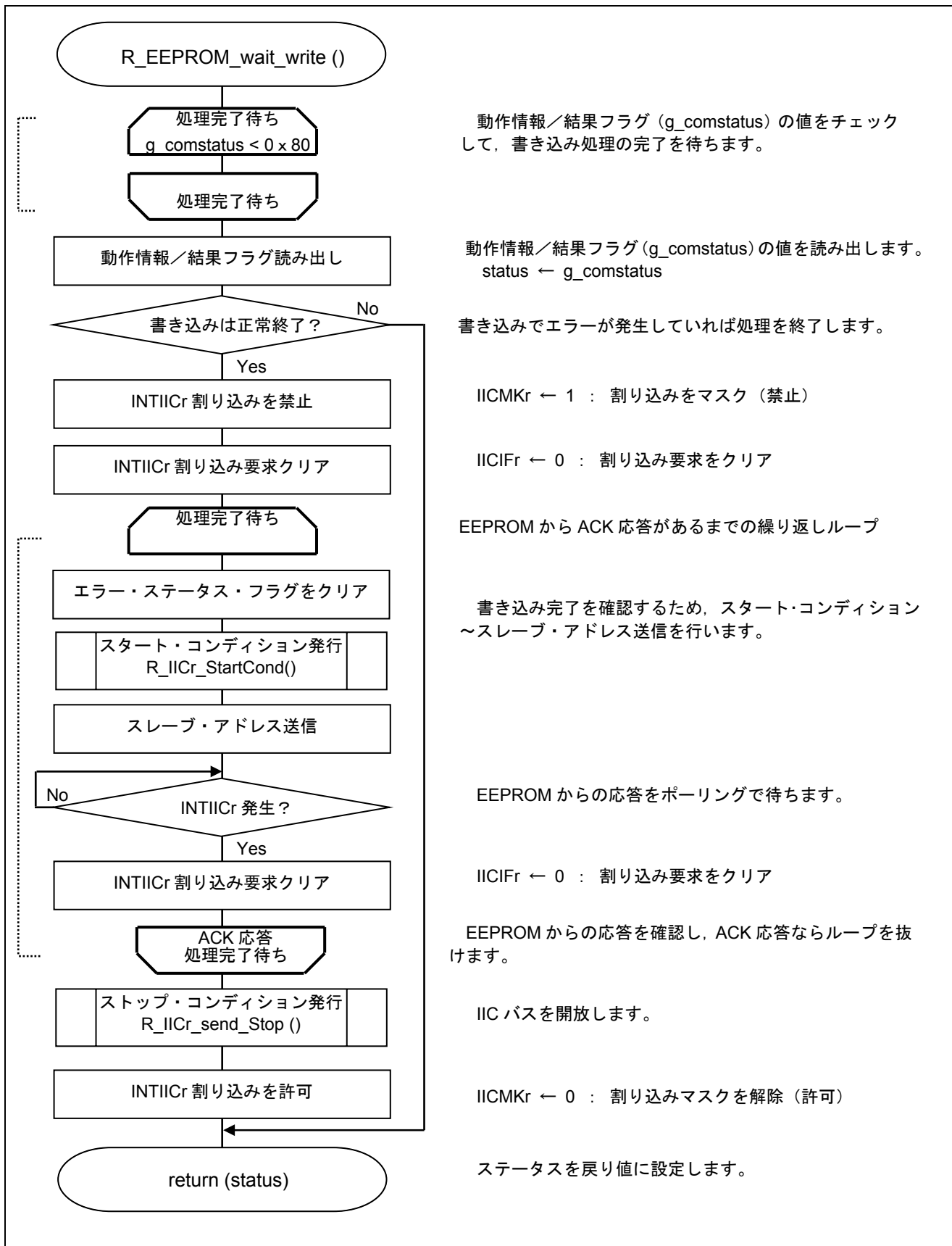


図 5.20 EEPROM 書き込み完了待ち処理

5.7.16 EEPROM 読み出し処理

図 5.21 に EEPROM 読み出し処理の状態遷移図, 図 5.22 にフローチャートを示します。

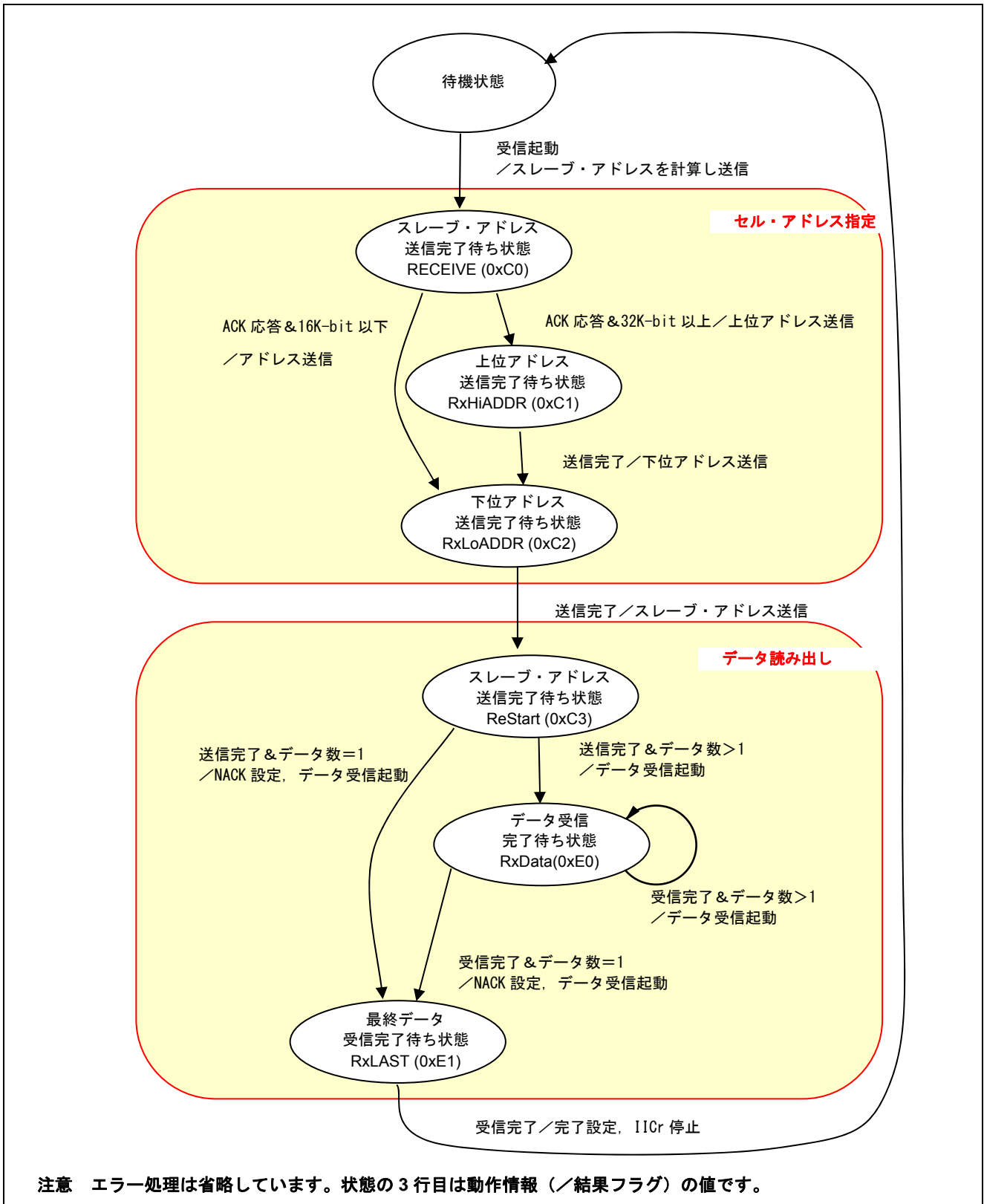


図 5.21 EEPROM 読み出し処理状態遷移図

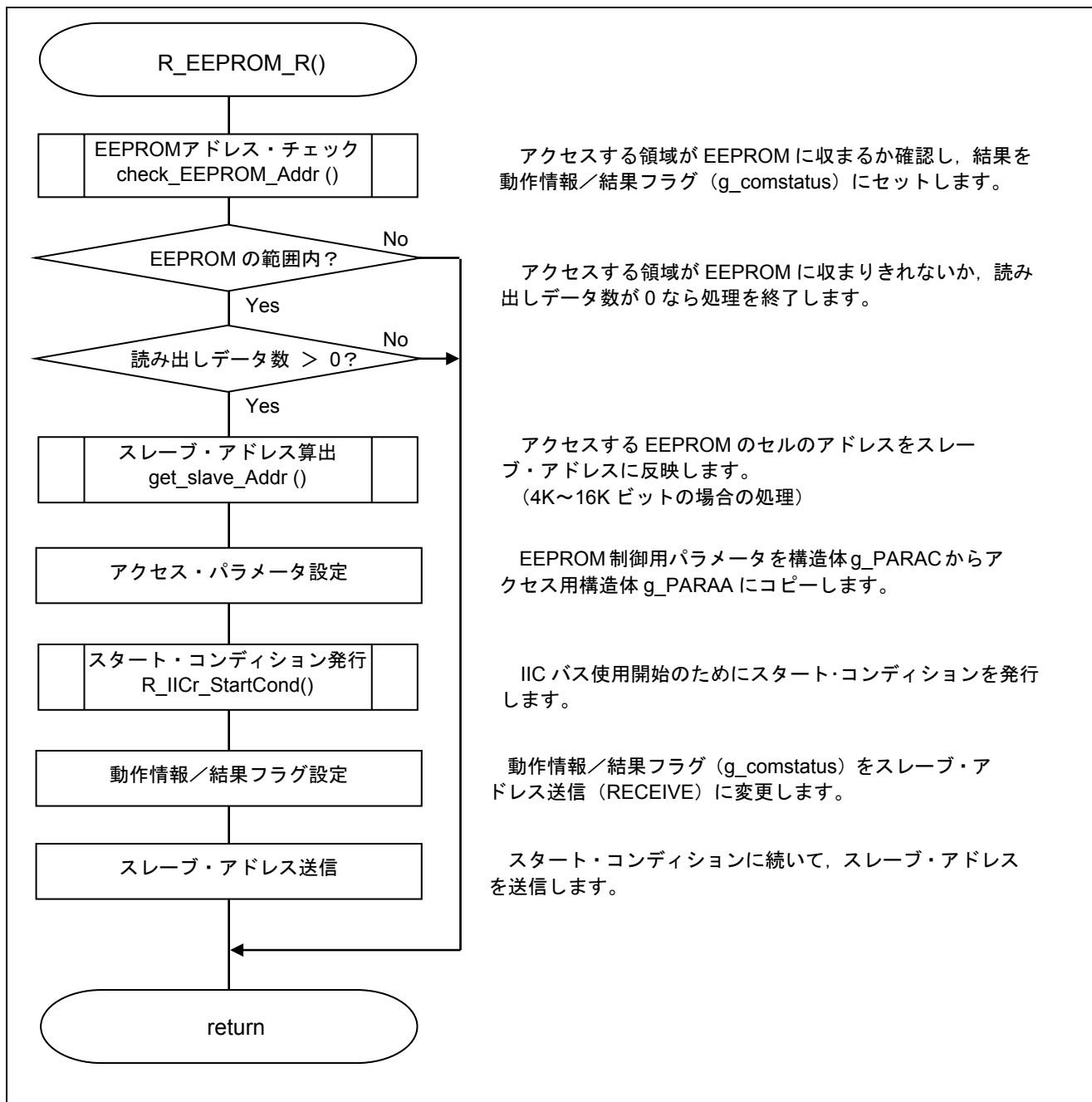


図 5.22 EEPROM 読み出し処理

5.7.17 EEPROM 読み出し完了待ち処理

図 5.23 に EEPROM 読み出し完了待ち処理のフローチャートを示します。

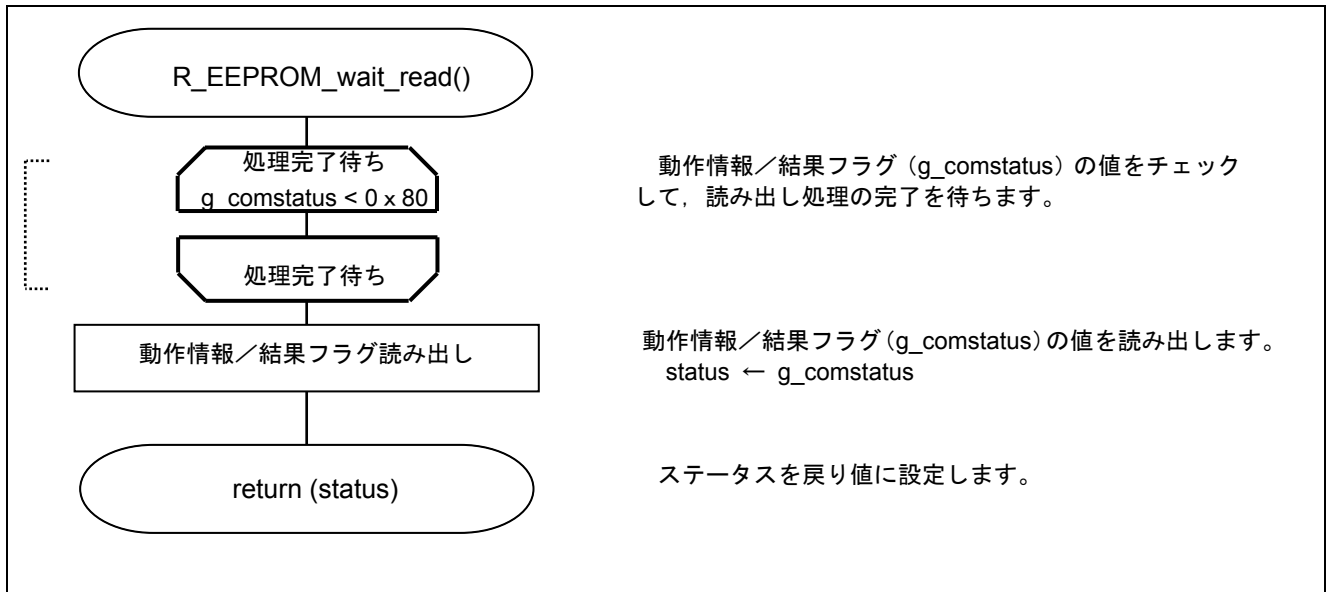


図 5.23 EEPROM 読み出し完了待ち処理

5.7.18 スレーブ・アドレス送信完了処理

図 5.24 にスレーブ・アドレス送信完了処理のフローチャートを示します。

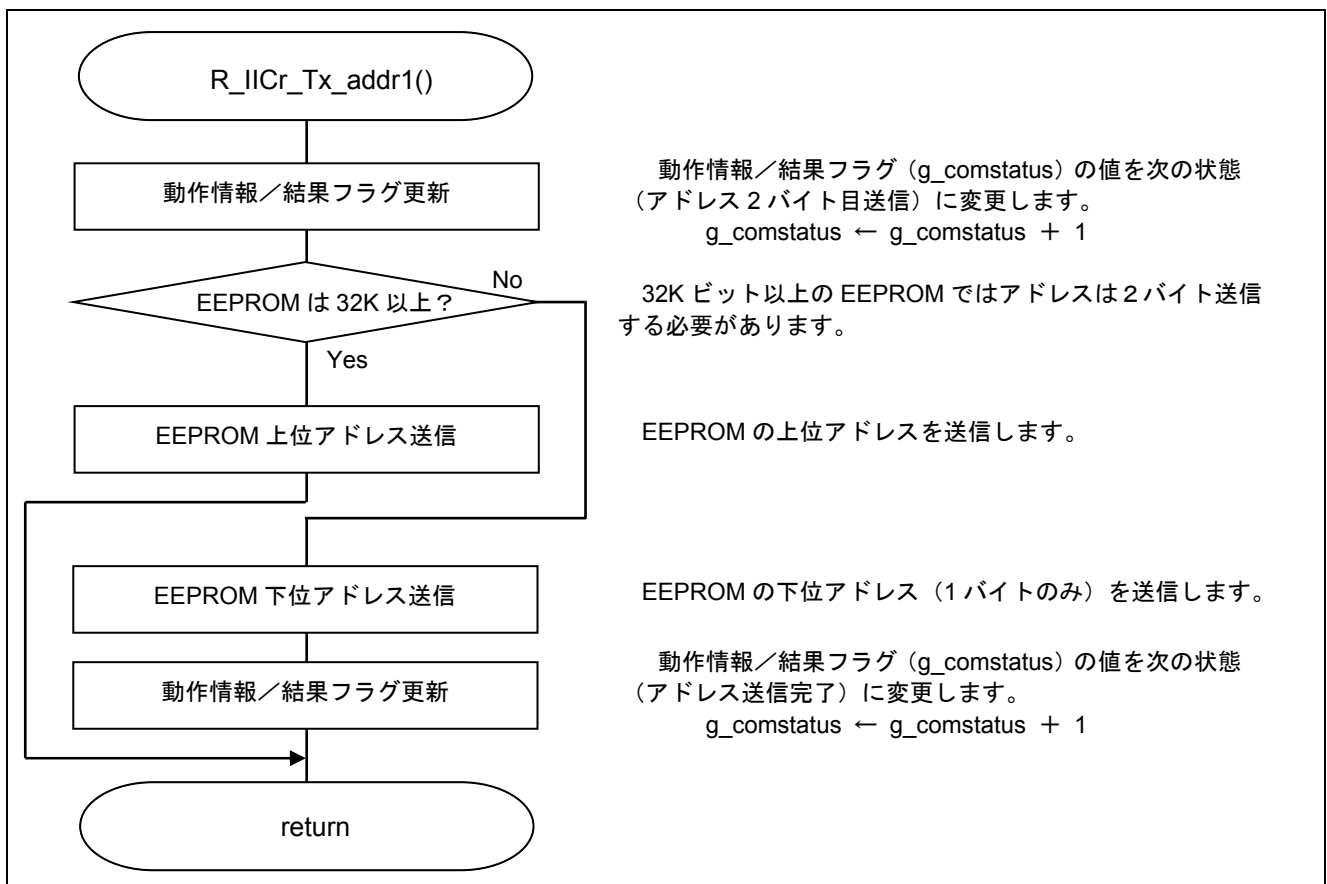


図 5.24 スレーブ・アドレス送信完了処理

5.7.19 上位アドレス送信完了処理

図 5.25 に上位アドレス送信完了処理のフローチャートを示します。

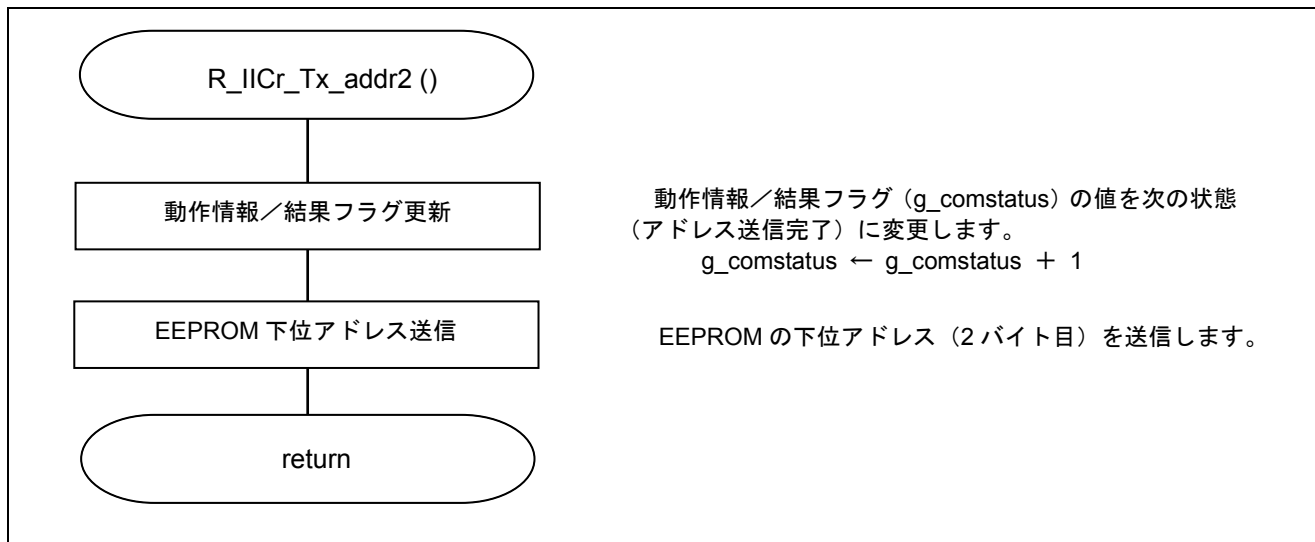


図 5.25 上位アドレス送信完了処理

5.7.20 リスタート処理

図 5.26 にリスタート処理のフローチャートを示します。

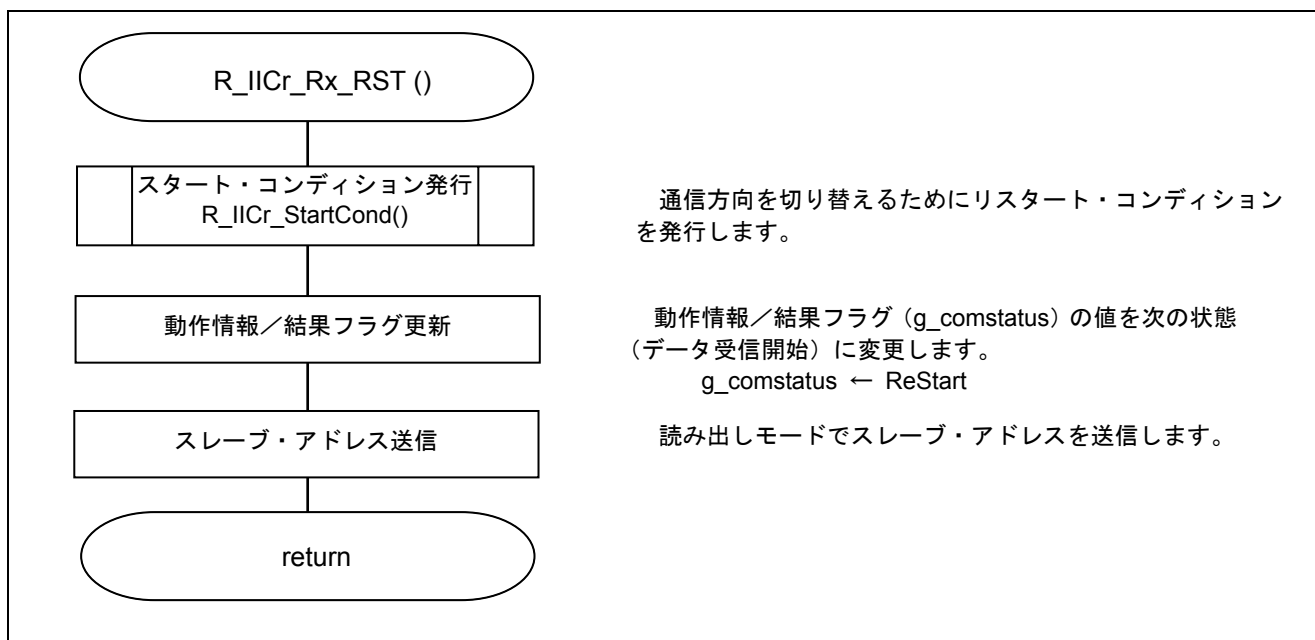


図 5.26 リスタート処理

5.7.21 データ受信開始処理

図 5.27 にデータ受信開始処理のフローチャートを示します。

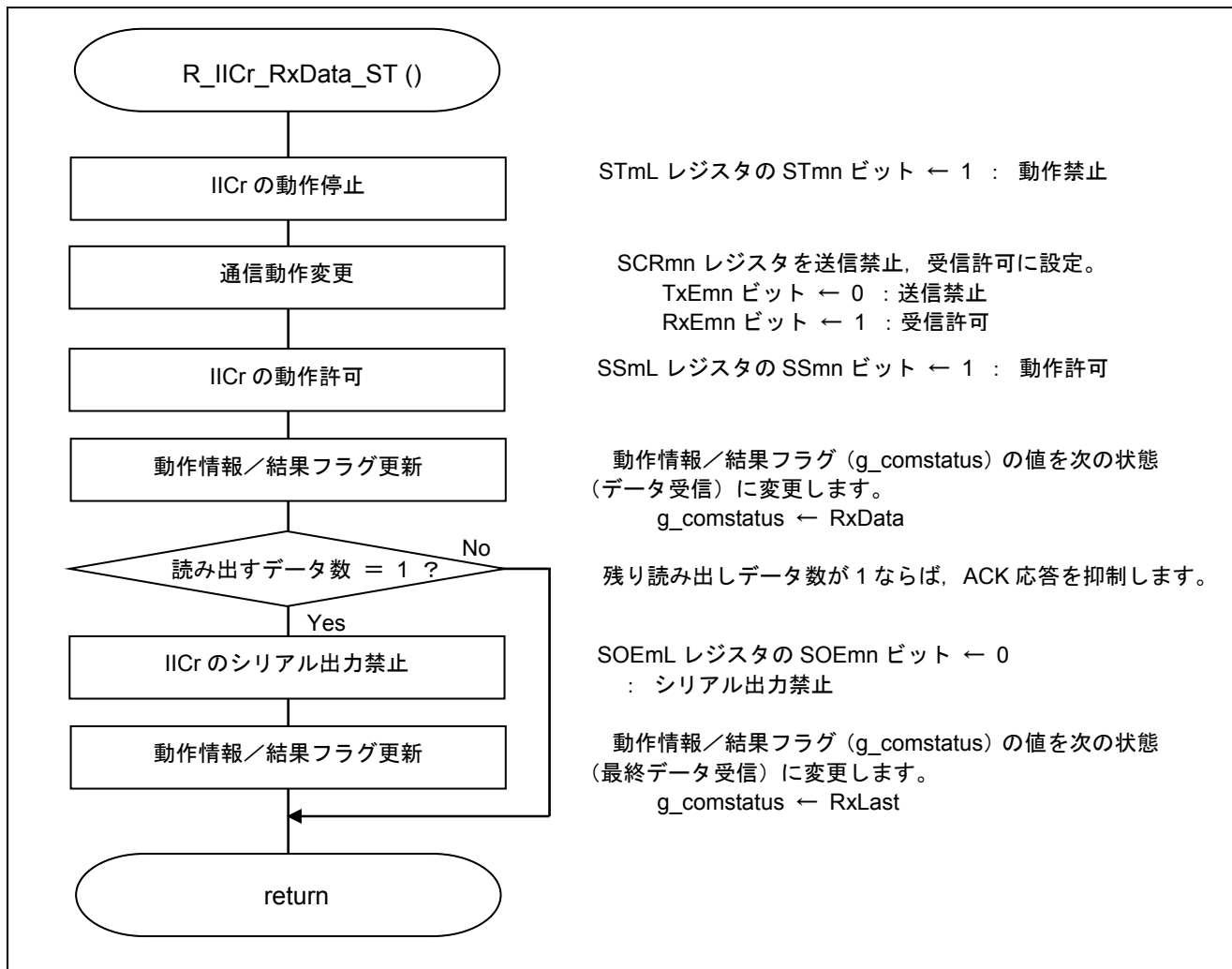


図 5.27 データ受信開始処理

5.7.22 データ受信処理

図 5.28 にデータ受信処理のフローチャートを示します。

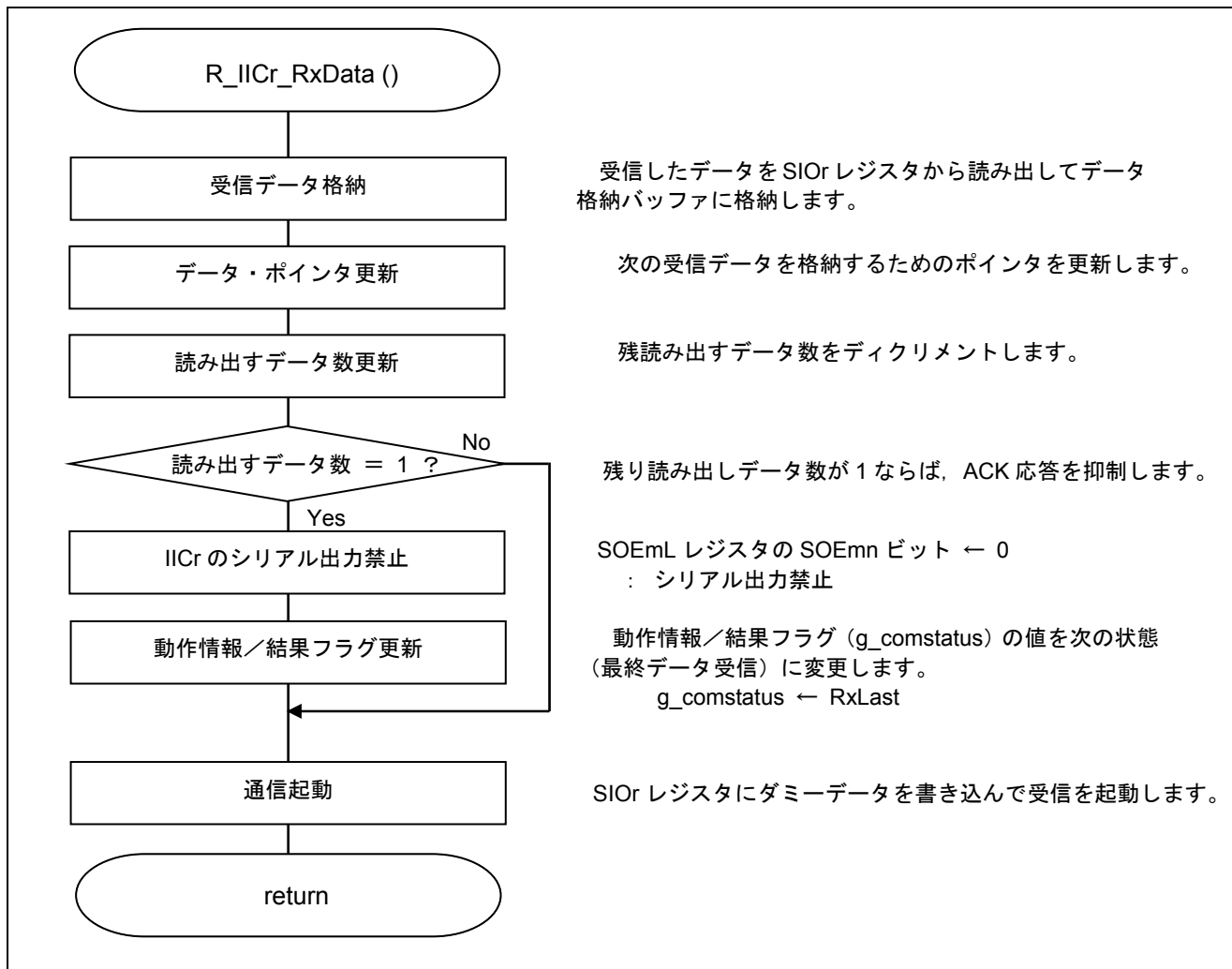


図 5.28 データ受信処理

5.7.23 最終データ受信処理

図 5.29 に最終データ受信処理のフローチャートを示します。

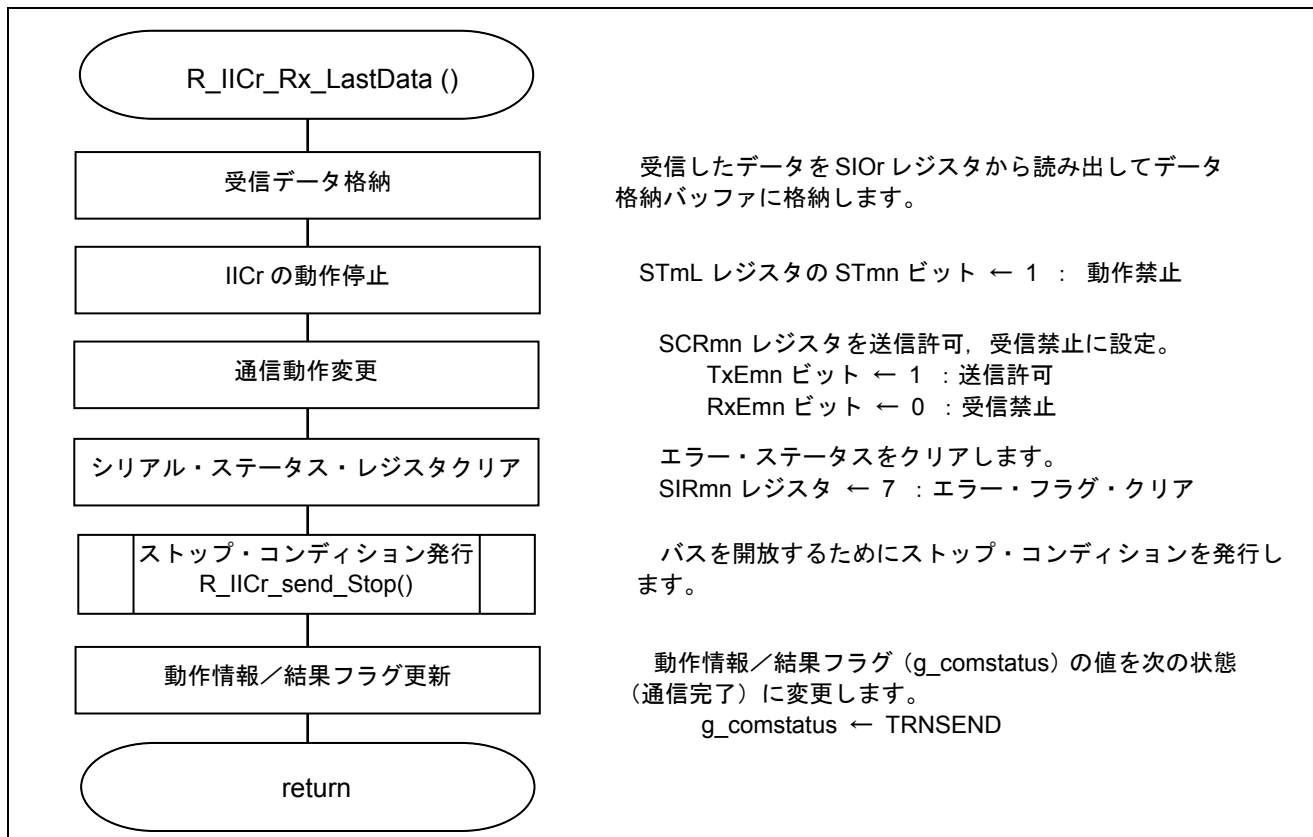


図 5.29 最終データ受信処理

5.7.24 データ送信開始処理

図 5.30 にデータ送信開始処理のフローチャートを示します。

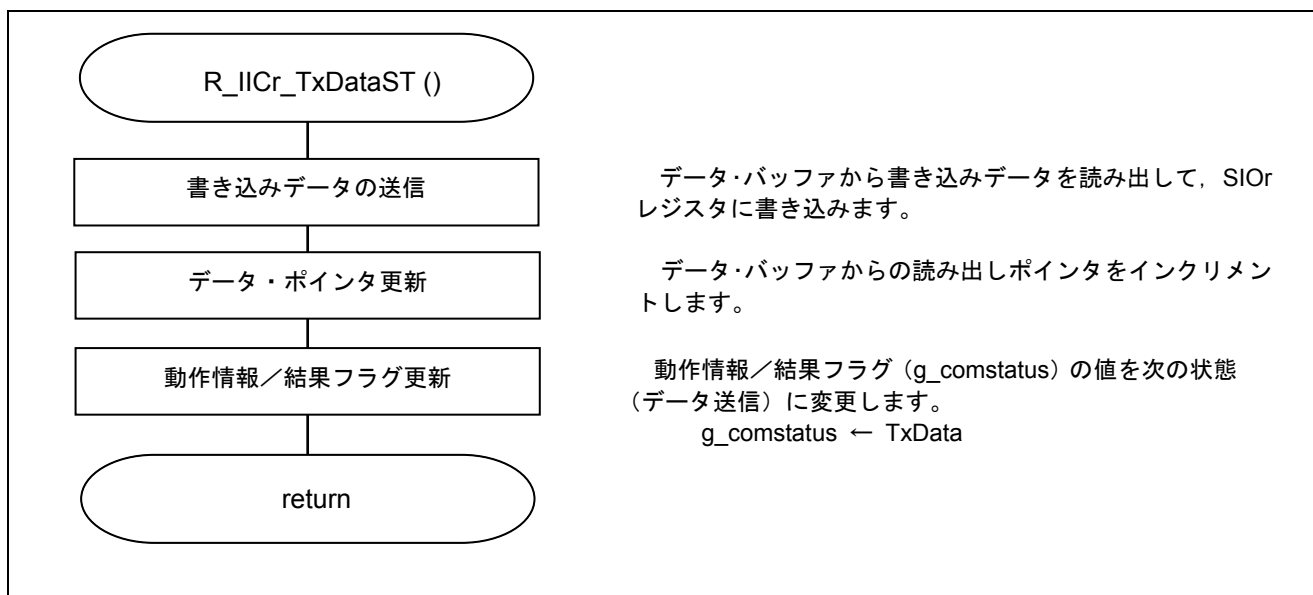


図 5.30 データ送信開始処理

5.7.25 データ送信処理

図 5.31 にデータ送信処理のフローチャートを示します。

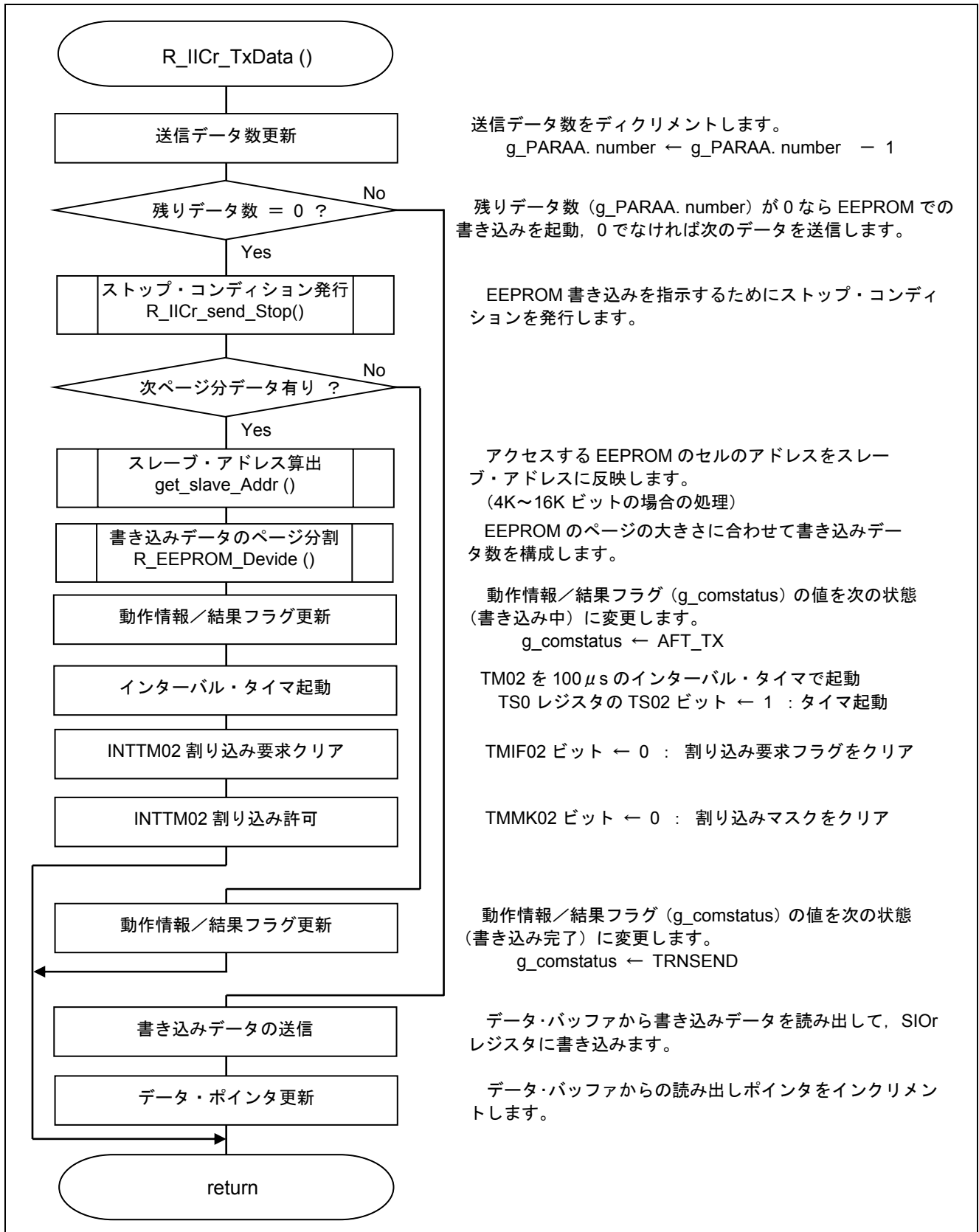


図 5.31 データ送信処理

5.7.26 次ページ書き込み開始処理

図 5.32 に次ページ書き込み開始処理のフローチャートを示します。

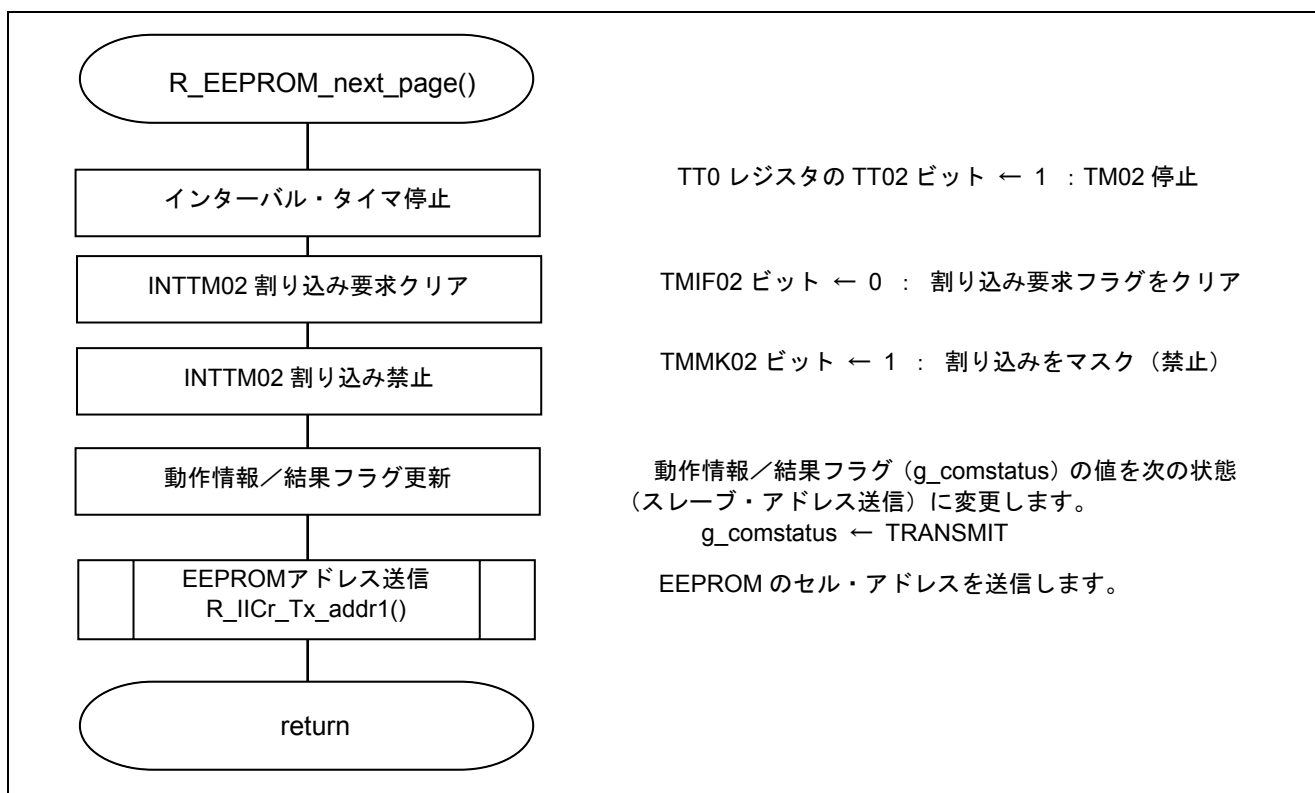


図 5.32 次ページ書き込み開始処理

5.7.27 SCL ダミー・クロック出力処理

図 5.33 に SCL ダミー・クロック出力処理のフローチャートを示します。

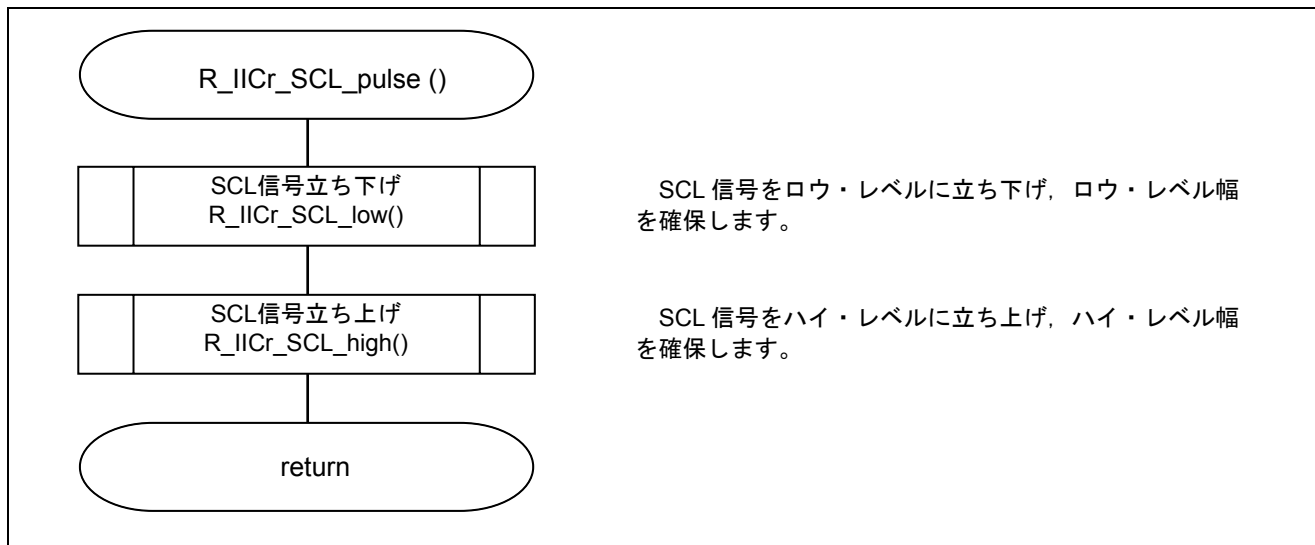


図 5.33 SCL ダミー・クロック出力処理

5.7.28 SCL 立ち上げ処理

図 5.34 に SCL 立ち上げ処理のフローチャートを示します。

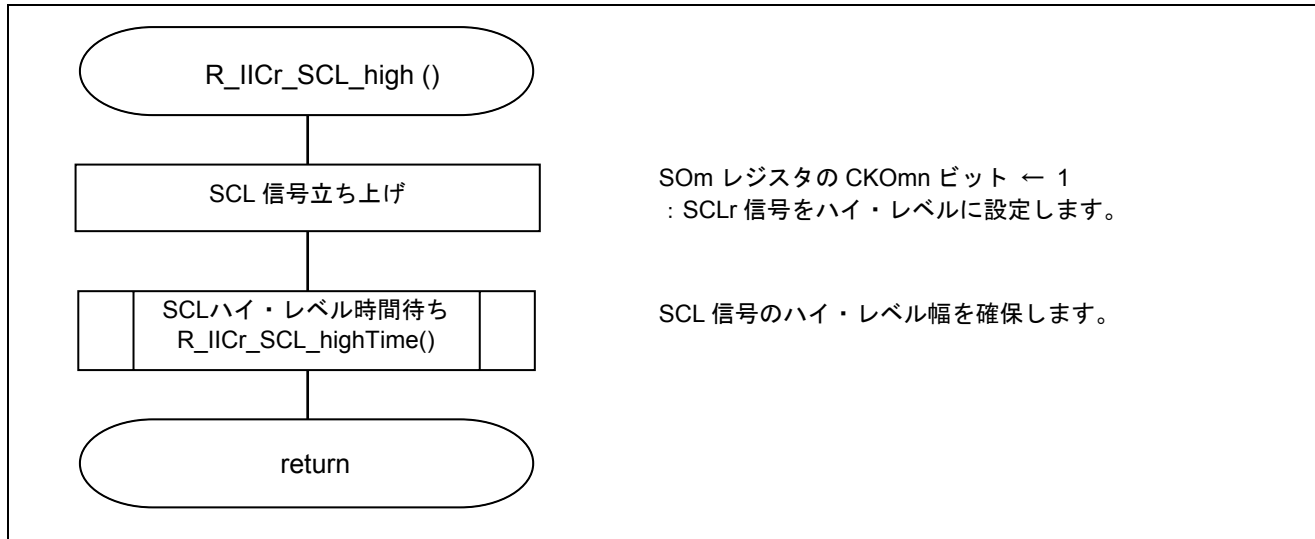


図 5.34 SCL 立ち上げ処理

5.7.29 SCL 立ち下げ処理

図 5.35 に SCL 立ち下げ処理のフローチャートを示します。

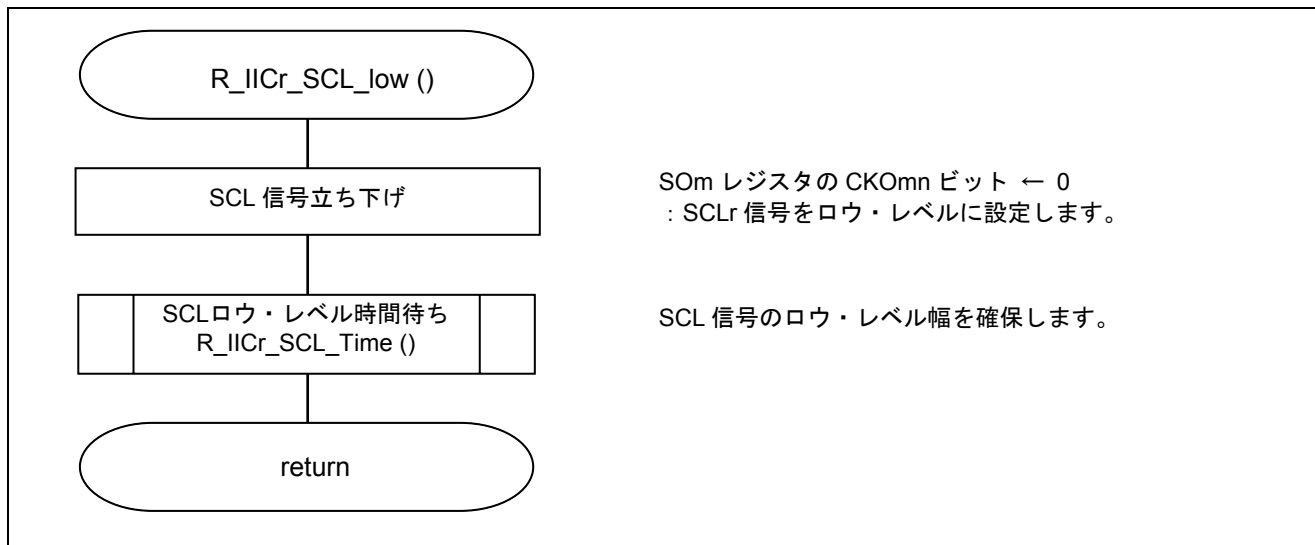


図 5.35 SCL 立ち下げ処理

5.7.30 ACK 確認処理

図 5.36 に ACK 確認処理のフローチャートを示します。

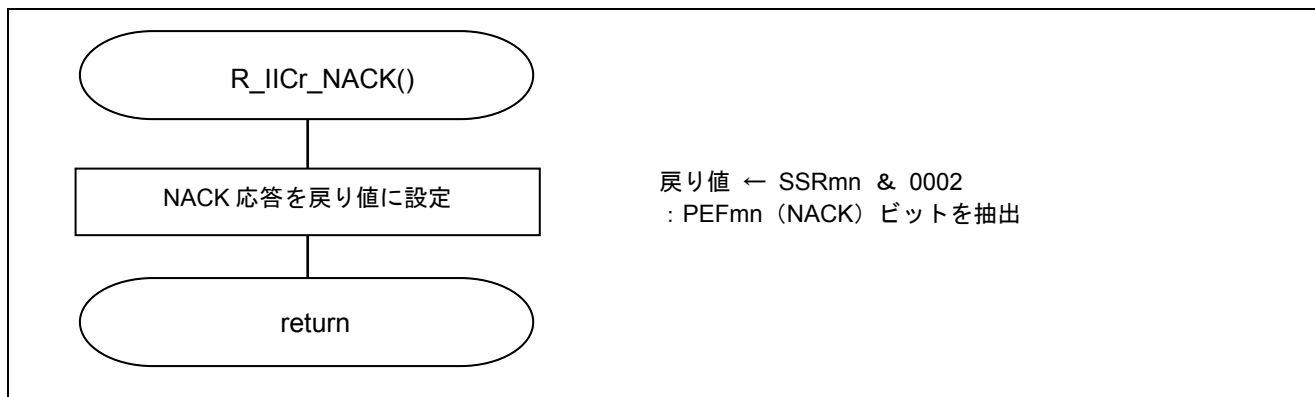


図 5.36 ACK 応答確認処理

5.7.31 SCL ロウ・レベル時間待ち処理

図 5.37 に SCL ロウ・レベル時間待ち処理のフローチャートを示します。

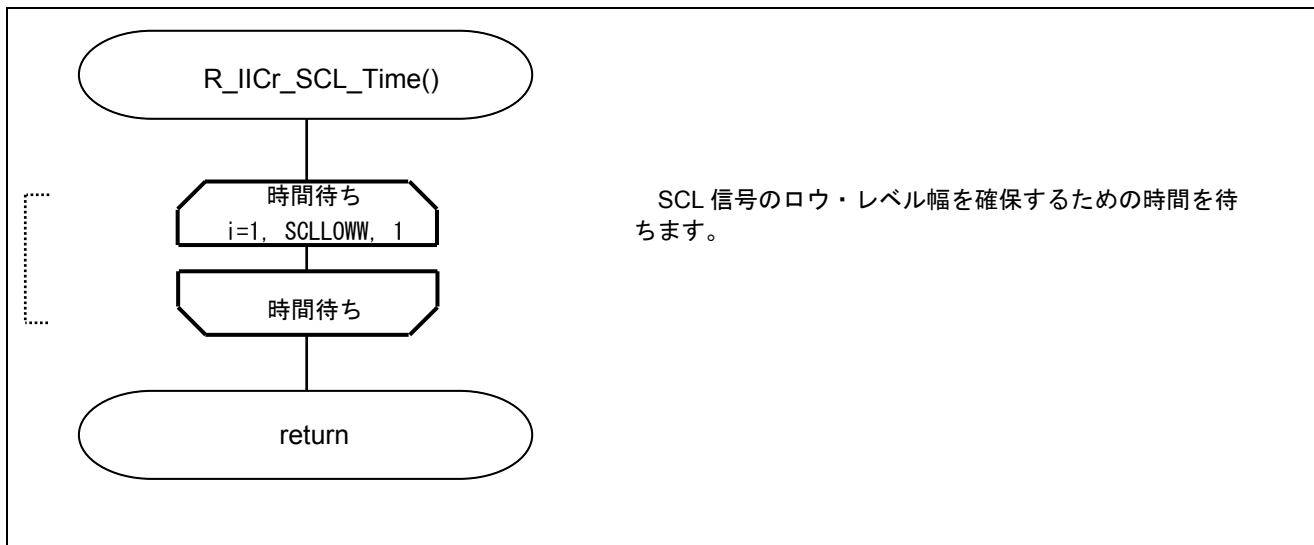


図 5.37 SCL ロウ・レベル時間待ち処理

5.7.32 SCL ハイ・レベル時間待ち処理

図 5.38 に SCL ハイ・レベル時間待ち処理のフローチャートを示します。

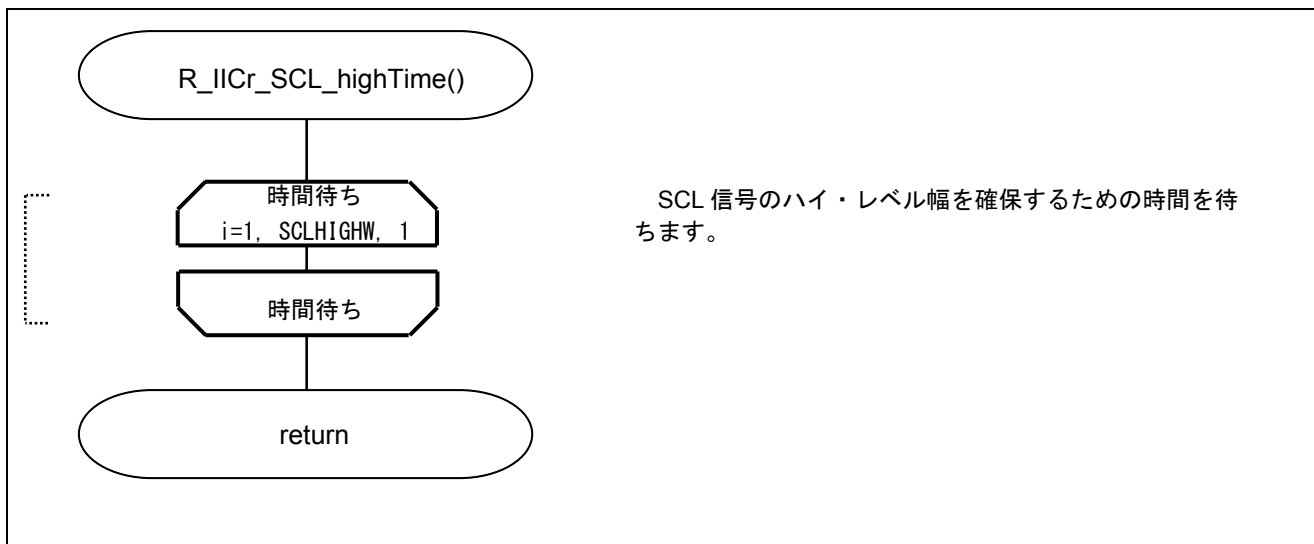


図 5.38 SCL ハイ・レベル時間待ち処理

5.7.33 INTIICr 割り込み処理

図 5.39～図 5.41 に INTIICr 割り込み処理のフローチャートを示します。

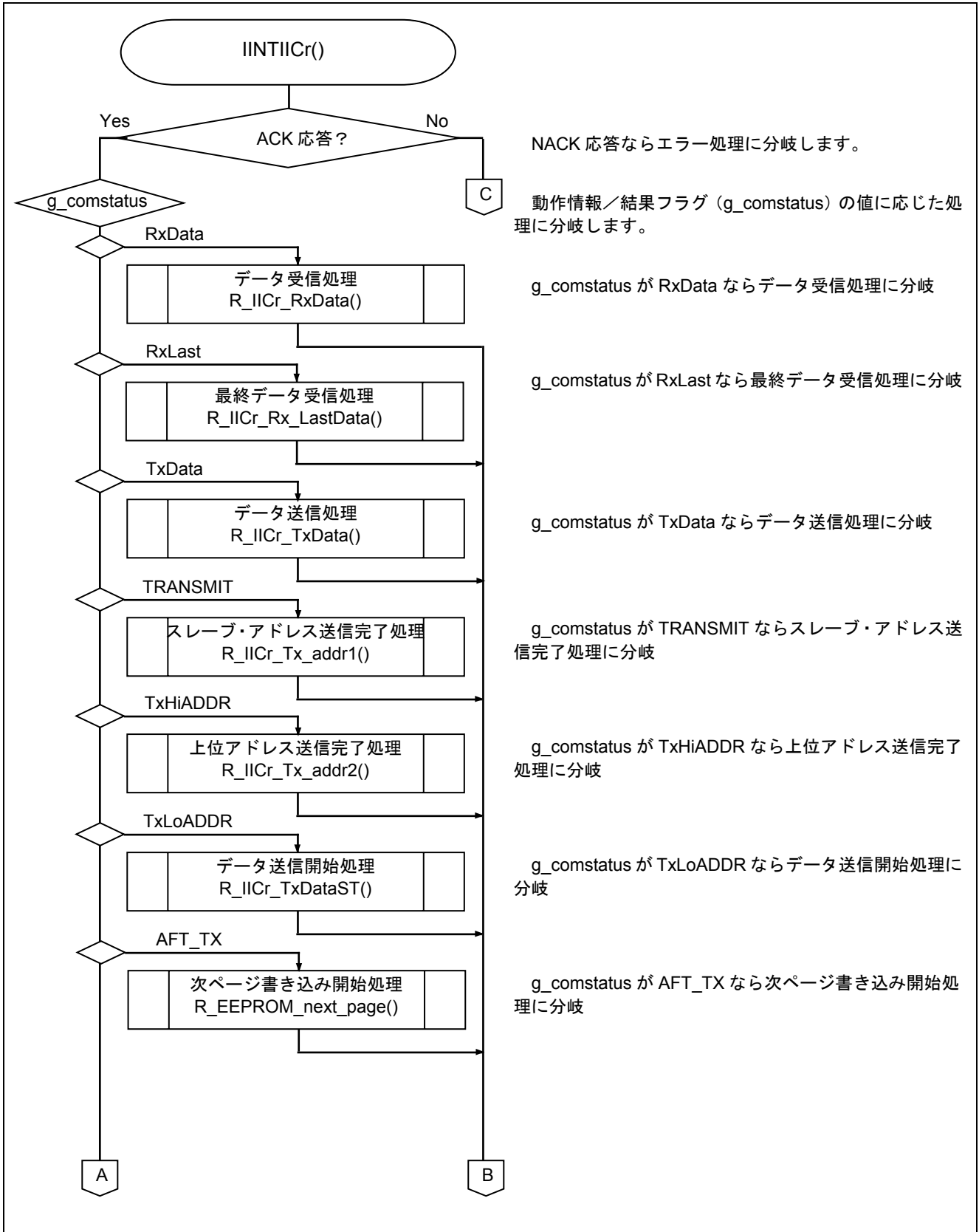


図 5.39 INTIICr 割り込み処理 (1/3)

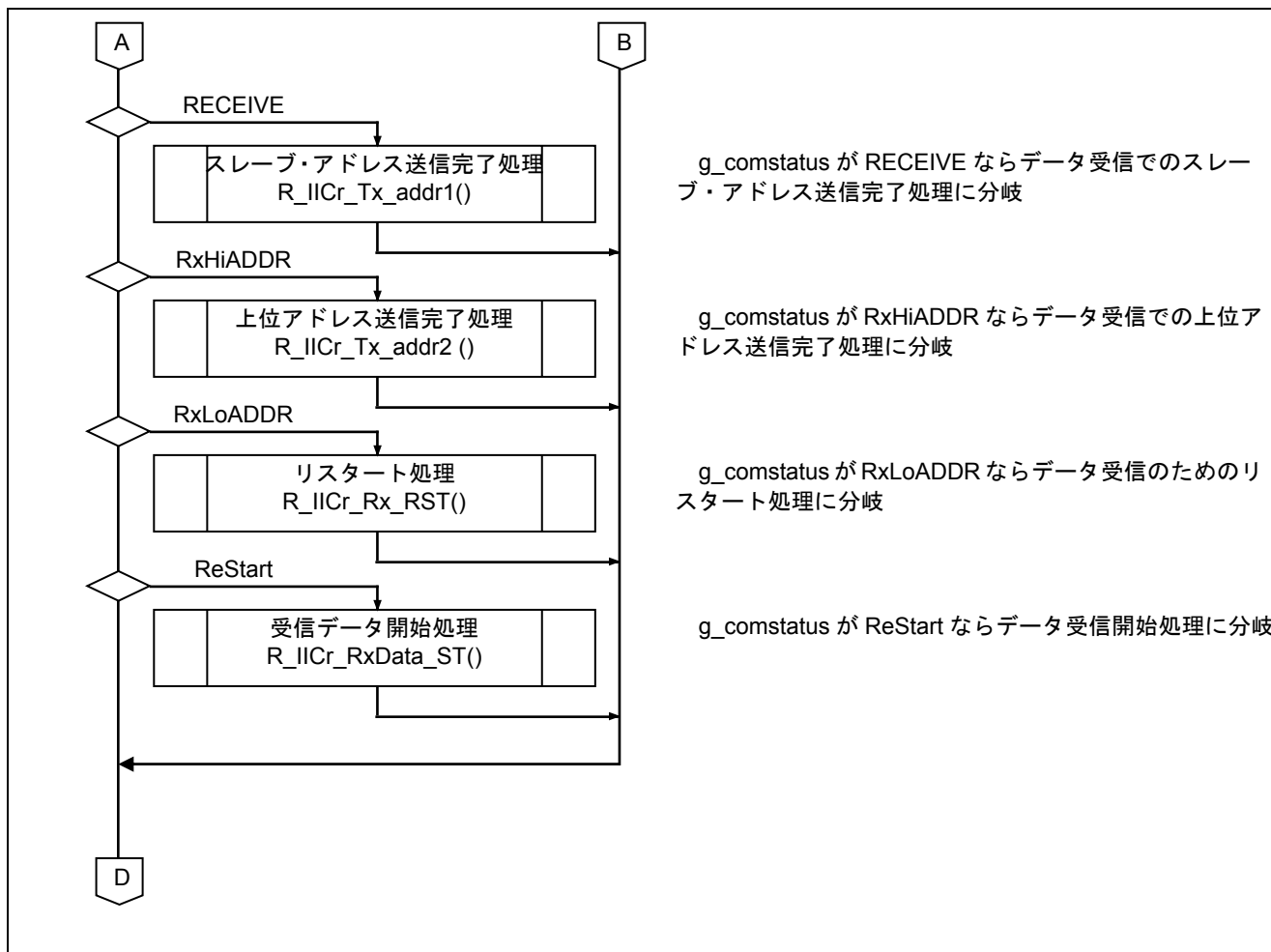


図 5.40 INTIICr 割り込み処理 (2/3)

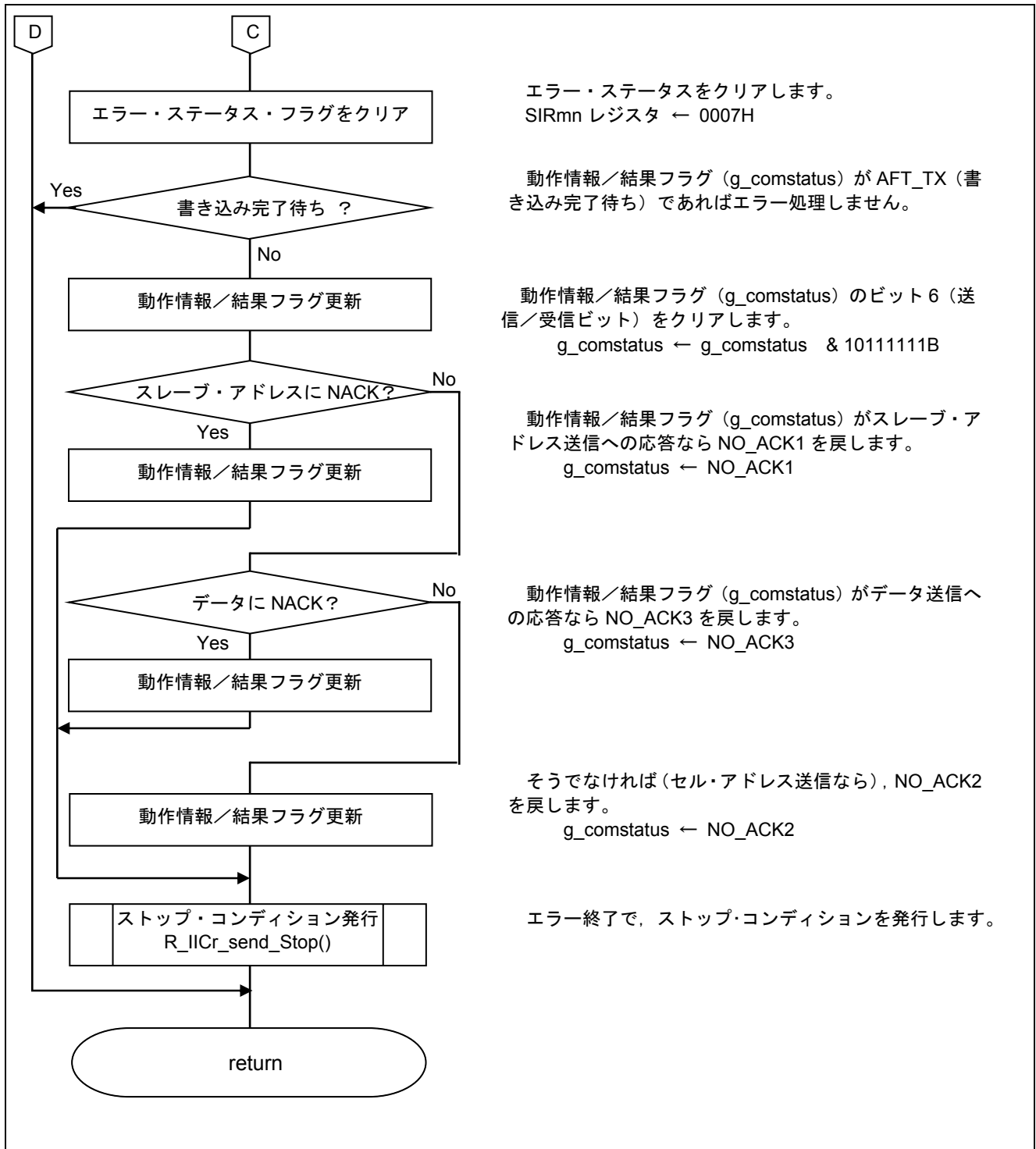


図 5.41 INTIICr 割り込み処理 (3/3)

5.7.34 INTTM02 割り込み処理

図 5.42 に INTTM02 割り込み処理のフローチャートを示します。

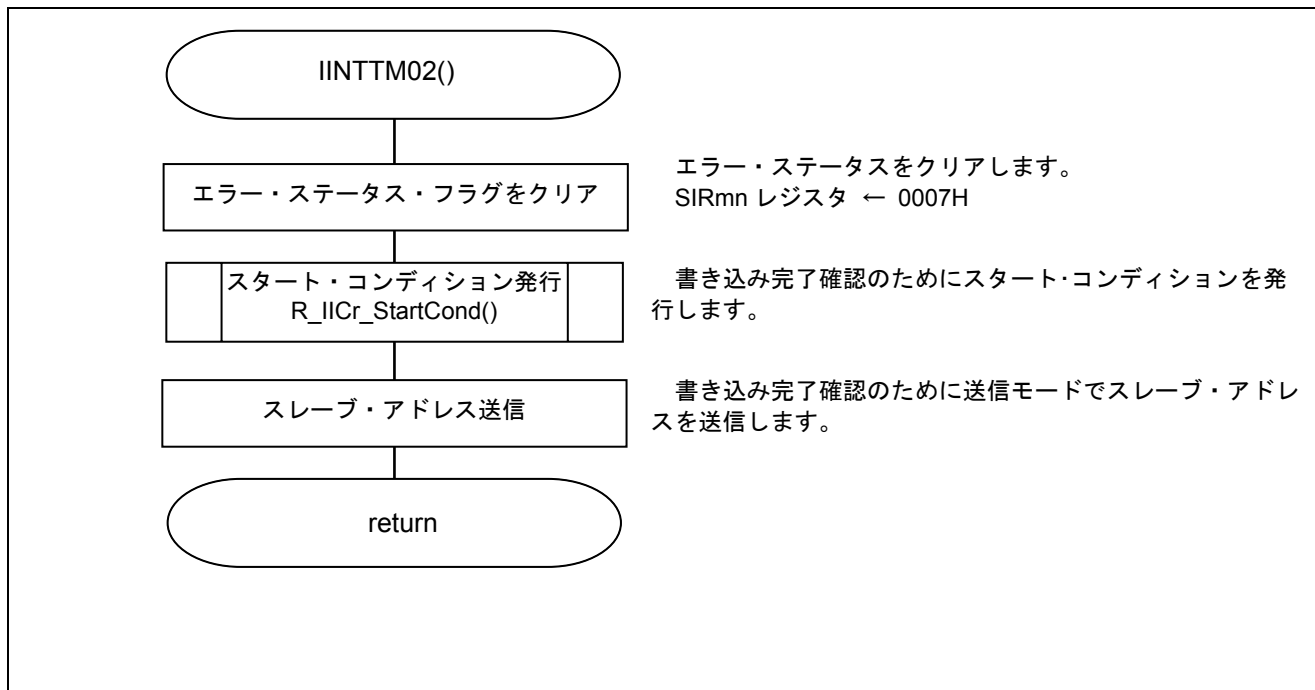


図 5.42 INTTM02 割り込み処理

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G13 ユーザーズマニュアル ハードウェア編 (R01UH0146J)

RL78 ファミリー ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact/>

改訂記録	RL78/G13 シリアル・アレイ・ユニット (SAU) (簡易 IIC による EEPROM 制御編)
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2016.02.22	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）がありません。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っていません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>