

M16C/62A、M16C/62Pグループ

M16C/62A(生産中止品)の代替品の紹介

R01AN2318JJ0110 Rev.1.10 2017.10.01

要旨

本アプリケーションノートは、生産中止品の M16C/62A の代替品として上位互換のある M16C/62P グループへの置き換えに関する情報をまとめた参考資料です。M16C/62A の使用条件のまま、M16C/62P へ置き換える際の変更点をまとめています。

置き換え後、十分に評価してください。また、各機能の詳細は必ずユーザーズマニュアルで確認してください。

対象デバイス

- M16C/62A グループ
- M16C/62P グループ

目次

| 1. | M16C/62Pが置き換えに適している理由 | 3 |
|----|---|-----------------------|
| 2. | 関連アプリケーションノート | 3 |
| 3 | M16C/62AからM16C/62Pへのソフトウェア置き換え.1 置き換えに伴うソフトウェア変更点3.1.1 影響のある周辺機能一覧3.1.2 プロセッサモードのソフトウェア置き換え3.1.3 ウォッチドッグタイマ(監視タイマ)のソフトウェア置き換え3.1.4 三相モータ制御のソフトウェア置き換え3.1.5 シリアルインタフェースのソフトウェア置き換え3.1.6 フラッシュメモリのソフトウェア置き換え3.1.7 外部バスのソフトウェア置き換え | 4 5 5 5 5 |
| | 置き換え時のよくある質問集付録 | |
| | | |
| h | 参考ドキュメント | 18 |

1. M16C/62P が置き換えに適している理由

M16C/62P グループは M16C/62A グループの端子配置、周辺機能に互換を保ちつつ、周辺機能を強化した製品です。他の機種に比べ相違が少ないため、置き換えが容易に行えます。また、M16C/62P は長期供給製品です。長期供給製品の詳細は弊社 WEB ページをご確認ください。

図 1.1 M16C/62A グループの後継製品の展開図を示します。

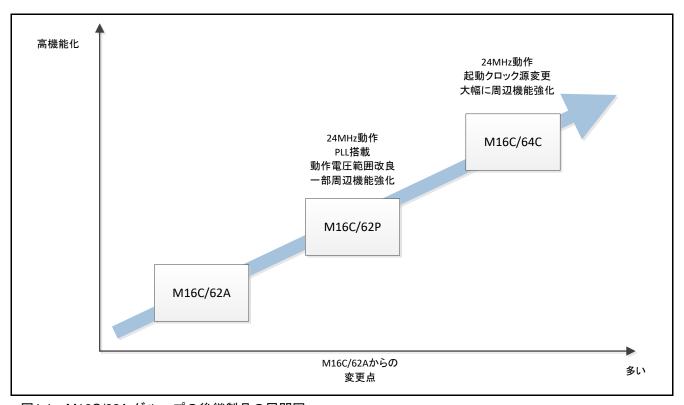


図1.1 M16C/62A グループの後継製品の展開図

2. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

- M16C/62P と M16C/62A との相違点 Rev.2.02 (RJJ05B0222)
- フラッシュメモリ版 CPU 書き換えモード(EW0 モード)サンプル(RJJ05B0641)

最新版がある場合、最新版に差し替えて使用してください。最新版はルネサスエレクトロニクスホームページで確認および入手してください。

3. M16C/62A から M16C/62P へのソフトウェア置き換え

表3.1に、M16C/62Aから M16C/62Pへ置き換える際、追加・削除・機能の変更が行われた周辺機能の一覧を示します。なお、機能の相違点(概要レベル)、端子機能、開発ツールの相違点は、2章の関連アプリケーションノートを参照してください。また、M16C/62Pで新規追加された SFR レジスタについては、リセット後の値を使用し、新規追加機能は使用しない前提で記載をしています。なお、本資料は 100 ピンパッケージ間の置き換え資料になります。

表3.1に記載されている周辺機能を使用している場合、ソフトウェア変更が必要になります。また、動作タイミングが異なる場合がありますので、十分に実機で評価してください。

3.1 置き換えに伴うソフトウェア変更点

3.1.1 影響のある周辺機能一覧

表3.1 M16C/62Pへの置き換え時にソフトウェア変更が必要となる周辺機能一覧

| 周辺機能 | モード | ソフトウェア変更の概要 |
|-----------------------|----------------------|---|
| | シングルチップモード | ■全モード共通 ・リセット後のPM13ビットの値が異なります。 M16C/62A: "0" M16C/62P: "1" |
| プロセッサモード | メモリ拡張モード | ■メモリ拡張モード、マイクロプロセッサモード時 ・アクセス出来ない空間があります。 (1) 08000h - 10000h (2) 27000h - 28000h (1),(2)はM16C/62Pでは予約領域になっています。アク セスしないでください。 |
| | マイクロプロセッサ モード | |
| ウォッチドッグタイマ (監視タイマ) | - | ウォッチドッグタイマ割り込み内にも、カウンタをリ フレッシュするプログラムを記載し、カウンタをリフ レッシュしてください。 |
| 三相モータ制御タイマ | - | INVCOレジスタ、INVC1レジスタに書き込みするにはプロテクトレジスタ (PRCR)のPRC1ビットを"1"にする必要があります。 |
| | クロック同期 | SFRレジスタの設定値はM16C/62Aのまま使用できます。 |
| | UARTモード | ■UARTO, UART1 ・スリープモードが使用できません |
| シリアルインタフェース (注) | 簡易I20モード (特殊モード1) | ■UART2のみ ・LSYNビットが一部製品を除き、削除されました。 (本機能を搭載している製品: M3062LFGFP, M3062LFGPGP) |
| | | ・SDDSビットが削除されました。 ・SHTCビットが削除されました。 |
| | SIMモード | ■UARTO, UART1 ・スリープモードが使用できません。 |
| フラッシュメモリ | EWOモード | SFRレジスタ、制御コマンドが異なります。 |
| 外部バス | - | アドレスバス幅、外部バスタイミングが異なります。 |

- (注):以下の3つの動作タイミングが異なります
- (1) RTS アサートタイミング (2) オーバランエラーの発生タイミング
- (3) 送信開始タイミング(UART2 のみ)

3.1.2 プロセッサモードのソフトウェア置き換え プロセッサモード関連レジスタの変更箇所について以下に示します。

(1) リセット後の PM13 ビットの値について

M16C/62A と M16C/62P で、PM13 ビットのリセット後の値が異なります。M16C/62A で設定している値に応じて設定値を変更してください。

(2) メモリ空間について

08000h - 10000h 番地、27000h - 28000h 番地は M16C/62P では予約領域です。M16C/62A でこれらの空間を使用している場合は、別のアドレス空間に配置してください。

- 3.1.3 ウォッチドッグタイマ (監視タイマ)のソフトウェア置き換えウォッチドッグタイマの変更箇所について以下に示します。
 - (A) アンダフロー後のウォッチドッグタイマスタートレジスタのリフレッシュについて

M16C/62Pでは、ウォッチドッグタイマのアンダフロー時も、カウンタをリフレッシュする必要があります。ウォッチドッグタイマ割り込み処理内に、ウォッチドッグタイマスタートレジスタに任意の値を書き込み、カウンタをリフレッシュするプログラムを記載してください。

3.1.4 三相モータ制御のソフトウェア置き換え 三相モータ制御の変更箇所について以下に示します。

(1) INVC0 レジスタ、INVC1 レジスタのプロテクトについて

M16C/62P では、INVC0 レジスタ、INVC1 レジスタにライトプロテクト機能が追加されています。両レジスタに値を設定する前に、PRCR レジスタの PRC1 ビットを"1"(プロテクト解除)にしてください。

3.1.5 シリアルインタフェースのソフトウェア置き換え

シリアルインタフェースの変更箇所について以下に示します。なお、動作タイミングに関しては、 以下の違いがあります。

- ・RTS アサートタイミング
- オーバランエラーの発生タイミング
- ・送信開始タイミング(UART2のみ)
- (A) クロック同期モードを使用の場合M16C/62P では、SFR レジスタの設定値は M16C/62A のまま使用できます。
- (B) クロック非同期モードを使用の場合
 - (1) UART2 について

M16C/62P では、SFR レジスタの設定値は M16C/62A のまま使用できます。

- (2) UARTO、UART1 について
- ・UiMR レジスタ(i=0,1)の SLEP ビットについて

M16C/62P では、UiMR レジスタ(i=0,1)の SLEP ビットが削除されています。そのため、スリープモードは使用できません。UiMR レジスタの Bit7 には、TXD,RXD 入出力極性切り替えの機能が割り当てられていますので、使用している通信フォーマットに応じて適切な設定をしてください。

- (C) 簡易 I2C モード(UART2 のみ)
 - ・U2SMR レジスタの LSYN ビットについて
 - 一部製品を除き M16C/62P では、U2SMR レジスタの LSYN ビットが削除されています。

(LSYN ビット機能を搭載している製品: M3062LFGFP,M3062LFGPGP)

本機能を搭載していない製品では予約ビットになるため "0" を設定してください。

U2SMR レジスタの SDDS ビットについて

M16C/62P では、U2SMR レジスタの SDDS ビットが削除されています。

U2SMR レジスタの Bit7 は予約ビットになるため "0" を設定してください。

また、SDA ディジタル遅延フィルタは、U2SMR3 レジスタの DL2-0 ビットで 300ns 以上に設定してください。

U2SMR2 レジスタの SHTC ビットについて

M16C/62P では、U2SMR2 レジスタの SHTC ビットが削除されています。

U2SMR レジスタの Bit7 は予約ビットになるため "0" に設定してください。

なお、M16C/62P では、U2SMR レジスタの IICM ビットを"1"にすることで、同等の動きを します。

- (D) SIMモード
 - (1) UART2 について

M16C/62P では、SFR レジスタの設定値は M16C/62A のまま使用できます。

- (2) UARTO、UART1 について
 - ・UiMR レジスタ(i=0,1)の SLEP ビットについて

M16C/62P では、UiMR レジスタ(i=0,1)の SLEP ビットが削除されています。そのため、スリープモードは使用できません。UiMR レジスタの Bit7 には、TXD,RXD 入出力極性切り替えの機能が割り当てられていますので、使用している通信フォーマットに応じて適切な設定をしてください。

3.1.6 フラッシュメモリのソフトウェア置き換え

M16C/62P では、フラッシュメモリの書き換え制御を行うソフトウェアコマンドが M16C/62A と異なります。プログラムの再設計が必要になると考えられますので、2 章の関連アプリケーションノートをご参照の上、置き換えてください。

3.1.7 外部バスのソフトウェア置き換え

外部バス関連の変更箇所について以下に示します。

(A) アドレスバス幅について

M16C/62P では、PM0 レジスタの PM06 ビットと PM1 レジスタの PM11 ビットにアドレス出力機能が割り当てられていますので、使用しているアドレスバス幅に応じて適切な設定をしてください。

(B) セパレートバスについて

(1) セパレートバス(ウェイトなし)の外部バスタイミング

M16C/62A と M16C/62P でセパレートバス(ウェイトなし)のライトサイクル時、外部バスタイミングが異なります。

表3.2 セパレートバス(ウェイトなし) ライトサイクル時の外部バスタイミング相違点、の外部バスタイミング例、図3.2 M16C/62P セパレートバス(ウェイトなし)の外部バスタイミング例を示します。

表3.2 セパレートバス(ウェイトなし) ライトサイクル時の外部バスタイミング相違点

| 項目 | M16C/62A | M16C/62P |
|--------------|-----------------|---------------|
| バスサイクル | BCLK の 1 サイクル | BCLK の 2 サイクル |
| ライト信号出力タイミング | バスサイクルの | バスサイクルの |
| | 1 サイクル目立ち下がり時 | 2 サイクル目立ち上がり時 |
| データバス出力幅 | BCLK の 1/2 サイクル | BCLK の 1 サイクル |
| データバス出力タイミング | バスサイクルの | バスサイクルの |
| | 1 サイクル目立ち下がり時 | 2 サイクル目立ち上がり時 |
| アドレスバス出力幅 | BCLK の 1 サイクル | BCLK の 2 サイクル |
| チップセレクト出力幅 | BCLK の 1 サイクル | BCLK の 2 サイクル |

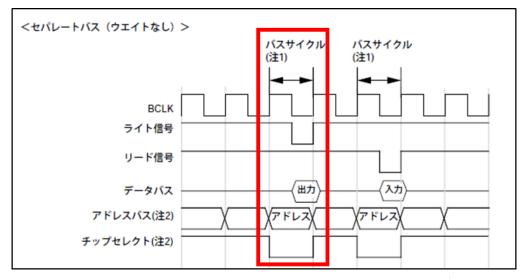


図3.1 M16C/62A セパレートバス(ウェイトなし)の外部バスタイミング例

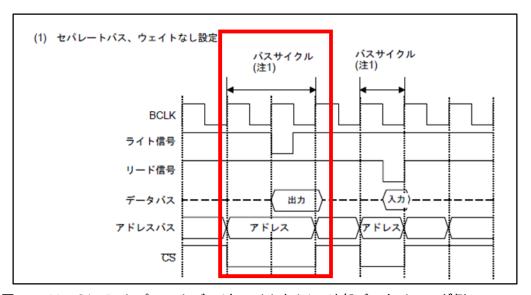


図3.2 M16C/62P セパレートバス(ウェイトなし)の外部バスタイミング例

(2) セパレートバス(1 ウェイト設定)の外部バスタイミング

M16C/62A と M16C/62P でセパレートバス(1 ウェイト設定)のライトサイクル時、ライト信号の出力幅が異なります。

図3.3 M16C/62A セパレートバス(ウェイトあり)の外部バスタイミング例、図3.4 M16C/62P セパレートバス(1ウェイト設定)の外部バスタイミング例を示します。

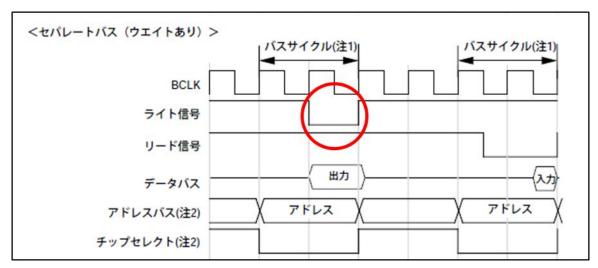


図3.3 M16C/62A セパレートバス(ウェイトあり)の外部バスタイミング例

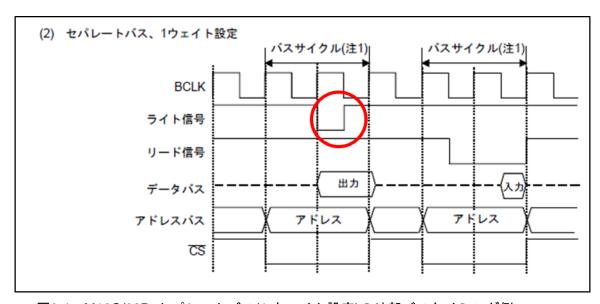


図3.4 M16C/62P セパレートバス(1 ウェイト設定)の外部バスタイミング例

(3) M16C/62P で設定可能なセパレートバスのウェイト数

M16C/62P ではセパレートバスのウェイト数を、1 ウェイトから 2 ウェイトまたは 3 ウェイトに変更することができます。

図3.5 M16C/62P セパレートバス(2ウェイト設定)の外部バスタイミング例、図3.6 M16C/62P セパレートバス(3ウェイト設定)の外部バスタイミング例を示します。

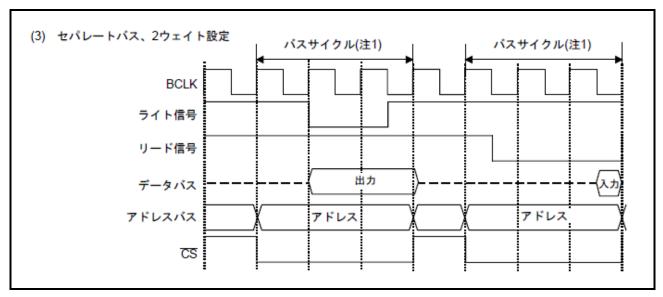


図3.5 M16C/62P セパレートバス(2 ウェイト設定)の外部バスタイミング例

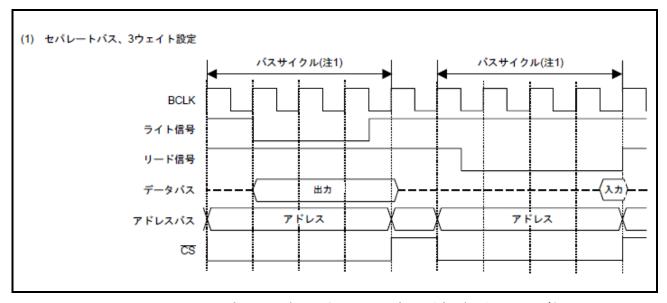


図3.6 M16C/62P セパレートバス(3 ウェイト設定)の外部バスタイミング例

(C) マルチプレクスバスについて

マルチプレクスバス(1 ウェイト設定)の場合、M16C/62A と M16C/62P で外部バスタイミングに 差異はありません。

なお、M16C/62P ではマルチプレクスバスのウェイト数を、1 ウェイトから 2 ウェイトまたは 3 ウェイトに変更することができます。

図3.7 M16C/62P マルチプレクスバス(1ウェイト設定または2ウェイト設定)の外部バスタイミング例、図3.8 M16C/62P マルチプレクスバス(3ウェイト設定)の外部バスタイミング例を示します。

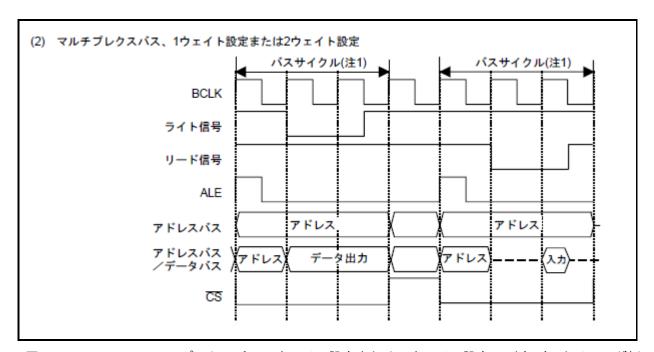


図3.7 M16C/62P マルチプレクスバス(1 ウェイト設定または 2 ウェイト設定)の外部バスタイミング例

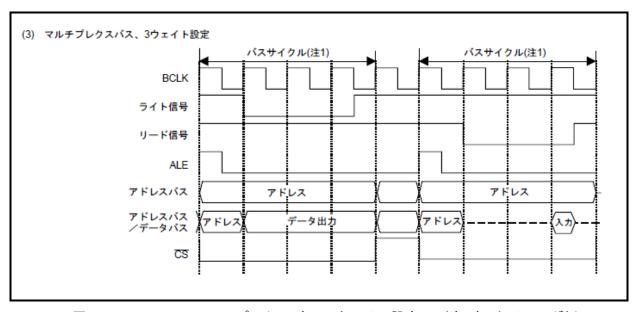


図3.8 M16C/62P マルチプレクスバス(3 ウェイト設定)の外部バスタイミング例

4. 置き換え時のよくある質問集

M16C/62A から M16C/62P へ置き換える際に、よくある Q&A を以下に示します。

| Q-1 | M16C/62A から M16C/62P へ置き換える際、追加機能を使用していなければ、ハードウェ |
|-------|---|
| Q-1 | アはそのまま流用可能でしょうか? |
| | 端子機能・配置に互換性がありますので基本的にそのまま流用可能と考えます。 |
| | ただし、電気的特性・ノイズ耐量に違いがあることがありますので、十分に実機で評価して |
| Ans−1 | ください。 |
| | また、お客様のシステムにおける最適発振回路定数については、事前に発振子メーカにご |
| | 相談の上、決定してください。 |

| Q-2 | M16C/62A と M16C/62P で、SFR レジスタ、内部 RAM、内部 ROM へのアクセスサイクルは同じでしょうか? |
|-------|---|
| Ans-2 | はい、同じです。 ただし、M16C/62P では PLL クロック使用時、かつ 16MHz より早いクロックで動作させる時は、 PM2 レジスタの PM20 ビットで、SFR レジスタのアクセスサイクルを 2 ウェイトにする必要があります。 |

| Q-3 | M16C/62Aに対してM16/62Pは上位互換との事ですが、開発環境、開発言語などどこまで 互換性あるのでしょうか? |
|-------|--|
| | M16C/62A と M16C/62P の開発ツールの相違点につきましては、下記 URL のアプリケーションノートをご参照してください。 |
| Ans-3 | |
| | 「M16C/62PとM16C/62Aとの相違点」(RJJ05B0222) |
| | http://japan.renesas.com/products/mpumcu/m16c/m16c60/m16c62p/app_notes.jsp |

| 、下記2点を |
|----------------|
| |
| |
| |
| |
| |
| 無かったため、 |
| した場合は、 |
| |
| した機能で |
| 司じ動作しま |
| |
| |
| ビットの設定 |
| ます。貴社判 |
| |
|] |

5. 付録

5.1 ビットに変更があった SFR レジスタの一覧

表5.1 M16C/62A と M16C/62P でビットに変更があった SFR 一覧(1/5)

| *プロセッナ | *プロセッサモードレジスタ1(PM1) | | | | |
|--------------|---|--|---|---|--|
| | M16C | M16C/62A | M16c | M16C/62P | 備老 |
| PM10 | 予約ビット | | CS2領域切り替えビット | 0:08000h~26FFFh(ブロックA無効) | |
| PM11 | 予約ビット | 必ず"0"を設定してください | ポートP37~ P34機能選択ビット | 0:アドレス出力 | |
| PM12 | 予約ビット | 必ず"0"を設定してください | ウオッチドッグタイマ機能選択ビット | 0:ウォッチドッグタイマ割り込み 1:ウォッチドッグタイマリセット | |
| PM13 | 内部予約領域拡張ビット | 0:内部RAM領域15Kバイト以下、 内部ROM領域192Kバイト以下1:内部RAM領域を15Kバイト越え、 内部ROM領域を192Kバイト越えに拡張 | 内部予約領域拡張ビット | 0:内部RAM領域15Kバイト、 内部ROM領域192Kバイト 1:内部RAM領域全領域を使用可能、 内部ROM領域全領域を使用可能 | リセット後の初期値が異なります。 M16C/62A:"0" M16C/62P:"1" |
| PM14 PM15 | 予約ビット | 必ず"0"を設定してください | メモリ空間拡張ビット | 00:1Mバイトモード(拡張なし) 11:4Mバイトモード | |
| *システム | *システムクロック制御レジスタ0(CM0) | | | | |
| | M16C | M16C/62A | M16(| M16C/62P | 備老 |
| CM07 | システムクロック選択ビット | 0:XIN,XOUT選択 1:XCIN,XCOUT選択 | システムクロック選択ビット | 0:メインクロック、PLLクロック またはオンチップオシレータクロック 1:サブクロック | |
| *システム | *システムクロック制御レジスタ1(CM1) | | | | |
| | M16C | M16C/62A | M16(| M16C/62P | 備考 |
| CM11 | 予約ビット | 必ず"0"を設定してください | システムクロック選択ビット1 | 0 : メインクロック 1 : PLLクロック | |
| *プロテクト | *プロテクトレジスタ(PRCR) | | | | |
| | M16C | M16C/62A | M16(| M16C/62P | 備老 |
| PRCR0 | システムクロック制御レジスタ 0,1(CM0、CM1)への書き込み 許可 | 0:書き込み禁止 1:書き込み許可 | CM0、CM1、CM2、PLC0、PCLKRレ ジスタへの書き込み許可 | 0:書き込み禁止 1:書き込み許可 | |
| PRCR1 | プロセッサモードレジスタ0,1 (PM0、PM1)への書き込み許 可 | 0 : 書き込み禁止 1 : 書き込み許可 | PM0、PM1、PM2、TB2SC、INVC0、 INVC1レジスタへの書き込み許可 | 0 : 書き込み禁止 1 : 書き込み許可 | |
| PRCR3 | 予約ビット | 必ず"0"を設定してください | VCR2、D4INTレジスタへの書き込み 許可 | 0 : 書き込み禁止 1 : 書き込み許可 | |
| *監視タイ | *監視タイマ制御レジスタ(WDC) | | | | |
| | M16C | M16C/62A | M16t | M16C/62P | 備考 |
| WDC_5 | 予約ビット | 必ず"0"を設定してください | コールドスタート/ウォームスタート 判 <i>定フラグ</i> | 0: コールドスタート 1: ウォームスタート | |
| | | | | | |

表5.2 M16C/62A と M16C/62P でビットに変更があった SFR 一覧(2/5)

| NVC10 タイマAiスタートドリガ信号。 ビット 短絡防止タイマカウン トゾース選択ビット INVC13 予約ビット 予約ビット | M16C/62A タイマAiスタートドリガ 信号選択 0:タイマB2オーバフロー信号 ビット タイマB2トの書き込み信号 タイマB2への書き込み信号 | | M16C/62P | 備考 |
|--|--|--------------------------|--|----|
| | 言号選択 0:タイマB2オーバフロー信号 1:タイマB2オーバフロー信号、 タイマB2への書き込み信号 | 1 /1 / 2 / 1 / 1 | | |
| | | タイ ベイ・ベン・ダイベットトトリガ 選択ビット | 0.タイマB2アンダフロー 1.タイマB2アンダフローと、TB2レジスタへの 書き込み | |
| | 0:設定しないでください1:f1/2 | 短絡防止タイマカウントソース選択ビット | 0:f1またはf2 1:f1の2分周またはf2の2分周 | |
| | 必ず"0"を設定してください | 搬送波状態検出フラグ | 0:タイマA1リロード制御信号が"0" 1:タイマA1リロード制御信号が"1" | |
| | 必ず"0"を設定してください | 出力極性制御ビット | 0: 出力波形"L"アクティブ 1: 出力波形"H"アクティブ | |
| INVC15 予約ビット | 必ず"0"を設定してください | 短絡防止時間無効ビット | 0:短絡防止時間有効 1:短絡防止時間無効 | |
| INVC16 予約ビット | 必ず"0"を設定してください | 短絡的止時間タイマトリガ選択ビット | 0: タイマ(A4、A1、A2)のワンショット パルスの立ち下がり 1: 三相出カシフトレジスタ(U、V、W相) 出力の立ち上がり | |
| *SI/O3毛]色 フンスタ(S3C) | M16C/62A | | M16C/62P | 備老 |
| SM34 予約ビット | 必ず"0"を設定してください | OLK極性選択ビット | 0:転送クロック立ち下がりで送信データ 出力、立ち上がりで受信データ入力 1:転送クロック立ち上がりで送信データ 出力、立ち下がりで受信データ入力 | |
| *SI/04制御レジスタ(S4C) | | | | |
| | M16C/62A | | M16C/62P | 備考 |
| SM44 予約ビット | 必ず"0"を設定してください | CLK極性選択ビット | 0:転送クロック立ち下がりで送信データ 出力、立ち上がりで受信データ入力 1:転送クロック立ち上がりで送信データ 出力、立ち下がりで受信データスカ | |

表5.3 M16C/62A と M16C/62P でビットに変更があった SFR 一覧(3/5)

| *UART2特 | *UART2特殊モードレジスタ3(U2SMR3) | | | | |
|----------------|-----------------------------|---|--|--|-----------------------|
| | M16C | M16C/62A | | M16C/62P | 備考 |
| СКРН | 予約ビット | 必ず"0"を設定してください | クロック位相設定ビット | 0:クロック遅れなし 1:クロック遅れあり | |
| NODC | 予約ビット | 必ず"0"を設定してください | クロック出力選択ビット | 0:CLKilはCMOS出力 1:CLKilはNチャネルオープンドレイン出力 | |
| DL2-DL0 | SDAディジタル 遅延値設定ビット | 0000:アナログ運延選択 001:1/fXIN)の1~2サイクル(ディジタル運延) 010:1/fXIN)の2~3サイクル(ディジタル運延) 011:1/fXIN)の3~4サイクル(ディジタル運延) 100:1/fXIN)の4~5サイクル(ディジタル運延) 101:1/fXIN)の5~6サイクル(ディジタル運延) 110:1/fXIN)の5~7サイクル(ディジタル運延) 111:1/fXIN)の7~8サイクル(ディジタル運延) | SDAディジタル 遅延値設定ビット | 000 : 運延なし 001 : 1/fXIN)の1~2サイクル(ディジタル選延) 010 : 1/fXIN)の2~3サイクル(ディジタル選延) 011 : 1/fXIN)の3~4サイクル(ディジタル選延) 100 : 1/fXIN)の3~4サイクル(ディジタル選延) 110 : 1/fXIN)の5~6サイクル(ディジタル選延) 110 : 1/fXIN)の5~6サイクル(ディジタル選延) 111 : 1/fXIN)の5~8サイクル(ディジタル選延) | 300ns以上の遅延量を設定してください。 |
| *UART2特殊モ | 寺殊モードレジスタ2(U2SMR2) | 2) | | | |
| | M16C | M16C/62A | | M16C/62P | 備考 |
| SHTC | スタート/ストップコン ディンョン条件制御ビット | 0:セットアップ/ホールドなし 1:セットアップ/ホールドあり | 予約ビット | 必ず"0"を設定してください | |
| *UART2 | *UART2特殊モードレジスタ(U2SMR) | | | | |
| | M16C | M16C/62A | | M16C/62P | 備考 |
| LSYN | SOLL同期出力許可ビット | 0 禁: 1:許可 | M3062LFGPFP, M3062LFGPGPのみ 0 : 禁止、1 : 許可 それ以外は、予約ビット | | |
| SDDS | SDAディジタル遅延選択ビット | 0.アナログディレイ出力選択1.1.ディジタルディレイ出力選択 | 予約ビット | 必ず"0"を設定してください | |
| *ロンショ | *ワンショット開始フラグ(ONSF) | | | | |
| | M16C | M16C/62A | | M16C/62P | 備考 |
| TAZIE | 予約ビット | 必ず"0"を設定してください | Z相入力有効ビット | 0: Z相入力無効 1: Z相入力有効 | |
| *UARTO; | *UART0送受信モードレジスタ(U0MR) | | | | |
| | M16C | M16C/62A | | M16C/62P | 備考 |
| SMD2- SMD0 | シリア ルレ/ 0モード選択ビット | クロック同期: 001を設定してください クロック同期: 100:転送データ長7ビット 101:転送データ長8ピット | シリアルバのモード選択ビット | 000:シリアルインタフェースは無効 001:クロック同期形シリアルI/Oモード 010:12Cモード(注3) 100:UARTモード転送データ長アビット 101:UARTモード転送データ長8ビット 110:UARTモード転送データ長8ビット 110:UARTモード転送データ長9ビット 上記以外:設定しないでへださい | |
| SLEP, IOPOL | スリーブ選択ビット | 0:スリープモード解除 1:スリープモード選択 | TXD、RXD入出力極性切替ビット | 0:反転なし 1:反転あり | |
| | | | | | |

表5.4 M16C/62A と M16C/62P でビットに変更があった SFR 一覧(4/5)

| kUART0) | *UART0送受信制御レジスタ0(U0C0) | | | | • |
|----------------|--------------------------------|---|--------------------|--|-----------|
| | M16C | M16C/62A | | M16C/62P | 備考 |
| NCH | データ出力選択ビット | 0:T×Diah HtcMoS田カ 1:T×Diah HtnPャネル オープンドフィン田カ | データ出力 選択ビット | 0 : TXDi/SDAi、SCLi雏子はCMOS出力 1 : TXDi/SDAi、SCLi雛子はNチャチルオーブンド フィン出力 | |
| *UARTO | *UART0送受信制御レジスタ1(U0C1) | | | | |
| | M16C | M16C/62A | | M16C/62P | 備考 |
| посн | 予約ビット | 必ず"0"を設定してください | データ論理選択ビット | 0 : 反転なし 1 : 反転売り | |
| UOERE | 予約ビット | 必ず"0"を設定してください | エラー信号出力許可ビット | 0 : 出力しない 1 : 出力する | |
| *UART1 | *UART1送受信モードレジスタ(U1MR) | | | | |
| | M16C | M16C/62A | | M16C/62P | 備考 |
| SMD2- SMD0 | シリアル1/0モード選択ビット | クロック同期: 001を設定してください カロック同期: | シリアルI/0モード選択ビット | 000:シリアルインタフェースは無効 001:クロック同類形シリアルI/Oモード 010:I2Oモード(注3) | |
| | | ノロンバロガ. 100:転送データ長7ピット 101:転送データ長8ピット 110:転送データ長9ピット | | 100: UARTモード転送データ長7ピット 101: UARTモード転送データ長8ピット 110: UARTモード転送データ長9ピット 上記以外: 設定しないでください | |
| SLEP, IOPOL | スリープ選択ビット | 0:スリープモード解除 1:スリープモード選択 | TXD、RXD入出力極性切替ビット | 0 : 反転なし 1 : 反転あり | |
| *UART11 | *UART1送受信制御レジスタ0(U1C0) M16C | 1C0) M16C/62A | | M16C/62P | 電光 |
| U1LCH | 予約ビット | 必ず"0"を設定してください | データ論理選択ビット | 0: 反転なし 1: 反転あり | |
| U1ERE | 予約ビット | 必ず"0"を設定してください | エラー信号出力許可ビット | 0:出力しない 1:出力する | |
| *UART1 | *UART1送受信制御レジスタ1(U1C1) | | | | |
| | M16C | M16C/62A | | M16C/62P | 備考 |
| U0C1_6 | 予約ビット | 必ず"0"を設定してください | データ論理選択ビット | 0 : 反転なし 1 : 反転あり | |
| U0C1_7 | 予約ビット | 必ず"0"を設定してください | エラー信号出力許可ビット | 0:出力しない 1:出力する | |
| *UART送 | *UART送受信制御レジスタ2(UCON) | | | | |
| | M16C | M16C/62A | | M16C/62P | 備考 |
| RCSP | 予約ビット | 必ず"0"を設定してください | UARTO CTS/RTS分離ビット | 0:CTS/RTS共通端子 1:CTS/RTS分離(CTS0をP6_4端子から入力) | |
| | | | | | |

表5.5 M16C/62A と M16C/62P でビットに変更があった SFR 一覧(5/5)

| *フラッシュ | *フラッシュメモリ制御レジスタ1(FMR1) |) | | | |
|-----------------|---------------------------|--|------------------|---|----|
| | M16C | M16C/62A | W | M16C/62P | 備考 |
| FMR1_1 | 予約ビット | 必ず"0"を設定してください | EW1モード選択ビット | 0 : EW0モード 1 : EW1モード | |
| FMR1_3 | フラッシュメモリ供給電源off ビット | 0:フラッシュメモリ供給電源接続 1:フラッシュメモリ供給電源off | 予約ビット | 必ず"0"を設定してください | |
| FMR1_6 | 予約ビット | 必ず"0"を設定してください | ロックビットステータスフラグ (| 0 : ロック 1 : 非ロック | |
| *フラッシュ | *フラッシュメモリ制御レジスタ2(FMR0) | | | | |
| | M16C | M16C/62A | ·W | M16C/62P | 備考 |
| FMR03, FMSTP | フラッシュメモリリセットビット | 0:通常動作 1:リセット | フラッシュメモリ停止ビット | 0:フラッシュメモリ動作 1:フラッシュメモリ停止 (低消費電力状態、フラッシュメモリ初期化) | |
| FMR07 | 予約ビット | 必ず"0"を設定してください | イレーズステータスフラグ | 0:正常終了 1:エラー終了 | |
| *A-D制徒 | *A-D制御レジスタ2(ADCON2) | | | | |
| | M16C | M16C/62A | W | M16C/62P | 備考 |
| ADFSEL1- | ADFSEL1- 予約ビット ADFSEL0 | 必ず"0"を設定してください | | 00:ポートP10グループを選択 01:設定しないでください 10:ポートP0グループを選択 11:ポートP2グループを選択 | |
| CKS2 | 予約ビット | 必ず"0"を設定してください | 周波数選択ビット2 | 0:fAD、fADの2分周、またはfADの4分周 を選択 1:fADの3分周、fADの6分周、または fADの12分周を選択 | |

6. 参考ドキュメント

ユーザーズマニュアル: ハードウェア

M16C/62A グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (MJJ06B0011) M16C/62P グループ ユーザーズマニュアル ハードウェア編 Rev.2.41 (RJJ09B0105) (最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース (最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

http://japan.renesas.com

お問合せ先

http://japan.renesas.com/contact/

ルネサス エレクトロニクスホームページ

| ⊐k≑T≑⊐¢3. | M16C/62A、M16C/62Pグループ |
|-------------|------------------------|
| │ 改訂記録 │ | M16C/62A(生産中止品)の代替品の紹介 |

| Rev. | 発行日 | 改訂内容 | | | |
|------|------------|------|--|--|--|
| | | ページ | ポイント | | |
| 1.00 | 2014.09.30 | _ | 初版発行 | | |
| 1.10 | 2017.10.01 | 2 | 目次 「3.1.7 外部バスのソフトウェア置き換え」項目を追加 | | |
| | | 4 | 表 3.1「M16C/62P への置き換え時にソフトウェア変更が必要となる周 | | |
| | | | 辺機能一覧」に外部バスタイミングの項目を追加 | | |
| | | 7 | 3.1.7章 「外部バスのソフトウェア置き換え」章を追加 | | |
| | | 12 | Q-2 「RAM、ROM」を「内部 RAM、内部 ROM」へ修正 | | |

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意 事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットの かかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス(予約領域)のアクセス禁止

【注意】リザーブアドレス(予約領域)のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス(予約領域)があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子(または外部発振回路)を用いたクロックで動作を開始するシステムでは、 クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子 (または外部発振回路)を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定し てから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

- 1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害(お客様または第三者いずれに生じた損害も含みます。以下同じです。)に関し、当社は、一切その責任を負いません。
- 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
- 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 4. 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
- 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準: コンピュータ、OA機器、通信機器、計測機器、AV機器、

家電、工作機械、パーソナル機器、産業用ロボット等 高品質水準: 輸送機器(自動車、電車、船舶等)、交通制御(信号)、大規模通信機器、

金融端末基幹システム、各種安全制御装置等

当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム(生命維持装置、人体に埋め込み使用するもの等)、もしくは多大な物的損害を発生させるおそれのある機器・システム(宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等)に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

- 6. 当社製品をご使用の際は、最新の製品情報(データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等)をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
- 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
- 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、 当社は、一切その責任を負いません。
- 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術 を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル(無人航空機を含みます。)の開発、設計、製造、使用もし くは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、か つ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。

当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。

- 10. お客様の転売、貸与等により、本書(本ご注意書きを含みます。)記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
- 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
- 12. 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を 直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1 2016.11)



■営業お問合せ窓口

http://www.renesas.com

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

■技術的なお問合せおよび資料のご請求は下記へどうぞ。 総合お問合せ窓口: https://www.renesas.com/contact/

| © 2017 | Renesas Electronics | Corporation. | All rights reserved. |
|--------|---------------------|--------------|----------------------|
| | | | Colombon 5.0 |