

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/38602R グループ

IRQ 端子設定

要旨

IRQ 端子 ($\overline{\text{IRQ0}}$, $\overline{\text{IRQ1}}$) 機能の設定を行いません。 $\overline{\text{IRQ0}}$ 端子機能として P92/SSO ($\overline{\text{IRQ0}}$) 端子を, $\overline{\text{IRQ1}}$ 端子機能として, P11/AEVL/FTCI ($\overline{\text{IRQ1}}$) 端子をそれぞれ選択します。IRQ0 割り込み処理で, P82 に接続した LED の点灯 / 消灯のトグル動作を行いません。IRQ1 割り込み処理で, P83 に接続した LED の点灯 / 消灯のトグル動作を行いません。

動作確認デバイス

H8/38602R

目次

1. 仕様	2
2. 使用機能説明	3
3. 動作説明	5
4. ソフトウェア説明	6
5. フローチャート	10

1. 仕様

- IRQ 端子 ($\overline{\text{IRQ0}}$, $\overline{\text{IRQ1}}$) 機能の設定を行いません。
- $\overline{\text{IRQ0}}$ 端子機能は PB0/AN0/ $\overline{\text{IRQ0}}$ 端子, P92/SSO ($\overline{\text{IRQ0}}$) 端子, P30/SCK3/VCref ($\overline{\text{IRQ0}}$) 端子に, $\overline{\text{IRQ1}}$ 端子機能は PB1/AN1/ $\overline{\text{IRQ1}}$ 端子, P11/AEVL/FTCI ($\overline{\text{IRQ1}}$) 端子, P93/SSI ($\overline{\text{IRQ1}}$) 端子にそれぞれ割り付けられています。
- $\overline{\text{IRQ0}}$ 端子機能として P92/SSO ($\overline{\text{IRQ0}}$) 端子を, $\overline{\text{IRQ1}}$ 端子機能として, P11/AEVL/FTCI ($\overline{\text{IRQ1}}$) 端子をそれぞれ選択します。
- IRQ0 割り込み処理で, P82 に接続した LED1 の点灯 / 消灯のトグル動作を, IRQ1 割り込み処理で, P83 に接続した LED2 の点灯 / 消灯のトグル動作を行いません。
- $\overline{\text{IRQ0}}$, $\overline{\text{IRQ1}}$ 端子の入力エッジセンスはともに立ち下がりエッジとします。
- IRQ0 スイッチ, IRQ1 スイッチの出力は D タイプのフリップ・フロップを通して, スイッチ押下時に起こるチャタリングを防止してから, $\overline{\text{IRQ0}}$ 端子, $\overline{\text{IRQ1}}$ 端子に入力します。
- 図 1 に IRQ 端子設定のブロック図を示します。

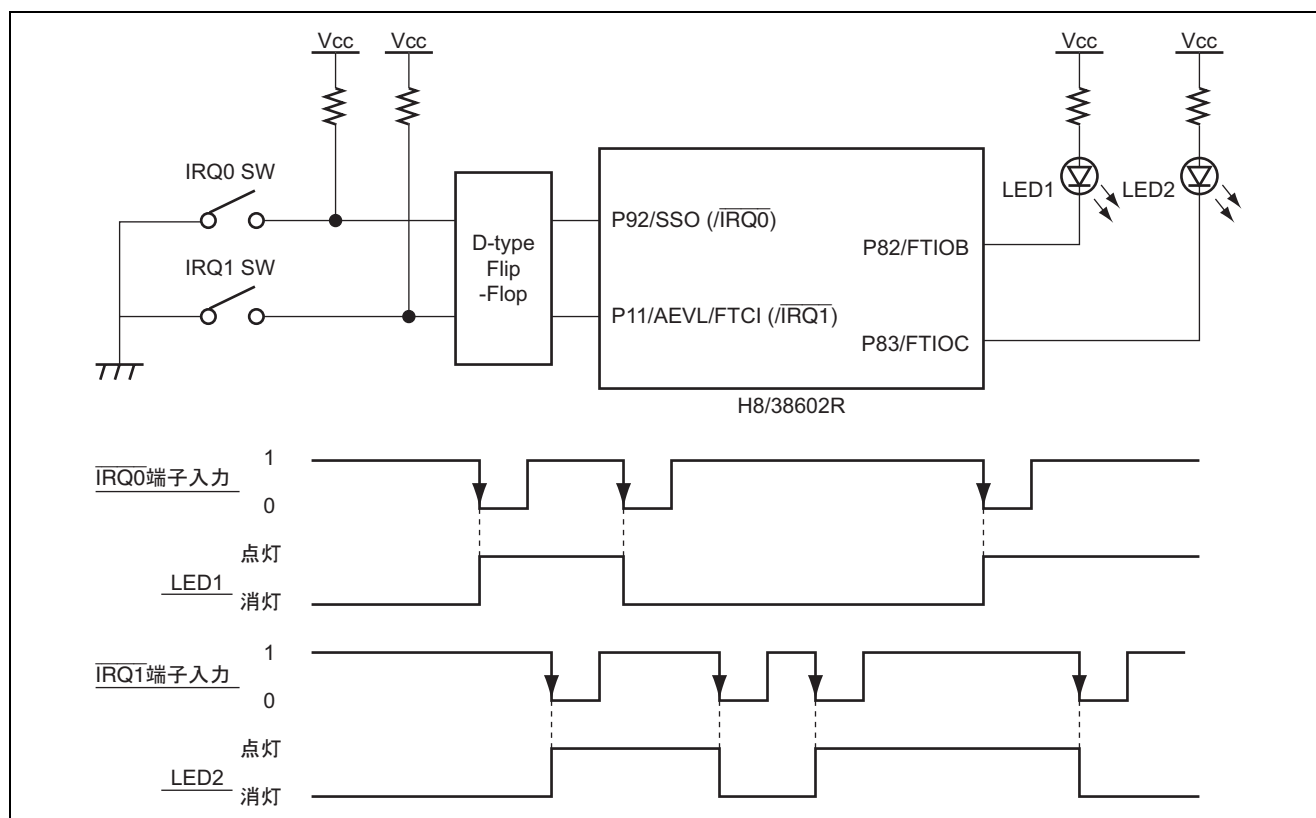


図 1 IRQ 端子設定

2. 使用機能説明

2.1 使用機能

本タスク例では、スイッチ入力による IRQ 割り込みを使用した LED のトグル動作を行ないます。IRQ0 端子機能として、P92/SSO ($\overline{\text{IRQ0}}$) 端子を、IRQ1 端子機能として、P11/AEVL/FTCI ($\overline{\text{IRQ1}}$) 端子をそれぞれ選択します。また、LED は P82/FTIOB 端子、P83/FTIOC 端子に接続します。以下に、使用機能説明を示します。

(1) 例外処理 外部割り込み機能

外部割り込みには、NMI 割り込み、IRQAEC、IRQ1、IRQ0 割り込みの 4 要因があります。

IRQ1、IRQ0 割り込みは、 $\overline{\text{IRQ1}}$ 、 $\overline{\text{IRQ0}}$ 端子の入力信号により要求されます。また、IRQ1、IRQ0 割り込みは、立ち上がり / 立ち下がりエッジセンスを割り込みエッジセレクトレジスタ (IEGR) の IEG1、IEG0 ビットにより指定することができます。ポート機能コントロールレジスタ (PFCR)、ポートモードレジスタ B (PMRB) により端子機能が $\overline{\text{IRQ1}}$ 、 $\overline{\text{IRQ0}}$ 端子に選択された状態で指定されたエッジが入力されると、割り込みフラグレジスタ 1 (IRR1) の対応するビットが 1 にセットされ、割り込み要求を発生します。

割り込み要求の受付は、割り込みイネーブルレジスタ 1 (IENR1) の IEN1、IEN0 ビットを 0 にクリアすることにより禁止することができます。また、コンディションコードレジスタ (CCR) の I ビットを 1 にセットすることにより、NMI 割り込み以外の割り込みをマスクできます。

- 割り込みエッジセレクトレジスタ (IEGR)

IEGR は $\overline{\text{NMI}}$ 、 $\overline{\text{ADTRG}}$ 、 $\overline{\text{IRQ1}}$ 、 $\overline{\text{IRQ0}}$ 端子の割り込み要求を発生させるエッジの方向を選択します。

- 割り込みイネーブルレジスタ 1 (IENR1)

IENR1 は RTC、IRQAEC、IRQ1、IRQ0 割り込みをイネーブルにします。

- 割り込みフラグレジスタ 1 (IRR1)

IRR1 は IRAEC、IRQ1、IRQ0 割り込み要求ステータスレジスタです。

- ポート機能コントロールレジスタ (PFCR)

PFCR は SSU の端子の機能割り当てを変更したり、 $\overline{\text{IRQ0}}$ 、 $\overline{\text{IRQ1}}$ の入力端子を他のポートに割り当てます。

外部割り込み端子の機能を切り替える際の注意事項

【注】 外部割り込み端子 ($\overline{\text{IRQ1}}$ 、 $\overline{\text{IRQ0}}$) を制御している PFCR、PMRB を書き換えて端子機能を切り替えた場合、端子に有効な割り込みが入力されていなくても、端子機能を切り替えた時点で割り込み要求フラグが 1 にセットされますので、割り込み要求フラグを 0 にクリアしてから使用してください。PFCR と PMRB の操作と割り込み要求フラグのクリアの手順を図 2 に示します。

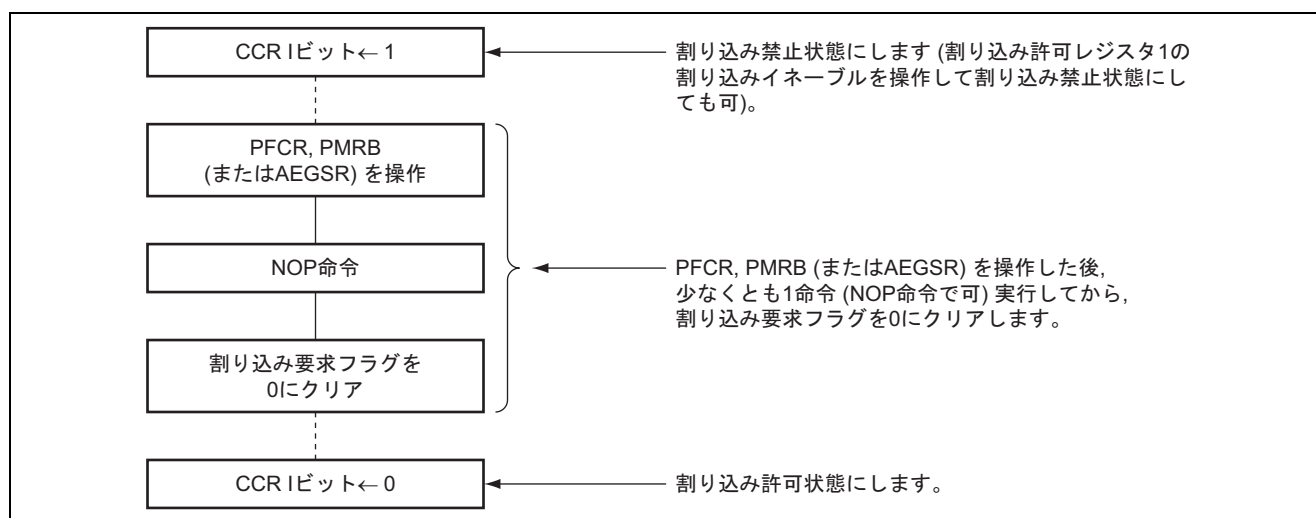


図 2 PFCR、PMRB (または AEGSR) 操作と割り込み要求フラグのクリア手順

【注】 端子機能を切り替える場合は、PFCR, PMRB (または AEGSR) の操作前に割り込み禁止状態にして、PFCR, PMRB (または AEGSR) 操作後に、少なくとも 1 命令 (NOP 命令で可) 実行してから、1 にセットされた割り込み要求フラグを 0 にクリアしてください。PFCR, PMRB (または AEGSR) 操作後に 1 命令実行せず割り込み要求フラグを 0 にクリアする命令を実行しても、割り込み要求フラグはクリアされませんので注意してください。

なお、端子機能切り替えにともなう割り込み要求フラグのセットを回避する他の方法として、端子を High レベルに制御して行なう方法もあります。

(2) ウォッチドッグタイマ機能

H8/38602R はウォッチドッグタイマを内蔵しており、リセット解除後、ウォッチドッグタイマはオンされています。タイマカウンタ WD (TCWD) はカウントアップ動作を行ない、TCWD がオーバフローすると H8/38602R 内部をリセットします。本タスク例では、ウォッチドッグタイマ機能を使用しないため、ウォッチドッグタイマ機能を停止させます。

- タイマコントロール / ステータスレジスタ WD1 (TCSRWD1)

TCSRWD1 は TCSRWD1 自身と TCWD の書き込み制御を行なうレジスタです。また、ウォッチドッグタイマの動作制御と動作状態を示す機能も持っています。本レジスタの書き換えは MOV 命令で行ないます。ビット操作命令では設定値の変更ができません。

(3) I/O ポート機能

本タスク例では、ポート 8 の P82/FTIOB 端子, P83/FTIOC 端子に LED を接続して、点灯 / 消灯の制御を行ないます。P82 端子, P83 端子の出力が High のとき LED は消灯, 出力が Low のとき LED は点灯します。また、P82 端子, P83 端子はプログラムで制御可能な入力プルアップ MOS を内蔵しています。ポートコントロールレジスタ 8 (PCR8) が 0 にクリアされている状態でポートプルアップコントロールレジスタ 8 (PUCR8) に 1 をセットすると入力プルアップ MOS は ON 状態となります。また、入力プルアップ MOS はリセット時、OFF 状態になります。本タスク例では、P82 端子, P83 端子の入力プルアップ MOS は OFF に設定しています。

- ポートデータレジスタ 8 (PDR8)

PDR8 はポート 8 のデータを格納するレジスタです。

- ポートコントロールレジスタ 8 (PCR8)

PCR8 はポート 8 の入出力をビットごとに制御します。

- ポートプルアップコントロールレジスタ 8 (PUCR8)

PUCR8 はポート 8 の入力プルアップ MOS をビットごとに制御します。

2.2 機能割り付け

本タスク例の機能割り付けを表 1 に示します。表 1 に示すように機能を割り付け、IRQ 端子設定動作を行ないます。

表 1 機能割り付け

機能	機能割り付け
IEGR	IRQ0, IRQ1 端子の割り込み要求を発生させるエッジを立ち下がりエッジに設定
IENR1	IRQ0, IRQ1 割り込み要求をイネーブルに設定
IRR1	IRQ0, IRQ1 割り込み要求フラグ
PFCR	IRQ0 端子機能を P92 に、IRQ1 端子機能を P11 に設定
TCSRWD1	ウォッチドッグタイマの停止
PDR8	P82, P83 の出力データを設定
PCR8	P82, P83 端子を出力端子に設定
PUCR8	P82, P83 端子の入力プルアップ MOS を OFF に設定

3. 動作説明

本タスク例では、スイッチ入力による IRQ 割り込みを使用した LED のトグル動作を行ないます。IRQ0 端子機能として、P92/SSO (/IRQ0) 端子を、IRQ1 端子機能として、P11/AEVL/FTCI (/IRQ1) 端子をそれぞれ選択します。また、LED は P82/FTIOB 端子、P83/FTIOC 端子に接続します。図 3 に IRQ 端子設定の動作説明を示します。

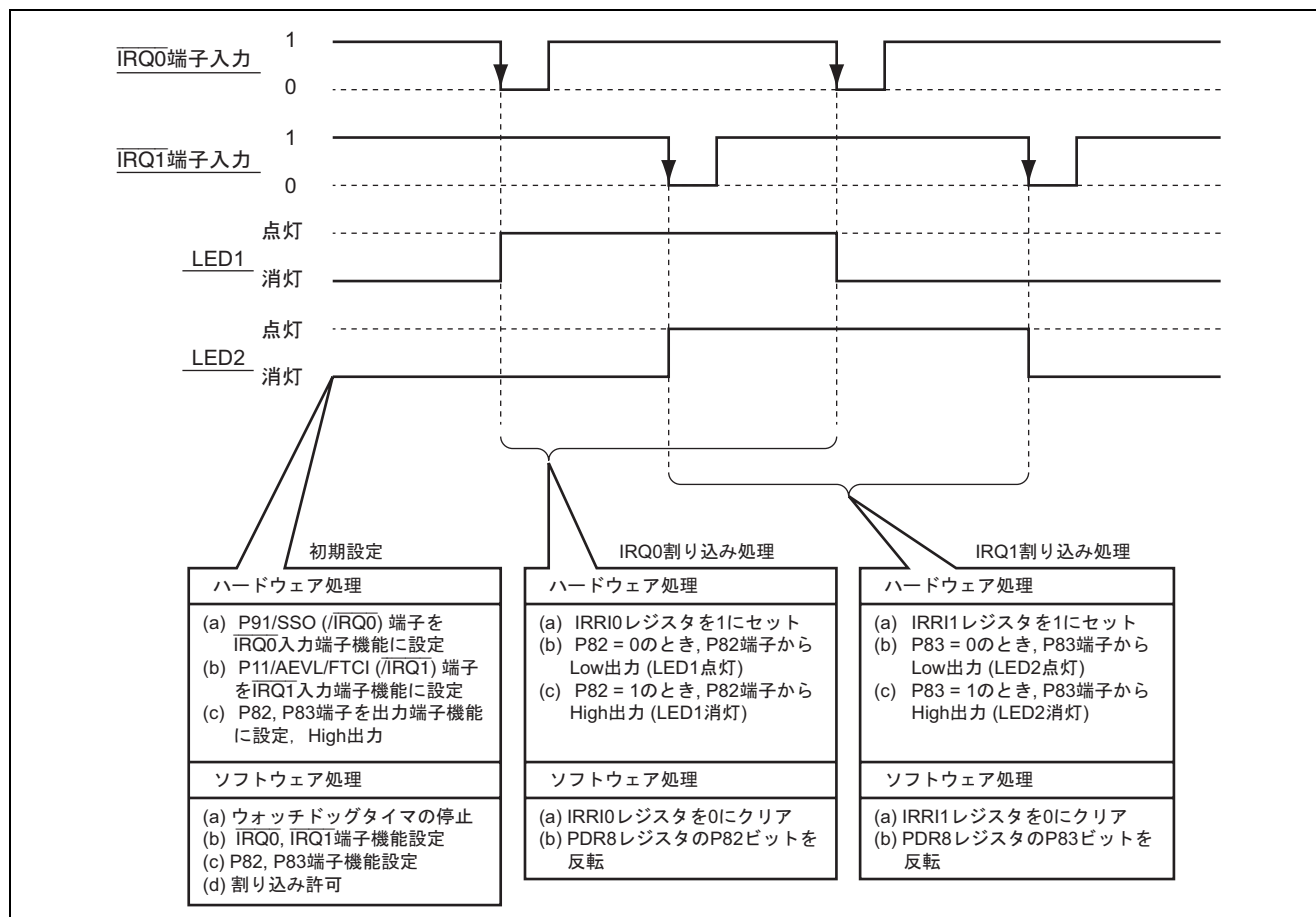


図 3 動作説明

4. ソフトウェア説明

4.1 モジュール説明

本タスク例のモジュール説明を表 2 に示します。

表 2 モジュール説明

関数名	機能
main	ウォッチドッグタイマの停止, $\overline{\text{IRQ0}}$ 端子, $\overline{\text{IRQ1}}$ 端子の初期設定, P82, P83 出力端子の設定, 割り込み許可
int_irq0	IRQ0 割り込み処理, P82 端子出力を反転
int_irq1	IRQ1 割り込み処理, P83 端子出力を反転

4.2 引数の説明

本タスク例では, 引数を使用しません。

4.3 使用内部レジスタ説明

本タスク例の使用内部レジスタを以下に示します。

- IEGR 割り込みエッジセレクトレジスタ アドレス : H'FFF2

ビット	ビット名	設定値	R/W	機能
1	IEG1	0	R/W	IRQ1 エッジセレクト 0 : $\overline{\text{IRQ1}}$ 端子入力の立ち下がりエッジを検出 1 : $\overline{\text{IRQ1}}$ 端子入力の立ち上がりエッジを検出
0	IEG0	0	R/W	IRQ0 エッジセレクト 0 : $\overline{\text{IRQ0}}$ 端子入力の立ち下がりエッジを検出 1 : $\overline{\text{IRQ0}}$ 端子入力の立ち上がりエッジを検出

- IENR1 割り込みイネーブルレジスタ 1 アドレス : H'FFF3

ビット	ビット名	設定値	R/W	機能
1	IEN1	1	R/W	IRQ1 割り込みイネーブル このビットを 1 にセットすると, IRQ1 割り込み要求がイネーブル
0	IEN0	1	R/W	IRQ0 割り込みイネーブル このビットを 1 にセットすると, IRQ0 割り込み要求がイネーブル

• IRR1 割り込みフラグレジスタ 1 アドレス : H'FFF6

ビット	ビット名	設定値	R/W	機能
1	IRRI1	0	R/(W)*	IRQ1 割り込み要求フラグ [セット条件] $\overline{\text{IRQ1}}$ 端子が割り込み入力に設定され、指定されたエッジを検出したとき [クリア条件] 0 をライトしたとき
0	IRRI0	0	R/(W)*	IRQ0 割り込み要求フラグ [セット条件] $\overline{\text{IRQ0}}$ 端子が割り込み入力に設定され、指定されたエッジを検出したとき [クリア条件] 0 をライトしたとき

【注】 * フラグをクリアするための 0 ライトのみ可能。

• PFCR ポート機能コントロールレジスタ アドレス : H'F085

ビット	ビット名	設定値	R/W	機能
3 2	IRQ1S1 IRQ1S0	1 0	R/W R/W	IRQ1 セレクト 1, 0 00 : $\overline{\text{IRQ1}}$ は PB1 から入力 01 : $\overline{\text{IRQ1}}$ は P93 から入力 10 : $\overline{\text{IRQ1}}$ は P11 から入力 11 : 設定禁止
1 0	IRQ0S1 IRQ0S0	0 1	R/W R/W	IRQ0 セレクト 1, 0 00 : $\overline{\text{IRQ0}}$ は PB0 から入力 01 : $\overline{\text{IRQ0}}$ は P92 から入力 10 : $\overline{\text{IRQ0}}$ は P30 から入力 11 : 設定禁止

● TCSRWD1 タイマコントロール / ステータスレジスタ WD1 アドレス : H'FFB1

ビット	ビット名	設定値	R/W	機能
7	B6WI	1	R/W	ビット 6 書き込み禁止 このビットへの書き込み値が 0 のときだけ、このレジスタのビット 6 に対する書き込みが有効となります。リードすると常に 1 が読み出されます。
6	TCWE	0	R/W	タイマカウンタ WD 書き込み許可 このビットが 1 のとき TCWD がライトイネーブルとなります。このビットにデータを書き込むときはビット 7 の書き込み値は 0 にしてください。
5	B4WI	1	R/W	ビット 4 書き込み禁止 このビットへの書き込み値が 0 のときだけ、このレジスタのビット 4 に対する書き込みが有効となります。リードすると常に 1 が読み出されます。
4	TCSRWE	0	R/W	タイマコントロール / ステータスレジスタ WD1 書き込み許可 このビットが 1 のとき、このレジスタのビット 2 およびビット 0 がライトイネーブルとなります。このビットにデータを書き込むときにはビット 5 の書き込み値は 0 にしてください。
3	B2WI	1	R/W	ビット 2 書き込み禁止 このビットへの書き込み値が 0 のときだけ、このレジスタのビット 2 に対する書き込みが有効となります。リードすると常に 1 が読み出されます。
2	WDON	0	R/W	ウォッチドッグタイマオン このビットを 1 にセットすると、TCWD がカウントアップを開始します。0 にクリアすると TCWD はカウントアップを停止します。 [クリア条件] TCSRWE = 1 の状態で、B2WI に 0, WDON に 0 をライトしたとき [セット条件] TCSRWE = 1 の状態で、B2WI に 0, WDON に 1 をライトしたとき
1	B0WI	1	R/W	ビット 0 書き込み禁止 このビットへの書き込み値が 0 のときだけ、このレジスタのビット 0 に対する書き込みが有効となります。リードすると常に 1 が読み出されます。
0	WRST	0	R/W	ウォッチドッグタイマリセット [クリア条件] RES 端子によるリセット TCSRWE = 1 の状態で、B0WI に 0, WRST に 0 をライトしたとき [セット条件] TCWD がオーバフローし、内部リセット信号が発生したとき

● PDR8 ポートデータレジスタ 8 アドレス : H'FFDB

ビット	ビット名	設定値	R/W	機能
3	P83	1	R/W	PCR8 が 1 のとき、ポート 8 のリードを行なうと、PDR8 の値をリードします。そのため端子状態の影響を受けません。PCR8 が 0 のとき、ポート 8 のリードを行なうと端子状態が読み出されません。
2	P82	1	R/W	

• PCR8 ポートコントロールレジスタ 8 アドレス : H'FFEB

ビット	ビット名	設定値	R/W	機能
3	PCR83	1	W	PCR8 に 1 をセットすると対応する端子は出力端子となり, 0 にクリアすると入力端子となります。当該端子が汎用入出力に設定されている場合には, PCR8 および PDR8 の設定が有効となります。また, 本レジスタはライト専用です。リードした場合, 各ビットは不定値が読み出されます。
2	PCR82	1	W	

• PUCR8 ポートブルアップコントロールレジスタ 8 アドレス : H'F086

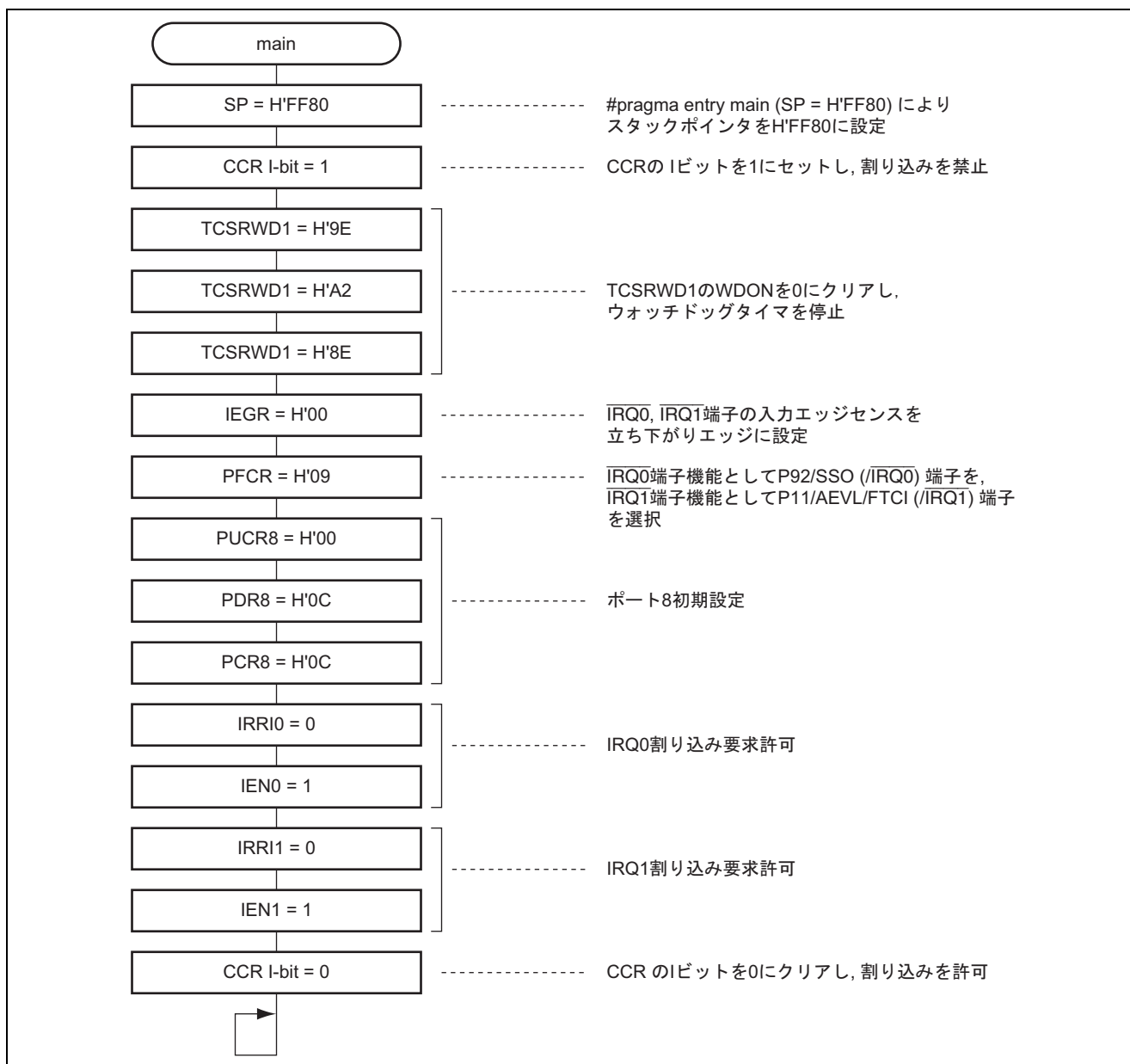
ビット	ビット名	設定値	R/W	機能
3	PUCR83	0	R/W	PCR8 が 0 の状態で PUCR8 に 1 をセットすると対応する入力ブルアップ MOS は ON 状態となり, 0 にクリアすると OFF 状態となります。
2	PUCR82	0	R/W	

4.4 使用 RAM 説明

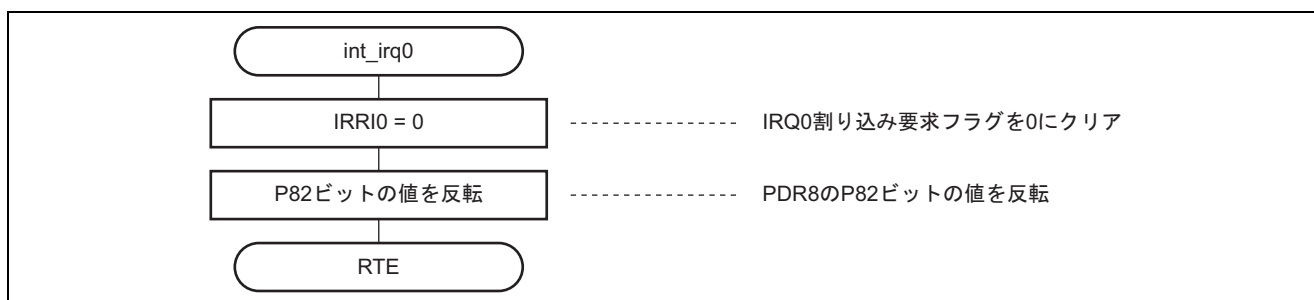
本タスク例では内蔵 RAM を使用しません。

5. フローチャート

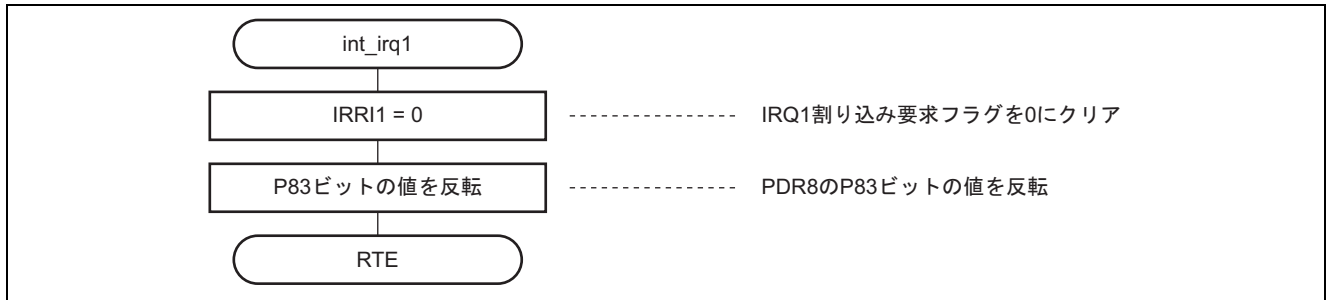
5.1 main



5.2 int_irq0



5.3 int_irq1



5.4 リンクアドレス指定

セクション名	アドレス
CVECT	H'0000
P	H'0100

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.09.14	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジー製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジーが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジーは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジーは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジー半導体製品のご購入に当たりますは、事前にルネサス テクノロジー、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジーホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジーはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジーは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジー、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジーの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジー、ルネサス販売または特約店までご照会ください。