

RX66N グループ RX64M グループ

RX66N グループと RX64M グループの相違点

要旨

本アプリケーションノートは、主に RX66N グループ、RX64M グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートで特に記載のない箇所については RX66N グループの 224 ピンパッケージと RX64M グループの 177 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順の仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX66N グループ、RX64M グループ

目次

1. RX66N グループと RX64M グループの搭載機能比較.....	4
2. 仕様の概要比較.....	6
2.1 CPU	6
2.2 動作モード.....	8
2.3 アドレス空間	9
2.4 オプション設定メモリ	12
2.5 クロック発生回路.....	13
2.6 クロック周波数精度測定回路.....	16
2.7 消費電力低減機能.....	18
2.8 レジスタライトプロテクション機能.....	23
2.9 例外処理.....	24
2.10 割り込みコントローラ	25
2.11 バス.....	28
2.12 データトランスファコントローラ	30
2.13 イベントリンクコントローラ	32
2.14 I/O ポート.....	38
2.15 マルチファンクションピンコントローラ	40
2.16 ポートアウトプットイネーブル 3.....	41
2.17 汎用 PWM タイマ.....	45
2.18 イーサネットコントローラ	54
2.19 イーサネットコントローラ用 DMA コントローラ	55
2.20 USB2.0FS ホスト/ファンクションモジュール	57
2.21 シリアルコミュニケーションインタフェース.....	58
2.22 I ² C バスインタフェース	62
2.23 シリアルペリフェラルインタフェース.....	64
2.24 CRC 演算器	67
2.25 シリアルサウンドインタフェース/拡張シリアルサウンドインタフェース.....	69
2.26 SD ホストインタフェース	73
2.27 バウンダリスキャン	75
2.28 12 ビット A/D コンバータ	76
2.29 12 ビット D/A コンバータ	83
2.30 RAM.....	84
2.31 スタンバイ RAM	86
2.32 フラッシュメモリ.....	87
2.33 パッケージ.....	92
3. 端子機能の比較.....	93
3.1 176 ピン LFBGA パッケージ	93
3.2 176 ピン LFQFP パッケージ	100
3.3 145 ピン TFLGA パッケージ	107
3.4 144 ピン LFQFP パッケージ	113
3.5 100 ピン LFQFP パッケージ	119
4. 移行の際の留意点.....	124

4.1	端子設計の留意点.....	124
4.1.1	VCL 端子(外付け容量).....	124
4.1.2	AVCC 端子と AVSS 端子間のデカップリング容量挿入方法	124
4.2	機能設計の留意点.....	124
4.2.1	フラッシュアクセスウィンドウ設定レジスタ (FAW)	124
4.2.2	クロック周波数設定	124
4.2.3	低 CL 水晶振動子の使用に関する注意事項	125
4.2.4	バッテリーバックアップ機能	125
4.2.5	コンペア機能制約.....	125
4.2.6	出力バッファアンプ使用時の初期設定手順	125
4.2.7	レジスタ退避バンク内 RAM の自己診断に関する注意事項.....	126
4.2.8	ROM キャッシュ	126
4.2.9	FCU RAM へのファームウェア転送	126
4.2.10	ユーザブートモード	126
5.	参考ドキュメント.....	127
	改訂記録.....	129

1. RX66N グループと RX64M グループの搭載機能比較

RX66N グループと RX64M グループの搭載機能比較を以下に示します。機能の詳細については「2 仕様の概要比較」および「5 参考ドキュメント」を参照してください。

表 1.1 に RX64M/RX66N 搭載機能比較を示します。

表 1.1 RX64M/RX66N 搭載機能比較

機能名	RX64M	RX66N
CPU	●	
動作モード	●/■	
アドレス空間	▲	
リセット	○	
オプション設定メモリ (OFSM)	●/■	
電圧検出回路 (LVDA)	○	
クロック発生回路	●/▲/■	
クロック周波数精度測定回路 (CAC)	●	
消費電力低減機能	●/▲/■	
バッテリーバックアップ機能	○	
レジスタライトプロテクション機能	●	
例外処理	●	
割り込みコントローラ (ICUA):RX64M、(ICUD):RX66N	●/■	
バス	●/■	
メモリプロテクションユニット (MPU)	○	
DMA コントローラ (DMACa)	○	
EXDMA コントローラ (EXDMACa)	○	
データトランスファコントローラ (DTCa):RX64M、(DTCb):RX66N	●	
イベントリンクコントローラ (ELC)	●	
I/O ポート	●	
マルチファンクションピンコントローラ (MPC)	●/▲	
マルチファンクションタイマパルスユニット 3 (MTU3a)	○	
ポートアウトプットイネーブル 3 (POE3a)	■	
汎用 PWM タイマ (GPTA):RX64M、(GPTW):RX66N	●	
GPTW 用ポートアウトプットイネーブル (POEG)	×	○
16 ビットタイマパルスユニット (TPUa)	○	
プログラマブルパルスジェネレータ (PPG)	○	
8 ビットタイマ (TMR)	○	
コンペアマッチタイマ (CMT)	○	
コンペアマッチタイマ W (CMTW)	○	
リアルタイムクロック (RTCd)	○	
ウォッチドッグタイマ (WDTa)	○	
独立ウォッチドッグタイマ (IWDTa)	○	
イーサネットコントローラ (ETHERC)	■	
イーサネットコントローラ用 PTP コントローラ (EPTPC)	○	×
イーサネットコントローラ用 DMA コントローラ (EDMACa)	■	
PHY マネジメントインタフェース (PMGI)	×	○

機能名	RX64M	RX66N
USB2.0 ホスト/ファンクションモジュール (USBb)		▲
USB 2.0 Full-Speed ホスト / ファンクションモジュール (USBA)	○	×
シリアルコミュニケーションインタフェース (SCIg, SCIf):RX64M シリアルコミュニケーションインタフェース (SCIj, SCIf, SCIf):RX66N		●
FIFO 内蔵シリアルコミュニケーションインタフェース (SCIFA)	○	×
I²C バスインタフェース (R1ICa)		●
CAN モジュール (CAN)	○	
シリアルペリフェラルインタフェース (RSPIa):RX64M、(RSPIc):RX66N		●/▲
クワッドシリアルペリフェラルインタフェース (QSPI)	○	
CRC 演算器 (CRC):RX64M、(CRCA):RX66N		●
シリアルサウンドインタフェース (SSI):RX64M 拡張シリアルサウンドインタフェース (SSIE):RX66N		●/▲
サンプリングレートコンバータ (SRC)	○	×
SD ホストインタフェース (SDHI)		●
マルチメディアカードインタフェース (MMCIF)	○	
パラレルデータキャプチャユニット (PDC)		○
グラフィック LCD コントローラ (GLCDC)	×	○
2D 描画エンジン (DRW2D)	×	○
バウンダリスキャン		▲
AES	○	×
DES	○	×
SHA	○	×
RNG	○	×
Trusted Secure IP (TSIP)	×	○
12 ビット A/D コンバータ (S12ADC):RX64M、(S12ADFa):RX66N		●/▲
12 ビット D/A コンバータ (R12DA):RX64M、(R12DAa):RX66N		●
温度センサ (TEMPS)	○	
データ演算回路 (DOC)	○	
RAM		●
スタンバイ RAM		▲
フラッシュメモリ (FLASH)		●/▲/■
パッケージ		●/▲/■

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は赤字にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は赤字に、いずれかのグループにしか存在しない項目は黒字でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を、表 2.2 に CPU のレジスタ比較を示します。

表 2.1 CPU の概要比較

項目	RX64M	RX66N
中央演算処理装置	- 最大動作周波数：120MHz 32 ビット RX CPU (RXv2) - 最小命令実行時間：1 命令 1 クロック - アドレス空間： 4G バイト・リニアアドレス - レジスタ - 汎用レジスタ：32 ビット × 16 本 - 制御レジスタ：32 ビット × 10 本 - アキュムレータ：72 ビット × 2 本 - 基本命令：75 種類 - 浮動小数点演算命令：11 種類 - DSP 機能命令：23 種類 - アドレッシングモード：11 種類 - データ配置 - 命令：リトルエンディアン - データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット × 32 ビット → 64 ビット - 除算器： 32 ビット ÷ 32 ビット → 32 ビット - バレルシフタ：32 ビット	- 最大動作周波数：120MHz 32 ビット RX CPU (RXv3) - 最小命令実行時間：1 命令 1 クロック - アドレス空間： 4G バイト・リニアアドレス - レジスタ - 汎用レジスタ：32 ビット × 16 本 - 制御レジスタ：32 ビット × 10 本 - アキュムレータ：72 ビット × 2 本 - 基本命令：77 命令 - 単精度浮動小数点演算命令：11 命令 - DSP 機能命令：23 命令 - レジスター括退避機能命令：2 命令 - アドレッシングモード：11 種類 - データ配置 - 命令：リトルエンディアン - データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット × 32 ビット → 64 ビット - 除算器： 32 ビット ÷ 32 ビット → 32 ビット - バレルシフタ：32 ビット
FPU	- 単精度浮動小数点数(32 ビット) - IEEE754 に準拠したデータタイプ、および例外	- 単精度浮動小数点数(32 ビット) - IEEE754 に準拠したデータタイプ、および例外
倍精度浮動小数点 コプロセッサ	-	- 倍精度浮動小数点データレジスタ：64 ビット × 16 本 - 倍精度浮動小数点制御レジスタ：32 ビット × 4 本 - 倍精度浮動小数点処理命令：21 種類 - 倍精度浮動小数点例外の割り込みコントローラへの通知機能

項目	RX64M	RX66N
レジスタ括退避機能	-	• CPU レジスタの退避・復帰を一括して高速に行う • 16 個のレジスタ退避バンクを搭載

表 2.2 CPU のレジスタ比較

レジスタ	ビット	RX64M	RX66N
DR0~DR15	-	-	倍精度浮動小数点データレジスタ
DPSW	-	-	倍精度浮動小数点ステータスワード
DCMR	-	-	倍精度浮動小数点比較結果レジスタ
DECNT	-	-	倍精度浮動小数点例外処理動作制御レジスタ
DEPC	-	-	倍精度浮動小数点例外プログラムカウンタ

2.2 動作モード

表 2.3 に動作モードの概要比較を、表 2.4 に動作モードのレジスタ比較を示します。

表 2.3 動作モードの概要比較

項目	RX64M	RX66N
モード設定端子による動作モード	シングルチップモード	シングルチップモード
	ブートモード (SCI インタフェース)	ブートモード (SCI インタフェース)
	ブートモード (USB インタフェース)	ブートモード (USB インタフェース)
	ユーザブートモード	-
	-	ブートモード (FINE インタフェース)
レジスタによる動作モード	シングルチップモード	シングルチップモード
	ユーザブートモード	-
	内蔵 ROM 無効拡張モード	内蔵 ROM 無効拡張モード
	内蔵 ROM 有効拡張モード	内蔵 ROM 有効拡張モード

表 2.4 動作モードのレジスタ比較

レジスタ	ビット	RX64M	RX66N
MDSR	-	モードステータスレジスタ	-

2.3 アドレス空間

表 2.5 にシングルチップモードのメモリマップ比較、表 2.6 に内蔵 ROM 有効拡張モードのメモリマップ比較、表 2.7 に内蔵 ROM 無効拡張モードのメモリマップ比較を示します。

表 2.5 シングルチップモードのメモリマップ比較

開始アドレス	RX64M	RX66N	
0000 0000h	内蔵 RAM	内蔵 RAM	
0008 0000h	周辺 I/O レジスタ	周辺 I/O レジスタ	
000A 4000h	スタンバイ RAM	スタンバイ RAM	
000A 6000h	周辺 I/O レジスタ	周辺 I/O レジスタ	
0010 0000h	内蔵 ROM (データフラッシュメモリ)	内蔵 ROM (データフラッシュメモリ)	
0010 8000h			
0011 0000h	予約領域	予約領域	
0012 0040h			内蔵 ROM (オプション設定メモリ)
0012 0070h			予約領域
007E 0000h	内蔵 ROM (書き換え専用)	FACI コマンド発行領域	
007F 0000h	予約領域		
007F 0004h	予約領域	予約領域	
007F 8000h			FCU-RAM 領域
007F 9000h			予約領域
007F C000h	周辺 I/O レジスタ	周辺 I/O レジスタ	
007F E000h			周辺 I/O レジスタ
0080 0000h	予約領域	内蔵拡張 RAM	
0088 0000h		予約領域	
00FF 8000h	ECC-RAM 領域	ECCRAM	
0100 0000h	予約領域	予約領域	
FE7F 5D00h		内蔵 ROM (オプション設定メモリ)	
FE7F 5D80h		予約領域	
FE7F 7D70h		内蔵 ROM (読み出し専用)	
FE7F 7DA0h		予約領域	
FEFF F000h	内蔵 ROM (FCU ファームウェア) (読み出し専用)		
FF00 0000h	予約領域		
FF7F 8000h	内蔵 ROM (ユーザブート) (読み出し専用)		
FF80 0000h	予約領域	内蔵 ROM (コードフラッシュメモリ)	
FFC0 0000h	内蔵 ROM (プログラム ROM) (読み出し専用)		

表 2.6 内蔵 ROM 有効拡張モードのメモリマップ比較

開始アドレス	RX64M	RX66N
0000 0000h	内蔵 RAM	内蔵 RAM
0008 0000h	周辺 I/O レジスタ	周辺 I/O レジスタ
000A 4000h	スタンバイ RAM	スタンバイ RAM
000A 6000h	周辺 I/O レジスタ	周辺 I/O レジスタ
0010 0000h	内蔵 ROM (データフラッシュメモリ)	内蔵 ROM (データフラッシュメモリ)
0010 8000h		
0011 0000h	予約領域	予約領域
0012 0040h	内蔵 ROM (オプション設定メモリ)	
0012 0070h	予約領域	
007E 0000h	内蔵 ROM (書き換え専用)	FACI コマンド発行領域
007F 0000h	予約領域	
007F 0004h		
007F 8000h	FCU-RAM 領域	予約領域
007F 9000h	予約領域	
007F C000h		周辺 I/O レジスタ
007F E000h	周辺 I/O レジスタ	
0080 0000h	予約領域	内蔵拡張 RAM
0088 0000h		予約領域
00FF 8000h	ECC-RAM 領域	ECCRAM
0100 0000h	CS7 (16M バイト)	CS7 (16M バイト)
0200 0000h	CS6 (16M バイト)	CS6 (16M バイト)
0300 0000h	CS5 (16M バイト)	CS5 (16M バイト)
0400 0000h	CS4 (16M バイト)	CS4 (16M バイト)
0500 0000h	CS3 (16M バイト)	CS3 (16M バイト)
0600 0000h	CS2 (16M バイト)	CS2 (16M バイト)
0700 0000h	CS1 (16M バイト)	CS1 (16M バイト)
0800 0000h	SDCS (128M バイト)	SDCS (128M バイト)
1000 0000h		予約領域
FE7F 5D00h		内蔵 ROM (オプション設定メモリ)
FE7F 5D80h	予約領域	予約領域
FE7F 7D70h		内蔵 ROM (読み出し専用)
FE7F 7DA0h		
FEFF F000h	内蔵 ROM (FCU ファームウェア) (読み出し専用)	
FF00 0000h	予約領域	予約領域
FF7F 8000h	内蔵 ROM (ユーザブート) (読み出し専用)	
FF80 0000h	予約領域	
FFC0 0000h	内蔵 ROM (プログラム ROM) (読み出し専用)	内蔵 ROM (コードフラッシュメモリ)

太枠で囲まれた領域は外部アドレス空間(CS 領域、SDRAM 領域)です。

表 2.7 内蔵 ROM 無効拡張モードのメモリマップ比較

開始アドレス	RX64M	RX66N
0000 0000h	内蔵 RAM	内蔵 RAM
0008 0000h	周辺 I/O レジスタ	周辺 I/O レジスタ
000A 4000h	スタンバイ RAM	スタンバイ RAM
000A 6000h	周辺 I/O レジスタ	周辺 I/O レジスタ
0010 0000h	予約領域	予約領域
0080 0000h		内蔵拡張 RAM
0088 0000h		予約領域
00FF 8000h	ECC-RAM 領域	ECCRAM
0100 0000h	CS7 (16M バイト)	CS7 (16M バイト)
0200 0000h	CS6 (16M バイト)	CS6 (16M バイト)
0300 0000h	CS5 (16M バイト)	CS5 (16M バイト)
0400 0000h	CS4 (16M バイト)	CS4 (16M バイト)
0500 0000h	CS3 (16M バイト)	CS3 (16M バイト)
0600 0000h	CS2 (16M バイト)	CS2 (16M バイト)
0700 0000h	CS1 (16M バイト)	CS1 (16M バイト)
0800 0000h	SDCS (128M バイト)	SDCS (128M バイト)
1000 0000h	予約領域	予約領域
FF00 0000h	CS0 (16M バイト)	CS0 (16M バイト)

太枠で囲まれた領域は外部アドレス空間(CS 領域、SDRAM 領域)です。

2.4 オプション設定メモリ

表 2.8 にオプション設定メモリのレジスタ比較を示します。

表 2.8 オプション設定メモリのレジスタ比較

レジスタ	ビット	RX64M	RX66N(OFSM)
SPCC	IDE	ID コードプロテクト有効ビット	-
	SEPR	ブロックイレースコマンド プロテクトビット	-
	WRPR	プログラムコマンド プロテクトビット	-
	RDPR	リードコマンドプロテクトビット	-
OSIS	-	OCD/ シリアルプログラマ ID 設定レジスタ OCD/シリアルプログラマの ID コー ドプロテクトに使用する ID コード を格納します。 詳細はユーザーズマニュアルを参照 してください。	OCD/ シリアルプログラマ ID 設定レジスタ OCD/シリアルプログラマの ID コー ドプロテクトに使用する 制御コー ド 、または ID コードを格納しま す。 詳細はユーザーズマニュアルを参照 してください。
MDE	BANKMD[2:0]	-	バンクモード選択ビット
TMEF	TMEFDB[2:0]	-	デュアルバンク TM イネーブルビット
BANKSEL	-	-	バンク選択レジスタ
FAW	-	-	フラッシュアクセスウィンドウ 設定レジスタ
ROMCODE	-	-	ROM コードプロテクトレジスタ

2.5 クロック発生回路

表 2.9 にクロック発生回路の概要比較を、表 2.10 にクロック発生回路のレジスタ比較を示します。

表 2.9 クロック発生回路の概要比較

項目	RX64M	RX66N
用途	• CPU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • ETHERC, EDMAC, EPTPC, USBA, RSPI, SCIF, MTU3, GPT, AES に供給される周辺モジュールクロック (PCLKA) の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • S12ADC に供給される周辺モジュール (アナログ変換用) クロック (PCLKC : ユニット 0, PCLKD : ユニット 1) の生成 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • 外部バスに供給される外部バスクロック (BCLK) の生成 • SDRAM に供給される外部バスクロック (SDCLK) の生成 • USBb, USBA の PHY に供給される USB クロック (UCLK) の生成 • USBA の PHY に供給される USBA クロック (USBMCLK) の生成 • CAC に供給される CAC クロック (CACCLK) の生成 • CAN に供給される CAN クロック (CANMCLK) の生成 • RTC に供給される RTC サブクロック (RTCSCLK) の生成 • RTC に供給される RTC メインクロック (RTCMCLK) の生成 • IWDT に供給される IWDT 専用クロック (IWDTCCLK) の生成 • JTAG に供給される JTAG クロック (JTAGTCK) の生成	• CPU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • ETHERC, EDMAC, RSPI, SCi, MTU, GLCDC, DRW2D, PMGI, GPTW に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • S12AD に供給される周辺モジュール (アナログ変換用) クロック (PCLKC : ユニット 0, PCLKD : ユニット 1) の生成 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • 外部バスに供給される外部バスクロック (BCLK) の生成 • SDRAM に供給される外部バスクロック (SDCLK) の生成 • USB に供給される USB クロック (UCLK) の生成 • CAC に供給される CAC クロック (CACCLK) の生成 • CAN に供給される CAN クロック (CANMCLK) の生成 • RTC に供給される RTC サブクロック (RTCSCLK) の生成 • RTC に供給される RTC メインクロック (RTCMCLK) の生成 • IWDT に供給される IWDT 専用クロック (IWDTCCLK) の生成 • JTAG に供給される JTAG クロック (JTAGTCK) の生成

項目	RX64M	RX66N
動作周波数	• ICLK : 120MHz (max) • PCLKA : 120MHz (max) • PCLKB : 60MHz (max) • PCLKC : 60MHz (max) • PCLKD : 60MHz (max) • FCLK : — 4MHz~60MHz (コードフラッシュメモリ、データフラッシュメモリ P/E 時) — 60MHz (max) (データフラッシュメモリ読み出し時) • BCLK : 120MHz (max) • BCLK 端子出力 : 60MHz (max) • SDCLK 端子出力 : 60MHz (max) • UCLK : 48MHz (max) • USBMCLK : 20MHz, 24MHz • CACCLK : 各発振器のクロックと同じ • CANMCLK : 24MHz (max) • RTCCLK : 32.768kHz • RTCMCLK : 8MHz~16MHz • IWDTCCLK : 120kHz • JTAGTCK : 10MHz (max)	• ICLK : 120MHz (max) • PCLKA : 120MHz (max) • PCLKB : 60MHz (max) • PCLKC : 60MHz (max) • PCLKD : 60MHz • FCLK : — 4MHz~60MHz (コードフラッシュメモリ、データフラッシュメモリ P/E 時) — 60MHz (max) (データフラッシュメモリ読み出し時) • BCLK : 120MHz (max) • BCLK 端子出力 : 80MHz (max) • SDCLK 端子出力 : 80MHz (max) • UCLK : 48MHz (max) • CLKOUT25M 端子出力 : 25MHz (max) • CLKOUT 端子出力 : 40MHz (max) • CACCLK : 各発振器のクロックと同じ • CANMCLK : 24MHz (max) • RTCCLK : 32.768kHz • RTCMCLK : 8MHz~16MHz • IWDTCCLK : 120kHz • JTAGTCK : 10MHz (max)
メインクロック発振器	• 発振子周波数 : 8MHz~24MHz • 外部クロック入力周波数 : 24MHz (max) • 接続できる発振子または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL, XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU3, GPT の端子をハイインピーダンスにする機能	• 発振子周波数 : 8MHz~24MHz • 外部クロック入力周波数 : 30MHz (max) • 接続できる発振子または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL, XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU、GPTW の端子をハイインピーダンスにする機能
サブクロック発振器	• 発振子周波数 : 32.768kHz • 接続できる発振子または付加回路 : 水晶振動子 • 接続端子 : XCIN, XCOU	• 発振子周波数 : 32.768kHz • 接続できる発振子または付加回路 : 水晶振動子 • 接続端子 : XCIN, XCOU
PLL 周波数シンセサイザ	• 入力クロックソース : メインクロック、HOCO • 入力分周比 : 1, 2, 3 分周から選択可能 • 入力周波数 : 8MHz~24MHz • 逓倍比 : 10~30 逓倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数 : 120MHz~240MHz	• 入力クロックソース : メインクロック、HOCO • 入力分周比 : 1~3 分周から選択可能 • 入力周波数 : 8MHz~24MHz • 逓倍比 : 10~30 逓倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数 : 120MHz~240MHz

項目	RX64M	RX66N
特定用途向け PLL 周波数シンセサイザ(PPLL)	-	- 入力クロックソース：メインクロック、HOCO - 入力分周比：1～3 分周から選択可能 - 入力周波数：8MHz～24MHz - 逡倍比：10～30 逡倍から選択可能 - PLL 周波数シンセサイザ出力クロック周波数：120MHz～240MHz
高速オンチップオシレータ(HOCO)	- 発振周波数：16MHz, 18MHz, 20MHz から選択可能 - HOCO 電源制御	- 発振周波数：16MHz、18MHz、20MHz から選択可能 - HOCO 電源制御
低速オンチップオシレータ(LOCO)	発振周波数：240kHz	発振周波数：240kHz
IWDT 専用オンチップオシレータ	発振周波数：120kHz	発振周波数：120kHz
JTAG 用外部クロック入力(TCK)	入力クロック周波数：10MHz (max)	入力クロック周波数：10MHz (max)
BCLK 端子の出力制御機能	- BCLK クロック出力または High 出力の選択が可能 - 出力するクロックは BCLK または BCLK の 2 分周の選択が可能	- BCLK クロック出力または High 出力の選択が可能 - 出力するクロックは BCLK または BCLK の 2 分周の選択が可能
SDCLK 端子の出力制御機能	SDCLK クロック出力または High 出力の選択が可能	SDCLK クロック出力または High 出力の選択が可能
イベントリンク機能(出力)	メインクロック発振器の発振停止検出	メインクロック発振器の発振停止検出
イベントリンク機能(入力)	低速オンチップオシレータへのクロックソース切り替え	低速オンチップオシレータへのクロックソース切り替え

表 2.10 クロック発生回路のレジスタ比較

レジスタ	ビット	RX64M	RX66N
SCKCR	BCK[3:0]	外部バスクロック(BCLK)選択ビット b19 b16 0 0 0 0 : 1 分周 0 0 0 1 : 2 分周 0 0 1 0 : 4 分周 0 0 1 1 : 8 分周 0 1 0 0 : 16 分周 0 1 0 1 : 32 分周 0 1 1 0 : 64 分周 上記以外は設定しないでください	外部バスクロック(BCLK)選択ビット b19 b16 0 0 0 0 : 1 分周 0 0 0 1 : 2 分周 0 0 1 0 : 4 分周 0 0 1 1 : 8 分周 0 1 0 0 : 16 分周 0 1 0 1 : 32 分周 0 1 1 0 : 64 分周 1 0 0 1 : 3 分周 上記以外は設定しないでください
OSCOVFSR	PPLOVF	-	PPLL クロック発振安定フラグ
CKOCR	-	-	CLKOUT 出力コントロールレジスタ
PACKCR	-	-	特定用途向けクロック制御レジスタ
PPLLCR	-	-	PPLL コントロールレジスタ
PPLLCR2	-	-	PPLL コントロールレジスタ 2
PPLLCR3	-	-	PPLL コントロールレジスタ 3

2.6 クロック周波数精度測定回路

表 2.11 にクロック周波数精度測定回路の概要比較を、表 2.12 にクロック周波数精度測定回路のレジスタ比較を示します。

表 2.11 クロック周波数精度測定回路の概要比較

項目	RX64M(CAC)	RX66N(CAC)
測定対象クロック	- メインクロック - サブクロック - HOCO クロック - LOCO クロック - IWDTCLK クロック - 周辺モジュールクロック B (PCLKB)	- メインクロック - サブクロック - HOCO クロック - LOCO クロック - IWDT 専用クロック(IWDTCLK) - 周辺モジュールクロック B (PCLKB) - USB クロック(UCLK) - Ethernet-PHY 向け外部クロック (CLKOUT25M)
測定基準クロック	- 外部から CACREF 端子に入力したクロック - メインクロック - サブクロック - HOCO クロック - LOCO クロック - IWDTCLK クロック - 周辺モジュールクロック B (PCLKB)	- 外部から CACREF 端子に入力したクロック - メインクロック - サブクロック - HOCO クロック - LOCO クロック - IWDT 専用クロック(IWDTCLK) - 周辺モジュールクロック B (PCLKB) - USB クロック(UCLK) - Ethernet-PHY 向け外部クロック (CLKOUT25M)
選択機能	デジタルフィルタ機能	デジタルフィルタ機能
割り込み要因	- 測定終了割り込み - 周波数エラー割り込み - オーバフロー割り込み	- 測定終了割り込み - 周波数エラー割り込み - オーバフロー割り込み
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップへの遷移が可能

表 2.12 クロック周波数精度測定回路のレジスタ比較

レジスタ	ビット	RX64M(CAC)	RX66N(CAC)
CACR1	FMCS[2:0]	測定対象クロック選択ビット b3 b1 0 0 0 : メインクロック 0 0 1 : サブクロック 0 1 0 : HOCO クロック 0 1 1 : LOCO クロック 1 0 0 : IWDTCCLK クロック 1 0 1 : 周辺モジュールクロック B (PCLKB) 上記以外は設定しないでください	測定対象クロック選択ビット b3 b1 0 0 0 : メインクロック 0 0 1 : サブクロック 0 1 0 : HOCO クロック 0 1 1 : LOCO クロック 1 0 0 : IWDTC 専用クロック (IWDTCCLK) 1 0 1 : 周辺モジュールクロック B (PCLKB) 1 1 0 : USB クロック(UCLK) 1 1 1 : Ethernet-PHY 向け外部クロック (CLKOUT25M) 上記以外は設定しないでください
CACR2	RSCS[2:0]	測定基準クロック選択ビット b3 b1 0 0 0 : メインクロック 0 0 1 : サブクロック 0 1 0 : HOCO クロック 0 1 1 : LOCO クロック 1 0 0 : IWDTCCLK クロック 1 0 1 : 周辺モジュールクロック B (PCLKB) 上記以外は設定しないでください	測定基準クロック選択ビット b3 b1 0 0 0 : メインクロック 0 0 1 : サブクロック 0 1 0 : HOCO クロック 0 1 1 : LOCO クロック 1 0 0 : IWDTC 専用クロック (IWDTCCLK) 1 0 1 : 周辺モジュールクロック B (PCLKB) 1 1 0 : USB クロック(UCLK) 1 1 1 : Ethernet-PHY 向け外部クロック (CLKOUT25M) 上記以外は設定しないでください

2.7 消費電力低減機能

表 2.13 に消費電力低減機能の概要比較を、表 2.14 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.15 に消費電力低減機能のレジスタ比較を示します。

表 2.13 消費電力低減機能の概要比較

項目	RX64M	RX66N
クロックの切り替えによる消費電力の低減	システムクロック (ICLK)、周辺モジュールクロック (PCLKA, PCLKB, PCLKC, PCLKD)、外部バスクロック (BCLK)、フラッシュインタフェースクロック (FCLK) に対し、個別に分周比を設定することが可能	システムクロック (ICLK)、周辺モジュールクロック (PCLKA, PCLKB, PCLKC, PCLKD)、外部バスクロック (BCLK)、フラッシュインタフェースクロック (FCLK) に対し、個別に分周比を設定することが可能
BCLK 出力制御機能	BCLK 出力または High 出力の選択が可能	BCLK 出力または High 出力の選択が可能
SDCLK 出力制御機能	SDCLK 出力または High 出力の選択が可能	SDCLK 出力または High 出力の選択が可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	- スリープモード - 全モジュールクロックストップモード - ソフトウェアスタンバイモード - ディープソフトウェアスタンバイモード	- スリープモード - 全モジュールクロックストップモード - ソフトウェアスタンバイモード - ディープソフトウェアスタンバイモード
動作電力低減機能	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 - 動作電力制御状態:3 種類 — 高速動作モード — 低速動作モード 1 — 低速動作モード 2	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 - 動作電力制御状態:3 種類 — 高速動作モード — 低速動作モード 1 — 低速動作モード 2 低速動作モード 1 と低速動作モード 2 において、同条件（周波数・電圧）に設定した場合、消費電力に差はありません。

表 2.14 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と 動作状態	RX64M	RX66N
スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	PPLL	-	動作可能
	CPU	停止(保持)	停止(保持)
	RAM、ECCRAM(RX64M)、 RAM、拡張 RAM、ECCRAM(RX66N)	動作可能(保持)	動作可能(保持)
	スタンバイ RAM	動作可能(保持)	動作可能(保持)
	フラッシュメモリ	動作	動作
	USBFS ホスト/ファンクションモジュール (USB)	動作可能	動作可能
	USBFS ホスト/ファンクションモジュール (USBA)	動作可能	-
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	-	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
全モジュールク ロックストップ モード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	PPLL	-	動作可能
	CPU	停止(保持)	停止(保持)
	RAM、ECCRAM(RX64M)、 RAM、拡張 RAM、ECCRAM(RX66N)	停止(保持)	停止(保持)
	スタンバイ RAM	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	USBFS ホスト/ファンクションモジュール (USB)	停止	停止
	USBFS ホスト/ファンクションモジュール (USBA)	停止	-

モード	遷移および解除方法と 動作状態	RX64M	RX66N
全モジュールク ロックストップ モード	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	-	動作可能 (注1)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
ソフトウェアス タンスパイモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	PPLL	-	停止
	CPU	停止(保持)	停止(保持)
	RAM、ECCRAM(RX64M)、 RAM、拡張 RAM、ECCRAM(RX66N)	停止(保持)	停止(保持)
	スタンスパイ RAM	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	USBFS ホスト/ファンクションモジュール (USB)	停止	停止
	USBFS ホスト/ファンクションモジュール (USBA)	停止	-
	ウォッチドッグタイマ(WDT)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	停止(保持)	停止(保持)
	ポートアウトプットイネーブル(POE)	-	停止(保持)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
ディープソフト ウェアスタンバ イモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (リセット処理)	プログラム実行状態 (リセット処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	停止(不定)	停止(不定)
	PLL	停止	停止
	PPLL	-	停止

モード	遷移および解除方法と 動作状態	RX64M	RX66N
ディープソフト ウェアスタンバイ モード	CPU	停止(不定)	停止(不定)
	RAM、ECCRAM(RX64M)、 RAM、拡張 RAM、ECCRAM(RX66N)	停止(不定)	停止(不定)
	スタンバイ RAM	停止(保持/不定)	停止(保持/不定)
	フラッシュメモリ	停止(保持)	停止(保持)
	USBFS ホスト/ファンクションモジュール (USB)	停止(保持/不定)	停止(保持/不定)
	USBFS ホスト/ファンクションモジュール (USBA)	停止(保持/不定)	-
	ウォッチドッグタイマ(WDT)	停止(不定)	停止(不定)
	独立ウォッチドッグタイマ(IWDT)	停止(不定)	停止(不定)
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	停止(不定)	停止(不定)
	ポートアウトブットイネーブル(POE)	-	停止(不定)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(不定)	停止(不定)
	I/O ポート	保持	保持

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

停止(不定)は、内部レジスタ値不定、内部状態は電源オフを示します。

注 1. POE 割り込みを有効にした状態で全モジュールクロックストップモード中に POE 割り込み要因が発生した場合、全モジュールクロックストップモードからの復帰はしませんが、割り込み要因発生フラグは保持されます。この状態で別要因にて全モジュールクロックストップモードから復帰した場合、復帰後に POE 割り込みが発生します。

表 2.15 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX64M	RX66N
MSTPCRA	MSTPA7	汎用 PWM タイマ 対象モジュール : GPTA	汎用 PWM タイマ/ GPTW 専用ポートアウトプットイネーブル モジュールストップ設定ビット 対象モジュール : GPTW, POEG
MSTPCRB	MSTPB12	ユニバーサルシリアルバス 2.0 FS インタフェースモジュールストップ設定ビット	-
	MSTPB14	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラ (チャンネル 1) モジュールストップ設定ビット	-
	MSTPB15	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラ (チャンネル 0) モジュールストップ設定ビット 対象モジュール : ETHER、EDMAC(チャンネル 0)	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラおよび PHY マネジメントインタフェース (チャンネル 0)モジュールストップ設定ビット 対象モジュール : ETHERC, EDMAC, PMGI (チャンネル 0)
	MSTPB16	-	シリアルペリフェラルインタフェース 1 モジュールストップ設定ビット
	MSTPB20	-	I ² C バスインタフェース 1 モジュールストップ設定ビット
MSTPCRC	MSTPC2	拡張 RAM モジュールストップ設定ビット	-
	MSTPC22	-	シリアルペリフェラルインタフェース 2 モジュールストップ設定ビット
	MSTPC28	-	2D 描画エンジンモジュールストップ設定ビット
	MSTPC29	-	グラフィック LCD コントローラモジュールストップ設定ビット
MSTPCRD	MSTPD14	シリアルサウンドインタフェース 1 モジュールストップ設定ビット 対象モジュール : SSI1	拡張 シリアルサウンドインタフェース 1 モジュールストップ設定ビット 対象モジュール : SSIE1
	MSTPD15	シリアルサウンドインタフェース 0 モジュールストップ設定ビット 対象モジュール : SSI0	拡張 シリアルサウンドインタフェース 0 モジュールストップ設定ビット 対象モジュール : SSIE0
	MSTPD23	サンプリングレートコンバータモジュールストップ設定ビット	-
	MSTPD27	-	Trusted Secure IP モジュールストップ設定ビット

2.8 レジスタライトプロテクション機能

表 2.16 にレジスタライトプロテクション機能の概要比較を示します。

表 2.16 レジスタライトプロテクション機能の概要比較

項目	RX64M	RX66N
PRC0 ビット	クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR	クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PACKCR, PLLCR, PLLCR2, PPLLCR, PPLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR, CKOCR
PRC1 ビット	- 動作モード関連レジスタ SYSCR0, SYSCR1 - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, DPSBYCR, DPSIER0~3, DPSIFR0~3, DPSIEGR0~3 - クロック発生回路関連レジスタ MOSCWTCR, SOSCWTCR, MOFCR, HOCOPCR - ソフトウェアリセットレジスタ SWRR	- 動作モード関連レジスタ SYSCR0, SYSCR1 - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, DPSBYCR, DPSIER0~3, DPSIFR0~3, DPSIEGR0~3 - クロック発生回路関連レジスタ MOSCWTCR, SOSCWTCR, MOFCR, HOCOPCR - ソフトウェアリセットレジスタ SWRR
PRC3 ビット	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR

2.9 例外処理

表 2.17 に例外処理の概要比較を示します。

表 2.17 例外処理の概要比較

項目	RX64M	RX66N
例外事象	- 未定義命令例外 - 特権命令例外 - アクセス例外 - 浮動小数点例外 - リセット - ノンマスカブル割り込み - 割り込み - 無条件トラップ	- 未定義命令例外 - 特権命令例外 - アクセス例外 - アドレス例外 - 単精度浮動小数点例外 - リセット - ノンマスカブル割り込み - 割り込み - 無条件トラップ

2.10 割り込みコントローラ

表 2.18 に割り込みコントローラの概要比較を、表 2.19 に割り込みコントローラのレジスタ比較を示します。

表 2.18 割り込みコントローラの概要比較

項目		RX64M(ICUA)	RX66N(ICUD)
割り込み	周辺機能 割り込み	周辺モジュールからの割り込み - 割り込みの検出方法：エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) - グループ割り込み：複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能 — グループ BE0 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) — グループ BL0/BL1 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) — グループ AL0/AL1 割り込み： PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) - 選択型割り込み B：割り込みベクタ番号 128～207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能 - 選択型割り込み A：割り込みベクタ番号 208～255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能	周辺モジュールからの割り込み - 割り込みの検出方法：エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) - グループ割り込み：複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能 — グループ IE0 割り込み： ICLK を動作クロックとするコプロセッサの割り込み要因(エッジ検出) — グループ BE0 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) — グループ BL0/BL1/BL2 割り込み： PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) — グループ AL0/AL1 割り込み： PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) - 選択型割り込み B：割り込みベクタ番号 128～207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能 - 選択型割り込み A：割り込みベクタ番号 208～255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能
	外部端子 割り込み	IRQi 端子(i = 0～15)への入力信号による割り込み - 割り込み検出：Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 - デジタルフィルタを使用することにより、ノイズを除去することが可能	IRQi 端子(i = 0～15)への入力信号による割り込み - 割り込み検出：Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 - デジタルフィルタを使用することにより、ノイズを除去することが可能
	ソフトウェア 割り込み	- レジスタへの書き込みにより、割り込み要求を発生させることが可能 - 要因数：2	- レジスタへの書き込みにより、割り込み要求を発生させることが可能 - 要因数：2
	割り込み 優先レベル	割り込み要因プライオリティレジスタ r (IPRr)により優先レベルを設定	割り込み要因プライオリティレジスタ r (IPRr) (r = 000～255)により優先レベルを設定
	高速割り 込み機能	CPU の割り込み応答時間を短縮可能。1つの割り込み要因にのみ設定可能	CPU の割り込み応答時間を短縮可能。1つの割り込み要因にのみ設定可能

項目		RX64M(ICUA)	RX66N(ICUD)
割り込み	DTC、DMAC 制御	割り込み要因により DTC や DMAC の起動が可能	割り込み要因により DTC や DMAC の起動が可能
	EXDMAC 制御	選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能	選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能
ノンマスカブル割り込み	NMI 端子割り込み	NMI 端子への入力信号による割り込み - 割り込み検出：立ち下がリエッジまたは立ち上がりエッジ - デジタルフィルタを使用することにより、ノイズを除去することが可能	NMI 端子への入力信号による割り込み - 割り込み検出：立ち下がリエッジまたは立ち上がりエッジ - デジタルフィルタを使用することにより、ノイズを除去することが可能
	発振停止検出割り込み	メインクロック発振器の停止を検出したときの割り込み	メインクロック発振器の停止を検出したときの割り込み
	WDT アンダフロー/リフレッシュエラー割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー/リフレッシュエラー割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出 1 回路(LVD1)からの割り込み	電圧検出 1 回路(LVD1)からの割り込み
	電圧監視 2 割り込み	電圧検出 2 回路(LVD2)からの割り込み	電圧検出 2 回路(LVD2)からの割り込み
	RAM エラー割り込み	RAM のパリティチェックエラー、または ECCRAM の ECC エラーを検出したときの割り込み	RAM (拡張 RAM を含む) のパリティチェックエラー、または ECCRAM の ECC エラーを検出したときの割り込み
	倍精度浮動小数点例外	-	倍精度浮動小数点コプロセッサからの例外
低消費電力状態からの復帰	スリープモード	すべての割り込み要因で復帰	すべての割り込み要因で復帰
	全モジュールクロックストップモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、 USBA レジューム 、IWDT、選択型割り込み 146～157)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、IWDT、選択型割り込み 146～157)で復帰

項目		RX64M(ICUA)	RX66N(ICUD)
低消費電力状態からの復帰	ソフトウェアスタンバイモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、 USBA レジューム 、IWDI)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、IWDI)で復帰
	ディープソフトウェアスタンバイモード	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、 USBA レジューム)で復帰	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期)で復帰

表 2.19 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX64M(ICUA)	RX66N(ICUD)
NMISR	ECCRAMST	RAM エラー割り込みステータスフラグ	-
	EXNMIST	-	拡張ノンマスカブル割り込みステータスフラグ
NMIER	ECCRAMEN	RAM エラー割り込み許可ビット	-
	EXNMIEN	-	拡張ノンマスカブル割り込み許可ビット
EXNMISR	-	-	拡張ノンマスカブル割り込みステータスレジスタ
EXNMIER	-	-	拡張ノンマスカブル割り込み許可レジスタ
EXNMICLR	-	-	拡張ノンマスカブル割り込みステータスクリアレジスタ
GRPIE0	-	-	グループ IE0 割り込み要求レジスタ
GRPBL2	-	-	グループ BL2 割り込み要求レジスタ
GENIE0	-	-	グループ IE0 割り込み要求許可レジスタ
GENBL2	-	-	グループ BL2 割り込み要求許可レジスタ
GCRIE0	-	-	グループ IE0 割り込みクリアレジスタ
PIBRk	-	選択型割り込み B 要求レジスタ k (k = 0h~Ah)	選択型割り込み B 要求レジスタ k (k = 0h~ Bh)
PIARk	-	選択型割り込み A 要求レジスタ k (k = 0h~ Bh)	選択型割り込み A 要求レジスタ k (k = 0h~Ah, Ch)

2.11 バス

表 2.20 にバスの概要比較を、表 2.21 にバスのレジスタ比較を示します。

表 2.20 バスの概要比較

項目		RX64M	RX66N
CPU バス	命令バス	• CPU (命令)を接続 • 内蔵メモリを接続(RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• CPU (命令)を接続 • 内蔵メモリを接続(RAM、拡張 RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
	オペランドバス	• CPU (オペランド)を接続 • 内蔵メモリを接続(RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• CPU (オペランド)を接続 • 内蔵メモリを接続(RAM、拡張 RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	• RAM を接続	• RAM を接続
	メモリバス 2	• コードフラッシュメモリを接続	• コードフラッシュメモリを接続
	メモリバス 3	• ECCRAM を接続	• 拡張 RAM、ECCRAM を接続
内部メインバス	内部メインバス 1	• CPU を接続 • システムクロック(ICLK)に同期して動作	• CPU を接続 • システムクロック(ICLK)に同期して動作
	内部メインバス 2	• DTC, DMAC, EDMAC を接続 • 内蔵メモリを接続(RAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作	• DTC, DMAC, 拡張バスマスタを接続 • 内蔵メモリを接続(RAM、拡張 RAM、ECCRAM、コードフラッシュメモリ) • システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	• 周辺機能(DTC, DMAC, EXDMAC, 割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作)	• 周辺機能(DTC, DMAC, EXDMAC, 割り込みコントローラ、バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作)
	内部周辺バス 2	• 周辺機能(内部周辺バス 1, 3, 4, 5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(内部周辺バス 1, 3~5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 3	• 周辺機能(USBb, PDC, スタンバイ RAM)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(USBb, PDC, スタンバイ RAM)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 4	• 周辺機能(EDMAC, ETHERC, EPTPC, MTU3, GPT, SCIF, RSPI, USBA, AES)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作	• 周辺機能(EDMAC, ETHERC, PMGI, GPTW, MTU, SCli, RSPI)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 5	予約領域	• 周辺機能(GLCDC, DRW2D)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作

項目		RX64M	RX66N
内部周辺バス	内部周辺バス 6	- コードフラッシュメモリ(P/E 時)、データフラッシュメモリを接続 - FlashIF クロック(FCLK)に同期して動作	- コードフラッシュメモリ(P/E 時)、データフラッシュメモリを接続 - FlashIF クロック(FCLK)に同期して動作
外部バス	CS 領域	- 外部デバイスを接続 - 外部バスクロック(BCLK)に同期して動作	- 外部デバイスを接続 - 外部バスクロック(BCLK)に同期して動作
	SDRAM 領域	- SDRAM を接続 - SDRAM クロック(SDCLK)に同期して動作	- SDRAM を接続 - SDRAM クロック(SDCLK)に同期して動作

表 2.21 バスのレジスタ比較

レジスタ	ビット	RX64M	RX66N
BERSR1	MST[2:0]	バスマスタコードビット b6 b4 000: CPU 001: 予約 010: 予約 011: DTC/DMAC 100: 予約 101: 予約 110: EDMAC 111: EXDMAC	バスマスタコードビット b6 b4 000: CPU 001: 予約 010: 予約 011: DTC/DMAC 100: 予約 101: 予約 110: 拡張バスマスタ 111: EXDMAC
BUSPRI	BPRA [1:0]	メモリバス 1, 3 (RAM/ECCRAM) プライオリティ制御ビット	メモリバス 1, 3 (RAM/拡張 RAM/ECCRAM) プライオリティ制御ビット
EBMAPCR	-	-	拡張バスマスタ優先度制御レジスタ

2.12 データトランスファコントローラ

表 2.22 にデータトランスファコントローラの概要比較を、表 2.23 にデータトランスファコントローラのレジスタ比較を示します。

表 2.22 データトランスファコントローラの概要比較

項目	RX64M(DTCa)	RX66N(DTCb)
転送チャネル数	DTC 起動が可能なすべての割り込み要因の数と同数	DTC 起動が可能なすべての割り込み要因の数と同数
転送モード	- ノーマル転送モード 1 回の起動で 1 データ転送する - リピート転送モード 1 回の起動で 1 データ転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する - ブロックサイズは、最大 256×32 ビット = 1024 バイト設定可能	- ノーマル転送モード 1 回の起動で 1 データ転送する - リピート転送モード 1 回の起動で 1 データ転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する - ブロックサイズは、最大 256×32 ビット = 1024 バイト設定可能
チェーン転送機能	1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能	1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能
シーケンス転送	-	複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能 - シーケンス転送の起動要因は同時に 1 つのみ選択可能 - シーケンスは、1 つの起動要因に対し最大 256 通り - 転送要求によって最初に転送されたデータがシーケンスを決定 - シーケンスは、1 回の転送要求で最後まで実行することも、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能
転送空間	- ショートアドレスモードのとき 16M バイト (“0000 0000h” ~ “007F FFFFh” と “FF80 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト (“0000 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域)	- ショートアドレスモードのとき 16M バイト (“0000 0000h” ~ “007F FFFFh” と “FF80 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト (“0000 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域)
データ転送単位	1 データ : 1 バイト (8 ビット)、1 ワード (16 ビット)、1 ロングワード (32 ビット) 1 ブロックサイズ : 1~256 データ	1 データ : 1 バイト (8 ビット)、1 ワード (16 ビット)、1 ロングワード (32 ビット) 1 ブロックサイズ : 1~256 データ

項目	RX64M(DTCa)	RX66N(DTCb)
CPU 割り込み要求	● DTC を起動した割り込みで CPU への割り込み要求発生が可能 ● 1 回のデータ転送終了後に CPU への割り込み要求発生が可能 ● 指定したデータ数のデータ転送終了後に CPU への割り込み要求発生が可能	● DTC を起動した割り込みで CPU への割り込み要求を発生可能 ● 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 ● 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能
イベントリンク機能	1 回のデータ転送後（ブロックの場合は 1 ブロック転送後）、イベントリンク要求を発生	1 回のデータ転送後（ブロックの場合は 1 ブロック転送後）、イベントリンク要求を発生
リードスキップ	同一転送が連続したときの転送情報の読み出しを省略する設定が可能	同一転送が連続したときの転送情報の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略
ライトバックディスエーブル	-	転送情報のライトバックを実行しない設定が可能
ディスプレースメント加算	-	転送元アドレスにディスプレースメントを加算可能(転送情報ごとに選択)
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.23 データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX64M(DTCa)	RX66N(DTCb)
MRA	WBDIS	-	ライトバックディスエーブルビット
MRB	SQEND	-	シーケンス転送終了ビット
	INDX	-	インデックステーブル参照ビット
MRC	-	-	DTC モードレジスタ C
DTCIBR	-	-	DTC インデックステーブルベースレジスタ
DTCOR	-	-	DTC オペレーションレジスタ
DTCSQE	-	-	DTC シーケンス転送許可レジスタ
DTCDISP	-	-	DTC アドレスディスプレースメントレジスタ

2.13 イベントリンクコントローラ

表 2.24 にイベントリンクコントローラの概要比較を、表 2.25 にイベントリンクコントローラのレジスタ比較を、表 2.26 に ELSRn レジスタと周辺モジュールの対応を、表 2.27 に ELSRn.ELS[7:0] に設定するイベント信号名と信号番号の対応を示します。

表 2.24 イベントリンクコントローラの概要比較

項目	RX64M(ELC)	RX66N(ELC)
イベントリンク機能	119 種類のイベント信号を、直接モジュールへリンク可能 - タイマ系のモジュールは、イベント入力時の動作の選択が可能 - ポート B、ポート E のイベントリンク動作が可能 - シングルポート (注 1) : 指定した 1 ビットのポートにイベントリンクの動作設定が可能 - ポートグループ (注 1) : 8 本ある I/O ポート内で、指定した複数ビットをグループ化してイベントリンクの動作設定が可能	123 種類のイベント信号を、直接周辺モジュールへリンク可能 - タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 - ポート B、ポート E のイベントリンク動作が可能 - シングルポート (注 1) : 指定した 1 本のポートにイベントリンクの動作設定が可能 - ポートグループ (注 1) : 最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

注 1. 入力に設定されているシングルポート、ポートグループでは、対応する端子への入力信号が変化するとイベントが発生します。

表 2.25 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX64M(ELC)	RX66N(ELC)
ELSRn	-	イベントリンク設定レジスタ n (n = 0, 3, 4, 7, 10~13, 15, 16, 18~28, 33, 35~38, 41~45)	イベントリンク設定レジスタ n (n = 0, 3, 4, 7, 10~13, 15, 16, 18~28, 33, 35~38, 45, 48~57)
	ELS[7:0]	イベントリンク選択ビット 00h : 該当する周辺モジュールへのイベントの出力は無効 01h~BDh : リンクするイベント信号の番号を指定 上記以外は設定しないでください	イベントリンク選択ビット 00h : 該当する周辺モジュールへのイベント信号の出力は無効 01h~CDh : リンクするイベント信号の番号を指定 上記以外は設定しないでください
ELOPI	-	イベントリンクオプション設定レジスタ I	-
ELOPJ	-	イベントリンクオプション設定レジスタ J	-

表 2.26 ELSRn レジスタと周辺モジュールの対応

レジスタ	RX64M(ELC)	RX66N(ELC)
ELSR0	MTU0	MTU0
ELSR3	MTU3	MTU3
ELSR4	MTU4	MTU4
ELSR7	CMT1	CMT1
ELSR10	TMR0	TMR0
ELSR11	TMR1	TMR1
ELSR12	TMR2	TMR2
ELSR13	TMR3	TMR3
ELSR15	S12AD (ELCTRG0N)	S12AD (ELCTRG00N)
ELSR16	DA0	DA0
ELSR18	ICU (割り込み 1)	ICU (割り込み 1)
ELSR19	ICU (割り込み 2)	ICU (割り込み 2)
ELSR20	出力ポートグループ 1	出力ポートグループ 1
ELSR21	出力ポートグループ 2	出力ポートグループ 2
ELSR22	入力ポートグループ 1	入力ポートグループ 1
ELSR23	入力ポートグループ 2	入力ポートグループ 2
ELSR24	シングルポート 0	シングルポート 0
ELSR25	シングルポート 1	シングルポート 1
ELSR26	シングルポート 2	シングルポート 2
ELSR27	シングルポート 3	シングルポート 3
ELSR28	クロックソースを LOCO へ切り替え	クロックソースを LOCO へ切り替え
ELSR33	CMTW0	CMTW0
ELSR35	TPU0	TPU0
ELSR36	TPU1	TPU1
ELSR37	TPU2	TPU2
ELSR38	TPU3	TPU3
ELSR41	GPT0	-
ELSR42	GPT1	-
ELSR43	GPT2	-
ELSR44	GPT3	-
ELSR45	S12AD1 (ELCTRG1N)	S12AD1 (ELCTRG10N)
ELSR48	-	GPTW イベント要因 A (全チャネル共通)
ELSR49	-	GPTW イベント要因 B (全チャネル共通)
ELSR50	-	GPTW イベント要因 C (全チャネル共通)
ELSR51	-	GPTW イベント要因 D (全チャネル共通)
ELSR52	-	GPTW イベント要因 E (全チャネル共通)
ELSR53	-	GPTW イベント要因 F (全チャネル共通)
ELSR54	-	GPTW イベント要因 G (全チャネル共通)
ELSR55	-	GPTW イベント要因 H (全チャネル共通)
ELSR56	-	S12AD (ELCTRG01N)
ELSR57	-	S12AD1 (ELCTRG11N)

表 2.27 ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応

ELS[7:0] ビット の値	周辺モジュール	RX64M(ELC)	RX66N(ELC)
01h	マルチファンクション タイマパルスユニット 3	MTU0・コンペアマッチ 0A	MTU0・コンペアマッチ 0A
02h		MTU0・コンペアマッチ 0B	MTU0・コンペアマッチ 0B
03h		MTU0・コンペアマッチ 0C	MTU0・コンペアマッチ 0C
04h		MTU0・コンペアマッチ 0D	MTU0・コンペアマッチ 0D
05h		MTU0・コンペアマッチ 0E	MTU0・コンペアマッチ 0E
06h		MTU0・コンペアマッチ 0F	MTU0・コンペアマッチ 0F
07h		MTU0・オーバフロー	MTU0・オーバフロー
10h		MTU3・コンペアマッチ 3A	MTU3・コンペアマッチ 3A
11h		MTU3・コンペアマッチ 3B	MTU3・コンペアマッチ 3B
12h		MTU3・コンペアマッチ 3C	MTU3・コンペアマッチ 3C
13h		MTU3・コンペアマッチ 3D	MTU3・コンペアマッチ 3D
14h		MTU3・オーバフロー	MTU3・オーバフロー
15h		MTU4・コンペアマッチ 4A	MTU4・コンペアマッチ 4A
16h		MTU4・コンペアマッチ 4B	MTU4・コンペアマッチ 4B
17h		MTU4・コンペアマッチ 4C	MTU4・コンペアマッチ 4C
18h		MTU4・コンペアマッチ 4D	MTU4・コンペアマッチ 4D
19h		MTU4・オーバフロー	MTU4・オーバフロー
1Ah		MTU4・アンダフロー	MTU4・アンダフロー
1Fh	コンペアマッチタイマ	CMT1・コンペアマッチ 1	CMT1・コンペアマッチ 1
22h	8 ビットタイマ	TMR0・コンペアマッチ A0	TMR0・コンペアマッチ A0
23h		TMR0・コンペアマッチ B0	TMR0・コンペアマッチ B0
24h		TMR0・オーバフロー	TMR0・オーバフロー
25h		TMR1・コンペアマッチ A1	TMR1・コンペアマッチ A1
26h		TMR1・コンペアマッチ B1	TMR1・コンペアマッチ B1
27h		TMR1・オーバフロー	TMR1・オーバフロー
28h		TMR2・コンペアマッチ A2	TMR2・コンペアマッチ A2
29h		TMR2・コンペアマッチ B2	TMR2・コンペアマッチ B2
2Ah		TMR2・オーバフロー	TMR2・オーバフロー
2Bh		TMR3・コンペアマッチ A3	TMR3・コンペアマッチ A3
2Ch		TMR3・コンペアマッチ B3	TMR3・コンペアマッチ B3
2Dh		TMR3・オーバフロー	TMR3・オーバフロー
2Eh	リアルタイムクロック	RTC・周期(1/256 秒、1/128 秒、1/64 秒、1/32 秒、1/16 秒、1/8 秒、1/4 秒、1/2 秒、1 秒、2 秒から選択)	RTC・周期イベント(1/256 秒、1/128 秒、1/64 秒、1/32 秒、1/16 秒、1/8 秒、1/4 秒、1/2 秒、1 秒、2 秒から選択)
31h	独立ウォッチドッグタイマ	IWDT・アンダフロー・リフレッシュエラー	IWDT・アンダフロー・リフレッシュエラー
3Ah	シリアルコミュニケーションインタフェース	SCI5・エラー (受信エラー・エラーシグナル検出)	SCI5・エラー (受信エラー・エラーシグナル検出)
3Bh		SCI5・受信データフル	SCI5・受信データフル
3Ch		SCI5・送信データエンプティ	SCI5・送信データエンプティ
3Dh		SCI5・送信完了	SCI5・送信完了
4Eh	I ² C バスインタフェース	RIIC0・通信エラー、イベント発生	RIIC0・通信エラー、イベント発生

ELS[7:0] ビット の値	周辺モジュール	RX64M(ELC)	RX66N(ELC)
4Fh	I ² C バスインタフェース	RIIC0・受信データフル	RIIC0・受信データフル
50h		RIIC0・送信データエンプティ	RIIC0・送信データエンプティ
51h		RIIC0・送信終了	RIIC0・送信終了
52h	シリアルペリフェラルイ ンタフェース	RSPI0・エラー (モードフォ ルト・オーバラン・パリティエ ラー)	RSPI0・エラー (モードフォ ルト・オーバラン・ アンダラン ・パ リティエラー)
53h		RSPI0・アイドル	RSPI0・アイドル
54h		RSPI0・受信データフル	RSPI0・受信データフル
55h		RSPI0・送信データエンプティ	RSPI0・送信データエンプティ
56h		RSPI0・送信完了	RSPI0・送信完了
58h	12 ビット A/D コンバー タ	S12AD・A/D 変換終了	S12AD・A/D 変換終了
5Bh	電圧検出回路	LVD1・電圧検出	LVD1・電圧検出
5Ch		LVD2・電圧検出	LVD2・電圧検出
5Dh	DMA コントローラ	DMAC0・転送終了	DMAC0・転送終了
5Eh		DMAC1・転送終了	DMAC1・転送終了
5Fh		DMAC2・転送終了	DMAC2・転送終了
60h		DMAC3・転送終了	DMAC3・転送終了
61h	データトランスファコン トローラ	DTC・転送終了	DTC・転送終了
62h	クロック発生回路	クロック発生回路・発振停止検出	クロック発生回路・発振停止検出
63h	I/O ポート	入力ポートグループ 1・ 入力エッジ検出	入力ポートグループ 1・ 入力エッジ検出
64h		入力ポートグループ 2・ 入力エッジ検出	入力ポートグループ 2・ 入力エッジ検出
65h		シングル入力ポート 0・ 入力エッジ検出	シングル入力ポート 0・ 入力エッジ検出
66h		シングル入力ポート 1・ 入力エッジ検出	シングル入力ポート 1・ 入力エッジ検出
67h		シングル入力ポート 2・ 入力エッジ検出	シングル入力ポート 2・ 入力エッジ検出
68h		シングル入力ポート 3・ 入力エッジ検出	シングル入力ポート 3・ 入力エッジ検出
69h	イベントリンクコント ローラ	ソフトウェアイベント	ソフトウェアイベント
6Ah	データ演算回路	DOC・データ演算条件成立信号	DOC・データ演算条件成立
6Ch	12 ビット A/D コンバー タ	S12AD1・A/D 変換終了	S12AD1・A/D 変換終了
7Eh	コンペアマッチタイマ W	CMTW・チャネル 0・コンペア マッチ	CMTW・チャネル 0・コンペア マッチ
80h	汎用 PWM タイマ	GPT0・コンペアマッチ A	GPTW0・コンペアマッチ A
81h		GPT0・コンペアマッチ B	GPTW0・コンペアマッチ B
82h		GPT0・コンペアマッチ C	GPTW0・コンペアマッチ C
83h		GPT0・コンペアマッチ D	GPTW0・コンペアマッチ D
84h		-	GPTW0・コンペアマッチ E
85h		-	GPTW0・コンペアマッチ F
86h		GPT0・オーバフロー	GPTW0・オーバフロー

ELS[7:0] ビット の値	周辺モジュール	RX64M(ELC)	RX66N(ELC)
87h	汎用 PWM タイマ	GPT0・アンダフロー	GPTW0・アンダフロー
88h		GPT1・コンペアマッチ A	GPTW1・コンペアマッチ A
89h		GPT1・コンペアマッチ B	GPTW1・コンペアマッチ B
8Ah		GPT1・コンペアマッチ C	GPTW1・コンペアマッチ C
8Bh		GPT1・コンペアマッチ D	GPTW1・コンペアマッチ D
8Ch		-	GPTW1・コンペアマッチ E
8Dh		-	GPTW1・コンペアマッチ F
8Eh		GPT1・オーバフロー	GPTW1・オーバフロー
8Fh		GPT1・アンダフロー	GPTW1・アンダフロー
90h		GPT2・コンペアマッチ A	GPTW2・コンペアマッチ A
91h		GPT2・コンペアマッチ B	GPTW2・コンペアマッチ B
92h		GPT2・コンペアマッチ C	GPTW2・コンペアマッチ C
93h		GPT2・コンペアマッチ D	GPTW2・コンペアマッチ D
94h		-	GPTW2・コンペアマッチ E
95h		-	GPTW2・コンペアマッチ F
96h		GPT2・オーバフロー	GPTW2・オーバフロー
97h		GPT2・アンダフロー	GPTW2・アンダフロー
98h		GPT3・コンペアマッチ A	GPTW3・コンペアマッチ A
99h		GPT3・コンペアマッチ B	GPTW3・コンペアマッチ B
9Ah		GPT3・コンペアマッチ C	GPTW3・コンペアマッチ C
9Bh		GPT3・コンペアマッチ D	GPTW3・コンペアマッチ D
9Ch		-	GPTW3・コンペアマッチ E
9Dh		-	GPTW3・コンペアマッチ F
9Eh		GPT3・オーバフロー	GPTW3・オーバフロー
9Fh		GPT3・アンダフロー	GPTW3・アンダフロー
A0h	イーサネットコントローラ	EPTPC・STCA タイマ 0 立ち上がりエッジ検出	-
A1h		EPTPC・STCA タイマ 1 立ち上がりエッジ検出	-
A2h		EPTPC・STCA タイマ 2 立ち上がりエッジ検出	-
A3h		EPTPC・STCA タイマ 3 立ち上がりエッジ検出	-
A4h		EPTPC・STCA タイマ 4 立ち上がりエッジ検出	-
A5h		EPTPC・STCA タイマ 5 立ち上がりエッジ検出	-
A6h		EPTPC・STCA タイマ 0 立ち下がりエッジ検出	-
A7h		EPTPC・STCA タイマ 1 立ち下がりエッジ検出	-
A8h		EPTPC・STCA タイマ 2 立ち下がりエッジ検出	-
A9h		EPTPC・STCA タイマ 3 立ち下がりエッジ検出	-
AAh		EPTPC・STCA タイマ 4 立ち下がりエッジ検出	-

ELS[7:0] ビット の値	周辺モジュール	RX64M(ELC)	RX66N(ELC)
ABh	イーサネットコントローラ	EPTPC・STCA タイマ 5 立ち下がリエッジ検出	-
ACh	16 ビットタイマパルス ユニット	TPU0・コンペアマッチ A	TPU0・コンペアマッチ A
ADh		TPU0・コンペアマッチ B	TPU0・コンペアマッチ B
AEnh		TPU0・コンペアマッチ C	TPU0・コンペアマッチ C
AFh		TPU0・コンペアマッチ D	TPU0・コンペアマッチ D
B0h		TPU0・オーバフロー	TPU0・オーバフロー
B1h		TPU1・コンペアマッチ A	TPU1・コンペアマッチ A
B2h		TPU1・コンペアマッチ B	TPU1・コンペアマッチ B
B3h		TPU1・オーバフロー	TPU1・オーバフロー
B4h		TPU1・アンダフロー	TPU1・アンダフロー
B5h		TPU2・コンペアマッチ A	TPU2・コンペアマッチ A
B6h		TPU2・コンペアマッチ B	TPU2・コンペアマッチ B
B7h		TPU2・オーバフロー	TPU2・オーバフロー
B8h		TPU2・アンダフロー	TPU2・アンダフロー
B9h		TPU3・コンペアマッチ A	TPU3・コンペアマッチ A
BAh		TPU3・コンペアマッチ B	TPU3・コンペアマッチ B
BBh		TPU3・コンペアマッチ C	TPU3・コンペアマッチ C
BCh		TPU3・コンペアマッチ D	TPU3・コンペアマッチ D
BDh		TPU3・オーバフロー	TPU3・オーバフロー
C6h	汎用 PWM タイマ	-	GPTW0・A/D 変換開始要求 A
Ch7		-	GPTW0・A/D 変換開始要求 B
C8h		-	GPTW1・A/D 変換開始要求 A
C9h		-	GPTW1・A/D 変換開始要求 B
CAh		-	GPTW2・A/D 変換開始要求 A
CBh		-	GPTW2・A/D 変換開始要求 B
CCh		-	GPTW3・A/D 変換開始要求 A
CDh		-	GPTW3・A/D 変換開始要求 B

2.14 I/O ポート

表 2.28 に I/O ポート 176 ピンの概要比較を、表 2.29 に I/O ポートのレジスタ比較を示します。

表 2.28 I/O ポート 176 ピンの概要比較

項目	RX64M(176 ピン)	RX66N(176 ピン)
PORT0	P00~P03, P05, P07	P00~P03, P05, P07
PORT1	P10~P17	P10~P17
PORT2	P20~P27	P20~P27
PORT3	P30~P37	P30~P37
PORT4	P40~P47	P40~P47
PORT5	P50~P53	P50~P57
PORT6	P60~P67	P60~P67
PORT7	P70~P77	P70~P77
PORT8	P80~P83, P86, P87	P80~P87
PORT9	P90~P97	P90~P97
PORTA	PA0~PA7	PA0~PA7
PORTB	PB0~PB7	PB0~PB7
PORTC	PC0~PC7	PC0~PC7
PORTD	PD0~PD7	PD0~PD7
PORTE	PE0~PE7	PE0~PE7
PORTF	PF0~PF5	PF0~PF5
PORTG	PG0~PG7	PG0~PG7
PORTJ	PJ3, PJ5	PJ0~PJ3, PJ5

表 2.29 I/O ポートのレジスタ比較

レジスタ	ビット	RX64M	RX66N
PDR	B0~B7	Pm0~7 方向制御ビット (m = 0~9, A~G, J)	Pm0~7 方向制御ビット (m = 0~9, A~H, J~N, Q)
PODR	B0~B7	Pm0~7 出力データ格納ビット (m = 0~9, A~G, J)	Pm0~7 出力データ格納ビット (m = 0~9, A~H, J~N, Q)
PIDR	B0~B7	Pm0~7 ビット (m = 0~9, A~G, J)	Pm0~7 ビット (m = 0~9, A~H, J~N, Q)
PMR	B0~B7	Pm0~7 端子モード制御ビット (m = 0~9, A~G, J)	Pm0~7 端子モード制御ビット (m = 0~9, A~H, J~N, Q)
ODR0	B0	Pm0 出力形態指定ビット (m = 0~9, A~G, J)	Pm0 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B2	Pm1 出力形態指定ビット (m = 0~9, A~G, J)	Pm1 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B3	PE1 出力形態指定ビット (m = 0~9, A~G, J)	PE1 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B4	Pm2 出力形態指定ビット (m = 0~9, A~G, J)	Pm2 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
	B6	Pm3 出力形態指定ビット (m = 0~9, A~G, J)	Pm3 出力形態指定ビット (m = 0~9, A~H, J~N, Q)
ODR1	B0	Pm4 出力形態指定ビット (m = 0~9, A~G, J)	Pm4 出力形態指定ビット (m = 0~9, A~H, J~N, Q)

レジスタ	ビット	RX64M	RX66N
ODR1	B2	Pm5 出力形態指定ビット (m = 0~9, A~G, J)	Pm5 出力形態指定ビット (m = 0~9, A~ H , J~ N , Q)
	B4	Pm6 出力形態指定ビット (m = 0~9, A~G, J)	Pm6 出力形態指定ビット (m = 0~9, A~ H , J~ N , Q)
	B6	Pm7 出力形態指定ビット (m = 0~9, A~G, J)	Pm7 出力形態指定ビット (m = 0~9, A~ H , J~ N , Q)
PCR	B0~B7	Pm0~7 入力プルアップ抵抗制御ビット (m = 0~9, A~G, J)	Pm0~7 入力プルアップ抵抗制御ビット (m = 0~9, A~ H , J~ N , Q)
DSCR	B0~B7	Pm0~7 駆動能力制御ビット (m = 0, 2, 5, 9, A~E, G)	Pm0~7 駆動能力制御ビット (m = 0~ 2 , 5, 7 ~9, A~E, G, H , J~ N , Q)
DSCR2	-	-	駆動能力制御レジスタ 2

2.15 マルチファンクションピンコントローラ

表 2.30 にマルチファンクションピンコントローラのレジスタ比較を示します。

表 2.30 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット	RX64M(MPC)	RX66N(MPC)
PmnPFS	-	端子機能制御レジスタについては、ユーザズマニュアルを参照してください	
PFBCR0	ADRHMS ADRHMS2	A16～A23 出力許可ビット(b1) A16～A23 出力許可 2 ビット(b2) b2 b1 0 0 : PC0～PC7 を設定 0 1 : P90～P97 を設定 1 0 : PC0, PC1, P71, P72, P74, PC5～PC7 を設定 1 1 : 設定しないでください	A16～A23 出力許可ビット(b1) A16～A23 出力許可 2 ビット(b2) b2 b1 0 0 : PC0～PC7 を設定 0 1 : 224 ピン、176 ピン製品 : P90～P97 を設定 145 ピン、144 ピン製品 : P90～P93 を設定(A20～A23 の割り 当てなし) 1 0 : PC0, PC1, P71, P72, P74, PC5 ～PC7 を設定 1 1 : 設定しないでください 100 ピンの製品では、“00b” を設定して ください。
PFBCR1	WAITS[1:0]	WAIT 選択ビット b1 b0 0 0 : 設定無効 0 1 : P55 を WAIT#入力端子として設定 1 0 : PC5 を WAIT#入力端子として設定 1 1 : P51 を WAIT#入力端子として設定	WAIT 選択ビット PFBCR3.WAITS2 ビットと合わせて、 WAIT#入力端子として設定するポートを 指定します。 詳細は詳細はユーザズマニュアルを参 照してください。
	MDSDE	SDRAM 端子許可ビット	SDRAM 端子許可ビット (注1)
	DQM1E	DQM1 許可ビット	DQM1 許可ビット(注1)
	SDCLKE	SDCLK 許可ビット	SDCLK 許可ビット (注1)
PFBCR2	-	-	外部バス制御レジスタ 2
PFBCR3	-	-	外部バス制御レジスタ 3
PFENET	PHYMODE1	イーサネットチャネル 1 モード 設定ビット	-

注 1. 100 ピンの製品では予約ビットです。読むと“0”が読めます。書く場合、“0”としてください。

2.16 ポートアウトプットイネーブル 3

表 2.31 にポートアウトプットイネーブル 3 の概要比較を、表 2.32 にポートアウトプットイネーブル 3 レジスタ比較を示します。

表 2.31 ポートアウトプットイネーブル 3 の概要比較

項目	RX64M(POE3a)	RX66N(POE3a)
出力停止時の端子の状態	ハイインピーダンス	ハイインピーダンス
ハイインピーダンス制御対象端子	- MTU の出力端子 - MTU0 端子(MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) - MTU3 端子(MTIOC3B, MTIOC3D) - MTU4 端子(MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D) - MTU6 端子(MTIOC6B, MTIOC6D) - MTU7 端子(MTIOC7A, MTIOC7B, MTIOC7C, MTIOC7D) - GPT の出力端子 - GPT0 端子(GTIOC0A, GTIOC0B) - GPT1 端子(GTIOC1A, GTIOC1B) - GPT2 端子(GTIOC2A, GTIOC2B) - GPT3 端子(GTIOC3A, GTIOC3B)	- MTU の出力端子 - MTU0 端子(MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) - MTU3 端子(MTIOC3B, MTIOC3D) - MTU4 端子(MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D) - MTU6 端子(MTIOC6B, MTIOC6D) - MTU7 端子(MTIOC7A, MTIOC7B, MTIOC7C, MTIOC7D)
ハイインピーダンス要求発生条件	- 入力端子の変化 - POE0#, POE4#, POE8#, POE10#, POE11#端子に信号が入力されたとき - 出力端子の短絡：以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - MTIOC6B と MTIOC6D - MTIOC7A と MTIOC7C - MTIOC7B と MTIOC7D 【GPT 出力端子】 - GTIOC0A と GTIOC0B - GTIOC1A と GTIOC1B - GTIOC2A と GTIOC2B - レジスタを設定したとき - メインクロック発生回路の発振停止を検出したとき	- 入力端子の変化 - POE0#, POE4#, POE8#, POE10#, POE11#端子に信号が入力されたとき - 出力端子の短絡：以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - MTIOC6B と MTIOC6D - MTIOC7A と MTIOC7C - MTIOC7B と MTIOC7D - SPOER レジスタを設定したとき - メインクロック発生回路の発振停止を検出したとき

項目	RX64M(POE3a)	RX66N(POE3a)
機能	- POE0#、POE4#、POE8#、POE10#、POE11#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能です - POE0#、POE4#、POE8#、POE10#、POE11#端子の立ち下がりエッジ、または Low サンプリングによって、MTU 相補 PWM 出力端子および MTU0 端子、GPT 出力端子、GPT3 端子をハイインピーダンスにできます - クロック発生回路の発振停止を検出した場合、MTU 相補 PWM 出力端子および MTU0 端子、GPT 出力端子、GPT3 端子をハイインピーダンスにできます - MTU 相補 PWM 出力端子または GPT 出力端子 (GPT0/1/2) の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子または GPT 出力端子をハイインピーダンスにできます - POE のレジスタの設定により、MTU 相補 PWM 出力端子および MTU0 端子、GPT 出力端子、GPT3 端子をハイインピーダンスにできます - 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です	- POE0#、POE4#、POE8#、POE10#、POE11#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能です - POE0#、POE4#、POE8#、POE10#、POE11#端子の立ち下がりエッジ、または Low サンプリングによって、すべての制御対象端子の出力をハイインピーダンスにできます - クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力をハイインピーダンスにできます - MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力をハイインピーダンスにできます - POE3 のレジスタの設定により、すべての制御対象端子の出力をハイインピーダンスにできます - 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です

表 2.32 ポートアウトプットイネーブル 3 レジスタ比較

レジスタ	ビット	RX64M(POE3a)	RX66N(POE3a)
OCSR1	OSF1	出力短絡フラグ 1 MTU 相補 PWM 出力端子 (MTU3, MTU4 端子) または GPT 出力端子 (GPT0 ~ GPT2 端子) の比較する 3 組の 2 相出力のうち、1 組でも同時にアクティブレベルになったことを示すフラグです。 [“1” になる条件] 3 組の 2 相出力のうち、1 組でも同時にアクティブレベルになったとき [“0” になる条件] “1” の状態を読んだ後、“0” を書いたとき “0” を書くには、MTU 相補 PWM 出力端子または GPT 出力端子 から非アクティブレベルを出力する必要があります。	出力短絡フラグ 1 MTU 相補 PWM 出力端子 (MTU3, MTU4 端子) の比較する 3 組の 2 相出力のうち、1 組以上が同時にアクティブレベルになったことを示すフラグです。ただし、当該端子のハイインピーダンス制御が許可されていない場合、OSF1 フラグは “1” になりません。 [“1” になる条件] - POECR2.MTU3BDZE ビットが “1” の場合に、MTIOC3B 端子と MTIOC3D 端子が PCLK の 1 サイクル以上同時にアクティブレベルになったとき - POECR2.MTU4ACZE ビットが “1” の場合に、MTIOC4A 端子と MTIOC4C 端子が PCLK の 1 サイクル以上同時にアクティブレベルになったとき - POECR2.MTU4BDZE ビットが “1” の場合に、MTIOC4B 端子と MTIOC4D 端子が PCLK の 1 サイクル以上同時にアクティブレベルになったとき [“0” になる条件] “1” の状態を読んだ後、“0” を書いたとき “0” を書くには、MTU 相補 PWM 出力端子から非アクティブレベルを出力する必要があります。
ALR1	OLSG0A	MTIOC3B/ GTIOC0A 端子 アクティブレベル設定ビット	MTIOC3B 端子 アクティブレベル設定ビット
	OLSG0B	MTIOC3D/ GTIOC0B 端子 アクティブレベル設定ビット	MTIOC3D 端子 アクティブレベル設定ビット
	OLSG1A	MTIOC4A/ GTIOC1A 端子 アクティブレベル設定ビット	MTIOC4A 端子 アクティブレベル設定ビット
	OLSG1B	MTIOC4C/ GTIOC1B 端子 アクティブレベル設定ビット	MTIOC4C 端子 アクティブレベル設定ビット
	OLSG2A	MTIOC4B/ GTIOC2A 端子 アクティブレベル設定ビット	MTIOC4B 端子 アクティブレベル設定ビット
	OLSG2B	MTIOC4D/ GTIOC2B 端子 アクティブレベル設定ビット	MTIOC4D 端子 アクティブレベル設定ビット
SPOER	MTUCH34HIZ	MTU3, MTU4/ GPT0~GPT2 出力 ハイインピーダンス許可ビット	MTU3, MTU4 端子 ハイインピーダンス許可ビット
	GPT01HIZ	GPT0, GPT1 出力 ハイインピーダンス許可ビット	-
	GPT23HIZ	GPT2, GPT3 出力 ハイインピーダンス許可ビット	-
POECR2	MTU4BDZE (注 1)	MTIOC4B/4D ハイインピーダンス許可ビット	MTIOC4B/MTIOC4D 端子 ハイインピーダンス許可ビット

レジスタ	ビット	RX64M(POE3a)	RX66N(POE3a)
POECR2	MTU4ACZE (注 1)	MTIOC4A/4C ハイインピーダンス許可ビット	MTIOC4A/MTIOC4C 端子 ハイインピーダンス許可ビット
	MTU3BDZE (注 1)	MTIOC3B/3D ハイインピーダンス許可ビット	MTIOC3B/MTIOC3D 端子 ハイインピーダンス許可ビット
POECR3	-	ポートアウトプットイネーブル コントロールレジスタ 3	-
POECR4	IC2ADDMT34ZE (注 1)	MTU3, MTU4 ハイインピーダンス POE4F 追加ビット	MTU3, MTU4 ハイインピーダンス 条件 POE4F 追加ビット
	IC3ADDMT34ZE (注 1)	MTU3, MTU4 ハイインピーダンス POE8F 追加ビット	MTU3, MTU4 ハイインピーダンス 条件 POE8F 追加ビット
	IC4ADDMT34ZE (注 1)	MTU3, MTU4 ハイインピーダンス POE10F 追加ビット	MTU3, MTU4 ハイインピーダンス 条件 POE10F 追加ビット
	IC5ADDMT34ZE (注 1)	MTU3, MTU4 ハイインピーダンス POE11F 追加ビット	MTU3, MTU4 ハイインピーダンス 条件 POE11F 追加ビット
POECR6	-	ポートアウトプットイネーブル コントロールレジスタ 6	-
G0SELR	-	GPT0 端子選択レジスタ	-
G1SELR	-	GPT1 端子選択レジスタ	-
G2SELR	-	GPT2 端子選択レジスタ	-
G3SELR	-	GPT3 端子選択レジスタ	-
M6SELR	-	-	MTU6 端子選択レジスタ
MGSELR	-	MTU/GPT 端子機能選択レジスタ	-

注 1. RX64M では GPT 端子・MTU 端子を制御しますが、RX66N では MTU 端子のみを制御します。

2.17 汎用 PWM タイマ

表 2.33 に汎用 PWM タイマの概要比較を、表 2.34 に汎用 PWM タイマのレジスタ比較を示します。

表 2.33 汎用 PWM タイマの概要比較

項目	RX64M(GPTA)	RX66N(GPTW)
機能	16 ビット× 4 チャンネル - 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波） - 動作モード — のこぎり波 PWM モード — のこぎり波ワンショットパルスモード — 三角波 PWM モード 1 — 三角波 PWM モード 2 — 三角波 PWM モード 3 - チャンネルごとに独立したクロックソースを選択可能 - チャンネルごとに 2 本の入出力端子 - チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 - 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 - アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成 - チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー /アンダフローで割り込み可能） - PWM 動作の際にデッドタイム生成が可能 - 任意のチャンネルのカウンタを同時スタート/クリア可能 - ELC 設定により、カウントスタート/カウントストップ/カウンタリスタート/インプットキャプチャ動作が可能 - 外部/内部トリガ（ハードウェア要因）によりカウントスタート/クリア/ストップ可能 - 内部トリガ要因として、ソフトウェア、コンペアマッチ - A/D 変換開始トリガ生成機能	32 ビット× 4 チャンネル - 各カウンタは、アップカウントもしくはダウンカウント（のこぎり波）、アップダウンカウント（三角波） - 動作モード — のこぎり波 PWM モード — のこぎり波ワンショットパルスモード — 三角波 PWM モード 1 — 三角波 PWM モード 2 — 三角波 PWM モード 3 - チャンネルごとに独立したクロックソースを選択可能 - チャンネルごとに 2 本の入出力端子 - チャンネルごとにアウトプットコンペア/インプットキャプチャ用レジスタが 2 本 - 各チャンネル 2 本のアウトプットコンペア/インプットキャプチャレジスタに対し、それぞれバッファレジスタとして 4 本のレジスタがあり、バッファ動作しないときにはコンペアレジスタとしても動作可能 - アウトプットコンペア動作時に山/谷それぞれバッファ動作可能で左右非対称な PWM 波形を生成 - チャンネルごとにフレーム周期用レジスタを搭載（オーバフロー /アンダフローで割り込み可能） - PWM 動作の際にデッドタイム生成が可能 - 任意のチャンネルのカウンタを同時スタート/ストップ/クリア可能 - ELC 設定により、最大 8 つの ELC イベントによるカウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 2 本の入力信号の状態を検出し、カウンタスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 - 最大 4 本の外部トリガにより、カウンタスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 - POEG からの出力停止要求による出力ネゲート制御機能 - A/D 変換開始トリガ生成機能

項目	RX64M(GPTA)	RX66N(GPTW)
機能	- コンペアマッチ A~D イベント信号、オーバーフロー/アンダフローイベント信号を ELC へ出力可能 - 端子入力経路にノイズフィルタを選択可能 - バスクロック : PCLKA GPTA カウント基準クロック : PCLKA	- コンペアマッチ A~F イベント信号、オーバーフロー/アンダフローイベント信号を ELC へ出力可能 - インプットキャプチャ入力はノイズフィルタ機能を選択可能 - バスクロック : PCLKA GPTW カウント基準クロック : PCLKA

表 2.34 汎用 PWM タイマのレジスタ比較

レジスタ	ビット	RX64M(GPTA)	RX66N(GPTW)
GTSTR	-	汎用 PWM タイマソフトウェアスタートレジスタ GTSTR は、16 ビットレジスタです。	汎用 PWM タイマソフトウェアスタートレジスタ GTSTR は、 32 ビットレジスタです。
	CST0 (RX64M) CSTRT0(RX66N)	GPT0.GTCNT カウントスタートビット	チャンネル 0 カウントスタートビット
	CST1 (RX64M) CSTRT1(RX66N)	GPT1.GTCNT カウントスタートビット	チャンネル 1 カウントスタートビット
	CST2 (RX64M) CSTRT2(RX66N)	GPT2.GTCNT カウントスタートビット	チャンネル 2 カウントスタートビット
	CST3 (RX64M) CSTRT3(RX66N)	GPT3.GTCNT カウントスタートビット	チャンネル 3 カウントスタートビット
NFCR	-	ノイズフィルタ制御レジスタ	-
GTHSCR	-	汎用 PWM タイマハードウェア要因スタート / ストップ制御レジスタ	-
GTHCCR	-	汎用 PWM タイマハードウェア要因クリア制御レジスタ	-
GTHSSR	-	汎用 PWM タイマハードウェアスタート要因セレクトレジスタ	-
GTHPSR	-	汎用 PWM タイマハードウェアストップ/クリア要因セレクトレジスタ	-
GTWP	-	汎用 PWM タイマ書き込み保護レジスタ GTWP は、16 ビットレジスタです。	汎用 PWM タイマ書き込み保護レジスタ GTWP は、 32 ビットレジスタです。
	WP0~WP3 (RX64M) WP (RX66N)	GPT0~3 レジスタ書き込み禁止ビット	レジスタ書き込み禁止ビット
	STRWP	-	GTSTR.CSTRT ビット書き込み禁止ビット
	STPWP	-	GTSTP.CSTOP ビット書き込み禁止ビット
	CLRWP	-	GTCLR.CCLR ビット書き込み禁止ビット
	CMNWP	-	共通レジスタ書き込み禁止ビット
	PRKEY[7:0]	-	GTWP キーコードビット
GTSYNC	-	汎用 PWM タイマシンクロレジスタ	-

レジスタ	ビット	RX64M(GPTA)	RX66N(GPTW)
GTETINT	-	汎用 PWM タイマ 外部トリガ入力割り込みレジスタ	-
GTBDR	-	汎用 PWM タイマ バッファ動作禁止レジスタ	-
GTSWP	-	汎用 PWM タイマ スタート書き込み保護レジスタ	-
GTIOR	-	汎用 PWM タイマ I/O 制御レジスタ GTIOR は、16 ビットレジスタです。	汎用 PWM タイマ I/O 制御レジスタ GTIOR は、 32 ビットレジスタです。
	GTIOA[5:0](RX64M) GTIOA[4:0](RX66N)	GTIOCnA 端子機能選択ビット (b5-b0) 詳細はユーザーズマニュアルを参照してください。	GTIOCnA 端子機能選択ビット (b4-b0) 詳細はユーザーズマニュアルを参照してください。
	OAE	-	GTIOCnA 端子出力 イネーブルビット
	OADF[1:0]	-	GTIOCnA 端子 ネゲート値設定ビット
	NFAEN	-	GTIOCnA 端子入力ノイズフィルタ イネーブルビット
	NFCSA[1:0]	-	GTIOCnA 端子入力ノイズフィルタ サンプリングクロック選択ビット
	GTIOB[5:0](RX64M) GTIOB[4:0](RX66N)	GTIOCnB 端子機能選択ビット (b13-b8) 詳細はユーザーズマニュアルを参照してください。	GTIOCnB 端子機能選択ビット (b20-b16) 詳細はユーザーズマニュアルを参照してください。
	OBDFLT	GTIOCnB 端子カウンタ ストップ時の出力値ビット(b14)	GTIOCnB 端子カウンタ ストップ時の出力値ビット (b22)
	OBHLD	GTIOCnB 端子カウンタスタート/ ストップ時の出力保持ビット(b15)	GTIOCnB 端子カウンタスタート/ ストップ時の出力保持ビット (b23)
	OBE	-	GTIOCnB 端子 出カイネーブルビット
	OBDF[1:0]	-	GTIOCnB 端子 ネゲート値設定ビット
	NFBEN	-	GTIOCnB 端子入力ノイズフィルタ イネーブルビット
	NFCSB[1:0]	-	GTIOCnB 端子入力ノイズフィルタ サンプリングクロック選択ビット
GTINTAD	-	汎用 PWM タイマ 割り込み出力設定レジスタ GTINTAD は、16 ビットレジスタです。	汎用 PWM タイマ 割り込み出力設定レジスタ GTINTAD は、 32 ビットレジスタです。
	EINT	デッドタイムエラー割り込み 許可ビット	-
	ADTRAUEN	GTADTRA コンペアマッチ（アッ プカウント）A/D 変換開始要求許可 ビット (b12)	GTADTRA レジスタコンペアマッチ （アップカウント）A/D 変換開始要求 許可ビット (b16)
	ADTRADEN	GTADTRA コンペアマッチ（ダウ ンカウント）A/D 変換開始要求許可 ビット (b13)	GTADTRA レジスタコンペアマッチ （ダウンカウント）A/D 変換開始要求 許可ビット (b17)

レジスタ	ビット	RX64M(GPTA)	RX66N(GPTW)
GTINTAD	ADTRBUEN	GTADTRB コンペアマッチ (アップカウント) A/D 変換開始要求許可ビット (b14)	GTADTRB レジスタコンペアマッチ (アップカウント) A/D 変換開始要求許可ビット (b18)
	ADTRBDEN	GTADTRB コンペアマッチ (ダウンカウント) A/D 変換開始要求許可ビット (b15)	GTADTRB レジスタコンペアマッチ (ダウンカウント) A/D 変換開始要求許可ビット (b19)
	GRP[1:0]	-	出力停止グループ選択ビット
	GRPDTE	-	デッドタイムエラー出力停止検出許可ビット
	GRPABH	-	同時 High 出力停止検出許可ビット
	GRPABL	-	同時 Low 出力停止検出許可ビット
GTCR	-	汎用 PWM タイマ制御レジスタ GTCR は、16 ビットレジスタです。	汎用 PWM タイマ制御レジスタ GTCR は、32 ビットレジスタです。
	CST	-	カウントスタートビット
	ICDS	-	カウント停止時インプットキャプチャ動作選択ビット
	MD[2:0]	モード選択ビット (b2-b0) b2 b0 000: のこぎり波 PWM モード (シングル/ダブルバッファ可) 001: のこぎり波ワンショットパルスモード (バッファ動作固定) 010: 設定しないでください 011: 設定しないでください 100: 三角波 PWM モード 1 (谷 16 ビット転送) (シングル/ダブルバッファ可) 101: 三角波 PWM モード 2 (山/谷 16 ビット転送) (シングル/ダブルバッファ可) 110: 三角波 PWM モード 3 (谷 32 ビット転送) (バッファ動作固定) 111: 設定しないでください	モード選択ビット (b18-b16) b18 b16 000: のこぎり波 PWM モード (シングル/ダブルバッファ可能) 001: のこぎり波ワンショットパルスモード (バッファ動作固定) 010: 設定しないでください 011: 設定しないでください 100: 三角波 PWM モード 1 (谷 32 ビット転送) (シングル/ダブルバッファ可能) 101: 三角波 PWM モード 2 (山/谷 32 ビット転送) (シングル/ダブルバッファ可能) 110: 三角波 PWM モード 3 (谷 64 ビット転送) (バッファ動作固定) 111: 設定しないでください

レジスタ	ビット	RX64M(GPTA)	RX66N(GPTW)
GTCR	TPCS[1:0](RX64M) TPCS[3:0](RX66N)	タイマプリスケラ選択ビット (b9-b8) b9 b8 0 0 : PCLKA 0 1 : PCLKA/2 1 0 : PCLKA/4 1 1 : PCLKA/8	タイマプリスケラ選択ビット (b26-b23) b26 b23 0 0 0 0 : PCLKA 0 0 0 1 : PCLKA/2 0 0 1 0 : PCLKA/4 0 0 1 1 : PCLKA/8 0 1 0 0 : PCLKA/16 0 1 0 1 : PCLKA/32 0 1 1 0 : PCLKA/64 0 1 1 1 : 設定しないでください 1 0 0 0 : PCLKA/256 1 0 0 1 : 設定しないでください 1 0 1 0 : PCLKA/1024 1 0 1 1 : 設定しないでください 1 1 0 0 : GTETRGA (POEG 経由) 1 1 0 1 : GTETRGA (POEG 経由) 1 1 1 0 : GTETRG (POEG 経由) 1 1 1 1 : GTETRGD (POEG 経由)
	CCLR[1:0]	カウントクリア要因選択ビット	-
GTBER	-	汎用 PWM タイマ バッファイネーブルレジスタ GTBER は、16 ビットレジスタです。	汎用 PWM タイマ バッファイネーブルレジスタ GTBER は、32 ビットレジスタです。
	BD[0]	-	GTCCRA/GTCCRB レジスタの バッファ動作禁止ビット
	BD[1]	-	GTPR レジスタの バッファ動作禁止ビット
	BD[2]	-	GTADTRA/GTADTRB レジスタの バッファ動作禁止ビット
	BD[3]	-	GTDVU/GTDVD レジスタの バッファ動作禁止ビット
	DBRTECA	-	GTCCRA レジスタのダブルバッファ リピート動作許可ビット
	DBRTECB	-	GTCCRB レジスタのダブルバッファ リピート動作許可ビット
	CCRA[1:0]	GTCCRA バッファ動作ビット (b1-b0)	GTCCRA レジスタのバッファ動作 ビット(b17-b16)
	CCRB[1:0]	GTCCRB バッファ動作ビット (b3-b2)	GTCCRB レジスタのバッファ動作 ビット(b19-b18)
	PR[1:0]	GTPR バッファ動作ビット (b5-b4)	GTPR レジスタのバッファ動作ビッ ト(b21-b20)
	CCRSWT	GTCCRA・GTCCRB 強制バッファ 動作ビット(b6)	GTCCRA/GTCCRB レジスタの強制 バッファ動作ビット(b22)
	ADTTA[1:0]	GTADTRA バッファ転送タイミン グ選択ビット(b9-b8)	GTADTRA レジスタのバッファ転送 タイミング選択ビット(b25-b24)
	ADTDA	GTADTRA ダブルバッファ動作 ビット(b10)	GTADTRA レジスタのダブルバッ ファ動作ビット(b26)
	ADTTB[1:0]	GTADTRB バッファ転送タイミン グ選択ビット(b13-b12)	GTADTRB レジスタのバッファ転送 タイミング選択ビット(b29-b28)

レジスタ	ビット	RX64M(GPTA)	RX66N(GPTW)
GTBER	ADTDB	GTADTRB ダブルバッファ動作ビット(b14)	GTADTRB レジスタのダブルバッファ動作ビット(b30)
GTUDC	-	汎用 PWM タイマカウンタ方向レジスタ	-
GTITC	-	汎用 PWM タイマ割り込み、A/D 変換開始要求間引き設定レジスタ GTITC は、16 ビットレジスタです。	汎用 PWM タイマ割り込み、A/D 変換開始要求間引き設定レジスタ GTITC は、32 ビットレジスタです。
GTST	-	汎用 PWM タイマステータスレジスタ GTST は、16 ビットレジスタです。	汎用 PWM タイマステータスレジスタ GTST は、32 ビットレジスタです。
	DTEF	デッドタイムエラーフラグ(b11)	デッドタイムエラーフラグ(b28)
	ADTRAUF	-	GTADTRA レジスタコンペアマッチ (アップカウント) A/D 変換開始要求フラグ
	ADTRADF	-	GTADTRA レジスタコンペアマッチ (ダウンカウント) A/D 変換開始要求フラグ
	ADTRBUF	--	GTADTRB レジスタコンペアマッチ (アップカウント) A/D 変換開始要求フラグ
	ADTRBDF	-	GTADTRB レジスタコンペアマッチ (ダウンカウント) A/D 変換開始要求フラグ
	ODF	-	出力停止要求フラグ
	OABHF	-	同時 High 出力フラグ
	OABLF	-	同時 Low 出力フラグ
GTCNT	-	汎用 PWM タイマカウンタ GTCNT は、16 ビットレジスタです。8 ビット単位でのアクセスは禁止です。16 ビット単位でアクセスしてください。	汎用 PWM タイマカウンタ GTCNT は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。 GTCNT カウンタは、 $0 \leq \text{GTCNT カウンタ} \leq \text{GTPR レジスタの範囲内に設定してください。}$
GTCCRm	-	汎用 PWM タイマコンペアキャプチャレジスタ m (m = A~F) GTCCRm は、16 ビットレジスタです。	汎用 PWM タイマコンペアキャプチャレジスタ m (m = A~F) GTCCRm は、32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。

レジスタ	ビット	RX64M(GPTA)	RX66N(GPTW)
GTPR	-	汎用 PWM タイマ 周期設定レジスタ GTPR は、16 ビットレジスタです。	汎用 PWM タイマ 周期設定レジスタ GTPR は、 32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTPBR	-	汎用 PWM タイマ 周期設定バッファレジスタ GTPBR は、16 ビットレジスタです。	汎用 PWM タイマ 周期設定バッファレジスタ GTPBR は、 32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTPDBR	-	汎用 PWM タイマ 周期設定ダブルバッファレジスタ GTPBR は、16 ビットレジスタです。	汎用 PWM タイマ 周期設定ダブルバッファレジスタ GTPBR は、 32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTADTRm	-	A/D 変換開始要求タイミング レジスタ m (m = A, B) GTADTRm は、16 ビットレジスタです。 8 ビット単位でのアクセスは禁止です。16 ビット単位でアクセスしてください。	A/D 変換開始要求タイミング レジスタ m (m = A, B) GTADTRm は、 32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTADTBm	-	A/D 変換開始要求タイミング バッファレジスタ m (m = A, B) GTADTBm は、16 ビットレジスタです。 8 ビット単位でのアクセスは禁止です。16 ビット単位でアクセスしてください。	A/D 変換開始要求タイミング バッファレジスタ m (m = A, B) GTADTBm は、 32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTADTDBRm	-	A/D 変換開始要求タイミング ダブルバッファレジスタ m (m = A, B) GTADTDBRm は、16 ビットレジスタです。 8 ビット単位でのアクセスは禁止です。16 ビット単位でアクセスしてください。	A/D 変換開始要求タイミング ダブルバッファレジスタ m (m = A, B) GTADTDBRm は、 32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTONCR	-	汎用 PWM タイマ出力ネゲート 制御レジスタ	-

レジスタ	ビット	RX64M(GPTA)	RX66N(GPTW)
GTDTCCR	-	汎用 PWM タイマデッドタイム制御レジスタ GTDTCCR は、16 ビットレジスタです。	汎用 PWM タイマデッドタイム制御レジスタ GTDTCCR は、 32 ビットレジスタです。
GTDMVm	-	汎用 PWM タイマデッドタイム値レジスタ m (m = U, D) GTDMVm は、16 ビットレジスタです。 8 ビット単位でのアクセスは禁止です。16 ビット単位でアクセスしてください。	汎用 PWM タイマデッドタイム値レジスタ m (m = U, D) GTDMVm は、 32 ビットレジスタです。 8/ 16 ビット単位でのアクセスは禁止です。 32 ビット単位でアクセスしてください。
GTDBm	-	汎用 PWM タイマデッドタイムバッファレジスタ m (m = U, D) GTDBm は、16 ビットレジスタです。	汎用 PWM タイマデッドタイムバッファレジスタ m (m = U, D) GTDBm は、 32 ビットレジスタです。 8/16 ビット単位でのアクセスは禁止です。32 ビット単位でアクセスしてください。
GTSOS	-	汎用 PWM タイマ出力保護機能ステータスレジスタ GTSOS は、16 ビットレジスタです。	汎用 PWM タイマ出力保護機能ステータスレジスタ GTSOS は、 32 ビットレジスタです。
GTSOTR	-	汎用 PWM タイマ出力保護機能一時解除レジスタ GTSOTR は、16 ビットレジスタです。	汎用 PWM タイマ出力保護機能一時解除レジスタ GTSOTR は、 32 ビットレジスタです。
GTSTP	-	-	汎用 PWM タイマソフトウェアストップレジスタ
GTCLR	-	-	汎用 PWM タイマソフトウェアクリアレジスタ
GTSSR	-	-	汎用 PWM タイマスタート要因セレクトレジスタ
GTPSR	-	-	汎用 PWM タイマストップ要因セレクトレジスタ
GTCSR	-	-	汎用 PWM タイマクリア要因セレクトレジスタ
GTUPSR	-	-	汎用 PWM タイマカウントアップ要因セレクトレジスタ
GTDNSR	-	-	汎用 PWM タイマカウントダウン要因セレクトレジスタ
GTICASR	-	-	汎用 PWM タイマインพุットキャプチャ要因セレクトレジスタ A
GTICBSR	-	-	汎用 PWM タイマインพุットキャプチャ要因セレクトレジスタ B
GTUDDTYC	-	-	汎用 PWM タイマカウント方向、デューティ設定レジスタ

レジスタ	ビット	RX64M(GPTA)	RX66N(GPTW)
GTADSMR	-	-	汎用 PWM タイマ A/D 変換 開始要求信号モニタレジスタ
GTEITC	-	-	汎用 PWM タイマ拡張割り込み 間引きカウンタ制御レジスタ
GTEITLI1	-	-	汎用 PWM タイマ拡張割り込み 間引き設定レジスタ 1
GTEITLI2	-	-	汎用 PWM タイマ拡張割り込み 間引き設定レジスタ 2
GTEITLB	-	-	汎用 PWM タイマ拡張バッファ 転送間引き設定レジスタ
GTSECSR	-	-	汎用 PWM タイマ動作許可ビット 同時制御チャネル選択レジスタ
GTSECR	-	-	汎用 PWM タイマ動作許可ビット 同時制御レジスタ

2.18 イーサネットコントローラ

表 2.35 にイーサネットコントローラの概要比較を示します。

表 2.35 イーサネットコントローラの概要比較

項目	RX64M(ETHERC)	RX66N(ETHERC)
チャンネル	2 チャンネル	1 チャンネル
プロトコル	IEEE802.3x に準拠したフロー制御	IEEE802.3x に準拠したフロー制御
データ送受信	イーサネット/IEEE802.3 に準拠したフレームを送受信	イーサネット/IEEE802.3 に準拠したフレームを送受信
通信速度	10 Mbps および 100 Mbps に対応	10 Mbps および 100 Mbps に対応
通信方式	全二重通信および半二重通信に対応	全二重通信および半二重通信に対応
インタフェース	IEEE802.3u に準拠した MII (Media Independent Interface) および RMII (Reduced Media Independent Interface) に対応	IEEE802.3u に準拠した MII (Media Independent Interface) および RMII (Reduced Media Independent Interface) に対応
機能	Magic Packet TM (注 1) の検出および Wake-On-LAN (WOL) 信号の出力	Magic Packet TM (注 1) の検出および Wake-On-LAN (WOL) 信号の出力

注 1. Magic Packet は、Advanced Micro Devices, Inc. の商標です。

2.19 イーサネットコントローラ用 DMA コントローラ

表 2.36 にイーサネットコントローラ用 DMA コントローラの概要比較、表 2.37 にイーサネットコントローラ用 DMA コントローラのレジスタ比較を示します。

表 2.36 イーサネットコントローラ用 DMA コントローラの概要比較

項目	RX64M(EDMACa)	RX66N(EDMACa)
チャンネル	3 チャンネル	1 チャンネル
データ送受信	- ディスクリプタによる送受信制御 1 バッファ / フレーム(シングルバッファフレーム送受信)、複数バッファ / フレーム(マルチバッファフレーム送受信)の転送方式に対応	- ディスクリプタによる送受信制御 1 バッファ / フレーム(シングルバッファフレーム送受信)、複数バッファ / フレーム(マルチバッファフレーム送受信)の転送方式に対応
機能	- ブロック転送(32 バイト単位)によるシステムバス占有時間を最短化 - 送受信フレームステータスのディスクリプタへのライトバック - 受信データへのパディング挿入	- ブロック転送(32 バイト単位)によるシステムバス占有時間を最短化 - 送受信フレームステータスのディスクリプタへのライトバック - 受信データへのパディング挿入
消費電力低減機能	モジュールストップ状態に遷移することで消費電力を低減可能	モジュールストップ状態に遷移することで消費電力を低減可能

表 2.37 イーサネットコントローラ用 DMA コントローラのレジスタ比較

レジスタ	ビット	RX64M(EDMACa)	RX66N(EDMACa)
EDMR	SWR	ソフトウェアリセットビット “1” を書くと、対応するチャネルの EDMAC、ETHERC をリセットします。 なお、PTPEDMAC の場合は、ETHERC はリセットされません。 また、TDLAR、RDLAR、RMFCR、TFUCR、RFOCR レジスタは、このビットではリセットされません。 読むと “0” が読めます	ソフトウェアリセットビット “1” を書くと、EDMAC、ETHERC をリセットします。 なお、TDLAR、RDLAR、RMFCR、TFUCR、RFOCR レジスタは、このビットではリセットされません。 読むと “0” が読めます
FDR	RFD[4:0]	受信 FIFO 容量ビット b4 b0 0 1 1 1 1 : 4096 バイト 上記以外は設定しないでください	受信 FIFO 容量ビット b4 b0 0 0 1 1 1 : 1968 バイト 上記以外は設定しないでください
FCFTR	RFDO[2:0]	受信 FIFO 格納データ量 PAUSE 送出しきい値ビット b2 b0 0 0 0 : 受信 FIFO 内に 224 (256 - 32)バイトのデータを格納時 0 0 1 : 受信 FIFO 内に 480 (512 - 32)バイトのデータを格納時 : 1 1 0 : 受信 FIFO 内に 1760 (1792 - 32)バイトのデータを格納時 1 1 1 : 受信 FIFO 内に 2016 (2048 - 32)バイトのデータを格納時	受信 FIFO 格納データ量 PAUSE 送出しきい値ビット b2 b0 0 0 0 : 受信 FIFO 内に 224 (256 - 32)バイトのデータを格納時 0 0 1 : 受信 FIFO 内に 480 (512 - 32)バイトのデータを格納時 : 1 1 0 : 受信 FIFO 内に 1760 (1792 - 32)バイトのデータを格納時 1 1 1 : 受信 FIFO 内に 1952 (2048 - 96)バイトのデータを格納時

2.20 USB2.0FS ホスト/ファンクションモジュール

表 2.38 に USB2.0FS ホスト/ファンクションモジュールのレジスタ比較を示します。

表 2.38 USB2.0FS ホスト/ファンクションモジュールのレジスタ比較

レジスタ	ビット	RX64M(USBb)	RX66N(USBb)
PIPE _n TRN	TRNCNT[15:0] (RX64M) -(RX66N)	パイプ n トランザクション カウンタレジスタ (n = 1~5)	パイプ n トランザクション カウンタレジスタ (n = 1~5)
PHYSLEW	SLEWR00	ドライバのクロスポイント 調整ビット 00 0 : ホストコントローラ選択時 1 : ファンクションコントローラ 選択時	ドライバのクロスポイント 調整ビット 00 “1” にしてください
	SLEWR01	ドライバのクロスポイント 調整ビット 01 0 : ファンクションコントローラ 選択時 1 : ホストコントローラ選択時	ドライバのクロスポイント 調整ビット 01 “0” にしてください
	SLEWF01	ドライバのクロスポイント 調整ビット 01 0 : ファンクションコントローラ 選択時 1 : ホストコントローラ選択時	ドライバのクロスポイント 調整ビット 01 “0” にしてください

2.21 シリアルコミュニケーションインタフェース

表 2.39 にシリアルコミュニケーションインタフェースの概要比較を、表 2.40 に SCI チャンネル別仕様比較を、表 2.41 にシリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.39 シリアルコミュニケーションインタフェースの概要比較

項目		RX64M(SCI _g , SCI _h)	RX66N(SCI _j , SCI _i , SCI _h)
チャンネル数		• SCI_g : 8 チャンネル • SCI_h : 1 チャンネル	• SCI_j : 3 チャンネル • SCI_i : 1 チャンネル • SCI_h : 1 チャンネル
シリアル通信方式		• 調歩同期式 • クロック同期式 • スマートカードインタフェース • 簡易 I²C バス • 簡易 SPI バス	• 調歩同期式 • クロック同期式 • スマートカードインタフェース • 簡易 I²C バス • 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		• 送信部 : ダブルバッファ構成による連続送信が可能 • 受信部 : ダブルバッファ構成による連続受信が可能	• 送信部 : ダブルバッファ構成による連続送信が可能 • 受信部 : ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能 (注 1)	LSB ファースト/MSB ファースト選択可能 (注 1)
割り込み要因		• 送信終了、送信データエンプティ、受信データフル、受信エラー • 開始条件/再開条件/停止条件生成終了(簡易 I2C モード用)	• 送信終了、送信データエンプティ、受信データフル、受信エラー、受信データレディ(SCI7~SCI12)、データ一致(SCI0~SCI12) • 開始条件/再開条件/停止条件生成終了(簡易 I2C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への設定が可能	チャンネルごとにモジュールストップ状態への設定が可能
調歩同期式モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ / 奇数パリティ / パリティなし	偶数パリティ / 奇数パリティ / パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能
	送受信 FIFO	-	送信 16 段、受信 16 段の FIFO を利用可能(SCI7~SCI11)
	データ一致検出	-	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能(SCI0~SCI11)
	スタートビットの検出	Low または立ち下がリエッジを選択可能	Low レベルまたは立ち下がリエッジを選択可能

項目		RX64M(SCIg, SCIh)	RX66N(SCIj, SCII, SCIIh)
調歩同期式モード	ブ레이크検出	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブ레이크を検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTR.RXDMON フラグを読み出す(SCI0~SCI11) ことでブ레이크を検出可能
	クロックソース	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能(SCI5、SCI6、SCI12)	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能(SCI5、SCI6、SCI12)
	倍速モード	ボーレートジェネレータ倍速モードを選択可能	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	-	送信 16 段、受信 16 段の FIFO を利用可能(SCI7~SCI11)
スマートカードインタフェースモード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信	受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
拡張シリアルモード (SCI12 のみ対応)	Start Frame 送信	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり

項目		RX64M(SCI _g , SCI _h)	RX66N(SCI _j , SCI _i , SCI _h)
拡張シリアルモード (SCI12のみ対応)	Start Frame 受信	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり
	入出力制御機能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション機能		内蔵ボーレートジェネレータの出力補正により誤差を低減可能	内蔵ボーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能 (SCI5のみ対応)		エラー(受信エラー・エラーシグナル検出)イベント出力	エラー(受信エラー・エラーシグナル検出)イベント出力
		受信データフルイベント出力	受信データフルイベント出力
		送信データエンプティイベント出力	送信データエンプティイベント出力
		送信終了イベント出力	送信終了イベント出力

注 1. 簡易 I²C モードでは、MSB ファーストでのみ使用可能です。

表 2.40 SCI チャンネル別仕様比較

項目	RX64M(SCI _g , SCI _h)	RX66N(SCI _j , SCI _i , SCI _h)
調歩同期式モード	SCI0～SCI7、SCI12	SCI0～SCI12
クロック同期式モード	SCI0～SCI7、SCI12	SCI0～SCI12
スマートカードインタフェースモード	SCI0～SCI7、SCI12	SCI0～SCI12
簡易 I ² C モード	SCI0～SCI7、SCI12	SCI0～SCI12
簡易 SPI モード	SCI0～SCI7、SCI12	SCI0～SCI12
FIFO モード	-	SCI7～SCI11
データ一致検出	-	SCI0～SCI11
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5、SCI6、SCI12	SCI5、SCI6、SCI12
イベントリンク機能	SCI5	SCI5
周辺モジュールクロック	PCLKB : SCI0～SCI7、SCI12	PCLKB : SCI0～SCI6、SCI12 PCLKA : SCI7～SCI11

表 2.41 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX64M(SCI _g , SCI _h)	RX66N(SCI _j , SCI _i , SCI _h)
FRDR	-	-	受信 FIFO データレジスタ
FTDR	-	-	送信 FIFO データレジスタ
SSRFIFO	-	-	シリアルステータスレジスタ
SEMR	ABCSE	-	調歩同期基本クロックセレクト 拡張ビット ^(注1)
FCR	-	-	FIFO コントロールレジスタ
FDR	-	-	FIFO データカウンタレジスタ
LSR	-	-	ラインステータスレジスタ
CDR	-	-	比較データレジスタ
DCCR	-	-	データ比較制御レジスタ
SPTR	-	-	シリアルポートレジスタ

注 1. SCI12 では予約ビットです。読むと“0”が読めます。書く場合、“0”としてください。

2.22 I²C バスインタフェース

表 2.42 に I²C バスインタフェースの概要比較を示します。

表 2.42 I²C バスインタフェースの概要比較

項目	RX64M(RIICa)	RX66N(RIICa)
チャンネル数	2 チャンネル	3 チャンネル
通信フォーマット	- I²C バスフォーマット/SMBus フォーマット - マスタ/スレーブ選択可能 - 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保	- I²C バスフォーマット/SMBus フォーマット - マスタ/スレーブ選択可能 - 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保
転送速度	ファストモードプラス対応(~1 Mbps)	ファストモードプラス対応(~1 Mbps)
SCL クロック	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能
コンディション発行・コンディション検出	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能
スレーブアドレス	- 異なるスレーブアドレスを 3 種類まで設定可能 7 ビット/10 ビットアドレスフォーマット対応(混在可能) - ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能	- 異なるスレーブアドレスを 3 種類まで設定可能 7 ビット/10 ビットアドレスフォーマット対応(混在可能) - ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能
アクノリッジ応答	- 送信時、アクノリッジビットの自動ロード — ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 - 受信時、アクノリッジビットの自動送出 — 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能	- 送信時、アクノリッジビットの自動ロード — ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 - 受信時、アクノリッジビットの自動送出 — 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能
ウェイト機能	- 受信時、SCL クロックの Low ホールドによるウェイトが可能 — 8 クロック目と 9 クロック目の間をウェイト — 9 クロック目と 1 クロック目の間をウェイト	- 受信時、SCL クロックの Low ホールドによるウェイトが可能 — 8 クロック目と 9 クロック目の間をウェイト — 9 クロック目と 1 クロック目の間をウェイト
SDA 出力遅延機能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能

項目	RX64M(RIICa)	RX66N(RIICa)
アービトレーション	- マルチマスタ対応 - 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 - スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - マスタ時、送信データ不一致でアービトレーションロスト検出可能 - バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) - ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - スレーブ送信時、データ不一致でアービトレーションロスト検出可能	- マルチマスタ対応 - 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 - スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - マスタ時、送信データ不一致でアービトレーションロスト検出可能 - バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) - ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - スレーブ送信時、データ不一致でアービトレーションロスト検出可能
タイムアウト検出機能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能
ノイズ除去	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能
割り込み要因	4 種類 - 通信エラー /通信イベント発生 - アービトレーション検出 - NACK 検出 - タイムアウト検出 - スタートコンディション検出(リスタートコンディション含む) - ストップコンディション検出 - 受信データフル(スレーブアドレス一致時含む) - 送信データエンプティ (スレーブアドレス一致時含む) - 送信終了	4 種類 - 通信エラー /通信イベント発生 - アービトレーション検出 - NACK 検出 - タイムアウト検出 - スタートコンディション検出(リスタートコンディション含む) - ストップコンディション検出 - 受信データフル(スレーブアドレス一致時含む) - 送信データエンプティ (スレーブアドレス一致時含む) - 送信終了
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
RIIC の動作モード	4 種類 - マスタ送信モード - マスタ受信モード - スレーブ送信モード - スレーブ受信モード	4 種類 - マスタ送信モード - マスタ受信モード - スレーブ送信モード - スレーブ受信モード
イベントリンク機能 (出力)	4 種類(RIIC0) - 通信エラー /通信イベント発生 - アービトレーション検出 - NACK 検出 - タイムアウト検出 - スタートコンディション検出(リスタートコンディション含む) - ストップコンディション検出 - 受信データフル(スレーブアドレス一致時含む) - 送信データエンプティ (スレーブアドレス一致時含む) - 送信終了	4 種類(RIIC0) - 通信エラー /通信イベント発生 - アービトレーション検出 - NACK 検出 - タイムアウト検出 - スタートコンディション検出(リスタートコンディション含む) - ストップコンディション検出 - 受信データフル(スレーブアドレス一致時含む) - 送信データエンプティ (スレーブアドレス一致時含む) - 送信終了

2.23 シリアルペリフェラルインタフェース

表 2.43 にシリアルペリフェラルインタフェースの概要比較を、表 2.44 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.43 シリアルペリフェラルインタフェースの概要比較

項目	RX64M(RSPIa)	RX66N(RSPic)
チャンネル数	1 チャンネル	3 チャンネル
RSPI 転送機能	- MOSI(Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPIClock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 - 送信のみの動作が可能 - 通信モード：全二重または送信のみを選択可能 - RSPCK の極性を変更可能 - RSPCK の位相を変更可能	- MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPIClock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 - 送信のみの動作が可能 - 通信モード：全二重または送信のみを選択可能 - RSPCK の極性を変更可能 - RSPCK の位相を変更可能
データフォーマット	- MSB ファースト/LSB ファーストの切り替え可能 - 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 - 送信/受信バッファは 128 ビット - 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)	- MSB ファースト/LSB ファーストの切り替え可能 - 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 - 送信/受信バッファは 128 ビット - 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット) - 送信データ、受信データをバイト単位でスワップ可能
ビットレート	- マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) - スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLK の 8 分周) —High 幅：PCLK の 4 サイクル、Low 幅：PCLK の 4 サイクル	- マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) - スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLK の 4 分周) —High 幅：PCLK の 2 サイクル、Low 幅：PCLK の 2 サイクル
バッファ構成	- 送信および受信バッファはそれぞれダブルバッファ構造 - 送信および受信バッファは 128 ビット	- 送信および受信バッファはそれぞれダブルバッファ構造 - 送信および受信バッファは 128 ビット
エラー検出	- モードフォルトエラー検出 - オーバランエラー検出 - パリティエラー検出	- モードフォルトエラー検出 - オーバランエラー検出 - パリティエラー検出 - アンダランエラー検出

項目	RX64M(RSPIa)	RX66N(RSPic)
SSL 制御機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - SSL 極性変更機能	1 チャンネルあたり 4 本の SSL 端子 (SSLx0~SSLx3) - シングルマスタ設定時には、SSLx0~SSLx3 端子を出力 - マルチマスタ設定時：SSLx0 端子は入力、SSLx1~SSLx3 端子は出力または未使用 - スレーブ設定時：SSLx0 端子は入力、SSLx1~SSLx3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - SSL 極性変更機能
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 —SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 —SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能
割り込み要因	割り込み要因 —受信バッファフル割り込み —送信バッファエンpty割り込み —RSPi エラー割り込み(モードフォルト、オーバーラン、パリティエラー) —RSPi アイドル割り込み(RSPi アイドル)	割り込み要因 —受信バッファフル割り込み —送信バッファエンpty割り込み —RSPi エラー割り込み(モードフォルト、オーバーラン、アンダラン、パリティエラー) —RSPi アイドル割り込み(RSPi アイドル)
イベントリンク機能(出力)	- 以下のイベントをイベントリンクコントローラへ出力可能(RSPi0) —受信バッファフルイベント信号 —送信バッファエンptyイベント信号 —モードフォルト/オーバーラン/パリティエラーのイベント信号 —RSPi アイドルイベント信号 —送信完了イベント信号	- 以下のイベントをイベントリンクコントローラへ出力可能(RSPi0) —受信バッファフルイベント信号 —送信バッファエンptyイベント信号 —モードフォルト/オーバーラン/アンダラン/パリティエラーのイベント信号 —RSPi アイドルイベント信号 —送信完了イベント信号
その他の機能	- CMOS/オープンドレイン出力切り替え機能 - RSPi 初期化機能 - ループバックモード機能	- CMOS/オープンドレイン出力切り替え機能 - RSPi 初期化機能 - ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.44 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX64M(RSPIa)	RX66N(RSPIc)
SPSR	MODF	モードフォルトエラーフラグ 0 : モードフォルトエラーなし 1 : モードフォルトエラー発生	モードフォルトエラーフラグ 0 : モードフォルトエラーなし、 アンダランエラーなし 1 : モードフォルトエラーまたは アンダランエラー発生
	UDRF	-	アンダランエラーフラグ
SPDR	-	RSPI データレジスタ 可能アクセスサイズ • ロングワード (SPDCR.SPLW=1) • ワードアクセス (SPDCR.SPLW=0)	RSPI データレジスタ 可能アクセスサイズ • ロングワード (SPDCR.SPLW=1, SPDCR.SPBYT=0) • ワードアクセス (SPDCR.SPLW=0, SPDCR.SPBYT=0) • バイトアクセス (SPDCR.SPBYT=1)
SPDCR	SPBYT	-	RSPI バイトアクセス設定ビット
SPDCR2	-	-	RSPI データコントロール レジスタ 2

2.24 CRC 演算器

表 2.45 に CRC 演算器の概要比較を、表 2.46 に CRC 演算器のレジスタ比較を示します。

表 2.45 CRC 演算器の概要比較

項目	RX64M(CRC)	RX66N(CRCA)	
データサイズ	8 ビット	8 ビット	32 ビット
CRC 演算対象データ	8n ビットのデータに対して CRC コードを生成 (n = 自然数)	8n ビットのデータに対して CRC コード生成 (n = 自然数)	32n ビットのデータに対して CRC コード生成 (n = 自然数)
CRC 演算処理方式	8 ビット並列実行	8 ビット並列実行	32 ビット並列実行
CRC 生成多項式	3 つの多項式から選択可能 —8 ビット CRC $X^8 + X^2 + X + 1$ —16 ビット CRC $X^{16} + X^{15} + X^2 + 1,$ $X^{16} + X^{12} + X^5 + 1$	3 つの多項式から選択可能 —8 ビット CRC $X^8 + X^2 + X + 1$ —16 ビット CRC $X^{16} + X^{15} + X^2 + 1,$ $X^{16} + X^{12} + X^5 + 1$	2 つの多項式から選択可能 —32 ビット CRC $X^{32} + X^{26} + X^{23} + X^{22} +$ $X^{16} + X^{12} + X^{11} + X^{10} + X^8$ $+ X^7 + X^5 + X^4 + X^2 + X +$ $1,$ $X^{32} + X^{28} + X^{27} + X^{26} +$ $X^{25} + X^{23} + X^{22} + X^{20} +$ $X^{19} + X^{18} + X^{14} + X^{13} +$ $X^{11} + X^{10} + X^9 + X^8 + X^6 +$ 1
CRC 演算切り替え	LSB ファーストまたは MSB ファーストでの通信用に、 CRC 演算結果のビットオー ダを切り替えることが可能	LSB ファーストまたは MSB ファーストでの通信用に、 CRC 演算結果のビットオーダを切り替えることが可能	
消費電力低減機能	モジュールストップ状態への 設定が可能	モジュールストップ状態への遷移が可能	

表 2.46 CRC 演算器のレジスタ比較

レジスタ	ビット	RX64M(CRC)	RX66N(CRCA)
CRCCR	GPS[1:0](RX64M) GPS[2:0](RX66N)	CRC 生成多項式切り替えビット (b1-b0) b1 b0 0 0 : 演算しません 0 1 : 8 ビット CRC ($X^8 + X^2 + X + 1$) 1 0 : 16 ビット CRC ($X^{16} + X^{15} + X^2 + 1$) 1 1 : 16 ビット CRC ($X^{16} + X^{12} + X^5 + 1$)	CRC 生成多項式切り替えビット (b2-b0) b2 b0 0 0 0 : 計算しません 0 0 1 : 8 ビット CRC ($X^8 + X^2 + X + 1$) 0 1 0 : 16 ビット CRC ($X^{16} + X^{15} + X^2 + 1$) 0 1 1 : 16 ビット CRC ($X^{16} + X^{12} + X^5 + 1$) 1 0 0 : 32 ビット CRC ($X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$) 1 0 1 : 32 ビット CRC ($X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1$) 1 1 0 : 計算しません 1 1 1 : 計算しません
	LMS	CRC 演算切り替えビット(b2)	CRC 演算切り替えビット(b6)
CRCDIR	-	CRC データ入力レジスタ 可能アクセスサイズ ● バイトアクセス	CRC データ入力レジスタ 可能アクセスサイズ ● ロングワードアクセス (32 ビット CRC 生成時) ● バイトアクセス (16 ビット CRC、8 ビット CRC 生成時)
CRCDOR	-	CRC データ出力レジスタ 可能アクセスサイズ ● ワードアクセス 8 ビット CRC 生成時は、 下位バイト(b7~b0)を使用	CRC データ出力レジスタ 可能アクセスサイズ ● ロングワードアクセス (32 ビット CRC 生成時) ● ワードアクセス (16 ビット CRC 生成時) ● バイトアクセス (8 ビット CRC 生成時)

2.25 シリアルサウンドインタフェース/拡張シリアルサウンドインタフェース

表 2.47 にシリアルサウンドインタフェース/拡張シリアルサウンドインタフェースの概要比較を、表 2.48 にシリアルサウンドインタフェース/拡張シリアルサウンドインタフェースのレジスタ比較を示します。

表 2.47 シリアルサウンドインタフェース/拡張シリアルサウンドインタフェースの概要比較

項目		RX64M(SS1)	RX66N(SS1E)
チャンネル数		2 チャンネル(SS10、SS11)	2 チャンネル(SS1E0、SS1E1)
動作モード		非圧縮モード	非圧縮モード
通信モード		- マスタ/スレーブ - 送信/受信/送受信 (送受信は SS10 のみ)	- マスタ/スレーブ - 送信/受信/送受信 (送受信は SS1E0 のみ)
データフォーマット		- I²S フォーマットに対応可能 - MSB ファーストに対応可能 - 右詰め/左詰めを選択可能	- I²S フォーマット - 左詰めフォーマット - 右詰めフォーマット - モノラルフォーマット - TDM フォーマット
シリアルデータ		- MSB ファースト固定 - システムワード長 : 8、16、24、32 ビット - データワード長 : 8、16、18、20、22、24 ビット - パディングビットの極性を選択可能 - ミュート機能	- MSB ファースト固定 - システムワード長 : 8、16、24、32、48、64、128、256 ビットから選択可能 - データワード長 : 8、16、18、20、22、24、32 ビットから選択可能 - パディングビットの極性を選択可能 - ミュート機能
ビットクロック (SS1SCK:RX64M) (BCK:RX66N)	マスタモード時	- クロックソース : AUDIO_MCLK - 周波数 : AUDIO_MCLK の 1/1、1/2、1/4、1/6、1/8、1/12、1/16、1/24、1/32、1/48、1/64、1/96、または 1/128 から選択可能	- クロックソース : AUDIO_CLK - 周波数 : AUDIO_CLK の 1/1、1/2、1/4、1/6、1/8、1/12、1/16、1/24、1/32、1/48、1/64、1/96、または 1/128 から選択可能 - 通信が停止しているとき、供給/停止の選択が可能
	マスタ/スレーブモード時	極性(立ち上がりエッジまたは立ち下がりエッジ)の選択が可能	極性(立ち上がりエッジまたは立ち下がりエッジ)の選択が可能
ワードセレクト(SS1WS:RX64M) LR クロック(LRCK:RX66N)		- 極性(Low/High)の選択が可能 - 通信が停止しているとき、供給/停止の選択が可能	- 極性(Low/High)の選択が可能 - 通信が停止しているとき、供給/停止の選択が可能
FIFO	容量	- 送信 FIFO : 4 バイト × 8 段 - 受信 FIFO : 4 バイト × 8 段	- 送信 FIFO : 4 バイト × 32 段 - 受信 FIFO : 4 バイト × 32 段
	データアライメント	FIFO 内のデータ配置を左詰めまたは右詰めから選択可能	FIFO 内のデータ配置を左詰めまたは右詰めから選択可能

項目	RX64M(SSI)	RX66N(SSIE)
割り込み	● 通信エラー /アイドル ● 受信データフル ● 送信データエンプティ	● 通信エラー /アイドル ● 受信データフル ● 送信データエンプティ
低消費電力機能	● モジュールストップ状態への設定が可能	● モジュールストップ機能 ● マスタクロック(MCK)供給停止機能

表 2.48 シリアルサウンドインタフェース/拡張シリアルサウンドインタフェースのレジスタ比較

レジスタ	ビット	RX64M(SSI)	RX66N(SSIE)
SSICR	PDTA	パラレルデータアロケーションビット (データワード長が 8, 16 ビットの時) 0 : パラレルデータ (SSIFTDR, SSIFRDR) の下位側を先行して送受信 1 : パラレルデータ (SSIFTDR, SSIFRDR) の上位側を先行して送受信 (データワード長が 18, 20, 22, 24 ビット の時) 0 : パラレルデータ (SSIFTDR, SSIFRDR) を左詰め 1 : パラレルデータ (SSIFTDR, SSIFRDR) を右詰め	データアライメント選択ビット SSIFTDR、SSIFRDR レジスタのデータ配 置を選択します 0 : データを左詰めに配置 1 : データを右詰めに配置
	SWSP (RX64M) LRCKP (RX66N)	ワードセレクト極性ビット	LR クロック極性選択ビット
	SCKP (RX64M) BCKP (RX66N)	シリアルビットクロック極性ビット	ビットクロック極性選択ビット
	SWSD	ワードセレクト方向ビット	-
	SCKD	シリアルビットクロック方向ビット	-
	MST	-	マスタモードビット
	SWL[2:0]	システムワード長ビット システムワード長は、シリアルビットク ロック周波数/2fs を設定してください b18 b16 0 0 0 : 8 ビット (シリアルビットクロック周波数 = 16fs) 0 0 1 : 16 ビット (シリアルビットクロック周波数 = 32fs) 0 1 0 : 24 ビット (シリアルビットクロック周波数 = 48fs) 0 1 1 : 32 ビット (シリアルビットクロック周波数 = 64fs) 上記以外は設定しないでください	システムワード長選択ビット b18 b16 0 0 0 : 8 ビット 0 0 1 : 16 ビット 0 1 0 : 24 ビット 0 1 1 : 32 ビット 1 0 0 : 48 ビット 1 0 1 : 64 ビット 1 1 0 : 128 ビット 1 1 1 : 256 ビット

レジスタ	ビット	RX64M(SSI)	RX66N(SSIE)
SSICR	DWL[2:0]	データワード長ビット b21 b19 0 0 0 : 8 ビット 0 0 1 : 16 ビット 0 1 0 : 18 ビット 0 1 1 : 20 ビット 1 0 0 : 22 ビット 1 0 1 : 24 ビット 上記以外は設定しないでください	データワード長選択ビット b21 b19 0 0 0 : 8 ビット 0 0 1 : 16 ビット 0 1 0 : 18 ビット 0 1 1 : 20 ビット 1 0 0 : 22 ビット 1 0 1 : 24 ビット 1 1 0 : 32 ビット 1 1 1 : 設定しないでください
	CHNL[1:0]	チャンネルビット	-
	FRM[1:0]	-	フレームワード数選択ビット
	CKS	オーディオクロック選択ビット	-
SSISR	IDST	アイドルステータスフラグ	-
	RSWNO	受信システムワード番号フラグ	-
	RCHNO[1:0]	受信チャンネル番号フラグ	-
	TSWNO	送信システムワード番号フラグ	-
	TCHNO[1:0]	送信チャンネル番号フラグ	-
SSIFCR	RTRG[1:0]	受信 FIFO しきい値設定ビット	-
	TTRG[1:0]	送信 FIFO しきい値設定ビット	-
	BSW	-	バイトスワップビット
SSIFSR	RDC[3:0] (RX64M) RDC[5:0] (RX66N)	受信データ表示フラグ (b11-b8)	受信 FIFO データ数ビット (b13 -b8)
	TDC[3:0] (RX64M) TDC[5:0] (RX66N)	送信データ表示フラグ (b27-b24)	送信 FIFO データ数ビット (b29 -b24)
SSIFTDR	-	送信 FIFO データレジスタ データワード長設定とは関係なく、64 ビット (FIFO 2 段) 単位で送信データを書き込みます。	送信 FIFO データレジスタ データワード長によってアクセスサイズが異なります。 詳細はユーザーズマニュアルを参照してください。
		リセット後の初期値が異なります	
SSIFRDR	-	受信 FIFO データレジスタ	受信 FIFO データレジスタ データワード長によってアクセスサイズが異なります。 詳細はユーザーズマニュアルを参照してください
		リセット後の初期値が異なります	
SSITDMR	-	TDM モードレジスタ	-
SSIOFR	-	-	オーディオフォーマットレジスタ
SSISCR	-	-	ステータスコントロールレジスタ

2.26 SD ホストインタフェース

表 2.49 に SD ホストインタフェース概要比較を、表 2.50 に SD ホストインタフェースのレジスタ比較を示します。

表 2.49 SD ホストインタフェース概要比較

項目	RX64M(SDHI)	RX66N(SDHI)
SD Bus インタフェース	- SD メモリカード、SDIO カードに対応^(注1) - 転送バス幅をワイドバスモード(4 ビット)、デフォルトバスモード(1 ビット)から選択可能 - SD、SDHC、SDXC の SD メモリカードアクセスに対応	- SD メモリカード、SDIO カードに対応^(注1) - 転送バス幅をワイドバスモード(4 ビット)、デフォルトバスモード(1 ビット)から選択可能 - SD、SDHC、SDXC の SD メモリカードアクセスに対応
転送モード	ハイスピードモード、デフォルトスピードモードに対応	ハイスピードモード、デフォルトスピードモードに対応
SDHI クロック	周辺モジュールクロック(PCLKB)を n 分周して SDHI クロックを生成 (n = 2, 4, 8, 16, 32, 64, 128, 256, 512)	周辺モジュールクロック(PCLKB)を n 分周して SDHI クロックを生成 (n = 1, 2, 4, 8, 16, 32, 64, 128, 256, 512)
エラーチェック 機能	- CRC7 (コマンド、レスポンス) - CRC16 (転送データ)	- CRC7 (コマンド、レスポンス) - CRC16 (転送データ)
割り込み要因	4 要因 - カードアクセス割り込み(CACI) - SDIO アクセス割り込み(SDACI) - カード検出割り込み(CDETI) - SD バッファアクセス割り込み(SBFAI)	4 要因 - カードアクセス割り込み(CACI) - SDIO アクセス割り込み(SDACI) - カード検出割り込み(CDETI) - SD バッファアクセス割り込み(SBFAI)
DMA 転送要求	- SD バッファアクセス割り込み(SBFAI)により DMAC/DTC を起動可能 - DMAC/DTC による SD バッファのリード/ライトが可能	- SD バッファアクセス割り込み(SBFAI)により DMAC/DTC を起動可能 - DMAC/DTC による SD バッファのリード/ライトが可能
その他の機能	- カード検出機能 - ライトプロテクト機能	- カード検出機能 - ライトプロテクト機能

注 1. SPI Bus インタフェース、Embedded SDIO の Shared Bus、8 ビット SD Bus、SDIO の Suspend/Resume 機能には対応していません。

表 2.50 SD ホストインタフェースのレジスタ比較

レジスタ	ビット	RX64M(SDHI)	RX66N(SDHI)
SDCLKCR	CLKSEL[7:0]	SDHI クロック選択ビット b7 b0 00000000 : PCLKB の 2 分周 00000001 : PCLKB の 4 分周 00000010 : PCLKB の 8 分周 00000100 : PCLKB の 16 分周 00001000 : PCLKB の 32 分周 00010000 : PCLKB の 64 分周 00100000 : PCLKB の 128 分周 01000000 : PCLKB の 256 分周 10000000 : PCLKB の 512 分周 上記以外は設定しないでください	SDHI クロック選択ビット b7 b0 00000000 : PCLKB の 2 分周 00000001 : PCLKB の 4 分周 00000010 : PCLKB の 8 分周 00000100 : PCLKB の 16 分周 00001000 : PCLKB の 32 分周 00010000 : PCLKB の 64 分周 00100000 : PCLKB の 128 分周 01000000 : PCLKB の 256 分周 10000000 : PCLKB の 512 分周 11111111 : PCLKB (注1) 上記以外は設定しないでください

注 1. CLKSEL[7:0]ビットを“11111111b”にする場合、または“11111111b”から他の値に変更する場合は以下の手順で実施してください。

- (1) CLKEN ビットを“0”にする。このとき他のビットの値は変更しないでください。
- (2) CLKSEL[7:0]ビットの値を変更する。このとき他のビットの値は変更しないでください。
- (3) CLKEN ビットを“1”にする。このとき他のビットの値は変更しないでください。

2.27 バウンダリスキャン

表 2.51 にバウンダリスキャンの概要比較を、表 2.52 にバウンダリスキャンのレジスタ比較を示します。

表 2.51 バウンダリスキャンの概要比較

項目	RX64M	RX66N
バウンダリスキャン有効/無効	RES#端子を High, EMLE 端子を Low、かつ BSCANP 端子を High としたときにバウンダリスキャン機能が有効	RES#端子を High, EMLE 端子を Low、かつ BSCANP 端子を High としたときにバウンダリスキャン機能が有効
バウンダリスキャン専用端子	バウンダリスキャン機能有効時、以下は JTAG 専用端子 (TDO/TCK/TDI/TMS/TRST#) 177 ピン TFLGA/176 ピン LFBGA : PF0/PF1/PF2/PF3/PF4 145 ピン TFLGA : P26/P27/P30/P31/P34	バウンダリスキャン機能有効時、以下は JTAG 専用端子 (TDO/TCK/TDI/TMS/TRST#) 224 ピン LFBGA /176 ピン LFBGA : PF0/PF1/PF2/PF3/PF4 145 ピン TFLGA : P26/P27/P30/P31/P34
6 種類のテストモード	• BYPASS モード • EXTEST モード • SAMPLE/PRELOAD モード • CLAMP モード • HIGHZ モード • IDCODE モード	• BYPASS モード • EXTEST モード • SAMPLE/PRELOAD モード • CLAMP モード • HIGHZ モード • IDCODE モード

表 2.52 バウンダリスキャンのレジスタ比較

レジスタ	ビット	RX64M	RX66N
JTIDR	-	ID コードレジスタ	ID コードレジスタ
		リセット後の初期値が異なります	

2.28 12 ビット A/D コンバータ

表 2.53 に 12 ビット A/D コンバータの概要比較を、表 2.54 に 12 ビット A/D コンバータのレジスタ比較を示します。

表 2.53 12 ビット A/D コンバータの概要比較

項目	RX64M(S12ADC)	RX66N(S12ADFa)
ユニット数	2 ユニット (S12AD, S12AD1)	2 ユニット (S12AD, S12AD1)
入力チャンネル	ユニット 0 : 8 チャンネル ユニット 1 : 21 チャンネル + 拡張 1 本	S12AD : 8 チャンネル、 S12AD1 : 21 チャンネル + 拡張 1 本
拡張アナログ機能	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり(0.48μs) (12 ビット変換モード) 1 チャンネル当たり(0.45μs) (10 ビット変換モード) 1 チャンネル当たり(0.42μs) (8 ビット変換モード) (A/D 変換クロック ADCLK = 60MHz 動作時)	1 チャンネル当たり(0.48μs) (12 ビット変換モード) 1 チャンネル当たり(0.45μs) (10 ビット変換モード) 1 チャンネル当たり(0.42μs) (8 ビット変換モード) (A/D 変換クロック ADCLK = 60MHz 動作時)
A/D 変換クロック	- 周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の分周比で設定可能 — PCLKB : ADCLK 分周比 = 1 : 1、1 : 2、1 : 4、1 : 8 - ADCLK の設定はクロック発生回路(CPG)で行います。	- 周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 — PCLK : ADCLK 周波数比 = 1 : 1、2 : 1、4 : 1、8 : 1 - ADCLK の設定はクロック発生回路で行います。
データレジスタ	- アナログ入力用 29 本(ユニット 0 : 8 本、ユニット 1 : 21 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/各ユニット - 温度センサ用 1 本(ユニット 1 のみ) - 内部基準電圧用 1 本(ユニット 1 のみ) - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 8、10、12 ビット精度出力対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) — 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 - ダブルトリガモード拡張動作(特定トリガ種別で有効) — 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持	- アナログ入力用 29 本(S12AD : 8 本、S12AD1 : 21 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/各ユニット - 温度センサ用 1 本(S12AD1) - 内部基準電圧用 1 本(S12AD1) - 自己診断用 1 本/ユニット - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 8、10、12 ビット精度出力対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット/4 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) — 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 - ダブルトリガモード拡張動作(特定トリガ種別で有効) — 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持

項目	RX64M(S12ADC)	RX66N(S12ADFa)
動作モード	- シングルスキャンモード： - 任意に選択した最大 8 チャンネル(ユニット 0)/21 チャンネル(ユニット 1)のアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)を 1 回のみ A/D 変換 - 拡張アナログ入力を 1 回のみ A/D 変換 (ユニット 1 のみ) - 連続スキャンモード： - 任意に選択した最大 8 チャンネル(ユニット 0)/21 チャンネル(ユニット 1)のアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)を繰り返し A/D 変換 - 拡張アナログ入力を繰り返し A/D 変換 (ユニット 1 のみ) - グループスキャンモード： - 任意に選択した最大 8 チャンネル(ユニット 0)/21 チャンネル(ユニット 1)のアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 - グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 - グループスキャンモード (グループ A 優先制御選択時) - グループ B の A/D 変換動作中にグループ A のトリガ(非同期/同期トリガ)入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 - グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行(再スキャン)の設定が可能	動作モードは 2 ユニット個別で設定可能です。 - シングルスキャンモード： - 任意に選択したチャンネルのアナログ入力を 1 回のみ A/D 変換 - 温度センサ出力(S12AD1)を 1 回のみ A/D 変換 - 内部基準電圧を 1 回のみ A/D 変換 (S12AD1) - 拡張アナログ入力(S12AD1)を 1 回のみ A/D 変換 - 連続スキャンモード： - 任意に選択したチャンネルのアナログ入力、温度センサ出力(S12AD1)、内部基準電圧(S12AD1)を繰り返し A/D 変換 - 拡張アナログ入力(S12AD1)を繰り返し A/D 変換 - グループスキャンモード： - 使用するグループの数は 2 つ(グループ A、B)と 3 つ(グループ A、B、C)が選択可能(グループの数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能) - 任意に選択したチャンネルのアナログ入力、温度センサ出力(S12AD1)、内部基準電圧(S12AD1)をグループ A とグループ B またはグループ A,B,C に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 - グループ A とグループ B とグループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 - グループスキャンモード (グループ優先制御選択時) - 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A (高) > グループ B > グループ C (低)。優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能

項目	RX64M(S12ADC)	RX66N(S12ADFa)
A/D 変換開始条件	- ソフトウェアトリガ - 同期トリガ - マルチファンクションタイマパルスユニット(MTU)、汎用 PWM タイマ (GPT)、イベントリンクコントローラ (ELC)、8 ビットタイマ(TMR)、16 ビットタイマパルスユニット(TPU)からのトリガ - 非同期トリガ - 外部トリガ ADTRG0#端子(ユニット 0)/ADTRG1#端子(ユニット 1)による A/D 変換動作の開始が可能	- ソフトウェアトリガ - 同期トリガ - マルチファンクションタイマパルスユニット(MTU)、8 ビットタイマ(TMR)、16 ビットタイマパルスユニット(TPU)、イベントリンクコントローラ (ELC)からのトリガ - 非同期トリガ - 外部トリガ ADTRG0#(S12AD)、ADTRG1# (S12AD1)端子による A/D 変換動作の開始が可能(2 ユニット個別)
機能	- サンプル&ホールド機能 - チャンネル専用サンプル&ホールド機能 (3ch : ユニット 0 のみ、常時サンプリング設定可能) - サンプリングステート数可変機能 12 ビット A/D コンバータの自己診断機能 - A/D 変換値加算モードと平均モードが選択可能 - アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能) - ダブルトリガモード (A/D 変換データ二重化機能) 12/10/8 ビット変換切り替え機能 - AD データレジスタオートクリア機能 - 拡張アナログ入力機能 - デジタルコンペア機能 (ウィンドウ機能選択可能)	- チャンネル専用サンプル&ホールド機能 (3ch : S12AD のみ) - サンプリングステート数可変機能 (チャンネルごとに設定可能) 12 ビット A/D コンバータの自己診断機能 - A/D 変換値加算モードと平均モードが選択可能 - アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能) - ダブルトリガモード (A/D 変換データ二重化機能) 12/10/8 ビット変換切り替え機能 - AD データレジスタオートクリア機能 - 拡張アナログ入力機能 - コンペア機能 (ウィンドウ A、ウィンドウ B)
割り込み要因	- ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生 - ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI)を発生 - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(S12GBADI)を発生。 - グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(S12GBADI)を発生。	- ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1)を発生(2 ユニット個別) - ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1)を発生(2 ユニット個別) - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI,S12ADI1)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (S12GBADI, S12GBADI1)を発生。グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求(S12GCADI, S12GCADI1)を発生 - グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1)を発生。グループ B とグループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求 (S12GBADI/S12GCADI, S12GBADI1/S12GCADI1)を発生

項目	RX64M(S12ADC)	RX66N(S12ADFa)
割り込み要因	- デジタルコンペア機能の比較条件成立で、コンペア割り込み(S12CMPI)を発生 - S12ADI, S12GBADI 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能	- デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI, S12CMPAI1, S12CMPBI, S12CMPBI1)を発生 - S12ADI/S12ADI1, S12GBADI/S12GBADI1, S12GCADI/S12GCADI1 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能
イベントリンク機能	- グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生 - ELC からのトリガによりスキャン開始可能	- すべてのスキャン終了時に ELC イベント発生 - ELC からのトリガによりスキャン開始可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.54 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX64M(S12ADC)	RX66N(S12ADFa)
ADRD	AD[11:0] (RX64M) - (RX66N)	12 ビット A/D 変換値	12 ビット A/D 変換値
	DIAGST[1:0] (RX64M) - (RX66N)	自己診断ステータスビット	自己診断ステータスビット
ADANSA0	[S12AD.ADANSA0] ANSA0[15:0] (RX64M) ANSA0n (n = 00~07) (RX66N)	A/D 変換チャネル選択ビット	A/D 変換チャネル選択ビット
	[S12AD1.ADANSA0] ANSA0[15:0] (RX64M) ANSA0n (n = 00~15) (RX66N)		
ADANSA1	ANSA1[4:0] (RX64M) ANSA1n (n = 00~04) (RX66N)	A/D 変換チャネル選択ビット	A/D 変換チャネル選択ビット
ADANSB0	[S12AD.ADANSB0] ANSB0[15:0] (RX64M) ANSB0n (n = 00~07) (RX66N)	A/D 変換チャネル選択ビット	A/D 変換チャネル選択ビット
	[S12AD1.ADANSB0] ANSB0[15:0] (RX64M) ANSB0n (n = 00~15) (RX66N)		
ADANSB1	ANSB1[4:0] (RX64M) ANSB1n (n = 00~04) (RX66N)	A/D 変換チャネル選択ビット	A/D 変換チャネル選択ビット
ADANSC0	-	-	A/D チャネル選択レジスタ C0
ADANSC1	-	-	A/D チャネル選択レジスタ C1

レジスタ	ビット	RX64M(S12ADC)	RX66N(S12ADFa)
ADADS0	[S12AD.ADADS0] ADS0[15:0] (RX64M) ADS0n (n = 00~07) (RX66N) [S12AD1.ADADS0] ADS0[15:0] (RX64M) ADS0n (n = 00~15) (RX66N)	A/D 変換値加算/ 平均チャンネル 選択ビット	A/D 変換値加算/ 平均チャンネル 選択ビット
ADADS1	ADS1[4:0](RX64M) ADS1n (n = 00~04) (RX66N)	A/D 変換値加算/ 平均チャンネル 選択ビット	A/D 変換値加算/ 平均チャンネル 選択ビット
ADADC	ADC[1:0] (RX64M) ADC[2:0] (RX66N)	加算回数選択ビット (b1-b0) b1 b0 0 0 : 1 回変換 (加算なし。通常変換と同じ) 0 1 : 2 回変換(1 回加算を行う) 1 0 : 3 回変換(2 回加算を行う) (注 1) 1 1 : 4 回変換(3 回加算を行う)	加算回数選択ビット (b2-b0) b2 b0 0 0 0 : 1 回変換(加算なし。通常 変換と同じ) 0 0 1 : 2 回変換(1 回加算を行う) 0 1 0 : 3 回変換(2 回加算を行う) (注 1) 0 1 1 : 4 回変換(3 回加算を行う) 1 0 1 : 16 回変換 (15 回加算を行う)(注 1) 上記以外は設定しないでください
ADGCXCR	-	-	A/D グループC 拡張入力コントロールレジスタ
ADGCTRGR	-	-	A/D グループC トリガ選択レジスタ
ADSSTRn	-	A/D サンプリングステート レジスタ n (n=0~7, L, T, O)	A/D サンプリングステート レジスタ n (n=0~15, L, T, O)
ADGSPCR	LGRRS	-	再開チャンネル選択ビット
ADCMPPCR	CMPAB[1:0]	-	ウィンドウA/Bの 複合条件設定ビット
	CMPBE	-	コンペアウィンドウ B 動作許可ビット
	CMPAE	-	コンペアウィンドウ A 動作許可ビット
	CMPBIE	-	コンペア B 割り込み許可ビット
	WCMPE	ウィンドウ機能設定ビット(b6)	ウィンドウ機能設定ビット(b14)
	CMPPIE (RX64M) CMPAIE (RX66N)	コンペア割り込み イネーブルビット(b7)	コンペア A 割り込み 許可ビット(b15)
ADCMPANSR0	[S12AD.ADCMPANSR0] CMPS0[15:0] (RX64M) CMPCHA0n (n = 00~07) (RX66N) [S12AD1.ADCMPANSR0] CMPS0[15:0] (RX64M) CMPCHA0n (n = 00~15) (RX66N)	コンペアチャンネル選択ビット	コンペアウィンドウ A チャンネル選択ビット
ADCMPANSR1	CMPS1[4:0] (RX64M) CMPCHA1n(n = 00~04) (RX66N)	コンペアチャンネル選択ビット	コンペアウィンドウ A チャンネル選択ビット

レジスタ	ビット	RX64M(S12ADC)	RX66N(S12ADFa)
ADCMPLR0	[S12AD.ADCMPLR0] CMPL0[15:0] (RX64M) CMPLCHA0n (n = 00~07) RX66N) [S12AD1.ADCMPLR0] CMPL0[15:0] (RX64M) CMPLCHA0n (n = 00~15) (RX66N)	コンペアレベル選択ビット	コンペアウィンドウ A コンペア条件選択ビット
ADCMPLR1	CMPL1[4:0] (RX64M) CMPLCHA1n (n = 00~04) (RX66N)	コンペアレベル選択ビット	コンペアウィンドウ A コンペア条件選択ビット
ADCMPLRy	-	A/D コンペアデータレジスタ y (y = 0, 1) 下記の条件でフォーマットが異なります。詳細はユーザーズマニュアルを参照してください。 • A/D データレジスタフォーマット選択ビットの設定値（右詰めまたは左詰め） • A/D 変換精度指定ビットの設定値（12 ビット、10 ビット、または 8 ビット） • A/D 変換値加算 / 平均モード選択レジスタの設定値（A/D 変換値加算モード選択、または非選択）	A/D コンペア機能ウィンドウ A 下位側(y = 0)/上位側(y = 1)レベル設定レジスタ 下記の条件でフォーマットが異なります。詳細はユーザーズマニュアルを参照してください。 • A/D データレジスタフォーマット選択ビットの設定値（右詰めまたは左詰め） • A/D 変換精度指定ビットの設定値（12 ビット、10 ビット、または 8 ビット） • A/D 変換値加算 / 平均機能チャンネル選択レジスタの設定値（A/D 変換値平均モード選択、または非選択） • A/D 変換値加算 / 平均回数選択レジスタの設定値（加算 / 平均モード選択、加算回数選択）
ADCMPSTR0	[S12AD.ADCMPSTR0] CMPF0[15:0](RX64M) CMPSTCHA0n (n = 00~07) (RX66N) [S12AD1.ADCMPSTR0] CMPF0[15:0](RX64M) CMPSTCHA0n (n = 00~15) (RX66N)	コンペアフラグ	コンペアウィンドウ A フラグ
ADCMPSTR1	CMPF1[4:0](RX64M) CMPSTCHA1n (n = 00~04) (RX66N)	コンペアフラグ	コンペアウィンドウ A フラグ
ADWINMON	-	-	A/Dコンペア機能ウィンドウA/B ステータスマニタレジスタ
ADCMPSNR	-	-	A/D コンペア機能ウィンドウ B チャンネル選択レジスタ
ADWINLLB	-	-	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	-	-	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ

レジスタ	ビット	RX64M(S12ADC)	RX66N(S12ADFa)
ADCMPBSR	-	-	A/D コンペア機能ウィンドウ B チャンネルステータスレジスタ
ADSAM	-	-	A/D 逐次変換時間設定レジスタ
ADSAMPR	-	-	A/D 逐次変換時間設定プロテクト 解除レジスタ

注 1. 平均モードを選択した場合(ADADC.AVEE = 1)、3 回変換および 16 回変換(RX66N グループのみ)に設定しないでください。

2.29 12 ビット D/A コンバータ

表 2.55 に 12 ビット D/A コンバータのレジスタ比較を示します。

表 2.55 12 ビット D/A コンバータのレジスタ比較

レジスタ	ビット	RX64M(R12DA)	RX66N(R12DAa)
DAASWCR	-	-	D/A 出力アンプ安定待ち制御レジスタ

2.30 RAM

表 2.56 に RAM の概要比較を、表 2.57 に RAM のレジスタ比較を示します。

表 2.56 RAM の概要比較

項目	RX64M		RX66N		
	ECC 誤り 訂正機能なし (RAM)	ECC 誤り 訂正機能あり (ECCRAM)	RAM	拡張 RAM	ECCRAM
容量	512K バイト (RAM0 : 512K バイト)	32K バイト	512K バイト	512K バイト	32K バイト
アドレス	RAM0 : 0000 0000h~ 0007 FFFFh	ECCRAM : 00FF 8000h~ 00FF FFFFh	0000 0000h~ 0007 FFFFh	0080 0000h~ 0087 FFFFh	00FF 8000h~ 00FF FFFFh
メモリバス	メモリバス 1	メモリバス 3 (ECCRAM)	メモリバス 1	メモリバス 3	メモリバス 3
アクセス	- 読み出し/書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能	- ECCRAM 有効/無効選択可能 - ECC 機能無効の場合 : 読み出し/書き込みともに 2 サイクルで動作 - ECC 機能有効の場合 (エラーなしのとき) : 読み出し/書き込みともに 2 サイクルで動作 - ECC 機能有効の場合 (エラー発生時) : 読み出し/書き込みともに 3 サイクルで動作	- 読み出し/書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能	- 読み出し/書き込みともに 1 サイクルで動作 - 拡張 RAM 有効/無効選択可能	- ECCRAM 有効/無効選択可能 - ECC 機能無効の場合 : 読み出し/書き込みともに 2 サイクルで動作 - ECC 機能有効の場合 (エラーなしのとき) : 読み出し/書き込みともに 2 サイクルで動作 - ECC 機能有効の場合 (エラー発生時) : 読み出し/書き込みともに 3 サイクルで動作
データ保持機能	ディープソフトウェアスタンバイモード時のデータ保持機能なし		ディープソフトウェアスタンバイモード時のデータ保持機能なし		
消費電力低減機能	モジュールストップ機能への設定が可能		RAM、拡張 RAM、ECCRAM 個別にモジュールストップ状態への遷移が可能		
エラーチェック機能	1 ビット誤り検出 - エラー発生時、ノンмасカブル割り込み、または割り込みを発生	- ECC 誤り訂正機能 — 1 ビット誤り訂正、2 ビット誤り検出 - エラー発生時、ノンмасカブル割り込み、または割り込みを発生	- パリティチェック : 1 ビット誤り検出 - エラー発生時、ノンмасカブル割り込み、または割り込みを発生	- ECC 誤り訂正機能 — 1 ビット誤り訂正、2 ビット誤り検出 - エラー発生時、ノンмасカブル割り込み、または割り込みを発生	

表 2.57 RAM のレジスタ比較

レジスタ	ビット	RX64M	RX66N
EXRAMMODE	-	-	拡張 RAM 動作モード制御レジスタ
EXRAMSTS	-	-	拡張 RAM エラーステータスレジスタ
EXRAMECAD	-	-	拡張 RAM エラー アドレスキャプチャレジスタ
EXRAMPRCR	-	-	拡張 RAM プロテクトレジスタ

2.31 スタンバイ RAM

表 2.58 にスタンバイ RAM の概要比較を示します。

表 2.58 スタンバイ RAM の概要比較

項目	RX64M	RX66N
RAM 容量	8K バイト	8K バイト
RAM アドレス	000A 4000h ~ 000A 5FFFh	000A 4000h ~ 000A 5FFFh
アクセス	- 読み出し、書き込みともに、$ICLK \geq PCLKB$ の場合は $PCLKB \times 2 \sim 3$ サイクル、$ICLK < PCLKB$ の場合は $ICLK \times 2$ サイクルで動作 - RAM アクセス有効/無効選択可能 - エンディアンはチップのエンディアン設定に従います。 - 非アラインアクセスは禁止です。非アラインアクセスの場合の動作は保証しません。	- 読み出し、書き込みともに、$ICLK \geq PCLKB$ の場合は $PCLKB \times 3, 4$ サイクル、$ICLK < PCLKB$ の場合は $ICLK \times 2, 3$ サイクルで動作 - RAM アクセス有効/無効選択可能 - エンディアンはチップのエンディアン設定に従います。 - 非アラインアクセスは禁止です。非アラインアクセスの場合の動作は保証しません。
データ保持機能	ディープソフトウェアスタンバイモード時、データを保持可能	ディープソフトウェアスタンバイモード時、データを保持可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.32 フラッシュメモリ

表 2.59 にフラッシュメモリの概要比較を、表 2.60 にフラッシュメモリのレジスタ比較を示します。

表 2.59 フラッシュメモリの概要比較

項目	RX64M		RX66N(FLASH)	
	コード フラッシュメモリ	データ フラッシュメモリ	コード フラッシュメモリ	データ フラッシュメモリ
メモリ容量	- ユーザ領域： 最大 4M バイト - ユーザブート領域： 32K バイト	データ領域： 64K バイト	ユーザ領域： 最大 4M バイト	データ領域： 32K バイト
アドレス	- 容量が 4M バイトの場合 — FFC0 0000h ~ FFFF FFFFh - 容量が 3M バイトの場合 — FFD0 0000h ~ FFFF FFFFh - 容量が 2.5M バイトの場合 — FFD8 0000h ~ FFFF FFFFh - 容量が 2M バイトの場合 — FFE0 0000h ~ FFFF FFFFh	0010 0000h ~ 0010 FFFFh	- 容量が 4M バイトの場合 — FFC0 0000h ~ FFFF FFFFh - 容量が 2M バイトの場合 — FFE0 0000h ~ FFFF FFFFh	0010 0000h ~ 0010 FFFFh
ROM キャッシュ	-	-	- 容量：8K バイト - マッピング方式： ダイレクトマップ - ラインサイズ： 16 バイト	-
リード サイクル	ICLK 1 サイクルの高速リード	ワード、バイトアクセス時には FCLK 8 サイクルでのリード	- ROM キャッシュ動作許可時： — キャッシュヒット時、1 サイクル — キャッシュミス時、1~2 サイクル - ROM キャッシュ動作禁止時： 1 サイクル	FCLK の周波数毎のサイクルでリード
イレーズ後の値	FFh	不定値	FFh	不定値

項目	RX64M		RX66N(FLASH)	
	コード フラッシュメモリ	データ フラッシュメモリ	コード フラッシュメモリ	データ フラッシュメモリ
プログラム/ イレース方式	- FACI コマンド発行領域 (007E 0000h) に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレースが可能 - 専用フラッシュメモリプログラマによるシリアルインタフェース通信を介したプログラム/イレース (シリアルプログラミング) - ユーザプログラムによるフラッシュメモリのプログラム/イレース (セルフプログラミング)		- FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレース、オプション設定メモリのプログラムが可能(セルフプログラミング) - シリアルプログラマによるシリアルインタフェース通信を介したプログラム/イレース(シリアルプログラミング)	
セキュリティ機能	フラッシュメモリの不正改ざん/不正リードを防止		フラッシュメモリの不正改ざん/不正リードを防止	
プロテクション機能	フラッシュメモリの誤書き換えを防止		フラッシュメモリの誤書き換えを防止	
デュアルバンク機能	-	-	デュアルバンク構成を用いて、書き換え動作中の中断に対して安全な更新を行うことが可能 - リニアモード：コードフラッシュメモリを 1 領域として使用するモード - デュアルモード：コードフラッシュメモリを 2 領域に分割して使用するモード	-
Trusted Memory (TM)機能	コードフラッシュメモリのブロック 8, 9 に対する不正リードを防止		コードフラッシュメモリに対する不正リード防止 - リニアモード：ブロック 8、9 - デュアルモード：ブロック 8、9、78、79	-
BGO(バックグラウンドオペレーション)機能	- コードフラッシュメモリプログラム/イレース中のコードフラッシュメモリリードが可能 - データフラッシュメモリプログラム/イレース中のコードフラッシュメモリリードが可能		- コードフラッシュメモリプログラム/イレース中のコードフラッシュメモリリードが可能 コードフラッシュメモリプログラム/イレース中のデータフラッシュメモリリードが可能 - データフラッシュメモリプログラム/イレース中のコードフラッシュメモリリードが可能	
プログラム/ イレース単位	- ユーザ領域およびユーザブート領域へのプログラム：256 バイト - ユーザ領域のイレース：ブロック単位	- データ領域へのプログラム：4 バイト - データ領域のイレース：64 バイト	- ユーザ領域へのプログラム：128 バイト - ユーザ領域のイレース：ブロック単位	- データ領域へのプログラム：4 バイト - データ領域のイレース：64/128/256 バイト
その他の機能	- セルフプログラミング中の割り込み受け付け可能 - 本 MCU の初期設定をオプション設定メモリに設定可能		- セルフプログラミング中の割り込み受け付け可能 - 本 MCU の初期設定をオプション設定メモリに設定可能	

項目	RX64M		RX66N(FLASH)	
	コード フラッシュメモリ	データ フラッシュメモリ	コード フラッシュメモリ	データ フラッシュメモリ
オンボードプログラミング (シリアルプログラミング/ セルフプログラミング)	• ブートモード (SCI インタフェース) によるプログラム/イレーズ — 調歩同期式シリアルインターフェース (SCI1) を使用 — 通信速度は自動調整 — ユーザブート領域もプログラム/イレーズ可能 • ブートモード (USB インタフェース) によるプログラム/イレーズ — USBb を使用 — 特別なハードウェアが不要で、PC と直結可能 • ユーザブートモードによるプログラム/イレーズ — ユーザ独自のブートプログラムを作成可能 • ユーザプログラム中のコードフラッシュメモリ/データフラッシュメモリ書き換えルーチンによるプログラム/イレーズ — システムをリセットすることなくコードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズが可能		• ブートモード (SCI インタフェース) によるプログラム/イレーズ — 調歩同期式シリアルインターフェース (SCI1) を使用 — 通信速度は自動調整 • ブートモード (USB インタフェース) によるプログラム/イレーズ — USB を使用 — 特別なハードウェアが不要で、PC と直結可能 • ブートモード (FINE インタフェース) によるプログラム/イレーズ — FINE を使用 • セルフプログラミングによるプログラム/イレーズ — システムをリセットすることなくフラッシュメモリのプログラム/イレーズが可能	
オフボードプログラミング (専用パラレルプログラマによるプログラム/イレーズ)	フラッシュライタを使用して、ユーザ領域/ユーザブート領域のプログラム/イレーズが可能	フラッシュライタを使用したデータ領域のプログラム/イレーズはできません	パラレルプログラマを使用して、コードフラッシュメモリ、オプション設定メモリのプログラム/イレーズが可能	パラレルプログラマを使用したデータフラッシュメモリのプログラム/イレーズはできません
ユニーク ID	本 MCU 個体ごとの 12 バイト長の ID コード		本 MCU 個体ごとの 16 バイト長の ID コード	

表 2.60 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX64M	RX66N(FLASH)
ROMCE	-	-	ROM キャッシュ許可レジスタ
ROMCIV	-	-	ROM キャッシュ無効化レジスタ
NCRGn	-	-	ノンキャッシュابل領域 n アドレスレジスタ (n = 0, 1)
NCRCn	-	-	ノンキャッシュابل領域 n 設定レジスタ (n = 0, 1)
FWEPROR	-	フラッシュ P/E プロテクトレジスタ	-
FWEPROR	FLWE[1:0]	フラッシュライトイレースビット b1 b0 00 : P/E、ロックビットの P/E、ブランク チェックの禁止 01 : P/E、ロックビットの P/E、ブランク チェックの許可 10 : P/E、ロックビットの P/E、ブランク チェックの禁止 11 : P/E、ロックビットの P/E、ブランク チェックの禁止	フラッシュライトイレース許可ビット b1 b0 00 : プログラム/イレース、ブランク チェックの禁止 01 : プログラム/イレース、ブランク チェックの許可 10 : プログラム/イレース、ブランク チェックの禁止 11 : プログラム/イレース、ブランク チェックの禁止
FASTAT	ECRCT	エラーフラグ	-
FAEINT	ECRCTIE	エラー割り込み許可ビット	-
FSADDR	FSADDR [31:0]	FACI コマンド処理開始アドレスビット 【コマンド】 : 【アドレス境界】 - プログラム (コードフラッシュメモリ) : 256 バイト - プログラム (データフラッシュメモリ) : 4 バイト - ブロックイレース (コードフラッシュメモリ) : 8K または 32K バイト - ブロックイレース (データフラッシュメモリ) : 64 バイト - ブランクチェック : 4 バイト - コンフィギュレーション設定 : 16 バイト - ロックビットプログラム : 8K または 32K バイト - ロックビットリード : 8K または 32K バイト	FACI コマンド処理開始アドレスビット 【コマンド】 : 【アドレス境界】 - プログラム (コードフラッシュメモリ) : 128 バイト - プログラム (データフラッシュメモリ) : 4 バイト - ブロックイレース (コードフラッシュメモリ) : 8K または 32K バイト - ブロックイレース (データフラッシュメモリ) : 64 バイト - マルチブロックイレース (データフラッシュメモリ) : 64/128/256 バイト - ブランクチェック (データフラッシュメモリ) : 4 バイト - コンフィギュレーション設定 : 16 バイト
FCURAME	-	FCURAM イネーブルレジスタ	-
FSTATR	FRCRCT	1 ビットエラー訂正モニタフラグ	-
	FRDCT	2 ビットエラー検出モニタフラグ	-
	FCUERR	FCU エラーフラグ	-

レジスタ	ビット	RX64M	RX66N(FLASH)
FSTATR	FRDY	フラッシュレディフラグ 0 : プログラム、ブロックイレーズ、P/E サスペンド、P/E レジューム、強制終了、ブランクチェック、コンフィギュレーション設定、 ロックビットプログラム、ロックビットリード のコマンド処理中 1 : 上記の処理を実行していない	フラッシュレディフラグ 0 : プログラム、ブロックイレーズ、 マルチブロックイレーズ 、P/E サスペンド、P/E レジューム、強制終了、ブランクチェック、コンフィギュレーション設定のコマンド処理中 1 : 上記の処理を実行していない
	OTERR	アザーエラーフラグ	-
	SECERR	セキュリティエラーフラグ	-
	FESETERR	FENTRY 設定エラーフラグ	-
	ILGCOMERR	イリーガルコマンドエラーフラグ	-
FPROTR	-	フラッシュプロテクトレジスタ	-
FSUINTR	SUINIT	設定初期化ビット 0 : FEADDR、 FPROTR 、FCPSR、FSADDR、FENTRYR、FBCCNT のフラッシュシーケンサの設定レジスタ値は保持 1 : FEADDR、 FPROTR 、FCPSR、FSADDR、FENTRYR、FBCCNT のフラッシュシーケンサの設定レジスタを初期化	設定初期化ビット 0 : FEADDR、FCPSR、FSADDR、FENTRYR、FBCCNT のフラッシュシーケンサの設定レジスタ値は保持 1 : FEADDR、FCPSR、FSADDR、FENTRYR、FBCCNT のフラッシュシーケンサの設定レジスタを初期化
FLKSTAT	-	ロックビットステータスレジスタ	-
FPESTAT	-	フラッシュ P/E ステータスレジスタ	-
FPSADDR	PSADR[18:0] (RX64M) PSADR[16:0] (RX66N)	書き込み領域開始アドレスビット (b18-b0)	書き込み領域開始アドレスビット (b16 -b0)
FAWMON	-	-	フラッシュアクセスウィンドウ モニタレジスタ
FSUACR	-	-	スタートアップ領域 コントロールレジスタ
EEPFCLK	-	-	データフラッシュメモリ アクセス周波数設定レジスタ
UIDRn	-	-	ユニーク ID レジスタ n (n = 0~3)

2.33 パッケージ

表 2.61 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。詳細は、「RX ファミリ間の移行設計ガイド パッケージ外形の相違点（R01AN4591JJ）」を参照してください。

表 2.61 パッケージの比較

パッケージタイプ	RENESAS Code	
	RX64M	RX66N
224 ピン LFBGA	×	○
177 ピン TFLGA	○	×
176 ピン LFQFP	PLQP0176KB-A	PLQP0176KB- C
144 ピン LFQFP	PLQP0144KA-A	PLQP0144KA- B
100 ピン TFLGA	○	×
100 ピン LFQFP	PLQP0100KB-A	PLQP0100KB- B

○ : パッケージあり(RENESAS Code は省略)、× : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 176 ピン LFBGA パッケージ

表 3.1 に 176 ピン LFBGA パッケージ端子機能の比較を示します。

表 3.1 176 ピン LFBGA パッケージ端子機能の比較

176 ピン LFBGA	RX64M	RX66N
A1	AVSS0	AVSS0
A2	AVCC0	AVCC0
A3	VREFL0	VREFL0
A4	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
A5	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
A6	VCC	VCC
A7	VSS	VSS
A8	P94/A20/D20/ET1_ERXD0/RMII1_RXD0	P94/D20/A20
A9	VCC	VCC
A10	P97/A23/D23/ET1_ERXD3	TRSYNC1/P97/D23/A23
A11	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/MMC_D0-B/LCD_DATA18-B/IRQ6/AN106
A12	P60/CS0#/ET1_TX_EN/RMII1_TXD_EN	P60/CS0#
A13	P63/CS3#/CAS#	P63/CAS#/D2[A2/D2]/CS3#
A14	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/GTIOC1B-A/PO18/TXD12/SMOSI12/SSDA12/TXD12/SIOX12/MMC_D5-B/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/MTIOC3B/PO18/GTIOC1B/TXD12/SMOSI12/SSDA12/TXD12/SIOX12/SSLB2-B/MMC_D5-B/LCD_DATA15-B/ANEX1
A15	PE2/D10[A10/D10]/MTIOC4A/GTIOC0B-A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXD12/MMC_D6-B/IRQ7-DS/AN100	PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/PO23/TIC3/GTIOC0B/RXD12/SMISO12/SSCL12/RXD12/SSLB3-B/MMC_D6-B/LCD_DATA14-B/IRQ7-DS/AN100
B1	P05/IRQ13/DA1	P05/SSILRCK1/IRQ13/DA1
B2	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
B3	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
B4	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
B5	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
B6	P91/A17/D17/ET1_COL/SCK7/AN115	P91/D17/A17/SCK7/AN115
B7	P92/A18/D18/POE4#/ET1_CRS/RMII1_CRS_DV/RXD7/SMISO7/SSCL7/AN116	P92/D18/A18/POE4#/RXD7/SMISO7/SSCL7/AN116
B8	PD1/D1[A1/D1]/MTIOC4B/GTIOC1A-E/POE0#/CTX0/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/GTIOC1A/MOSIC-A/CTX0/LCD_DATA23-B/IRQ1/AN109
B9	P96/A22/D22/ET1_ERXD2	TRDATA5/P96/D22/A22
B10	PD4/D4[A4/D4]/MTIOC8B/POE11#/MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0-A/QSSL-B/SDHI_CMD-B/MMC_CMD-B/LCD_DATA20-B/IRQ4/AN112
B11	PG1/D25/ET1_RX_ER/RMII1_RX_ER	TRDATA7/PG1/D25

176 ピン LFBGA	RX64M	RX66N
B12	VSS	VSS
B13	P64/CS4#/WE#	P64/WE#/D3[A3/D3]/CS4#
B14	PE0/D8[A8/D8]/MTIOC3D/GTIOC2B-A/ SCK12/MMC_D4-B/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/ GTIOC2B/SCK12/SSLB1-B/MMC_D4-B/ LCD_DATA16-B/ANEX0
B15	PE3/D11[A11/D11]/MTIOC4B/GTIOC2A-A/ PO26/POE8#/TOC3/CTS12#/RTS12#/ SS12#/ET0_ERXD3/MMC_D7-B/AN101	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/ PO26/TOC3/POE8#/GTIOC2A/CTS12#/ RTS12#/SS12#/ET0_ERXD3/MMC_D7-B/ LCD_DATA13-B/AN101
C1	AVSS1	AVSS1
C2	AVCC1	AVCC1
C3	VREFH0	VREFH0
C4	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
C5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
C6	P90/A16/D16/ET1_RX_DV/TXD7/SMOSI7/ SSDA7/AN114	P90/D16/A16/TXD7/SMOSI7/SSDA7/AN114
C7	PD0/D0[A0/D0]/GTIOC1B-E/POE4#/IRQ0/ AN108	PD0/D0[A0/D0]/POE4#/GTIOC1B/ LCD_EXTCLK-B/IRQ0/AN108
C8	PD2/D2[A2/D2]/MTIOC4D/GTIOC0B-E/TIC2/ CRX0/MMC_D2-B/SDHI_D2-B/QIO2_B/ IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/GTIOC0B/ MISOC-A/CRX0/QIO2-B/SDHI_D2-B/ MMC_D2-B/LCD_DATA22-B/IRQ2/AN110
C9	PD3/D3[A3/D3]/MTIOC8D/GTIOC0A-E/ POE8#/TOC2/MMC_D3-B/SDHI_D3-B/ QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ GTIOC0A/RSPCKC-A/QIO3-B/SDHI_D3-B/ MMC_D3-B/LCD_DATA21-B/IRQ3/AN111
C10	PG0/D24/ET1_RX_CLK/REF50CK1	TRDATA6/PG0/D24
C11	VCC	VCC
C12	P62/CS2#/RAS#	P62/RAS#/D1[A1/D1]/CS2#
C13	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ GTIOC1A-A/PO28/ET0_ERXD2/AN102	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/GTIOC1A/SSLB0-B/ ET0_ERXD2/LCD_DATA12-B/AN102
C14	VSS	VSS
C15	P70/SDCLK	P70/SDCLK
D1	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/ AN119	P01/TMCI0/RXD6/SMISO6/SSCL6/ SSIBCK0/IRQ9/AN119
D2	P02/TMCI1/SCK6/IRQ10/AN120	P02/TMCI1/SCK6/SSIBCK1/IRQ10/AN120
D3	P03/IRQ11/DA0	P03/SSIDATA1/IRQ11/DA0
D4	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/ AN118	P00/TMRI0/TXD6/SMOSI6/SSDA6/ AUDIO_CLK/IRQ8/AN118
D5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
D6	P93/A19/D19/POE0#/ET1_LINKSTA/CTS7#/ RTS7#/SS7#/AN117	P93/D19/A19/POE0#/CTS7#/RTS7#/SS7#/ AN117
D7	P95/A21/D21/ET1_ERXD1/RMII1_RXD1	TRDATA4/P95/D21/A21
D8	VSS	VSS
D9	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/ IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/ MTCLKA/POE10#/SSLC1-A/QSPCLK-B/ SDHI_CLK-B/MMC_CLK-B/LCD_DATA19-B/ IRQ5/AN113
D10	PD7/D7[A7/D7]/MTIC5U/POE0#/MMC_D1-B/ SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/ QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/ LCD_DATA17-B/IRQ7/AN107
D11	P61/CS1#/SDCS#	P61/SDCS#/D0[A0/D0]/CS1#
D12	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ GTIOC0A-A/ET0_RX_CLK/REF50CK0/ IRQ5/AN103	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/ MTIOC2B/GTIOC0A/RSPCKB-B/ ET0_RX_CLK/REF50CK0/LCD_DATA11-B/ IRQ5/AN103

176 ピン LFBGA	RX64M	RX66N
D13	VCC	VCC
D14	PE7/D15[A15/D15]/MTIOC6A/ GTIOC3A-E / TOC1/MMC_RES#-B/ SDHI_WP-B /IRQ7/ AN105	PE7/D15[A15/D15]/ D7[A7/D7] /MTIOC6A/ TOC1/ GTIOC3A / MISOB-B / SDHI_WP / MMC_RES#-B/ LCD_DATA9-B /IRQ7/AN105
D15	P65/CS5#/CKE	P65/CKE/CS5#
E1	PJ5/POE8#/CTS2#/RTS2#/SS2#	PJ5/POE8#/CTS2#/RTS2#/SS2#/ SSIRXD0
E2	EMLE	EMLE
E3	PF5/IRQ4	PF5/ WAIT# / SSILRCK0 /IRQ4
E4	VSS	VSS
E12	PE6/D14[A14/D14]/MTIOC6C/ GTIOC3B-E / TIC1/MMC_CD-B/ SDHI_CD-B /IRQ6/AN104	PE6/D14[A14/D14]/ D6[A6/D6] /MTIOC6C/ TIC1/ GTIOC3B / MOSIB-B / SDHI_CD / MMC_CD-B/ LCD_DATA10-B /IRQ6/AN104
E13	TRDATA0/PG2/D26/ ET1_TX_CLK	TRDATA0/PG2/D26
E14	TRDATA1/PG3/D27/ ET1_ETXD0 / RMII1_TXD0	TRDATA1/PG3/D27
E15	P67/CS7#/DQM1/MTIOC7C/ GTIOC1B-C / CRX2/IRQ15	P67/DQM1/CS7#/MTIOC7C/ GTIOC1B / CRX2/IRQ15
F1	VBATT	VBATT
F2	VCL	VCL
F3	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/CTS6#/RTS6#/ SS6#/CTS0#/RTS0#/SS0#/ SSITXD0 / ET0_EXOUT
F4	BSCANP	BSCANP
F12	P66/CS6#/DQM0/MTIOC7D/ GTIOC2B-C / CTX2	P66/DQM0/CS6#/MTIOC7D/ GTIOC2B /CTX2
F13	TRSYNC/PG4/D28/ ET1_ETXD1 / RMII1_TXD1	TRSYNC/PG4/D28
F14	PA0/A0/BC0#/DQM2/MTIOC4A/MTIOC6D/ GTIOC0B-C /TIOCA0/CACREF/PO16/ SSLA1-B/ET0_TX_EN/RMII0_TXD_EN	PA0/DQM2/BC0#/A0/MTIOC4A/MTIOC6D/ TIOCA0/PO16/CACREF/ GTIOC0B /SSLA1-B/ ET0_TX_EN/RMII0_TXD_EN/ LCD_DATA8-B
F15	VSS	VSS
G1	XCIN	XCIN
G2	XCOUT	XCOUT
G3	MD/FINED	MD/FINED
G4	TRST#/PF4	TRST#/PF4
G12	TRCLK/PG5/D29/ ET1_ETXD2	TRCLK/PG5/D29
G13	TRDATA2/PG6/D30/ ET1_ETXD3	TRDATA2/PG6/D30
G14	PA1/A1/DQM3/MTIOC0B/MTCLKC/ MTIOC7B/ GTIOC2A-C /TIOCB0/PO17/ SCK5/SSLA2-B/ET0_WOL/IRQ11	PA1/DQM3/A1/MTIOC0B/MTCLKC/ MTIOC7B/TIOCB0/PO17/ GTIOC2A /SCK5/ SSLA2-B/ET0_WOL/ LCD_DATA7-B /IRQ11
G15	VCC	VCC
H1	XTAL/P37	XTAL/P37
H2	VSS	VSS
H3	RES#	RES#
H4	UPSEL/P35/NMI	UPSEL/P35/NMI
H12	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/ PMGIO_MDC / LCD_DATA4-B / IRQ5-DS
H13	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/ PMGIO_MDIO / LCD_DATA5-B / IRQ6-DS

176 ピン LFBGA	RX64M	RX66N
H14	PA2/A2/MTIOC7A/ GTIOC1A-C /PO18/ RXD5/SMISO5/SSCL5/SSLA3-B	PA2/A2/MTIOC7A/PO18/ GTIOC1A /RXD5/ SMISO5/SSCL5/SSLA3-B/ LCD_DATA6-B
H15	TRDATA3/PG7/D31/ ET1_TX_ER	TRDATA3/PG7/D31
J1	EXTAL/P36	EXTAL/P36
J2	VCC	VCC
J3	P34/MTIOC0A/TMCi3/PO12/POE10#/SCK6/ SCK0/ET0_LINKSTA/IRQ4	P34/MTIOC0A/TMCi3/PO12/POE10#/SCK6/ SCK0/ET0_LINKSTA/IRQ4
J4	TMS/PF3	TMS/PF3
J12	PA5/A5/MTIOC6B/ GTIOC0A-C /TIOCB1/ PO21/RSPCKA-B/ET0_LINKSTA	PA5/A5/MTIOC6B/TIOCB1/PO21/ GTIOC0A / RSPCKA-B/ET0_LINKSTA/ LCD_DATA3-B
J13	VSS	VSS
J14	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL	PA7/A7/TIOCB2/PO23/MISOA- B/ET0_WOL/ LCD_DATA1-B
J15	PA6/A6/MTIC5V/MTCLKB/ GTETRG-C / TIOCA2/TMCi3/PO22/POE10#/CTS5#/ RTS5#/SS5#/MOSIA-B/ET0_EXOUT	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCi3/ PO22/POE10#/ GTETRGB /CTS5#/RTS5#/ SS5#/MOSIA-B/ET0_EXOUT/ LCD_DATA2-B
K1	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/RXD0/ SMISO6/SMISO0/SSCL6/SSCL0/CRX0/ PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/ IRQ3-DS
K2	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOUT/RTCIC2/POE0#/POE10#/TXD6/ TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUSEN/VSYNCR/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCIC2/RTCOUT/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/VSYNCR/IRQ2-DS
K3	TDI/PF2/RXD1/SMISO1/SSCL1	TDI/PF2/RXD1/SMISO1/SSCL1
K4	TCK/PF1/SCK1	TCK/PF1/SCK1
K12	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/ RTS4#/CTS6#/RTS6#/SS4#/SS6#/ ET0_RX_CLK/REF50CK0	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/ RTS4#/SS4#/CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/ LCD_TCON2-B
K13	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/ET0_MDIO/ PMGIO_MDIO
K14	VCC	VCC
K15	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ RXD6/SMISO4/SMISO6/SSCL4/SSCL6/ ET0_ERXD1/RMII0_RXD1/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ SMISO4/SSCL4/RXD6/SMISO6/SSCL6/ ET0_ERXD1/RMII0_RXD1/ LCD_DATA0-B / IRQ12
L1	P31/MTIOC4D/TMCi2/PO9/RTCIC1/CTS1#/ RTS1#/SS1#/ ET1_MDC /IRQ1-DS	P31/MTIOC4D/TMCi2/PO9/RTCIC1/CTS1#/ RTS1#/SS1#/ SSLB0-A /IRQ1-DS
L2	P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/ RXD1/SMISO1/SSCL1/ ET1_MDIO /IRQ0-DS	P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/ RXD1/SMISO1/SSCL1/ MISOB-A /IRQ0-DS
L3	TDO/PF0/TXD1/SMOSI1/SSDA1	TDO/PF0/TXD1/SMOSI1/SSDA1
L4	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ SSDATA1/HSYNCR/ADTRG0#	CLKOUT /P25/CS5#/EDACK1/MTIOC4C/ MTCLKB/TIOCA4/PO5/RXD3/SMISO3/ SSCL3/SSDATA1/ SDHI_CD /HSYNCR/ ADTRG0#
L12	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9 ^(注2) / ET0_ETXD1/RMII0_TXD1	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9/SSCL9/SMISO11/SSCL11/RXD11 / ET0_ETXD1/RMII0_TXD1
L13	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER/ LCD_TCON1-B
L14	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCi0/PO25/TXD4/TXD6/SMOSI4/SMOSI6/ SSDA4/SSDA6/ET0_ERXD0/RMII0_RXD0/ IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCi0/PO25/TXD4/SMOSI4/SSDA4/TXD6/ SMOSI6/SSDA6/ET0_ERXD0/RMII0_RXD0/ LCD_TCON3-B /IRQ4-DS

176 ピン LFBGA	RX64M	RX66N
L15	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/ET0_MDC/PMGIO_MDC/ LCD_DATA23-A
M1	P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/ ET1_WOL	P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/ RSPCKB-A
M2	P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/ ET1_EXOUT	P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A
M3	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSISCK1/PIXCLK	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSIBCK1/SDHI_WP/PIXCLK
M4	P86/MTIOC4D/GTIOC2B-B/TIOCA0/ RXD10 ^(注2) /PIXD1	P86/MTIOC4D/TIOCA0/GTIOC2B/SMISO10/ SSCL10/RXD10/PIXD1
M5	VCC_USB	CLKOUT25M/PJ2/TXD8/SMOSI8/SSDA8/ SSLC3-B/LCD_TCON2-A
M6	AVCC_USBA	PJ1/MTIOC6A/RXD8/SMISO8/SSCL8/ SSLC2-B/LCD_TCON3-A
M7	USBA_RREF	P85/MTIOC6C/TIOCC0/LCD_DATA1-A
M8	VCC_USBA	P55/D0[A0/D0]/EDREQ0/WAIT#/MTIOC4D/ TMO3/TXD7/SMOSI7/SSDA7/MISOC-B/ CRX1/ET0_EXOUT/LCD_DATA5-A/IRQ10
M9	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A
M10	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ GTIOC1A-D/TMRI2/PO29/SCK8 ^(注2) / RSPCKA-A/RTS8 ^(注2) /ET0_ETXD2/ MMC_D5-A	PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/PO29/GTIOC1A/SCK8/ RTS8#/SCK10/RSPCKA-A/ET0_ETXD2/ MMC_D5-A/LCD_DATA11-A
M11	P81/EDACK0/MTIOC3D/GTIOC0B-D/PO27/ RXD10 ^(注2) /ET0_ETXD0/RMII0_TXD0/ MMC_D3-A/SDHI_CD-A/QIO3-A	P81/EDACK0/MTIOC3D/PO27/GTIOC0B/ SMISO10/SSCL10/RXD10/ET0_ETXD0/ RMII0_TXD0/QIO3-A/SDHI_CD/MMC_D3-A/ LCD_DATA13-A
M12	P77/CS7#/PO23/TXD11 ^(注2) /ET0_RX_ER/ RMII0_RX_ER/MMC_CLK-A/SDHI_CLK-A/ QSPCLK-A	P77/CS7#/PO23/SMOSI11/SSDA11/TXD11/ ET0_RX_ER/RMII0_RX_ER/QSPCLK-A/ SDHI_CLK-A/MMC_CLK-A/LCD_DATA17-A
M13	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9 ^(注2) / ET0_CRS/RMII0_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/ ET0_CRS/RMII0_CRS_DV
M14	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/SCK9 ^(注2) / RTS9 ^(注2) /ET0_ETXD0/RMII0_TXD0	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/SCK9/RTS9#/SCK11/ ET0_ETXD0/RMII0_TXD0/LCD_CLK-B
M15	PB4/A12/TIOCA4/PO28/CTS9 ^(注2) / ET0_TX_EN/RMII0_TXD_EN	PB4/A12/TIOCA4/PO28/CTS9#/SS9#/ SS11#/CTS11#/RTS11#/ET0_TX_EN/ RMII0_TXD_EN/LCD_TCON0-B
N1	VCC	VCC
N2	P23/EDACK0/MTIOC3D/MTCLKD/ GTIOC0A-B/TIOCD3/PO3/TXD3/CTS0#/ RTS0#/SMOSI3/SS0#/SSDA3/SSISCK0/ PIXD7	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/GTIOC0A/TXD3/SMOSI3/SSDA3/ CTS0#/RTS0#/SS0#/CTX1/SSIBCK0/ SDHI_D1-C/PIXD7
N3	P22/EDREQ0/MTIOC3B/MTCLKC/ GTIOC1A-B/TIOCC3/ TMO0/PO2/SCK0/USB0_OVRCURB/ USBA_OVRCURB/AUDIO_MCLK/PIXD6	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/GTIOC1A/SCK0/ USB0_OVRCURB/AUDIO_CLK/ SDHI_D0-C/PIXD6
N4	P15/MTIOC0B/MTCLKB/GTETRGA-B/ TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/ SMISO1/SSCL1/CRX1-DS/USBA_VBUSEN/ SSIWS1/PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/GTETRGA/RXD1/SMISO1/ SSCL1/SCK3/CRX1-DS/SSILRCK1/PIXD0/ IRQ5

176 ピン LFBGA	RX64M	RX66N
N5	P12/WR3#/BC3#/MTIC5U/TMCI1/RXD2/ SMISO2/SSCL2/SCL0[FM+]/IRQ2	P12/WR3#/BC3#/MTIC5U/TMCI1/ GTADSM0/RXD2/SMISO2/SSCL2/ SCL0[FM+]/LCD_TCON1-A/IRQ2
N6	VSS_USB	PJ0/MTIOC6B/SCK8/SSLC1-B/ LCD_DATA0-A
N7	VSS2_USBA	P84/MTIOC6D/LCD_DATA2-A
N8	VSS1_USBA	P54/D1[A1/D1]/EDACK0/ALE/MTIOC4B/ TMCI1/CTS2#/RTS2#/SS2#/MOSIC-B/CTX1/ ET0_LINKSTA/LCD_DATA6-A
N9	P51/WR1#/BC1#/WAIT#/SCK2	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A
N10	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ GTIOC3A-D/TMO2/TOC0/PO31/CACREF/ TXD8 ^(注2) /MISOA-A/ET0_COL/MMC_D7-A/ IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/GTIOC3A/ TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/ET0_COL/MMC_D7-A/ LCD_DATA9-A/IRQ14
N11	P82/EDREQ1/MTIOC4A/GTIOC2A-D/PO28/ TXD10 ^(注2) /ET0_ETXD1/RMII0_TXD1/ MMC_D4-A	P82/EDREQ1/MTIOC4A/PO28/GTIOC2A/ SMOSI10/SSDA10/TXD10/ET0_ETXD1/ RMII0_TXD1/MMC_D4-A/LCD_DATA12-A
N12	PC3/A19/MTIOC4D/GTIOC1B-D/TCLKB/ PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER/ MMC_D0-A/SDHI_D0-A/QIO0-A/QMO-A	PC3/A19/MTIOC4D/TCLKB/PO24/GTIOC1B/ TXD5/SMOSI5/SSDA5/ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0-A/MMC_D0-A/ LCD_DATA16-A
N13	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14
N14	P73/CS3#/PO16/ET0_WOL	P73/CS3#/PO16/ET0_WOL/LCD_EXTCLK-A
N15	VSS	VSS
P1	VSS	VSS
P2	P17/MTIOC3A/MTIOC3B/MTIOC4B/ GTIOC0B-B/TIOCB0/TCLKD/TMO1/PO15/ POE8#/SCK1/TXD3/SMOSI3/SSDA3/ SDA2-DS/SSITXD0/PIXD3/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/PO15/POE8#/GTIOC0B/ SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/ SSITXD0/SDHI_D3-C/PIXD3/IRQ7/ ADTRG1#
P3	P87/MTIOC4C/GTIOC1B-B/TIOCA2/ TXD10 ^(注2) /PIXD2	P87/MTIOC4C/TIOCA2/GTIOC1B/SMOSI10/ SSDA10/TXD10/SDHI_D2-C/PIXD2
P4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/LCD_CLK-A/IRQ4
P5	USB0_DP	VCC_USB
P6	AVSS_USBA	VSS_USB
P7	USBA_DM	P57/RXD7/SMISO7/SSCL7/SSLC0-B/ LCD_DATA3-A
P8	P10/ALE/MTIC5W/TMRI3/ USBA_OVRCURA/IRQ0	P10/ALE/MTIC5W/TMRI3/IRQ0
P9	P52/RD#/RXD2/SMISO2/SSCL2	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A
P10	P83/EDACK1/MTIOC4C/GTIOC0A-D/ CTS10# ^(注2) /ET0_CRS/RMII0_CRS_DV/ SCK10 ^(注2)	P83/EDACK1/MTIOC4C/GTIOC0A/SCK10/ SS10#/CTS10#/ET0_CRS/RMII0_CRS_DV/ LCD_DATA8-A
P11	PC6/A22/CS1#/MTIOC3C/MTCLKA/ GTIOC3B-D/TMCI2/TIC0/PO30/RXD8 ^(注2) / MOSIA-A/ET0_ETXD3/MMC_D6-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/ MTCLKA/TMCI2/PO30/TIC0/GTIOC3B/ RXD8/SMISO8/SSCL8/SMISO10/SSCL10/ RXD10/MOSIA-A/ET0_ETXD3/MMC_D6-A/ LCD_DATA10-A/IRQ13

176 ピン LFBGA	RX64M	RX66N
P12	PC4/A20/CS3#/MTIOC3D/MTCLKC/ GTETRG-D /TMCI1/PO25/POE0#/SCK5/ CTS8#(注2)/SSLA0-A/ET0_TX_CLK/ MMC_D1-A/SDHI_D1-A/QIO1-A/QMI-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/ GTETRG-C /SCK5/CTS8#/ SS8# / SS10# / CTS10# / RTS10# /SSLA0-A/ ET0_TX_CLK/QMI-A/QIO1-A/SDHI_D1-A/ MMC_D1-A/ LCD_DATA15-A
P13	PC2/A18/MTIOC4B/ GTIOC2B-D /TCLKA/ PO21/RXD5/SMISO5/SSCL5/ SSLA3-A/ET0_RX_DV/MMC_CD-A/ SDHI_D3-A	PC2/A18/MTIOC4B/TCLKA/PO21/ GTIOC2B / RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/SDHI_D3-A/MMC_CD-A/ LCD_DATA19-A
P14	P75/CS5#/PO20/SCK11(注2)/RTS11#(注2)/ ET0_ERXD0/RMII0_RXD0/ MMC_RES#-A/SDHI_D2-A	P75/CS5#/PO20/SCK11/RTS11#/ ET0_ERXD0/RMII0_RXD0/SDHI_D2-A/ MMC_RES#-A/ LCD_DATA20-A
P15	VCC	VCC
R1	P21/MTIOC1B/MTIOC4A/ GTIOC2A-B / TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/ USB0_EXICEN/ USBA_EXICEN / SSIWS0 / PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/ PO1/ GTIOC2A /RXD0/SMISO0/SSCL0/ SCL1 / USB0_EXICEN/ SSILRCK0 / SDHI_CLK-C / PIXD5/IRQ9
R2	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/USB0_ID/ USBA_ID / SSIRXD0/PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/ SDA1 /USB0_ID/SSIRXD0/ SDHI_CMD-C /PIXD4/IRQ8
R3	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/SCL2-DS/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/USB0_VBUS/ USB0_OVRCURB/IRQ6/ADTRG0#
R4	P13/WR2#/BC2#/MTIOC0B/TIOCA5/TMO3/ PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/ IRQ3/ADTRG1#	P13/WR2#/BC2#/MTIOC0B/TIOCA5/TMO3/ PO13/ GTADSM1 /TXD2/SMOSI2/SSDA2/ SDA0[FM+]/ LCD_TCON0-A /IRQ3/ADTRG1#
R5	USB0_DM	USB0_DM
R6	PVSS_ / USBA	USB0_DP
R7	USBA_DP	CLKOUT25M / P56 / EDACK1 / MTIOC3C / TIOCA1 / SCK7 / RSPCKC-B / LCD_DATA4-A
R8	P11/MTIC5V/TMCI3/SCK2/ USBA_VBUS / USBA_VBUSEN /IRQ1	P11/MTIC5V/TMCI3/SCK2/ LCD_DATA7-A / IRQ1
R9	P53(注1)/BCLK	P53(注1)/BCLK
R10	VSS	VSS
R11	VCC	VCC
R12	P80/EDREQ0/MTIOC3B/PO26/SCK10(注2)/ RTS10#(注2)/ET0_TX_EN/RMII0_TXD_EN/ MMC_D2-A/ SDHI_WP-A /QIO2-A	P80/EDREQ0/MTIOC3B/PO26/SCK10/ RTS10#/ET0_TX_EN/RMII0_TXD_EN/ QIO2-A/ SDHI_WP /MMC_D2-A/ LCD_DATA14-A
R13	P76/CS6#/PO22/RXD11(注2)/ET0_RX_CLK/ REF50CK0/MMC_CMD-A/SDHI_CMD-A/ QSSL-A	P76/CS6#/PO22/ SMISO11 / SSCL11 /RXD11/ ET0_RX_CLK/REF50CK0/QSSL-A/ SDHI_CMD-A/MMC_CMD-A/ LCD_DATA18-A
R14	P74/A20/CS4#/PO19/CTS11#(注2)/ ET0_ERXD1/RMII0_RXD1	P74/A20/CS4#/PO19/ SS11# /CTS11#/ ET0_ERXD1/RMII0_RXD1/ LCD_DATA21-A
R15	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/ LCD_DATA22-A / IRQ12

注 1. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

注 2. FIFO 内蔵シリアルコミュニケーションインタフェース(SCIFA)の端子です。

3.2 176 ピン LFQFP パッケージ

表 3.2 に 176 ピン LFQFP パッケージ端子機能の比較を示します。

表 3.2 176 ピン LFQFP パッケージ端子機能の比較

176 ピン LFQFP	RX64M	RX66N
1	AVSS0	AVSS0
2	P05/IRQ13/DA1	P05/SSILRCK1/IRQ13/DA1
3	AVCC1	AVCC1
4	P03/IRQ11/DA0	P03/SSIDATA1/IRQ11/DA0
5	AVSS1	AVSS1
6	P02/TMCI1/SCK6/IRQ10/AN120	P02/TMCI1/SCK6/SSIBCK1/IRQ10/AN120
7	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/ AN119	P01/TMCI0/RXD6/SMISO6/SSCL6/ SSIBCK0/IRQ9/AN119
8	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/ AN118	P00/TMRI0/TXD6/SMOSI6/SSDA6/ AUDIO_CLK/IRQ8/AN118
9	PF5/IRQ4	PF5/WAIT#/SSILRCK0/IRQ4
10	EMLE	EMLE
11	PJ5/POE8#/CTS2#/RTS2#/SS2#	PJ5/POE8#/CTS2#/RTS2#/SS2#/SSIRXD0
12	VSS	VSS
13	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/CTS6#/RTS6#/ SS6#/CTS0#/RTS0#/SS0#/SSITXD0/ ET0_EXOUT
14	VCL	VCL
15	VBATT	VBATT
16	NC	NC
17	TRST#/PF4	TRST#/PF4
18	MD/FINED	MD/FINED
19	XCIN	XCIN
20	XCOUT	XCOUT
21	RES#	RES#
22	XTAL/P37	XTAL/P37
23	VSS	VSS
24	EXTAL/P36	EXTAL/P36
25	VCC	VCC
26	UPSEL/P35/NMI	UPSEL/P35/NMI
27	P34/MTIOC0A/TMCI3/PO12/POE10#/SCK6/ SCK0/ET0_LINKSTA/IRQ4	P34/MTIOC0A/TMCI3/PO12/POE10#/SCK6/ SCK0/ET0_LINKSTA/IRQ4
28	P33/EDREQ1/MTIOC0D/TIOC0D/TMRI3/ PO11/POE4#/POE11#/RXD6/RXD0/ SMISO6/SMISO0/SSCL6/SSCL0/CRX0/ PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOC0D/TMRI3/ PO11/POE4#/POE11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/ IRQ3-DS
29	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOU/RTCIC2/POE0#/POE10#/TXD6/ TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUS/VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCIC2/RTCOU/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUS/VSYNC/IRQ2-DS
30	TMS/PF3	TMS/PF3
31	TDI/PF2/RXD1/SMISO1/SSCL1	TDI/PF2/RXD1/SMISO1/SSCL1
32	P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/ RTS1#/SS1#/ET1_MDC/IRQ1-DS	P31/MTIOC4D/TMCI2/PO9/RTCIC1/CTS1#/ RTS1#/SS1#/SSLB0-A/IRQ1-DS
33	P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/ RXD1/SMISO1/SSCL1/ET1_MDIO/IRQ0-DS	P30/MTIOC4B/TMRI3/PO8/RTCIC0/POE8#/ RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS
34	TCK/PF1/SCK1	TCK/PF1/SCK1
35	TDO/PF0/TXD1/SMOSI1/SSDA1	TDO/PF0/TXD1/SMOSI1/SSDA1

176 ピン LFQFP	RX64M	RX66N
36	P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/ ET1_WOL	P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/ RSPCKB-A
37	P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/ ET1_EXOUT	P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A
38	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/HSYNC/ADTRG0#	CLKOUT /P25/CS5#/EDACK1/MTIOC4C/ MTCLKB/TIOCA4/PO5/RXD3/SMISO3/ SSCL3/SSIDATA1/ SDHI_CD /HSYNC/ ADTRG0#
39	VCC	VCC
40	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSISCK1 /PIXCLK	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSIBCK1 / SDHI_WP /PIXCLK
41	VSS	VSS
42	P23/EDACK0/MTIOC3D/MTCLKD/ GTIOC0A-B /TIOCD3/PO3/TXD3/CTS0#/ RTS0#/SMOSI3/SS0#/SSDA3/ SSISCK0 / PIXD7	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/ GTIOC0A /TXD3/SMOSI3/SSDA3/ CTS0#/RTS0#/SS0#/ CTX1 / SSIBCK0 / SDHI_D1-C /PIXD7
43	P22/EDREQ0/MTIOC3B/MTCLKC/ GTIOC1A-B /TIOCC3/TMO0/PO2/SCK0/ USB0_OVRCURB/ USBA_OVRCURB / AUDIO_MCLK/PIXD6	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/ GTIOC1A /SCK0/ USB0_OVRCURB/AUDIO_CLK/ SDHI_D0-C /PIXD6
44	P21/MTIOC1B/MTIOC4A/ GTIOC2A-B / TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/ USB0_EXICEN/ USBA_EXICEN / SSIWS0 / PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/ PO1/ GTIOC2A /RXD0/SMISO0/SSCL0/ SCL1 / USB0_EXICEN/ SSILRCK0 / SDHI_CLK-C / PIXD5/IRQ9
45	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/USB0_ID/ USBA_ID / SSIRXD0/PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/ SDA1 /USB0_ID/SSIRXD0/ SDHI_CMD-C /PIXD4/IRQ8
46	P17/MTIOC3A/MTIOC3B/MTIOC4B/ GTIOC0B-B /TIOCB0/TCLKD/TMO1/PO15/POE8#/ SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/ SSITXD0/PIXD3/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/PO15/POE8#/ GTIOC0B / SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/ SSITXD0/ SDHI_D3-C /PIXD3/IRQ7 /ADTRG1#
47	P87/MTIOC4C/ GTIOC1B-B /TIOCA2/ TXD10 ^(注2) /PIXD2	P87/MTIOC4C/TIOCA2/ GTIOC1B / SMOSI10 / SSDA10 /TXD10/ SDHI_D2-C /PIXD2
48	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/SCL2-DS/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/USB0_VBUS/ USB0_OVRCURB/IRQ6/ADTRG0#
49	P86/MTIOC4D/ GTIOC2B-B /TIOCA0/ RXD10 ^(注2) /PIXD1	P86/MTIOC4D/TIOCA0/ GTIOC2B / SMISO10 / SSCL10 /RXD10/PIXD1
50	P15/MTIOC0B/MTCLKB/ GTETRGA-B / TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/ SMISO1/SSCL1/CRX1-DS/ USBA_VBUSEN / SSIWS1 /PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/ GTETRGA /RXD1/SMISO1/ SSCL1/SCK3/CRX1-DS/ SSILRCK1 /PIXD0/ IRQ5
51	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/ GTETRGA /CTS1#/RTS1#/ SS1#/CTX1/USB0_OVRCURA/ LCD_CLK-A / IRQ4
52	P13/WR2#/BC2#/MTIOC0B/TIOCA5/TMO3/ PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/ IRQ3/ADTRG1#	P13/WR2#/BC2#/MTIOC0B/TIOCA5/TMO3/ PO13/ GTADSM1 /TXD2/SMOSI2/SSDA2/ SDA0[FM+]/ LCD_TCON0-A /IRQ3/ADTRG1#

176 ピン LFQFP	RX64M	RX66N
53	P12/WR3#/BC3#/MTIC5U/TMCI1/RXD2/ SMISO2/SSCL2/SCL0[FM+]/IRQ2	P12/WR3#/BC3#/MTIC5U/TMCI1/ GTADSM0/RXD2/SMISO2/SSCL2/ SCL0[FM+]/LCD_TCON1-A/IRQ2
54	VCC_USB	VCC_USB
55	USB0_DM	USB0_DM
56	USB0_DP	USB0_DP
57	VSS_USB	VSS_USB
58	AVCC_USBA	CLKOUT25M/PJ2/TXD8/SMOSI8/SSDA8/ SSLC3-B/LCD_TCON2-A
59	USBA_RREF	PJ1/MTIOC6A/RXD8/SMISO8/SSCL8/ SSLC2-B/LCD_TCON3-A
60	AVSS_USBA	PJ0/MTIOC6B/SCK8/SSLC1-B/ LCD_DATA0-A
61	PVSS_USBA	P85/MTIOC6C/TIOCC0/LCD_DATA1-A
62	VSS2_USBA	P84/MTIOC6D/LCD_DATA2-A
63	USBA_DM	P57/RXD7/SMISO7/SSCL7/SSLC0-B/ LCD_DATA3-A
64	USBA_DP	CLKOUT25M/P56/EDACK1/MTIOC3C/ TIOCA1/SCK7/RSPCKC-B/LCD_DATA4-A
65	VSS1_USBA	P55/D0[A0/D0]/EDREQ0/WAIT#/MTIOC4D/ TMO3/TXD7/SMOSI7/SSDA7/MISOC-B/ CRX1/ET0_EXOUT/LCD_DATA5-A/IRQ10
66	VCC_USBA	P54/D1[A1/D1]/EDACK0/ALE/MTIOC4B/ TMCI1/CTS2#/RTS2#/SS2#/MOSIC-B/ CTX1/ET0_LINKSTA/LCD_DATA6-A
67	P11/MTIC5V/TMCI3/SCK2/USBA_VBUS/ USBA_VBUSEN/IRQ1	P11/MTIC5V/TMCI3/SCK2/LCD_DATA7-A/ IRQ1
68	P10/ALE/MTIC5W/TMRI3/ USBA_OVRCURA/IRQ0	P10/ALE/MTIC5W/TMRI3/IRQ0
69	P53 ^(注1) /BCLK	P53 ^(注1) /BCLK
70	P52/RD#/RXD2/SMISO2/SSCL2	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A
71	P51/WR1#/BC1#/WAIT#/SCK2	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A
72	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A
73	VSS	VSS
74	P83/EDACK1/MTIOC4C/GTIOC0A-D/ CTS10 ^{#(注2)} /ET0_CRS/RMII0_CRS_DV/ SCK10 ^(注2)	P83/EDACK1/MTIOC4C/GTIOC0A/SCK10/ SS10 [#] /CTS10 [#] /ET0_CRS/RMII0_CRS_DV/ LCD_DATA8-A
75	VCC	VCC
76	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ GTIOC3A-D/TMO2/TOC0/PO31/CACREF/ TXD8 ^(注2) /MISOA-A/ET0_COL/MMC_D7-A/ IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/GTIOC3A/ TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/ET0_COL/MMC_D7-A/ LCD_DATA9-A/IRQ14
77	PC6/A22/CS1#/MTIOC3C/MTCLKA/ GTIOC3B-D/TMCI2/TIC0/PO30/RXD8 ^(注2) / MOSIA-A/ET0_ETXD3/MMC_D6-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/ MTCLKA/TMCI2/PO30/TIC0/GTIOC3B/ RXD8/SMISO8/SSCL8/SMISO10/SSCL10/ RXD10/MOSIA-A/ET0_ETXD3/MMC_D6-A/ LCD_DATA10-A/IRQ13
78	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ GTIOC1A-D/TMRI2/PO29/SCK8 ^(注2) / RSPCKA-A/RTS8 ^{#(注2)} /ET0_ETXD2/ MMC_D5-A	PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/PO29/GTIOC1A/SCK8/ RTS8 [#] /SCK10/RSPCKA-A/ET0_ETXD2/ MMC_D5-A/LCD_DATA11-A

176 ピン LFQFP	RX64M	RX66N
79	P82/EDREQ1/MTIOC4A/GTIOC2A-D/PO28/ TXD10 ^(注2) /ET0_ETXD1/RMII0_TXD1/ MMC_D4-A	P82/EDREQ1/MTIOC4A/PO28/GTIOC2A/ SMOSI10/SSDA10/TXD10/ET0_ETXD1/ RMII0_TXD1/MMC_D4-A/LCD_DATA12-A
80	P81/EDACK0/MTIOC3D/GTIOC0B-D/PO27/ RXD10 ^(注2) /ET0_ETXD0/RMII0_TXD0/ MMC_D3-A/SDHI_CD-A/QIO3-A	P81/EDACK0/MTIOC3D/PO27/GTIOC0B/ SMISO10/SSCL10/RXD10/ET0_ETXD0/ RMII0_TXD0/QIO3-A/SDHI_CD/MMC_D3-A/ LCD_DATA13-A
81	P80/EDREQ0/MTIOC3B/PO26/SCK10 ^(注2) / RTS10 [#] /ET0_TX_EN/RMII0_TXD_EN/ MMC_D2-A/SDHI_WP-A/QIO2-A	P80/EDREQ0/MTIOC3B/PO26/SCK10/ RTS10 [#] /ET0_TX_EN/RMII0_TXD_EN/ QIO2-A/SDHI_WP/MMC_D2-A/ LCD_DATA14-A
82	PC4/A20/CS3 [#] /MTIOC3D/MTCLKC/ GTETRG-D/TMCI1/PO25/POE0 [#] /SCK5/ CTS8 [#] /SSLA0-A/ET0_TX_CLK/ MMC_D1-A/SDHI_D1-A/QIO1-A/QMI-A	PC4/A20/CS3 [#] /MTIOC3D/MTCLKC/TMCI1/ PO25/POE0 [#] /GTETRG/SCK5/CTS8 [#] / SS8 [#] /SS10 [#] /CTS10 [#] /RTS10 [#] /SSLA0-A/ ET0_TX_CLK/QMI-A/QIO1-A/SDHI_D1-A/ MMC_D1-A/LCD_DATA15-A
83	PC3/A19/MTIOC4D/GTIOC1B-D/TCLKB/ PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER/ MMC_D0-A/SDHI_D0-A/QIO0-A/QMO-A	PC3/A19/MTIOC4D/TCLKB/PO24/GTIOC1B/ TXD5/SMOSI5/SSDA5/ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0-A/MMC_D0-A/ LCD_DATA16-A
84	P77/CS7 [#] /PO23/TXD11 ^(注2) /ET0_RX_ER/ RMII0_RX_ER/MMC_CLK-A/SDHI_CLK-A/ QSPCLK-A	P77/CS7 [#] /PO23/SMOSI11/SSDA11/TXD11/ ET0_RX_ER/RMII0_RX_ER/QSPCLK-A/ SDHI_CLK-A/MMC_CLK-A/LCD_DATA17-A
85	P76/CS6 [#] /PO22/RXD11 ^(注2) /ET0_RX_CLK/ REF50CK0/MMC_CMD-A/SDHI_CMD-A/ QSSL-A	P76/CS6 [#] /PO22/SMISO11/SSCL11/RXD11/ ET0_RX_CLK/REF50CK0/QSSL-A/ SDHI_CMD-A/MMC_CMD-A/ LCD_DATA18-A
86	PC2/A18/MTIOC4B/GTIOC2B-D/TCLKA/ PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/MMC_CD-A/SDHI_D3-A	PC2/A18/MTIOC4B/TCLKA/PO21/GTIOC2B/ RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/SDHI_D3-A/MMC_CD-A/ LCD_DATA19-A
87	P75/CS5 [#] /PO20/SCK11 ^(注2) /RTS11 [#] /ET0_ERXD0/ RMII0_RXD0/MMC_RES [#] -A/SDHI_D2-A	P75/CS5 [#] /PO20/SCK11/RTS11 [#] / ET0_ERXD0/RMII0_RXD0/SDHI_D2-A/ MMC_RES [#] -A/LCD_DATA20-A
88	P74/A20/CS4 [#] /PO19/CTS11 [#] /ET0_ERXD1/ RMII0_RXD1	P74/A20/CS4 [#] /PO19/SS11 [#] /CTS11 [#] / ET0_ERXD1/RMII0_RXD1/LCD_DATA21-A
89	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/LCD_DATA22-A/ IRQ12
90	VCC	VCC
91	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5 [#] / RTS5 [#] /SS5 [#] /SSLA1-A/ET0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5 [#] / RTS5 [#] /SS5 [#] /SSLA1-A/ET0_ERXD3/IRQ14
92	VSS	VSS
93	P73/CS3 [#] /PO16/ET0_WOL	P73/CS3 [#] /PO16/ET0_WOL/LCD_EXTCLK-A
94	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9 ^(注2) / ET0_CRS/RMII0_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/ ET0_CRS/RMII0_CRS_DV
95	PB6/A14/MTIOC3D/TIOCA5/PO30/ RXD9 ^(注2) /ET0_ETXD1/RMII0_TXD1	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9/SSCL9/SMISO11/SSCL11/RXD11/ ET0_ETXD1/RMII0_TXD1
96	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4 [#] /SCK9 ^(注2) /RTS9 [#] /ET0_ETXD0/ RMII0_TXD0	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4 [#] /SCK9/RTS9 [#] /SCK11/ ET0_ETXD0/RMII0_TXD0/LCD_CLK-B
97	PB4/A12/TIOCA4/PO28/CTS9 [#] /ET0_TX_EN/ RMII0_TXD_EN	PB4/A12/TIOCA4/PO28/CTS9 [#] /SS9 [#] /SS11 [#] / CTS11 [#] /RTS11 [#] /ET0_TX_EN/RMII0_TXD_ EN/LCD_TCON0-B

176 ピン LFQFP	RX64M	RX66N
98	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER/LCD_TCON1-B
99	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/ RTS4#/CTS6#/RTS6#/SS4#/SS6#/ ET0_RX_CLK/REF50CK0	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/ RTS4#/SS4#/CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/LCD_TCON2-B
100	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCIO/PO25/TXD4/TXD6/SMOSI4/SMOSI6/ SSDA4/SSDA6/ET0_ERXD0/RMII0_RXD0/ IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCIO/PO25/TXD4/SMOSI4/SSDA4/TXD6/ SMOSI6/SSDA6/ET0_ERXD0/RMII0_RXD0/ LCD_TCON3-B/IRQ4-DS
101	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/ET0_MDC/PMGIO_MDC/ LCD_DATA23-A
102	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/ET0_MDIO/PMGIO_MDIO
103	VCC	VCC
104	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ RXD6/SMISO4/SMISO6/SSCL4/SSCL6/ ET0_ERXD1/RMII0_RXD1/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ SMISO4/SSCL4/RXD6/SMISO6/SSCL6/ ET0_ERXD1/RMII0_RXD1/LCD_DATA0-B/ IRQ12
105	VSS	VSS
106	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL/ LCD_DATA1-B
107	PA6/A6/MTIC5V/MTCLKB/GTETR G -C/ TIOCA2/TMCIO3/PO22/POE10#/CTS5#/ RTS5#/SS5#/MOSIA-B/ET0_EXOUT	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCIO3/ PO22/POE10#/GTETR G B/CTS5#/RTS5#/ SS5#/MOSIA-B/ET0_EXOUT/LCD_DATA2-B
108	PA5/A5/MTIOC6B/GTIOC0A-C/TIOCB1/ PO21/RSPCKA-B/ET0_LINKSTA	PA5/A5/MTIOC6B/TIOCB1/PO21/GTIOC0A/ RSPCKA-B/ET0_LINKSTA/LCD_DATA3-B
109	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/PMGIO_MDC/LCD_DATA4-B/ IRQ5-DS
110	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/PMGIO_MDIO/LCD_DATA5-B/ IRQ6-DS
111	TRDATA3/PG7/D31/ET1_TX_ER	TRDATA3/PG7/D31
112	PA2/A2/MTIOC7A/GTIOC1A-C/PO18/RXD5/ SMISO5/SSCL5/SSLA3-B	PA2/A2/MTIOC7A/PO18/GTIOC1A/RXD5/ SMISO5/SSCL5/SSLA3-B/LCD_DATA6-B
113	TRDATA2/PG6/D30/ET1_ETXD3	TRDATA2/PG6/D30
114	PA1/A1/DQM3/MTIOC0B/MTCLKC/ MTIOC7B/GTIOC2A-C/TIOCB0/PO17/SCK5/ SSLA2-B/ET0_WOL/IRQ11	PA1/DQM3/A1/MTIOC0B/MTCLKC/ MTIOC7B/TIOCB0/PO17/GTIOC2A/SCK5/ SSLA2-B/ET0_WOL/LCD_DATA7-B/IRQ11
115	VCC	VCC
116	TRCLK/PG5/D29/ET1_ETXD2	TRCLK/PG5/D29
117	VSS	VSS
118	PA0/A0/BC0#/DQM2/MTIOC4A/MTIOC6D/ GTIOC0B-C/TIOCA0/CACREF/PO16/ SSLA1-B/ET0_TX_EN/RMII0_TXD_EN	PA0/DQM2/BC0#/A0/MTIOC4A/MTIOC6D/ TIOCA0/PO16/CACREF/GTIOC0B/SSLA1-B/ ET0_TX_EN/RMII0_TXD_EN/LCD_DATA8-B
119	TRSYNC/PG4/D28/ET1_ETXD1/ RMII1_TXD1	TRSYNC/PG4/D28
120	P67/CS7#/DQM1/MTIOC7C/GTIOC1B-C/ CRX2/IRQ15	P67/DQM1/CS7#/MTIOC7C/GTIOC1B/ CRX2/IRQ15
121	TRDATA1/PG3/D27/ET1_ETXD0/ RMII1_TXD0	TRDATA1/PG3/D27
122	P66/CS6#/DQM0/MTIOC7D/GTIOC2B-C/ CTX2	P66/DQM0/CS6#/MTIOC7D/GTIOC2B/ CTX2

176 ピン LFQFP	RX64M	RX66N
123	TRDATA0/PG2/D26/ ET1_TX_CLK	TRDATA0/PG2/D26
124	P65/CS5#/CKE	P65/CKE/CS5#
125	PE7/D15[A15/D15]/MTIOC6A/ GTIOC3A-E / TOC1/MMC_RES#-B/ SDHI_WP-B /IRQ7/ AN105	PE7/D15[A15/D15]/ D7[A7/D7] /MTIOC6A/ TOC1/ GTIOC3A / MISOB-B / SDHI_WP / MMC_RES#-B/ LCD_DATA9-B /IRQ7/AN105
126	PE6/D14[A14/D14]/MTIOC6C/ GTIOC3B-E / TIC1/MMC_CD-B/ SDHI_CD-B /IRQ6/AN104	PE6/D14[A14/D14]/ D6[A6/D6] /MTIOC6C/ TIC1/ GTIOC3B / MOSIB-B / SDHI_CD / MMC_CD-B/ LCD_DATA10-B /IRQ6/AN104
127	VCC	VCC
128	P70/SDCLK	P70/SDCLK
129	VSS	VSS
130	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ GTIOC0A-A /ET0_RX_CLK/REF50CK0/ IRQ5/AN103	PE5/D13[A13/D13]/ D5[A5/D5] /MTIOC4C/ MTIOC2B/ GTIOC0A / RSPCKB-B / ET0_RX_CLK/REF50CK0/ LCD_DATA11-B / IRQ5/AN103
131	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ GTIOC1A-A /PO28/ET0_ERXD2/AN102	PE4/D12[A12/D12]/ D4[A4/D4] /MTIOC4D/ MTIOC1A/PO28/ GTIOC1A / SSLB0-B / ET0_ERXD2/ LCD_DATA12-B /AN102
132	PE3/D11[A11/D11]/MTIOC4B/ GTIOC2A-A / PO26/POE8#/TOC3/CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7-B/AN101	PE3/D11[A11/D11]/ D3[A3/D3] /MTIOC4B/ PO26/TOC3/POE8#/ GTIOC2A /CTS12#/ RTS12#/SS12#/ET0_ERXD3/MMC_D7-B/ LCD_DATA13-B /AN101
133	PE2/D10[A10/D10]/MTIOC4A/ GTIOC0B-A / PO23/TIC3/RXD12/SMISO12/SSCL12/ RXDX12/MMC_D6-B/IRQ7-DS/AN100	PE2/D10[A10/D10]/ D2[A2/D2] /MTIOC4A/ PO23/TIC3/ GTIOC0B /RXD12/SMISO12/ SSCL12/RXDX12/ SSLB3-B /MMC_D6-B/ LCD_DATA14-B /IRQ7-DS/AN100
134	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/ GTIOC1B-A /PO18/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/MMC_D5-B/ ANEX1	PE1/D9[A9/D9]/ D1[A1/D1] /MTIOC4C/ MTIOC3B/PO18/ GTIOC1B /TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLB2-B /MMC_D5-B/ LCD_DATA15-B / ANEX1
135	PE0/D8[A8/D8]/MTIOC3D/ GTIOC2B-A / SCK12 ^(注2) /MMC_D4-B/ANEX0	PE0/D8[A8/D8]/ D0[A0/D0] /MTIOC3D/ GTIOC2B /SCK12/ SSLB1-B /MMC_D4-B/ LCD_DATA16-B /ANEX0
136	P64/CS4#/WE#	P64/WE#/ D3[A3/D3] /CS4#
137	P63/CS3#/CAS#	P63/CAS#/ D2[A2/D2] /CS3#
138	P62/CS2#/RAS#	P62/RAS#/ D1[A1/D1] /CS2#
139	P61/CS1#/SDCS#	P61/SDCS#/ D0[A0/D0] /CS1#
140	VSS	VSS
141	P60/CS0#/ ET1_TX_EN / RMII1_TXD_EN	P60/CS0#
142	VCC	VCC
143	PD7/D7[A7/D7]/MTIC5U/POE0#/MMC_D1-B/ SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/ SSLC3-A / QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/ LCD_DATA17-B /IRQ7/AN107
144	PG1/D25/ ET1_RX_ER / RMII1_RX_ER	TRDATA7/PG1/D25
145	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/ IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A /QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/ LCD_DATA18-B /IRQ6/AN106
146	PG0/D24/ ET1_RX_CLK /REF50CK1	TRDATA6/PG0/D24
147	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/ IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/ MTCLKA /POE10#/ SSLC1-A /QSPCLK-B/ SDHI_CLK-B/MMC_CLK-B/ LCD_DATA19-B / IRQ5/AN113

176 ピン LFQFP	RX64M	RX66N
148	PD4/D4[A4/D4]/MTIOC8B/POE11#/ MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/ AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A /QSSL-B/SDHI_CMD-B/ MMC_CMD-B/ LCD_DATA20-B /IRQ4/AN112
149	P97/A23/D23/ ET1_ERXD3	TRSYNC1 /P97/D23/A23
150	PD3/D3[A3/D3]/MTIOC8D/ GTIOC0A-E / POE8#/TOC2/MMC_D3-B/SDHI_D3-B/ QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ GTIOC0A / RSPCKC-A /QIO3-B/SDHI_D3-B/ MMC_D3-B/ LCD_DATA21-B /IRQ3/AN111
151	VSS	VSS
152	P96/A22/D22/ ET1_ERXD2	TRDATA5 /P96/D22/A22
153	VCC	VCC
154	PD2/D2[A2/D2]/MTIOC4D/ GTIOC0B-E /TIC2/ CRX0/MMC_D2-B/SDHI_D2-B/QIO2_B/ IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/ GTIOC0B / MISOC-A /CRX0/QIO2-B/SDHI_D2-B/ MMC_D2-B/ LCD_DATA22-B /IRQ2/AN110
155	P95/A21/D21/ ET1_ERXD1 / RMII1_RXD1	TRDATA4 /P95/D21/A21
156	PD1/D1[A1/D1]/MTIOC4B/ GTIOC1A-E / POE0#/CTX0/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/ GTIOC1A / MOSIC-A /CTX0/ LCD_DATA23-B /IRQ1/ AN109
157	P94/A20/D20/ ET1_ERXD0 / RMII1_RXD0	P94/D20/A20
158	PD0/D0[A0/D0]/ GTIOC1B-E /POE4#/IRQ0/ AN108	PD0/D0[A0/D0]/POE4#/ GTIOC1B / LCD_EXTCLK-B /IRQ0/AN108
159	P93/A19/D19/POE0#/ ET1_LINKSTA /CTS7#/ RTS7#/SS7#/AN117	P93/D19/A19/POE0#/CTS7#/RTS7#/SS7#/ AN117
160	P92/A18/D18/POE4#/ ET1_CRS / RMII1_CRS_DV /RXD7/SMISO7/SSCL7/ AN116	P92/D18/A18/POE4#/RXD7/SMISO7/SSCL7/ AN116
161	P91/A17/D17/ ET1_COL /SCK7/AN115	P91/D17/A17/SCK7/AN115
162	VSS	VSS
163	P90/A16/D16/ ET1_RX_DV /TXD7/SMOSI7/ SSDA7/AN114	P90/D16/A16/TXD7/SMOSI7/SSDA7/AN114
164	VCC	VCC
165	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
166	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
167	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
168	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
169	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
170	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
171	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
172	VREFL0	VREFL0
173	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
174	VREFH0	VREFH0
175	AVCC0	AVCC0
176	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#

注 1. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

注 2. FIFO 内蔵シリアルコミュニケーションインタフェース(SCIFA)の端子です。

3.3 145 ピン TFLGA パッケージ

表 3.3 に 145 ピン TFLGA パッケージ端子機能の比較を示します。

表 3.3 145 ピン TFLGA パッケージ端子機能の比較

145 ピン TFLGA	RX64M	RX66N
A1	AVSS0	AVSS0
A2	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
A3	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
A4	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
A5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
A6	P90/A16/TXD7/SMOSI7/SSDA7/AN114	P90/A16/TXD7/SMOSI7/SSDA7/AN114
A7	P92/A18/POE4#/RXD7/SMISO7/SSCL7/ AN116	P92/A18/POE4#/RXD7/SMISO7/SSCL7/ AN116
A8	PD2/D2[A2/D2]/MTIOC4D/GTIOC0B-E/TIC2/ CRX0/MMC_D2-B/SDHI_D2-B/QIO2-B/ IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/GTIOC0B/ MISOC-A/CRX0/QIO2-B/SDHI_D2-B/ MMC_D2-B/LCD_DATA22-B/IRQ2/AN110
A9	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/ IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/LCD_DATA18-B/IRQ6/AN106
A10	VSS	VSS
A11	P62/CS2#/RAS#	P62/RAS#/D1[A1/D1]/CS2#
A12	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/ GTIOC1B-A/PO18/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/MMC_D5-B/ ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/ MTIOC3B/PO18/GTIOC1B/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/LCD_DATA15-B/ ANEX1
A13	PE3/D11[A11/D11]/MTIOC4B/GTIOC2A-A/ PO26/POE8#/TOC3/CTS12#/RTS12#/ SS12#/ET0_ERXD3/MMC_D7-B/AN101	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/ PO26/TOC3/POE8#/GTIOC2A/CTS12#/ RTS12#/SS12#/ET0_ERXD3/MMC_D7-B/ LCD_DATA13-B/AN101
B1	AVCC1	AVCC1
B2	AVCC0	AVCC0
B3	P05/IRQ13/DA1	P05/SSILRCK1/IRQ13/DA1
B4	VREFL0	VREFL0
B5	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
B6	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
B7	P91/A17/SCK7/AN115	P91/A17/SCK7/AN115
B8	PD0/D0[A0/D0]/GTIOC1B-E/POE4#/IRQ0/ AN108	PD0/D0[A0/D0]/POE4#/GTIOC1B/ LCD_EXTCLK-B/IRQ0/AN108
B9	PD4/D4[A4/D4]/MTIOC8B/POE11#/ MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/ AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A/QSSL-B/SDHI_CMD-B/ MMC_CMD-B/LCD_DATA20-B/IRQ4/AN112
B10	VCC	VCC
B11	P61/CS1#/SDCS#	P61/SDCS#/D0[A0/D0]/CS1#
B12	PE2/D10[A10/D10]/MTIOC4A/GTIOC0B-A/ PO23/TIC3/RXD12/SMISO12/SSCL12/ RXDX12/MMC_D6-B/IRQ7-DS/AN100	PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/ PO23/TIC3/GTIOC0B/RXD12/SMISO12/ SSCL12/RXDX12/SSLB3-B/MMC_D6-B/ LCD_DATA14-B/IRQ7-DS/AN100
B13	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ GTIOC1A-A/PO28/ET0_ERXD2/AN102	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/GTIOC1A/SSLB0-B/ ET0_ERXD2/LCD_DATA12-B/AN102
C1	AVSS1	AVSS1
C2	P02/TMCI1/SCK6/IRQ10/AN120	P02/TMCI1/SCK6/SSIBCK1/IRQ10/AN120
C3	VREFH0	VREFH0

145 ピン TFLGA	RX64M	RX66N
C4	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
C5	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
C6	VSS	VSS
C7	PD1/D1[A1/D1]/MTIOC4B/GTIOC1A-E/ POE0#/CTX0/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/GTIOC1A/ MOSIC-A/CTX0/LCD_DATA23-B/IRQ1/ AN109
C8	PD3/D3[A3/D3]/MTIOC8D/GTIOC0A-E/ POE8#/TOC2/MMC_D3-B/SDHI_D3-B/ QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ GTIOC0A/RSPCKC-A/QIO3-B/SDHI_D3-B/ MMC_D3-B/LCD_DATA21-B/IRQ3/AN111
C9	PD7/D7[A7/D7]/MTIC5U/POE0#/ MMC_D1-B/SDHI_D1-B/QIO1-B/QMI-B/ IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/ QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/ LCD_DATA17-B/IRQ7/AN107
C10	P63/CS3#/CAS#	P63/CAS#/D2[A2/D2]/CS3#
C11	PE0/D8[A8/D8]/MTIOC3D/GTIOC2B-A/ SCK12/MMC_D4-B/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/ GTIOC2B/SCK12/SSLB1-B/MMC_D4-B/ LCD_DATA16-B/ANEX0
C12	P70/SDCLK	P70/SDCLK
C13	VSS	VSS
D1	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/ AN118	P00/TMRI0/TXD6/SMOSI6/SSDA6/ AUDIO_CLK/IRQ8/AN118
D2	PF5/IRQ4	PF5/WAIT#/SSILRCK0/IRQ4
D3	P03/IRQ11/DA0	P03/SSIDATA1/IRQ11/DA0
D4	P01/TMCIO/RXD6/SMISO6/SSCL6/IRQ9/ AN119	P01/TMCIO/RXD6/SMISO6/SSCL6/ SSIBCK0/IRQ9/AN119
D5	VCC	VCC
D6	P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN117	P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN117
D7	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/ IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/ MTCLKA/POE10#/SSLC1-A/QSPCLK-B/ SDHI_CLK-B/MMC_CLK-B/ LCD_DATA19-B/IRQ5/AN113
D8	P60/CS0#	P60/CS0#
D9	P64/CS4#/WE#	P64/WE#/D3[A3/D3]/CS4#
D10	PE7/D15[A15/D15]/MTIOC6A/GTIOC3A-E/ TOC1/MMC_RES#-B/SDHI_WP-B/IRQ7/ AN105	PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/ TOC1/GTIOC3A/MISOB-B/SDHI_WP/ MMC_RES#-B/LCD_DATA9-B/IRQ7/AN105
D11	VCC	VCC
D12	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ GTIOC0A-A/ET0_RX_CLK/REF50CK0/ IRQ5/AN103	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/ MTIOC2B/GTIOC0A/RSPCKB-B/ ET0_RX_CLK/REF50CK0/LCD_DATA11-B/ IRQ5/AN103
D13	PE6/D14[A14/D14]/MTIOC6C/GTIOC3B-E/ TIC1/MMC_CD-B/SDHI_CD-B/IRQ6/ AN104	PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/ TIC1/GTIOC3B/MOSIB-B/SDHI_CD/ MMC_CD-B/LCD_DATA10-B/IRQ6/AN104
E1	VSS	VSS
E2	VCL	VCL
E3	PJ5/POE8#/CTS2#/RTS2#/SS2#	PJ5/POE8#/CTS2#/RTS2#/SS2#/SSIRXD0
E4	EMLE	EMLE
E5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
E10	PA0/A0/BC0#/MTIOC4A/MTIOC6D/ GTIOC0B-C/TIOCA0/CACREF/PO16/ SSLA1-B/ET0_TX_EN/RMII0_TXD_EN	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/ PO16/CACREF/GTIOC0B/SSLA1-B/ ET0_TX_EN/RMII0_TXD_EN/LCD_DATA8-B
E11	P66/CS6#/DQM0/MTIOC7D/GTIOC2B-C/ CTX2	P66/DQM0/CS6#/MTIOC7D/GTIOC2B/CTX2
E12	P65/CS5#/CKE	P65/CKE/CS5#

145 ピン TFLGA	RX64M	RX66N
E13	P67/CS7#/DQM1/MTIOC7C/ GTIOC1B-C / CRX2/IRQ15	P67/DQM1/CS7#/MTIOC7C/ GTIOC1B / CRX2/IRQ15
F1	XCIN	XCIN
F2	XCOUT	XCOUT
F3	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/CTS6#/RTS6#/SS6#/ CTS0#/RTS0#/SS0#/ SSITXD0 /ET0_EXOUT
F4	VBATT	VBATT
F10	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/ PMGI0_MDIO / LCD_DATA5-B / IRQ6-DS
F11	VSS	VSS
F12	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ GTIOC2A-C /TIOCB0/PO17/SCK5/ SSLA2-B/ET0_WOL/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/ GTIOC2A /SCK5/SSLA2-B/ ET0_WOL/ LCD_DATA7-B /IRQ11
F13	PA2/A2/MTIOC7A/ GTIOC1A-C /PO18/RXD5/ SMISO5/SSCL5/SSLA3-B	PA2/A2/MTIOC7A/PO18/ GTIOC1A /RXD5/ SMISO5/SSCL5/SSLA3-B/ LCD_DATA6-B
G1	XTAL/P37	XTAL/P37
G2	RES	RES#
G3	MD/FINED	MD/FINED
G4	BSCANP	BSCANP
G10	PA5/A5/MTIOC6B/TIOCB1/ GTIOC0A-C / PO21/RSPCKA-B/ET0_LINKSTA	PA5/A5/MTIOC6B/TIOCB1/PO21/ GTIOC0A / RSPCKA-B/ET0_LINKSTA/ LCD_DATA3-B
G11	PA6/A6/MTIC5V/MTCLKB/ GTETRGR-C / TIOCA2/TMCI3/PO22/POE10#/CTS5#/ RTS5#/SS5#/MOSIA-B/ET0_EXOUT	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22/POE10#/ GTETRGRB /CTS5#/RTS5#/ SS5#/MOSIA-B/ET0_EXOUT/ LCD_DATA2-B
G12	VCC	VCC
G13	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/ PMGI0_MDC / LCD_DATA4-B / IRQ5-DS
H1	EXTAL/P36	EXTAL/P36
H2	VCC	VCC
H3	VSS	VSS
H4	UPSEL/P35/NMI	UPSEL/P35/NMI
H10	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/ET0_MDC/ PMGI0_MDC
H11	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/ET0_MDIO/ PMGI0_MDIO
H12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ RXD6/SMISO4/SMISO6/SSCL4/SSCL6/ ET0_ERXD1/RMII0_RXD1/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ SMISO4/SSCL4/RXD6/SMISO6/SSCL6/ ET0_ERXD1/RMII0_RXD1/ LCD_DATA0-B / IRQ12
H13	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL/ LCD_DATA1-B
J1	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4
J2	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/RXD0/ SMISO6/SMISO0/SSCL6/SSCL0/CRX0/ PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/ IRQ3-DS
J3	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOU/RTCIC2/POE0#/POE10#/TXD6/ TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUS/VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCIC2/RTCOU/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUS/VSYNC/IRQ2-DS

145 ピン TFLGA	RX64M	RX66N
J4	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/IRQ0-DS	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/ MISOB-A / IRQ0-DS
J10	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER/ LCD_TCON1-B
J11	PB4/A12/TIOCA4/PO28/CTS9# ^(注2) / ET0_TX_EN/RMII0_TXD_EN	PB4/A12/TIOCA4/PO28/CTS9#/ SS9# / SS11# / CTS11# / RTS11# /ET0_TX_EN/ RMII0_TXD_EN/ LCD_TCON0-B
J12	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/ RTS4#/ CTS6# / RTS6# / SS4# / SS6# / ET0_RX_CLK/REF50CK0	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/ RTS4#/ SS4# / CTS6# / RTS6# / SS6# / ET0_RX_CLK/REF50CK0/ LCD_TCON2-B
J13	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCIO/PO25/TXD4/TXD6/SMOSI4/SMOSI6/ SSDA4/SSDA6/ET0_ERXD0/RMII0_RXD0/ IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCIO/PO25/TXD4/SMOSI4/SSDA4/TXD6/ SMOSI6/SSDA6/ET0_ERXD0/RMII0_RXD0/ LCD_TCON3-B /IRQ4-DS
K1	TCK/P27/CS7#/MTIOC2B/TMCIO3/PO7/SCK1	TCK/P27/CS7#/MTIOC2B/TMCIO3/PO7/ SCK1/ RSPCKB-A
K2	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ CTS3#/ RTS3# / SMOSI1 / SS3# / SSDA1	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ SMOSI1/SSDA1/CTS3#/ RTS3# / SS3# / MOSIB-A
K3	TMS/P31/MTIOC4D/TMCIO2/PO9/RTCIC1/ CTS1#/ RTS1# / SS1# /IRQ1-DS	TMS/P31/MTIOC4D/TMCIO2/PO9/RTCIC1/ CTS1#/ RTS1# / SS1# / SSLB0-A /IRQ1-DS
K4	P15/MTIOC0B/MTCLKB/ GTETRG-B /TIOCB2/ TCLKB/TMCIO2/PO13/RXD1/SCK3/SMISO1/ SSCL1/CRX1-DS/ SSIWS1 /PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCIO2/PO13/ GTETRG-A /RXD1/SMISO1/ SSCL1/SCK3/CRX1-DS/ SSILRCK1 / PIXD0/IRQ5
K5	TRDATA2/P54/ALE/EDACK0/MTIOC4B/ TMCIO1/CTS2#/ RTS2# / SS2# /CTX1/ ET0_LINKSTA	TRDATA2/P54/ALE/ D1 [A1/D1]/EDACK0/ MTIOC4B/TMCIO1/CTS2#/ RTS2# / SS2# / CTX1/ET0_LINKSTA
K6	P53 ^(注1) /BCLK	P53 ^(注1) /BCLK
K7	P51/WR1#/BC1#/WAIT#/SCK2	P51/WR1#/BC1#/WAIT#/SCK2/ SSLB2-A
K8	VCC	VCC
K9	TRDATA0/P80/EDREQ0/MTIOC3B/PO26/ SCK10 ^(注2) / RTS10# ^(注2) /ET0_TX_EN/ RMII0_TXD_EN/MMC_D2-A/ SDHI_WP-A / QIO2-A	TRDATA0/P80/EDREQ0/MTIOC3B/PO26/ SCK10/ RTS10# /ET0_TX_EN/ RMII0_TXD_EN/QIO2-A/ SDHI_WP / MMC_D2-A
K10	P76/CS6#/PO22/RXD11 ^(注2) /ET0_RX_CLK/ REF50CK0/MMC_CMD-A/SDHI_CMD-A/ QSSL-A	TRDATA6 /P76/CS6#/PO22/ SMISO11 / SSCL11 /RXD11/ET0_RX_CLK/REF50CK0/ QSSL-A/SDHI_CMD-A/MMC_CMD-A
K11	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9 ^(注2) / ET0_CRS/RMII0_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9 / SSDA9 / SMOSI11 / SSDA11 /TXD11/ ET0_CRS/RMII0_CRS_DV
K12	PB6/A14/MTIOC3D/TIOCA5/PO30/ RXD9 ^(注2) /ET0_ETXD1/RMII0_TXD1	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9 / SSCL9 / SMISO11 / SSCL11 /RXD11/ ET0_ETXD1/RMII0_TXD1
K13	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/SCK9 ^(注2) /RTS9# ^(注2) / ET0_ETXD0/RMII0_TXD0	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/SCK9/RTS9#/ SCK11 / ET0_ETXD0/RMII0_TXD0/ LCD_CLK-B
L1	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/HSYNC/ADTRG0#	CLKOUT /P25/CS5#/EDACK1/MTIOC4C/ MTCLKB/TIOCA4/PO5/RXD3/SMISO3/ SSCL3/SSIDATA1/ SDHI_CD /HSYNC/ ADTRG0#

145 ピン TFLGA	RX64M	RX66N
L2	P23/EDACK0/MTIOC3D/MTCLKD/ GTIOC0A-B /TIOC3D/PO3/TXD3/CTS0#/ RTS0#/SMOSI3/SS0#/SSDA3/ SSISCK0 / PIXD7	P23/EDACK0/MTIOC3D/MTCLKD/TIOC3D/ PO3/ GTIOC0A /TXD3/SMOSI3/SSDA3/ CTS0#/RTS0#/SS0#/ CTX1 / SSIBCK0 / SDHI_D1-C /PIXD7
L3	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOU/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/SCL2-DS/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOU/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/USB0_VBUS/ USB0_OVRCURB/IRQ6/ADTRG0#
L4	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSISCK1 /PIXCLK	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSIBCK1 / SDHI_WP /PIXCLK
L5	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ ADTRG1#	P13/MTIOC0B/TIOCA5/TMO3/PO13/ GTADSM1 /TXD2/SMOSI2/SSDA2/ SDA0[FM+]/IRQ3/ADTRG1#
L6	P56/EDACK1/MTIOC3C/TIOCA1	CLKOUT25M /P56/EDACK1/MTIOC3C/ TIOCA1/ SCK7
L7	P52/RD#/RXD2/SMISO2/SSCL2	P52/RD#/RXD2/SMISO2/SSCL2/ SSLB3-A
L8	TRCLK/P83/EDACK1/MTIOC4C/ GTIOC0A-D /CTS10# ^(注2) /ET0_CRS/ RMII0_CRS_DV/SCK10 ^(注2)	TRCLK/P83/EDACK1/MTIOC4C/ GTIOC0A / SCK10/ SS10 #/CTS10#/ET0_CRS/ RMII0_CRS_DV
L9	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ GTIOC1A-D /TMRI2/PO29/SCK8 ^(注2) / RSPCKA-A/RTS8# ^(注2) /ET0_ETXD2/ MMC_D5-A	PC5/ D3 [A3/D3]/A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/PO29/ GTIOC1A /SCK8/ RTS8#/ SCK10 /RSPCKA-A/ET0_ETXD2/ MMC_D5-A
L10	PC4/A20/CS3#/MTIOC3D/MTCLKC/ GTETRG-D /TMCI1/PO25/POE0#/SCK5/ CTS8# ^(注2) /SSLA0-A/ET0_TX_CLK/ MMC_D1-A/SDHI_D1-A/QIO1-A/QMI-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/ GTETRG /SCK5/CTS8#/ SS8 / SS10 #/ CTS10 #/ RTS10 #/SSLA0-A/ ET0_TX_CLK/QMI-A/QIO1-A/SDHI_D1-A/ MMC_D1-A
L11	PC2/A18/MTIOC4B/ GTIOC2B-D /TCLKA/ PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/MMC_CD-A/SDHI_D3-A	PC2/A18/MTIOC4B/TCLKA/PO21/ GTIOC2B / RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/SDHI_D3-A/MMC_CD-A
L12	P73/CS3#/PO16/ET0_WOL	TRDATA4 /P73/CS3#/PO16/ET0_WOL
L13	VSS	VSS
M1	P22/EDREQ0/MTIOC3B/MTCLKC/ GTIOC1A-B /TIOCC3/TMO0/PO2/SCK0/ USB0_OVRCURB/AUDIO_MCLK/PIXD6	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/ GTIOC1A /SCK0/ USB0_OVRCURB/AUDIO_CLK/ SDHI_D0-C /PIXD6
M2	P17/MTIOC3A/MTIOC3B/MTIOC4B/ GTIOC0B-B /TIOCB0/TCLKD/TMO1/PO15/ POE8#/SCK1/TXD3/SMOSI3/SSDA3/ SDA2-DS/SSITXD0/PIXD3/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/PO15/POE8#/ GTIOC0B / SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/ SSITXD0/ SDHI_D3-C /PIXD3/IRQ7/ ADTRG1#
M3	P86/MTIOC4D/ GTIOC2B-B /TIOCA0/ RXD10 ^(注2) /PIXD1	P86/MTIOC4D/TIOCA0/ GTIOC2B / SMISO10 / SSCL10 /RXD10/PIXD1
M4	P12/TMCI1/RXD2/SMISO2/SSCL2/ SCL0[FM+]/IRQ2	P12/TMCI1/ GTADSM0 /RXD2/SMISO2/ SSCL2/SCL0[FM+]/IRQ2
M5	VCC_USB	VCC_USB
M6	VSS_USB	VSS_USB
M7	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A

145 ピン TFLGA	RX64M	RX66N
M8	PC6/A22/CS1#/MTIOC3C/MTCLKA/ GTIOC3B-D /TMC12/TIC0/PO30/RXD8 ^(注2) / MOSIA-A/ET0_ETXD3/MMC_D6-A/IRQ13	PC6/ D2 [A2/D2]/A22/CS1#/MTIOC3C/ MTCLKA/TMC12/PO30/TIC0/ GTIOC3B / RXD8/ SMISO8 / SSCL8 / SMISO10 / SSCL10 / RXD10 /MOSIA-A/ET0_ETXD3/MMC_D6-A/ IRQ13
M9	TRDATA1/P81/EDACK0/MTIOC3D/ GTIOC0B-D /PO27/RXD10 ^(注2) /ET0_ETXD0/ RMII0_TXD0/MMC_D3-A/ SDHI_CD-A / QIO3-A	TRDATA1/P81/EDACK0/MTIOC3D/PO27/ GTIOC0B / SMISO10 / SSCL10 / RXD10/ET0_ETXD0/RMII0_TXD0/QIO3-A/ SDHI_CD /MMC_D3-A
M10	P77/CS7#/PO23/TXD11 ^(注2) /ET0_RX_ER/ RMII0_RX_ER/MMC_CLK-A/SDHI_CLK-A/ QSPCLK-A	TRDATA7 /P77/CS7#/PO23/ SMOSI11 / SSDA11 /TXD11/ET0_RX_ER/ RMII0_RX_ER/QSPCLK-A/SDHI_CLK-A/ MMC_CLK-A
M11	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14
M12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/IRQ12
M13	VCC	VCC
N1	P21/MTIOC1B/MTIOC4A/ GTIOC2A-B / TIOCA3/TMC10/PO1/RXD0/SMISO0/SSCL0/ USB0_EXICEN/ SSIWS0 /PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMC10/ PO1/ GTIOC2A /RXD0/SMISO0/SSCL0/ SCL1 / USB0_EXICEN/ SSILRCK0 / SDHI_CLK-C / PIXD5/IRQ9
N2	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/USB0_ID/SSIRXD0/PIXD4/ IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/ SDA1 /USB0_ID/SSIRXD0/ SDHI_CMD-C /PIXD4/IRQ8
N3	P87/MTIOC4C/ GTIOC1B-B /TIOCA2/ TXD10 ^(注2) /PIXD2	P87/MTIOC4C/TIOCA2/ GTIOC1B / SMOSI10 / SSDA10 /TXD10/ SDHI_D2-C /PIXD2
N4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/ GTETRGD /CTS1#/RTS1#/ SS1#/CTX1/USB0_OVRCURA/IRQ4
N5	USB0_DM	USB0_DM
N6	USB0_DP	USB0_DP
N7	TRDATA3/P55/WAIT#/EDREQ0/MTIOC4D/ TMO3/CRX1/ET0_EXOUT/IRQ10	TRDATA3/P55/ D0 [A0/D0]/WAIT#/EDREQ0/ MTIOC4D/TMO3/ TXD7 / SMOSI7 / SSDA7 / CRX1/ET0_EXOUT/IRQ10
N8	VSS	VSS
N9	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ GTIOC3A-D /TMO2/TOC0/PO31/CACREF/ TXD8 ^(注2) /MISOA-A/ET0_COL/MMC_D7-A/ IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/ GTIOC3A / TXD8/ SMOSI8 / SSDA8 / SMOSI10 / SSDA10 / TXD10 /MISOA-A/ET0_COL/MMC_D7-A/ IRQ14
N10	TRSYNC/P82/EDREQ1/MTIOC4A/ GTIOC2A-D /PO28/TXD10 ^(注2) /ET0_ETXD1/ RMII0_TXD1/MMC_D4-A	TRSYNC/P82/EDREQ1/MTIOC4A/PO28/ GTIOC2A / SMOSI10 / SSDA10 / TXD10/ET0_ETXD1/RMII0_TXD1/ MMC_D4-A
N11	PC3/A19/MTIOC4D/ GTIOC1B-D /TCLKB/ PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER/ MMC_D0-A/SDHI_D0-A/QIO0-A/QMO-A	PC3/A19/MTIOC4D/TCLKB/PO24/ GTIOC1B / TXD5/SMOSI5/SSDA5/ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0-A/MMC_D0-A
N12	P75/CS5#/PO20/SCK11 ^(注2) /RTS11# ^(注2) / ET0_ERXD0/RMII0_RXD0/MMC_RES#-A/ SDHI_D2-A	TRSYNC1 /P75/CS5#/PO20/SCK11/RTS11#/ ET0_ERXD0/RMII0_RXD0/SDHI_D2-A/ MMC_RES#-A
N13	P74/A20/CS4#/PO19/CTS11# ^(注2) / ET0_ERXD1/RMII0_RXD1	TRDATA5 /P74/A20/CS4#/PO19/ SS11 #/ CTS11#/ET0_ERXD1/RMII0_RXD1

注 1. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

注 2. FIFO 内蔵シリアルコミュニケーションインタフェース(SCIFA)の端子です。

3.4 144 ピン LFQFP パッケージ

表 3.4 に 144 ピン LFQFP パッケージ端子機能の比較を示します。

表 3.4 144 ピン LFQFP パッケージ端子機能の比較

144 ピン LFQFP	RX64M	RX66N
1	AVSS0	AVSS0
2	P05/IRQ13/DA1	P05/ SSILRCK1 /IRQ13/DA1
3	AVCC1	AVCC1
4	P03/IRQ11/DA0	P03/ SSIDATA1 /IRQ11/DA0
5	AVSS1	AVSS1
6	P02/TMCI1/SCK6/IRQ10/AN120	P02/TMCI1/SCK6/ SSIBCK1 /IRQ10/AN120
7	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/ AN119	P01/TMCI0/RXD6/SMISO6/SSCL6/ SSIBCK0 /IRQ9/AN119
8	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/ AN118	P00/TMRI0/TXD6/SMOSI6/SSDA6/ AUDIO_CLK /IRQ8/AN118
9	PF5/IRQ4	PF5/ WAIT# / SSILRCK0 /IRQ4
10	EMLE	EMLE
11	PJ5/POE8#/CTS2#/RTS2#/SS2#	PJ5/POE8#/CTS2#/RTS2#/SS2#/ SSIRXD0
12	VSS	VSS
13	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/CTS6#/RTS6#/ SS6#/CTS0#/RTS0#/SS0#/ SSITXD0 / ET0_EXOUT
14	VCL	VCL
15	VBATT	VBATT
16	MD/FINED	MD/FINED
17	XCIN	XCIN
18	XCOUT	XCOUT
19	RES	RES#
20	XTAL/P37	XTAL/P37
21	VSS	VSS
22	EXTAL/P36	EXTAL/P36
23	VCC	VCC
24	UPSEL/P35/NMI	UPSEL/P35/NMI
25	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4
26	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/RXD0/ SMISO6/SMISO0/SSCL6/SSCL0/CRX0/ PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/ IRQ3-DS
27	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOU/RTIC2/POE0#/POE10#/TXD6/ TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUSEN/VSYN/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTIC2/RTCOU/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/VSYN/IRQ2-DS
28	TMS/P31/MTIOC4D/TMCI2/PO9/RTIC1/ CTS1#/RTS1#/SS1#/IRQ1-DS	TMS/P31/MTIOC4D/TMCI2/PO9/RTIC1/ CTS1#/RTS1#/SS1#/ SSLB0-A /IRQ1-DS
29	TDI/P30/MTIOC4B/TMRI3/PO8/RTIC0/ POE8#/RXD1/SMISO1/SSCL1/IRQ0-DS	TDI/P30/MTIOC4B/TMRI3/PO8/RTIC0/ POE8#/RXD1/SMISO1/SSCL1/ MISOB-A / IRQ0-DS
30	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/ SCK1/ RSPCKB-A
31	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ CTS3#/RTS3#/SMOSI1/SS3#/SSDA1	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A

144 ピン LFQFP	RX64M	RX66N
32	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/HSYNC/ADTRG0#	CLKOUT /P25/CS5#/EDACK1/MTIOC4C/ MTCLKB/TIOCA4/PO5/RXD3/SMISO3/ SSCL3/SSIDATA1/ SDHI_CD /HSYNC/ ADTRG0#
33	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSISCK1 /PIXCLK	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSIBCK1 / SDHI_WP /PIXCLK
34	P23/EDACK0/MTIOC3D/MTCLKD/ GTIOC0A-B /TIOCD3/PO3/TXD3/CTS0#/ RTS0#/SMOSI3/SS0#/SSDA3/ SSISCK0 / PIXD7	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/ GTIOC0A /TXD3/SMOSI3/SSDA3/ CTS0#/RTS0#/SS0#/ CTX1 / SSIBCK0 / SDHI_D1-C /PIXD7
35	P22/EDREQ0/MTIOC3B/MTCLKC/ GTIOC1A-B /TIOCC3/TMO0/PO2/SCK0/ USB0_OVRCURB/AUDIO_MCLK/PIXD6	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/ GTIOC1A /SCK0/ USB0_OVRCURB/AUDIO_CLK/ SDHI_D0-C / PIXD6
36	P21/MTIOC1B/MTIOC4A/ GTIOC2A-B / TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/ USB0_EXICEN/ SSIWS0 /PIXD5/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/ PO1/ GTIOC2A /RXD0/SMISO0/SSCL0/ SCL1 / USB0_EXICEN/ SSILRCK0 / SDHI_CLK-C / PIXD5/IRQ9
37	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/USB0_ID/SSIRXD0/PIXD4/ IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/ SDA1 /USB0_ID/SSIRXD0/ SDHI_CMD-C /PIXD4/IRQ8
38	P17/MTIOC3A/MTIOC3B/MTIOC4B/ GTIOC0B-B /TIOCB0/TCLKD/TMO1/PO15/ POE8#/SCK1/TXD3/SMOSI3/SSDA3/ SDA2-DS/SSITXD0/PIXD3/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/PO15/POE8#/ GTIOC0B / SCK1/TXD3/SMOSI3/SSDA3/ SDA2-DS / SSITXD0/ SDHI_D3-C /PIXD3/IRQ7/ ADTRG1#
39	P87/MTIOC4C/ GTIOC1B-B /TIOCA2/ TXD10(注2)/PIXD2	P87/MTIOC4C/TIOCA2/ GTIOC1B / SMOSI10 / SSDA10 /TXD10/ SDHI_D2-C /PIXD2
40	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOU/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/SCL2-DS/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOU/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/USB0_VBUS/ USB0_OVRCURB/IRQ6/ADTRG0#
41	P86/MTIOC4D/ GTIOC2B-B /TIOCA0/ RXD10(注2)/PIXD1	P86/MTIOC4D/TIOCA0/ GTIOC2B / SMISO10 / SSCL10 /RXD10/PIXD1
42	P15/MTIOC0B/MTCLKB/ GTETRG-B / TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/ SMISO1/SSCL1/CRX1-DS/ SSIWS1 /PIXD0/ IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/ GTETRG /RXD1/SMISO1/ SSCL1/SCK3/CRX1-DS/ SSILRCK1 / PIXD0/IRQ5
43	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/ GTETRGD /CTS1#/RTS1#/ SS1#/CTX1/USB0_OVRCURA/IRQ4
44	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ ADTRG1#	P13/MTIOC0B/TIOCA5/TMO3/PO13/ GTADSM1 /TXD2/SMOSI2/SSDA2/ SDA0[FM+]/IRQ3/ADTRG1#
45	P12/TMCI1/RXD2/SMISO2/SSCL2/ SCL0[FM+]/IRQ2	P12/TMCI1/ GTADSM0 /RXD2/SMISO2/ SSCL2/SCL0[FM+]/IRQ2
46	VCC_USB	VCC_USB
47	USB0_DM	USB0_DM
48	USB0_DP	USB0_DP
49	VSS_USB	VSS_USB
50	P56/EDACK1/MTIOC3C/TIOCA1	CLKOUT25M /P56/EDACK1/MTIOC3C/ TIOCA1/ SCK7

144 ピン LFQFP	RX64M	RX66N
51	TRDATA3/P55/WAIT#/EDREQ0/MTIOC4D/ TMO3/CRX1/ET0_EXOUT/IRQ10	TRDATA3/P55/ D0[A0/D0] /WAIT#/EDREQ0/ MTIOC4D/TMO3/ TXD7/SMOSI7/SSDA7/ CRX1/ET0_EXOUT/IRQ10
52	TRDATA2/P54/ALE/EDACK0/MTIOC4B/ TMCI1/CTS2#/RTS2#/SS2#/CTX1/ ET0_LINKSTA	TRDATA2/P54/ALE/ D1[A1/D1] /EDACK0/ MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/ CTX1/ET0_LINKSTA
53	P53 ^(注1) /BCLK	P53 ^(注1) /BCLK
54	P52/RD#/RXD2/SMISO2/SSCL2	P52/RD#/RXD2/SMISO2/SSCL2/ SSLB3-A
55	P51/WR1#/BC1#/WAIT#/SCK2	P51/WR1#/BC1#/WAIT#/SCK2/ SSLB2-A
56	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A
57	VSS	VSS
58	TRCLK/P83/EDACK1/MTIOC4C/ GTIOC0A-D /CTS10# ^(注2) /ET0_CRS/ RMII0_CRS_DV/SCK10 ^(注2)	TRCLK/P83/EDACK1/MTIOC4C/ GTIOC0A / SCK10/ SS10# /CTS10#/ET0_CRS/ RMII0_CRS_DV
59	VCC	VCC
60	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ GTIOC3A-D /TMO2/TOC0/PO31/CACREF/ TXD8 ^(注2) /MISOA-A/ET0_COL/MMC_D7-A/ IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/ GTIOC3A / TXD8/ SMOSI8/SSDA8/SMOSI10/SSDA10/ TXD10 /MISOA-A/ET0_COL/MMC_D7-A/ IRQ14
61	PC6/A22/CS1#/MTIOC3C/MTCLKA/ GTIOC3B-D /TMCI2/TIC0/PO30/RXD8 ^(注2) / MOSIA-A/ET0_ETXD3/MMC_D6-A/IRQ13	PC6/ D2[A2/D2] /A22/CS1#/MTIOC3C/ MTCLKA/TMCI2/PO30/TIC0/ GTIOC3B / RXD8/ SMISO8/SSCL8/SMISO10/SSCL10/ RXD10 /MOSIA-A/ET0_ETXD3/MMC_D6-A/ IRQ13
62	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ GTIOC1A-D /TMRI2/PO29/ SCK8 ^(注2) /RSPCKA-A/RTS8# ^(注2) / ET0_ETXD2/MMC_D5-A	PC5/ D3[A3/D3] /A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/PO29/ GTIOC1A /SCK8/ RTS8#/ SCK10 /RSPCKA-A/ET0_ETXD2/ MMC_D5-A
63	TRSYNC/P82/EDREQ1/MTIOC4A/ GTIOC2A-D /PO28/TXD10 ^(注2) /ET0_ETXD1/ RMII0_TXD1/MMC_D4-A	TRSYNC/P82/EDREQ1/MTIOC4A/PO28/ GTIOC2A / SMOSI10/SSDA10 /TXD10/ ET0_ETXD1/RMII0_TXD1/MMC_D4-A
64	TRDATA1/P81/EDACK0/MTIOC3D/ GTIOC0B-D /PO27/RXD10 ^(注2) /ET0_ETXD0/ RMII0_TXD0/MMC_D3-A/ SDHI_CD-A / QIO3-A	TRDATA1/P81/EDACK0/MTIOC3D/PO27/ GTIOC0B / SMISO10/SSCL10 /RXD10/ ET0_ETXD0/RMII0_TXD0/QIO3-A/ SDHI_CD /MMC_D3-A
65	TRDATA0/P80/EDREQ0/MTIOC3B/PO26/ SCK10 ^(注2) /RTS10# ^(注2) /ET0_TX_EN/ RMII0_TXD_EN/MMC_D2-A/ SDHI_WP-A / QIO2-A	TRDATA0/P80/EDREQ0/MTIOC3B/PO26/ SCK10/RTS10#/ET0_TX_EN/ RMII0_TXD_EN/QIO2-A/ SDHI_WP / MMC_D2-A
66	PC4/A20/CS3#/MTIOC3D/MTCLKC/ GTETRG-D /TMCI1/PO25/POE0#/SCK5/ CTS8# ^(注2) /SSLA0-A/ET0_TX_CLK/ MMC_D1-A/SDHI_D1-A/QIO1-A/QMI-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/ GTETRG /SCK5/CTS8#/ SS8# / SS10# / CTS10# / RTS10# /SSLA0-A/ ET0_TX_CLK/QMI-A/QIO1-A/SDHI_D1-A/ MMC_D1-A
67	PC3/A19/MTIOC4D/ GTIOC1B-D /TCLKB/ PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER/ MMC_D0-A/SDHI_D0-A/QIO0-A/QMO-A	PC3/A19/MTIOC4D/TCLKB/PO24/ GTIOC1B / TXD5/SMOSI5/SSDA5/ET0_TX_ER/QMO-A/ QIO0-A/SDHI_D0-A/MMC_D0-A
68	P77/CS7#/PO23/TXD11 ^(注2) /ET0_RX_ER/ RMII0_RX_ER/MMC_CLK-A/SDHI_CLK-A/ QSPCLK-A	TRDATA7 /P77/CS7#/PO23/ SMOSI11/ SSDA11 /TXD11/ET0_RX_ER/ RMII0_RX_ER/QSPCLK-A/SDHI_CLK-A/ MMC_CLK-A

144 ピン LFQFP	RX64M	RX66N
69	P76/CS6#/PO22/RXD11 ^(注2) /ET0_RX_CLK/ REF50CK0/MMC_CMD-A/SDHI_CMD-A/ QSSL-A	TRDATA6/P76/CS6#/PO22/SMISO11/ SSCL11/RXD11/ET0_RX_CLK/REF50CK0/ QSSL-A/SDHI_CMD-A/MMC_CMD-A
70	PC2/A18/MTIOC4B/GTIOC2B-D/TCLKA/ PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/MMC_CD-A/SDHI_D3-A	PC2/A18/MTIOC4B/TCLKA/PO21/GTIOC2B/ RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV/SDHI_D3-A/MMC_CD-A
71	P75/CS5#/PO20/SCK11 ^(注2) /RTS11 ^(注2) / ET0_ERXD0/RMII0_RXD0/MMC_RES#-A/ SDHI_D2-A	TRSYNC1/P75/CS5#/PO20/SCK11/RTS11#/ ET0_ERXD0/RMII0_RXD0/SDHI_D2-A/ MMC_RES#-A
72	P74/A20/CS4#/PO19/CTS11 ^(注2) / ET0_ERXD1/RMII0_RXD1	TRDATA5/P74/A20/CS4#/PO19/SS11#/ CTS11#/ET0_ERXD1/RMII0_RXD1
73	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/IRQ12
74	VCC	VCC
75	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14
76	VSS	VSS
77	P73/CS3#/PO16/ET0_WOL	TRDATA4/P73/CS3#/PO16/ET0_WOL
78	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9 ^(注2) / ET0_CRS/RMII0_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/ ET0_CRS/RMII0_CRS_DV
79	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9 ^(注2) / ET0_ETXD1/RMII0_TXD1	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9/SSCL9/SMISO11/SSCL11/RXD11/ ET0_ETXD1/RMII0_TXD1
80	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMR11/PO29/POE4#/SCK9 ^(注2) /RTS9 ^(注2) / ET0_ETXD0/RMII0_TXD0	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMR11/PO29/POE4#/SCK9/RTS9#/SCK11/ ET0_ETXD0/RMII0_TXD0/LCD_CLK-B
81	PB4/A12/TIOCA4/PO28/CTS9 ^(注2) / ET0_TX_EN/RMII0_TXD_EN	PB4/A12/TIOCA4/PO28/CTS9#/SS9#/ SS11#/CTS11#/RTS11#/ET0_TX_EN/ RMII0_TXD_EN/LCD_TCON0-B
82	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ ET0_RX_ER/RMII0_RX_ER/LCD_TCON1-B
83	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/ RTS4#/CTS6#/RTS6#/SS4#/SS6#/ ET0_RX_CLK/REF50CK0	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/ RTS4#/SS4#/CTS6#/RTS6#/SS6#/ ET0_RX_CLK/REF50CK0/LCD_TCON2-B
84	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMC10/PO25/TXD4/TXD6/SMOSI4/SMOSI6/ SSDA4/SSDA6/ET0_ERXD0/RMII0_RXD0/ IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMC10/PO25/TXD4/SMOSI4/SSDA4/TXD6/ SMOSI6/SSDA6/ET0_ERXD0/RMII0_RXD0/ LCD_TCON3-B/IRQ4-DS
85	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/ET0_MDC/PMGI0_MDC
86	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/ET0_MDIO/PMGI0_MDIO
87	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ RXD6/SMISO4/SMISO6/SSCL4/SSCL6/ ET0_ERXD1/RMII0_RXD1/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ SMISO4/SSCL4/RXD6/SMISO6/SSCL6/ ET0_ERXD1/RMII0_RXD1/LCD_DATA0-B/ IRQ12
88	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL/ LCD_DATA1-B
89	PA6/A6/MTIC5V/MTCLKB/GTETR-G-C/ TIOCA2/TMC13/PO22/POE10#/CTS5#/ RTS5#/SS5#/MOSIA-B/ET0_EXOUT	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMC13/ PO22/POE10#/GTETR-G-B/CTS5#/RTS5#/ SS5#/MOSIA-B/ET0_EXOUT/LCD_DATA2-B
90	PA5/A5/MTIOC6B/TIOCB1/GTIOC0A-C/ PO21/RSPCKA-B/ET0_LINKSTA	PA5/A5/MTIOC6B/TIOCB1/PO21/GTIOC0A/ RSPCKA-B/ET0_LINKSTA/LCD_DATA3-B
91	VCC	VCC

144 ピン LFQFP	RX64M	RX66N
92	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/ PMGI0_MDC/LCD_DATA4-B / IRQ5-DS
93	VSS	VSS
94	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/ PMGI0_MDIO/LCD_DATA5-B / IRQ6-DS
95	PA2/A2/MTIOC7A/ GTIOC1A-C /PO18/ RXD5/SMISO5/SSCL5/SSLA3-B	PA2/A2/MTIOC7A/PO18/ GTIOC1A /RXD5/ SMISO5/SSCL5/SSLA3-B/ LCD_DATA6-B
96	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ GTIOC2A-C /TIOCB0/PO17/SCK5/SSLA2-B/ ET0_WOL/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/ GTIOC2A /SCK5/SSLA2-B/ ET0_WOL/ LCD_DATA7-B /IRQ11
97	PA0/A0/BC0#/MTIOC4A/MTIOC6D/ GTIOC0B-C /TIOCA0/CACREF/PO16/ SSLA1-B/ET0_TX_EN/RMI0_TXD_EN	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/ PO16/CACREF/ GTIOC0B /SSLA1-B/ ET0_TX_EN/RMI0_TXD_EN/ LCD_DATA8-B
98	P67/CS7#/DQM1/MTIOC7C/ GTIOC1B-C / CRX2/IRQ15	P67/DQM1/CS7#/MTIOC7C/ GTIOC1B / CRX2/IRQ15
99	P66/CS6#/DQM0/MTIOC7D/ GTIOC2B-C / CTX2	P66/DQM0/CS6#/MTIOC7D/ GTIOC2B /CTX2
100	P65/CS5#/CKE	P65/CKE/CS5#
101	PE7/D15[A15/D15]/MTIOC6A/ GTIOC3A-E / TOC1/MMC_RES#-B/ SDHI_WP-B /IRQ7/ AN105	PE7/D15[A15/D15]/ D7[A7/D7] /MTIOC6A/ TOC1/ GTIOC3A / MISOB-B / SDHI_WP / MMC_RES#-B/ LCD_DATA9-B /IRQ7/AN105
102	PE6/D14[A14/D14]/MTIOC6C/ GTIOC3B-E / TIC1/MMC_CD-B/ SDHI_CD-B /IRQ6/AN104	PE6/D14[A14/D14]/ D6[A6/D6] /MTIOC6C/ TIC1/ GTIOC3B / MOSIB-B / SDHI_CD / MMC_CD-B/ LCD_DATA10-B /IRQ6/AN104
103	VCC	VCC
104	P70/SDCLK	P70/SDCLK
105	VSS	VSS
106	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ GTIOC0A-A /ET0_RX_CLK/REF50CK0/ IRQ5/AN103	PE5/D13[A13/D13]/ D5[A5/D5] /MTIOC4C/ MTIOC2B/ GTIOC0A / RSPCKB-B / ET0_RX_CLK/REF50CK0/ LCD_DATA11-B / IRQ5/AN103
107	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ GTIOC1A-A /PO28/ET0_ERXD2/AN102	PE4/D12[A12/D12]/ D4[A4/D4] /MTIOC4D/ MTIOC1A/PO28/ GTIOC1A / SSLB0-B / ET0_ERXD2/ LCD_DATA12-B /AN102
108	PE3/D11[A11/D11]/MTIOC4B/ GTIOC2A-A / PO26/POE8#/TOC3/CTS12#/RTS12#/ SS12#/ET0_ERXD3/MMC_D7-B/AN101	PE3/D11[A11/D11]/ D3[A3/D3] /MTIOC4B/ PO26/TOC3/POE8#/ GTIOC2A /CTS12#/ RTS12#/SS12#/ET0_ERXD3/MMC_D7-B/ LCD_DATA13-B /AN101
109	PE2/D10[A10/D10]/MTIOC4A/ GTIOC0B-A / PO23/TIC3/RXD12/SMISO12/SSCL12/ RXDX12/MMC_D6-B/IRQ7-DS/AN100	PE2/D10[A10/D10]/ D2[A2/D2] /MTIOC4A/ PO23/TIC3/ GTIOC0B /RXD12/SMISO12/ SSCL12/RXDX12/ SSLB3-B /MMC_D6-B/ LCD_DATA14-B /IRQ7-DS/AN100
110	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/ GTIOC1B-A /PO18/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/MMC_D5-B/ ANEX1	PE1/D9[A9/D9]/ D1[A1/D1] /MTIOC4C/ MTIOC3B/PO18/ GTIOC1B /TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLB2-B /MMC_D5-B/ LCD_DATA15-B / ANEX1
111	PE0/D8[A8/D8]/MTIOC3D/ GTIOC2B-A / SCK12/MMC_D4-B/ANEX0	PE0/D8[A8/D8]/ D0[A0/D0] /MTIOC3D/ GTIOC2B /SCK12/ SSLB1-B /MMC_D4-B/ LCD_DATA16-B /ANEX0
112	P64/CS4#/WE#	P64/WE#/ D3[A3/D3] /CS4#
113	P63/CS3#/CAS#	P63/CAS#/ D2[A2/D2] /CS3#

144 ピン LFQFP	RX64M	RX66N
114	P62/CS2#/RAS#	P62/RAS#/D1[A1/D1]/CS2#
115	P61/CS1#/SDCS#	P61/SDCS#/D0[A0/D0]/CS1#
116	VSS	VSS
117	P60/CS0#	P60/CS0#
118	VCC	VCC
119	PD7/D7[A7/D7]/MTIC5U/POE0#/MMC_D1-B/ SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/ SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/ MMC_D1-B/LCD_DATA17-B/IRQ7/AN107
120	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/ IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/LCD_DATA18-B/IRQ6/AN106
121	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/ IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/ MTCLKA/POE10#/SSLC1-A/QSPCLK-B/ SDHI_CLK-B/MMC_CLK-B/LCD_DATA19-B/ IRQ5/AN113
122	PD4/D4[A4/D4]/MTIOC8B/POE11#/ MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/ AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A/QSSL-B/SDHI_CMD-B/ MMC_CMD-B/LCD_DATA20-B/IRQ4/AN112
123	PD3/D3[A3/D3]/MTIOC8D/GTIOC0A-E/ POE8#/TOC2/MMC_D3-B/SDHI_D3-B/ QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ GTIOC0A/RSPCKC-A/QIO3-B/SDHI_D3-B/ MMC_D3-B/LCD_DATA21-B/IRQ3/AN111
124	PD2/D2[A2/D2]/MTIOC4D/GTIOC0B-E/TIC2/ CRX0/MMC_D2-B/SDHI_D2-B/QIO2-B/ IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/GTIOC0B/ MISOC-A/CRX0/QIO2-B/SDHI_D2-B/ MMC_D2-B/LCD_DATA22-B/IRQ2/AN110
125	PD1/D1[A1/D1]/MTIOC4B/GTIOC1A-E/ POE0#/CTX0/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/GTIOC1A/ MOSIC-A/CTX0/LCD_DATA23-B/IRQ1/ AN109
126	PD0/D0[A0/D0]/GTIOC1B-E/POE4#/IRQ0/ AN108	PD0/D0[A0/D0]/POE4#/GTIOC1B/ LCD_EXTCLK-B/IRQ0/AN108
127	P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN117	P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN117
128	P92/A18/POE4#/RXD7/SMISO7/SSCL7/ AN116	P92/A18/POE4#/RXD7/SMISO7/SSCL7/ AN116
129	P91/A17/SCK7/AN115	P91/A17/SCK7/AN115
130	VSS	VSS
131	P90/A16/TXD7/SMOSI7/SSDA7/AN114	P90/A16/TXD7/SMOSI7/SSDA7/AN114
132	VCC	VCC
133	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
134	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
135	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
136	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
137	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
138	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
139	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
140	VREFL0	VREFL0
141	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
142	VREFH0	VREFH0
143	AVCC0	AVCC0
144	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#

注 1. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

注 2. FIFO 内蔵シリアルコミュニケーションインタフェース(SCIFA)の端子です。

3.5 100 ピン LFQFP パッケージ

表 3.5 に 100 ピン LFQFP パッケージ端子機能の比較を示します。

表 3.5 100 ピン LFQFP パッケージ端子機能の比較

100 ピン LFQFP	RX64M	RX66N
1	AVCC1	AVCC1
2	EMLE	EMLE
3	AVSS1	AVSS1
4	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/CTS6#/RTS6#/ SS6#/CTS0#/RTS0#/SS0#/ SSITXD0/ ET0_EXOUT
5	VCL	VCL
6	VBATT	VBATT
7	MD/FINED	MD/FINED
8	XCIN	XCIN
9	XCOUT	XCOUT
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	UPSEL/P35/NMI	UPSEL/P35/NMI
16	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4
17	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/RXD0/ SMISO6/SMISO0/SSCL6/SSCL0/CRX0/ IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/SSCL0/CRX0/ IRQ3-DS
18	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOU/RTCIC2/POE0#/POE10#/TXD6/ TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUSEN/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCIC2/RTCOU/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/IRQ2-DS
19	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/IRQ1-DS	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/ SSLB0-A /IRQ1-DS
20	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/IRQ0-DS	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/ MISOB-A / IRQ0-DS
21	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/ RSPCKB-A
22	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ CTS3#/RTS3#/SMOSI1/SS3#/SSDA1	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A
23	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ SSIDATA1/ADTRG0#	CLKOUT /P25/CS5#/EDACK1/MTIOC4C/ MTCLKB/TIOCA4/PO5/RXD3/SMISO3/ SSCL3/SSIDATA1/ADTRG0#
24	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSISCK1	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SSIBCK1
25	P23/EDACK0/MTIOC3D/MTCLKD/ GTIOC0A-B /TIOCD3/PO3/TXD3/CTS0#/ RTS0#/SMOSI3/SS0#/SSDA3/ SSISCK0	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/ GTIOC0A /TXD3/SMOSI3/SSDA3/ CTS0#/RTS0#/SS0#/ CTX1 / SSIBCK0
26	P22/EDREQ0/MTIOC3B/MTCLKC/ GTIOC1A-B /TIOCC3/TMO0/PO2/SCK0/ USB0_OVRCURB/AUDIO_MCLK	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/ GTIOC1A /SCK0/ USB0_OVRCURB/AUDIO_CLK

100 ピン LFQFP	RX64M	RX66N
27	P21/MTIOC1B/MTIOC4A/ GTIOC2A-B / TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/ USB0_EXICEN/ SSIWS0 /IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/ PO1/ GTIOC2A /RXD0/SMISO0/SSCL0/ USB0_EXICEN/ SSILRCK0 / SC11 /IRQ9
28	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/USB0_ID/SSIRXD0/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/USB0_ID/SSIRXD0/ SDA1 / IRQ8
29	P17/MTIOC3A/MTIOC3B/MTIOC4B/ GTIOC0B-B /TIOCB0/TCLKD/TMO1/PO15/ POE8#/SCK1/TXD3/SMOSI3/SSDA3/ SDA2-DS/SSITXD0/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/PO15/POE8#/ GTIOC0B / SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/ SSITXD0/IRQ7/ADTRG1#
30	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOU/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/SCL2-DS/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOU/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/USB0_VBUS/ USB0_OVRCURB/IRQ6/ADTRG0#
31	P15/MTIOC0B/MTCLKB/ GTETRG-B / TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/ SMISO1/SSCL1/CRX1-DS/ SSIWS1 /IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/ GTETRG A/RXD1/SMISO1/ SSCL1/SCK3/CRX1-DS/ SSILRCK1 /IRQ5
32	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/ GTETRG D/CTS1#/RTS1#/ SS1#/CTX1/USB0_OVRCURA/IRQ4
33	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ ADTRG1#	P13/MTIOC0B/TIOCA5/TMO3/PO13/ GTADSM1 /TXD2/SMOSI2/SSDA2/ SDA0[FM+]/IRQ3/ADTRG1#
34	P12/TMCI1/RXD2/SMISO2/SSCL2/ SCL0[FM+]/IRQ2	P12/TMCI1/ GTADSM 0/RXD2/SMISO2/ SSCL2/SCL0[FM+]/IRQ2
35	VCC_USB	VCC_USB
36	USB0_DM	USB0_DM
37	USB0_DP	USB0_DP
38	VSS_USB	VSS_USB
39	P55/WAIT#/EDREQ0/MTIOC4D/TMO3/ CRX1/ET0_EXOUT/IRQ10	P55/ D0 [A0 / D0]/WAIT#/EDREQ0/MTIOC4D/ TMO3/CRX1/ET0_EXOUT/IRQ10
40	P54/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/ RTS2#/SS2#/CTX1/ET0_LINKSTA	P54/ALE/ D1 [A1 / D1]/EDACK0/MTIOC4B/ TMCI1/CTS2#/RTS2#/SS2#/CTX1/ ET0_LINKSTA
41	P53 ^(注1) /BCLK	P53 ^(注1) /BCLK
42	P52/RD#/RXD2/SMISO2/SSCL2	P52/RD#/RXD2/SMISO2/SSCL2/ SSLB3-A
43	P51/WR1#/BC1#/WAIT#/SCK2	P51/WR1#/BC1#/WAIT#/SCK2/ SSLB2-A
44	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A
45	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ GTIOC3A-D /TMO2/TOC0/PO31/CACREF/ TXD8 ^(注2) /MISOA-A/ET0_COL/IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/ GTIOC3A / TXD8/ SMOSI8 / SSDA8 / SMOSI10 / SSDA10 / TXD10 /MISOA-A/ET0_COL/IRQ14
46	PC6/A22/CS1#/MTIOC3C/MTCLKA/ GTIOC3B-D /TMCI2/TIC0/PO30/RXD8 ^(注2) / MOSIA-A/ET0_ETXD3/IRQ13	PC6/ D2 [A2 / D2]/A22/CS1#/MTIOC3C/ MTCLKA/TMCI2/PO30/TIC0/ GTIOC3B / RXD8/ SMOSI8 / SSCL8 / SMOSI10 / SSCL10 / RXD10 /MOSIA-A/ET0_ETXD3/IRQ13
47	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ GTIOC1A-D /TMRI2/PO29/ SCK8 ^(注2) /RSPCKA-A/RTS8# ^(注2) / ET0_ETXD2	PC5/ D3 [A3 / D3]/A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/PO29/ GTIOC1A /SCK8/ RTS8#/ SCK10 /RSPCKA-A/ET0_ETXD2
48	PC4/A20/CS3#/MTIOC3D/MTCLKC/ GTETRG-D /TMCI1/PO25/POE0#/SCK5/ CTS8# ^(注2) /SSLA0-A/ET0_TX_CLK	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/ GTETRG C/SCK5/CTS8#/ SS8 / SS10 #/ CTS10 #/ RTS10 #/SSLA0-A/ ET0_TX_CLK

100 ピン LFQFP	RX64M	RX66N
49	PC3/A19/MTIOC4D/ GTIOC1B-D /TCLKB/ PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER	PC3/A19/MTIOC4D/TCLKB/PO24/ GTIOC1B / TXD5/SMOSI5/SSDA5/ET0_TX_ER
50	PC2/A18/MTIOC4B/ GTIOC2B-D /TCLKA/ PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV	PC2/A18/MTIOC4B/TCLKA/PO21/ GTIOC2B / RXD5/SMISO5/SSCL5/SSLA3-A/ ET0_RX_DV
51	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/ET0_ERXD2/IRQ12
52	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14
53	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9 ^(注2) / ET0_CRS/RMII0_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11 / ET0_CRS/RMII0_CRS_DV
54	PB6/A14/MTIOC3D/TIOCA5/PO30/ RXD9 ^(注2) /ET0_ETXD1/RMII0_TXD1	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9/SSCL9/SMISO11/SSCL11/RXD11 / ET0_ETXD1/RMII0_TXD1
55	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/SCK9 ^(注2) /RTS9# ^(注2) / ET0_ETXD0/RMII0_TXD0	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/SCK9/RTS9#/ SCK11 / ET0_ETXD0/RMII0_TXD0/ LCD_CLK-B
56	PB4/A12/TIOCA4/PO28/CTS9# ^(注2) / ET0_TX_EN/RMII0_TXD_EN	PB4/A12/TIOCA4/PO28/CTS9#/ SS9# / SS11#CTS11#RTS11# /ET0_TX_EN/ RMII0_TXD_EN/ LCD_TCON0-B
57	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK6/ ET0_RX_ER/RMII0_RX_ER	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK6/ ET0_RX_ER/RMII0_RX_ER/ LCD_TCON1-B
58	PB2/A10/TIOCC3/TCLKC/PO26/CTS6#/ RTS6#/SS6#/ET0_RX_CLK/REF50CK0	PB2/A10/TIOCC3/TCLKC/PO26/CTS6#/ RTS6#/SS6#/ET0_RX_CLK/REF50CK0/ LCD_TCON2-B
59	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/TXD6/SMOSI6/SSDA6/ ET0_ERXD0/RMII0_RXD0/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/TXD6/SMOSI6/SSDA6/ ET0_ERXD0/RMII0_RXD0/ LCD_TCON3-B / IRQ4-DS
60	VCC	VCC
61	PB0/A8/MTIC5W/TIOCA3/PO24/RXD6/ SMISO6/SSCL6/ET0_ERXD1/RMII0_RXD1/ IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD6/ SMISO6/SSCL6/ET0_ERXD1/RMII0_RXD1/ LCD_DATA0-B /IRQ12
62	VSS	VSS
63	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL	PA7/A7/TIOCB2/PO23/MISOA-B/ET0_WOL/ LCD_DATA1-B
64	PA6/A6/MTIC5V/MTCLKB/ GTETRG-C / TIOCA2/TMCI3/PO22/POE10#/CTS5#/ RTS5#/SS5#/MOSIA-B/ET0_EXOUT	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22/POE10#/ GTETRGB /CTS5#/RTS5#/ SS5#/MOSIA-B/ET0_EXOUT/ LCD_DATA2-B
65	PA5/A5/MTIOC6B/TIOCB1/ GTIOC0A-C / PO21/RSPCKA-B/ET0_LINKSTA	PA5/A5/MTIOC6B/TIOCB1/PO21/ GTIOC0A / RSPCKA-B/ET0_LINKSTA/ LCD_DATA3-B
66	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ ET0_MDC/ PMGI0_MDC / LCD_DATA4-B / IRQ5-DS
67	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/ PMGI0_MDIO / LCD_DATA5-B / IRQ6-DS
68	PA2/A2/MTIOC7A/ GTIOC1A-C /PO18/RXD5/ SMISO5/SSCL5/SSLA3-B	PA2/A2/MTIOC7A/PO18/ GTIOC1A /RXD5/ SMISO5/SSCL5/SSLA3-B/ LCD_DATA6-B
69	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ GTIOC2A-C /TIOCB0/PO17/SCK5/ SSLA2-B/ET0_WOL/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/ GTIOC2A /SCK5/SSLA2-B/ ET0_WOL/ LCD_DATA7-B /IRQ11

100 ピン LFQFP	RX64M	RX66N
70	PA0/A0/BC0#/MTIOC4A/MTIOC6D/ GTIOC0B-C /TIOCA0/CACREF/PO16/ SSLA1-B/ET0_TX_EN/RMI0_TXD_EN	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/ PO16/CACREF/ GTIOC0B /SSLA1-B/ ET0_TX_EN/RMI0_TXD_EN/ LCD_DATA8-B
71	PE7/D15[A15/D15]/MTIOC6A/ GTIOC3A-E / TOC1/MMC_RES#-B/ SDHI_WP-B /IRQ7/ AN105	PE7/D15[A15/D15]/ D7[A7/D7] /MTIOC6A/ TOC1/ GTIOC3A / MISOB-B / SDHI_WP / MMC_RES#-B/ LCD_DATA9-B /IRQ7/AN105
72	PE6/D14[A14/D14]/MTIOC6C/ GTIOC3B-E / TIC1/MMC_CD-B/ SDHI_CD-B /IRQ6/AN104	PE6/D14[A14/D14]/ D6[A6/D6] /MTIOC6C/ TIC1/ GTIOC3B / MOSIB-B / SDHI_CD / MMC_CD-B/ LCD_DATA10-B /IRQ6/AN104
73	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ GTIOC0A-A /ET0_RX_CLK/REF50CK0/ IRQ5/AN103	PE5/D13[A13/D13]/ D5[A5/D5] /MTIOC4C/ MTIOC2B/ GTIOC0A / RSPCKB-B / ET0_RX_CLK/REF50CK0/ LCD_DATA11-B / IRQ5/AN103
74	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ GTIOC1A-A /PO28/ET0_ERXD2/AN102	PE4/D12[A12/D12]/ D4[A4/D4] /MTIOC4D/ MTIOC1A/PO28/ GTIOC1A / SSLB0-B / ET0_ERXD2/ LCD_DATA12-B /AN102
75	PE3/D11[A11/D11]/MTIOC4B/ GTIOC2A-A / PO26/POE8#/TOC3/CTS12#/RTS12#/ SS12#/ET0_ERXD3/MMC_D7-B/AN101	PE3/D11[A11/D11]/ D3[A3/D3] /MTIOC4B/ PO26/TOC3/POE8#/ GTIOC2A /CTS12#/ RTS12#/SS12#/ET0_ERXD3/MMC_D7-B/ LCD_DATA13-B /AN101
76	PE2/D10[A10/D10]/MTIOC4A/ GTIOC0B-A / PO23/TIC3/RXD12/SMISO12/SSCL12/ RXDX12/MMC_D6-B/IRQ7-DS/AN100	PE2/D10[A10/D10]/ D2[A2/D2] /MTIOC4A/ PO23/TIC3/ GTIOC0B /RXD12/SMISO12/ SSCL12/RXDX12/ SSLB3-B /MMC_D6-B/ LCD_DATA14-B /IRQ7-DS/AN100
77	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/ GTIOC1B-A /PO18/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/MMC_D5-B/ ANEX1	PE1/D9[A9/D9]/ D1[A1/D1] /MTIOC4C/ MTIOC3B/PO18/ GTIOC1B /TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLB2-B /MMC_D5-B/ LCD_DATA15-B / ANEX1
78	PE0/D8[A8/D8]/MTIOC3D/ GTIOC2B-A / SCK12/MMC_D4-B/ANEX0	PE0/D8[A8/D8]/ D0[A0/D0] /MTIOC3D/ GTIOC2B /SCK12/ SSLB1-B /MMC_D4-B/ LCD_DATA16-B /ANEX0
79	PD7/D7[A7/D7]/MTIC5U/POE0#/ MMC_D1-B/SDHI_D1-B/QIO1-B/QMI-B/ IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/ SSLC3-A / QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/ LCD_DATA17-B /IRQ7/AN107
80	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/ IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A /QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/ LCD_DATA18-B /IRQ6/AN106
81	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/ IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/ MTCLKA /POE10#/ SSLC1-A /QSPCLK-B/ SDHI_CLK-B/MMC_CLK-B/ LCD_DATA19-B / IRQ5/AN113
82	PD4/D4[A4/D4]/MTIOC8B/POE11#/ MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/ AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A /QSSL-B/SDHI_CMD-B/ MMC_CMD-B/ LCD_DATA20-B /IRQ4/AN112
83	PD3/D3[A3/D3]/MTIOC8D/ GTIOC0A-E / POE8#/TOC2/MMC_D3-B/SDHI_D3-B/ QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ GTIOC0A / RSPCKC-A /QIO3-B/SDHI_D3-B/ MMC_D3-B/ LCD_DATA21-B /IRQ3/AN111
84	PD2/D2[A2/D2]/MTIOC4D/ GTIOC0B-E / TIC2/CRX0/MMC_D2-B/SDHI_D2-B/ QIO2-B/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/ GTIOC0B / MISOC-A /CRX0/QIO2-B/SDHI_D2-B/ MMC_D2-B/ LCD_DATA22-B /IRQ2/AN110
85	PD1/D1[A1/D1]/MTIOC4B/ GTIOC1A-E / POE0#/CTX0/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/ GTIOC1A / MOSIC-A /CTX0/ LCD_DATA23-B /IRQ1/ AN109
86	PD0/D0[A0/D0]/ GTIOC1B-E /POE4#/IRQ0/ AN108	PD0/D0[A0/D0]/POE4#/ GTIOC1B / LCD_EXTCLK-B /IRQ0/AN108
87	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007

100 ピン LFQFP	RX64M	RX66N
88	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
89	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
90	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
91	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
92	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
93	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
94	VREFL0	VREFL0
95	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
96	VREFH0	VREFH0
97	AVCC0	AVCC0
98	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
99	AVSS0	AVSS0
100	P05/IRQ13/DA1	P05/ SSILRCK1 /IRQ13/DA1

注 1. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

注 2. FIFO 内蔵シリアルコミュニケーションインタフェース(SCIFA)の端子です。

4. 移行の際の留意点

4.1 端子設計の留意点

4.1.1 VCL 端子(外付け容量)

RX66N グループの VCL 端子に接続する内部電源安定用の平滑コンデンサは 0.22 μ F の容量を使用してください。

4.1.2 AVCC 端子と AVSS 端子間のデカップリング容量挿入方法

RX66N グループでは、過大なサージなど異常電圧によるアナログ入力端子(AN000 ~ AN007, AN100 ~ AN120)の破壊を防ぐために、AVCCn と AVSSn 間にコンデンサを、またアナログ入力端子(AN000 ~ AN007, AN100 ~ AN120)を基準に保護回路を接続してください。

詳細は、「RX66N グループ ユーザーズマニュアル ハードウェア編」で、12 ビット A/D コンバータのノイズ対策上の注意を参照してください。

4.2 機能設計の留意点

以下に RX64M グループと RX66N グループで異なる機能の設定に関し、ソフトウェアでの留意点について説明します。

モジュールおよび機能の相違点については「2. 仕様の概要比較」を参照してください。詳細は「5. 参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.2.1 フラッシュアクセスウィンドウ設定レジスタ(FAW)

RX66N グループでは、フラッシュアクセスウィンドウ設定レジスタ(FAW)のアクセスウィンドウプロテクトビット(FSPR)を、いったん“0”に設定すると“1”に戻すことができません。

詳細につきましては、「5. 参考ドキュメント」の RX66N グループ ユーザーズマニュアル ハードウェア編を参照してください。

4.2.2 クロック周波数設定

RX64M グループと RX66N グループでは、クロック周波数設定制限が異なります。詳細は表 4.1 を参照してください。

表 4.1 クロック周波数設定制限の比較

項目	RX64M	RX66N
クロック周波数 設定制限	$ICLK \geq BCLK$ $PCLKA \geq PCLKB$ $PCLKB \geq PCLKC$ $PCLKB \geq PCLKD$	$ICLK \geq BCLK$ $PCLKA \geq PCLKB$ $PCLKB \geq PCLKC$ $PCLKB \geq PCLKD$
クロック周波数 比制限	$ICLK : FCLK = N : 1$ or $1 : N$ $ICLK : PCLKA = N : 1$ or $1 : N$ $ICLK : PCLKB = N : 1$ or $1 : N$ $ICLK : PCLKC = N : 1$ or $1 : N$ $ICLK : PCLKD = N : 1$ or $1 : N$	$ICLK : FCLK = N : 1$ or $1 : N$ $ICLK : PCLKA = N : 1$ or $1 : N$ $ICLK : PCLKB = N : 1$ or $1 : N$ $ICLK : PCLKC = N : 1$ or $1 : N$ $ICLK : PCLKD = N : 1$ or $1 : N$ $ICLK : BCLK = N : 1$

4.2.3 低 CL 水晶振動子の使用に関する注意事項

FINED 端子にオンチップデバッグエミュレータを接続する場合、RX64M グループでは低 CL 水晶振動子のままで、RCR3.RTCDV[2:0]ビットに“110b”（標準 CL 用ドライブ能力）を設定してください。

RX66N グループでは RCR3.RTCDV[2:0]ビットに“001b”（低 CL 用ドライブ能力）を設定し、常温で実施してください。

4.2.4 バッテリバックアップ機能

RX66N グループでは、VBATT 端子電圧低下検出機能はありません。VBATT 端子からの電圧が動作保証範囲を下回った場合は、RTC の動作は保証されませんので、VBATT が動作保証電圧を下回った後、再度電源を立ち上げたときには、RTC の初期設定を行ってください。

4.2.5 コンペア機能制約

RX66N グループの 12 ビット A/D コンバータのコンペア機能には、以下の制約があります。

- (1) ウィンドウ A で温度センサか内部基準電圧選択時は、ウィンドウ B の動作は禁止です。
- (2) ウィンドウ B で温度センサか内部基準電圧選択時は、ウィンドウ A の動作は禁止です。
- (3) ウィンドウ A とウィンドウ B で同一 CH は設定禁止です。
- (4) High 側基準値 $\geq$ Low 側基準値となるように設定してください。

4.2.6 出力バッファアンプ使用時の初期設定手順

RX66N グループの 12 ビット D/A コンバータで出力バッファアンプを使用する場合は、以下に示す手順でアンプ出力を行ってください。

- (1) DACR.DAE ビット、DACR.DAOEn ビットがともに“0”であることを確認してください。
- (2) DADRn レジスタに“0000h”を書き込みます。
- (3) DAASWCR.DAASWn ビットを“1”にしてください。
- (4) DAAMPCR.DAAMPn ビットを“1”にしてください。
- (5) DACR.DAE ビットまたは DACR.DAOEn ビットを“1”にしてください。出力バッファアンプが起動します。
- (6) 3 μ s 以上待ってから、DAASWCR.DAASWn ビットを“0”にしてください。
- (7) DADRn レジスタに変換したい値を書き込んでください。

なお、出力バッファアンプが動作している状態で、DACR.DAE ビットと DACR.DAOEn ビットを“0”にした場合、出力バッファアンプは停止状態になります。再び出力バッファアンプを使用する場合には、手順(1)～(7)の再実行が必要となります。

4.2.7 レジスタ退避バンク内 RAM の自己診断に関する注意事項

RX66N グループのレジスタ退避バンクは RAM で構成されています。レジスタ退避バンクにはバッファが搭載されているため、SAVE 命令で書き込みを行った後に同一バンクから RSTR 命令で読み出しを行うと、RAM のメモリセルではなくバッファのデータが読み出されることがあります。レジスタ退避バンク内 RAM の自己診断を行う場合、バッファのデータを読み出さないように、以下の手順で書いたデータの確認を実施してください。

- (1) 診断対象のバンクに SAVE 命令でデータを書く
- (2) (1) のバンクとは異なるバンクに、SAVE 命令でデータを書く
- (3) (1) のバンクから RSTR 命令でデータを読む

4.2.8 ROM キャッシュ

RX66N グループは 8K バイトの ROM キャッシュがありますが、リセット解除後の ROM キャッシュ動作は禁止です。

ROM キャッシュを使用する場合は、ROMCE.ROMCEN ビットを 1 にしてください。

4.2.9 FCU RAM へのファームウェア転送

RX64M グループでは FCU コマンドを使用するためには、FCU RAM に FCU 用のファームウェアを格納する必要がありましたが、RX66N グループでは本処理は必要ありません。

4.2.10 ユーザブートモード

RX64M グループには UB コード A と UB コード B およびユーザブートモードが存在しますが、RX66N グループには存在しません。

RX66N グループでは、スタートアッププログラム保護機能を使用するとユーザブートモードの代わりに任意のインタフェースでフラッシュメモリのユーザ領域のプログラム/イレースが可能です。詳細は「5. 参考ドキュメント」の RX66N グループ ユーザーズマニュアル ハードウェア編の「スタートアッププログラム保護機能」を参照してください。

5. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

RX64M グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0377)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX64M グループ、RX71M グループ フラッシュメモリ

ユーザーズマニュアル ハードウェアインタフェース編 Rev.1.10 (R01UH0435)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX66N グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0825)

アプリケーションノート

RX ファミリ間の移行設計ガイド パッケージ外形の相違点 (R01AN4591JJ)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A0147B/J
- TN-RX*-A0212A/J
- TN-RX*-A0210A/J
- TN-RX*-A0207A/J
- TN-RX*-A195A/J
- TN-RX*-A193A/J
- TN-RX*-A192A/J
- TN-RX*-A187A/J
- TN-RX*-A178A/J
- TN-RX*-A177A/J
- TN-RX*-A175A/J
- TN-RX*-A174A/J
- TN-RX*-A173A/J
- TN-RX*-A172A/J
- TN-RX*-A161A/J
- TN-RX*-A160A/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Jul.22.19	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力ブルアップ電源を入れないでください。入力信号や入出力ブルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違えば製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。