

RX13T グループ RX130 グループ

RX13T グループと RX130 グループの相違点

要旨

本アプリケーションノートは、主に RX13T グループ、RX130 グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX13T グループの 48 ピンパッケージと RX130 グループの 100 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX13T グループ、RX130 グループ

目次

1. RX13T グループと RX130 グループの搭載機能比較	4
2. 仕様の概要比較	6
2.1 CPU	6
2.2 アドレス空間	7
2.3 オプション設定メモリ	8
2.4 電圧検出回路	9
2.5 クロック発生回路	13
2.6 クロック周波数精度測定回路	15
2.7 消費電力低減機能	16
2.8 レジスタライトプロテクション機能	20
2.9 例外処理	21
2.10 割り込みコントローラ	22
2.11 バス	24
2.12 データトランスファコントローラ	26
2.13 I/O ポート	29
2.14 マルチファンクションピンコントローラ	32
2.15 マルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3	45
2.16 ポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3	48
2.17 コンペアマッチタイマ	51
2.18 シリアルコミュニケーションインタフェース	52
2.19 I ² C バスインタフェース	56
2.20 12 ビット A/D コンバータ	58
2.21 D/A コンバータ / コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ	64
2.22 コンパレータ B/コンパレータ C	65
2.23 データ演算回路	67
2.24 RAM	68
2.25 フラッシュメモリ	69
2.26 パッケージ	71
3. 端子機能の比較	72
3.1 48 ピンパッケージ	72
4. 移行の際の留意点	74
4.1 機能設計の留意点	74
4.1.1 例外ベクタテーブル	74
4.1.2 ポート方向レジスタ(PDR)の初期化	74
4.1.3 PB1 端子の入力レベル	74
4.1.4 カウンタ停止時の MTIOC 端子出力レベル	74
4.1.5 相補 PWM モード時の A/D 変換開始要求	75
4.1.6 カウントクロックソースのパルス幅	75
4.1.7 MTU 端子非選択時のハイインピーダンス制御	75
4.1.8 A/D スキャン変換終了割り込みの発生	75
4.1.9 グループスキャンモードの A/D 変換開始トリガ	75
4.1.10 A/D 変換スタートビット	75
4.1.11 12 ビット A/D コンバータのスキャン変換時間	76

4.1.12 D/A コンバータの設定について	76
4.1.13 コンパレータ	76
4.1.14 モジュールストップ時のコンパレータ C の動作.....	76
4.1.15 ソフトウェアスタンバイモード時のコンパレータ C の動作.....	76
4.1.16 12 ビット A/D コンバータがモジュールストップ中のコンパレータ C の動作	77
5. 参考ドキュメント.....	78
改訂記録	80

1. RX13T グループと RX130 グループの搭載機能比較

RX13T グループと RX130 グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX130/RX13T 搭載機能比較を示します。

表 1.1 RX130/RX13T 搭載機能比較

機能名	RX130	RX13T
CPU		●
動作モード		○
アドレス空間		▲
リセット		○
オプション設定メモリ (OFSM)		■
電圧検出回路 (LVDAb)		■
クロック発生回路		■
クロック周波数精度測定回路 (CAC)		■
消費電力低減機能		■
レジスタライトプロテクション機能		■
例外処理		●
割り込みコントローラ (ICUb)		■
バス		▲
データトランスファコントローラ (DTCa):RX130、(DTCb):RX13T		●/■
イベントリンクコントローラ (ELC)	○	×
I/O ポート		●/■
マルチファンクションピンコントローラ (MPC)		▲
マルチファンクションタイムパルスユニット 2 (MTU2a):RX130 マルチファンクションタイムパルスユニット 3 (MTU3c):RX13T		●
ポートアウトプットイネーブル 2 (POE2a):RX130 ポートアウトプットイネーブル 3 (POE3C):RX13T		●
8 ビットタイマ (TMR)	○	×
コンペアマッチタイマ (CMT)		■
リアルタイムクロック (RTC)	○	×
ローパワータイマ (LPT)	○	×
独立ウォッチドッグタイマ (IWDTa)		○
シリアルコミュニケーションインタフェース (SCIg, SCIH)		▲/■
リモコン信号受信機能 (REMC)	○	×
I²C バスインタフェース (RIICa)		■
シリアルペリフェラルインタフェース (RSPIa)	○	×
CRC 演算器 (CRC)		○
静電容量式タッチセンサ (CTSUa)	○	×
12 ビット A/D コンバータ (S12ADE):RX130、(S12ADF):RX13T		●/■
D/A コンバータ (DAa):RX130 コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ (DA):RX13T		■
温度センサ	○	×

機能名	RX130	RX13T
コンパレータ B (CMPBa):RX130 コンパレータ C (CMPC):RX13T		●/■
データ演算回路 (DOC)		■
RAM		▲
フラッシュメモリ (FLASH)		▲
パッケージ		●/■

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は赤字にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は赤字に、いずれかのグループにしか存在しない項目は黒字でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を、表 2.2 に CPU のレジスタ比較を示します。

表 2.1 CPU の概要比較

項目	RX130	RX13T
中央演算処理装置	<ul style="list-style-type: none"> 最大動作周波数：32MHz 32 ビット RX CPU 最小命令実行時間：1 命令 1 クロック アドレス空間：4G バイト・リニアアドレス レジスタ <ul style="list-style-type: none"> —汎用レジスタ：32 ビット × 16 本 —制御レジスタ：32 ビット × 8 本 —アキュムレータ：64 ビット × 1 本 基本命令：73 種類 可変長命令形式 DSP 機能命令：9 種類 アドレッシングモード：10 種類 データ配置 <ul style="list-style-type: none"> —命令：リトルエンディアン —データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット × 32 ビット → 64 ビット 除算器： 32 ビット ÷ 32 ビット → 32 ビット バレルシフタ：32 ビット 	<ul style="list-style-type: none"> 最大動作周波数：32MHz 32 ビット RX CPU 最小命令実行時間：1 命令 1 クロック アドレス空間：4G バイト・リニアアドレス レジスタ <ul style="list-style-type: none"> —汎用レジスタ：32 ビット × 16 本 —制御レジスタ：32 ビット × 9 本 —アキュムレータ：64 ビット × 1 本 基本命令：73 種類 可変長命令形式 浮動小数点演算命令：8 種類 DSP 機能命令：9 種類 アドレッシングモード：10 種類 データ配置 <ul style="list-style-type: none"> —命令：リトルエンディアン —データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット × 32 ビット → 64 ビット 除算器： 32 ビット ÷ 32 ビット → 32 ビット バレルシフタ：32 ビット
FPU	-	<ul style="list-style-type: none"> 単精度浮動小数点数(32 ビット) IEEE754 に準拠したデータタイプ、および例外

表 2.2 CPU のレジスタ比較

レジスタ	ビット	RX130	RX13T
FPSW	-	-	浮動小数点ステータスワード

2.2 アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を示します。

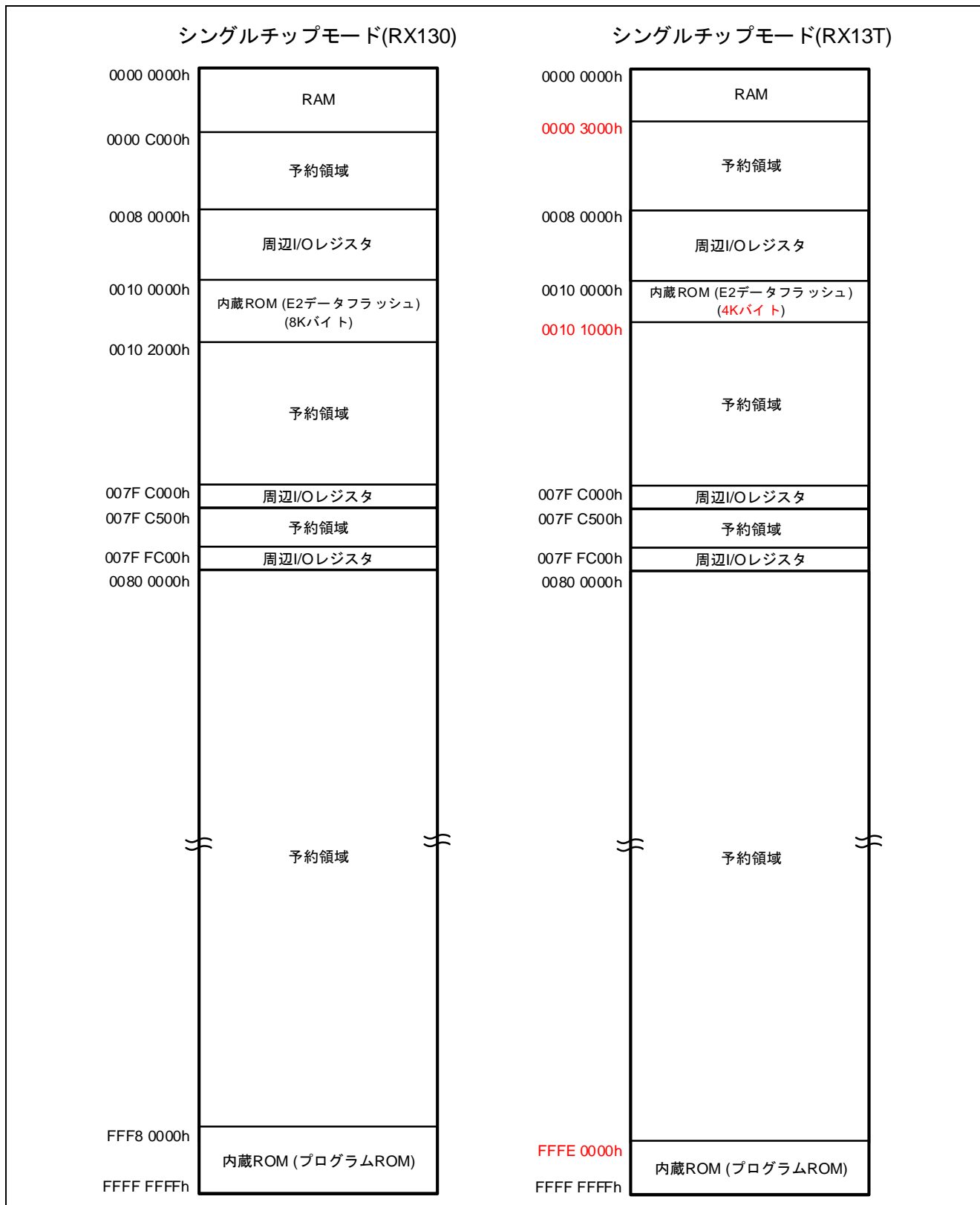


図 2.1 シングルチップモードのメモリマップ比較

2.3 オプション設定メモリ

表 2.3 にオプション設定メモリのレジスタ比較を示します。

表 2.3 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX130(OSFM)	RX13T(OSFM)
OFS1	VDSEL[1:0]	電圧検出 0 レベル選択ビット b1 b0 0 0 : 3.84V を選択 0 1 : 2.82V を選択 1 0 : 2.51V を選択 1 1 : 1.90V を選択	電圧検出 0 レベル選択ビット b1 b0 0 0 : 3.84V を選択 0 1 : 2.82V を選択 1 0 : 2.51V を選択 電圧検出 0 回路を使用する場合は、上記 以外は設定しないでください
	FASTSTUP	電源立ち上げ時起動時間短縮ビット	-

2.4 電圧検出回路

表 2.4 に電圧検出回路の概要比較を、表 2.5 に電圧検出回路のレジスタ比較を、表 2.6 に Vdet2 のモニタの設定手順比較を、表 2.7 に電圧監視 2 割り込み、電圧監視 2 リセット関連ビットの動作設定手順比較を示します。

表 2.4 電圧検出回路の概要比較

項目		RX130(LVDAb)			RX13T(LVDAb)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合 LVCMPCR.E XVCCINP2 ビットで VCC と CMPA2 端子への入力電圧の切り替え可能	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
	検出電圧	OFS1 レジスタで 4 レベルから選択可能	LVDLVLR.LVD1LVL[3:0] ビットで 14 レベルから選択可能	LVDLVLR.LVD2LVL[1:0] ビットで 4 レベルから選択可能	OFS1 レジスタで 3 レベルから選択可能	LVDLVLR.LVD1LVL[3:0] ビットで 9 レベルから選択可能	LVDLVLR.LVD2LVL[1:0] ビットで 4 レベルから選択可能
	モニタフラグ	なし	LVD1SR.LVD1MON フラグ： Vdet1 より高いか低いかをモニタ LVD1SR.LVD1DET フラグ： Vdet1 通過検出	LVD2SR.LVD2MON フラグ： Vdet2 より高いか低いかをモニタ LVD2SR.LVD2DET フラグ： Vdet2 通過検出	なし	LVD1SR.LVD1MON フラグ： Vdet1 より高いか低いかをモニタ LVD1SR.LVD1DET フラグ： Vdet1 通過検出	LVD2SR.LVD2MON フラグ： Vdet2 より高いか低いかをモニタ LVD2SR.LVD2DET フラグ： Vdet2 通過検出

項目		RX130(LVDAb)			RX13T(LVDAb)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
電圧検出時の処理	リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet0 > VCC でリセット： VCC > Vdet0 の一定時間後 に CPU 動作再 開	Vdet1 > VCC でリセット： VCC > Vdet1 の一定時間後 に CPU 動作再 開、または Vdet1 > VCC の一定時間後 に CPU 動作再 開を選択可能	Vdet2 > VCC または CMPA2 端子 でリセット： VCC または CMPA2 端子 > Vdet2 の一 定時間後に CPU 動作再 開、または Vdet2 > VCC または CMPA2 端子 の一定時間後 に CPU 動作再 開を選択可能	Vdet0 > VCC でリセット： VCC > Vdet0 の一定時間後 に CPU 動作再 開	Vdet1 > VCC でリセット： VCC > Vdet1 の一定時間後 に CPU 動作再 開、または Vdet1 > VCC の一定時間後 に CPU 動作再 開を選択可能	Vdet2 > VCC でリセット： VCC > Vdet2 の一定時間後 に CPU 動作再 開、または Vdet2 > VCC の一定時間後 に CPU 動作再 開を選択可能
電圧検出時の処理	割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み
			ノンマスクアブルまたはマスクアブルを選択可能	ノンマスクアブルまたはマスクアブルを選択可能		ノンマスクアブルまたはマスクアブルを選択可能	ノンマスクアブルまたはマスクアブルを選択可能
			Vdet1 > VCC、 VCC > Vdet1 の両方、また はどちらかで 割り込み要求	Vdet2 > VCC または CMPA2 端子、 VCC または CMPA2 端子 > Vdet2 の両 方、またはど ちらかで割り 込み要求		Vdet1 > VCC、 VCC > Vdet1 の両方、また はどちらかで 割り込み要求	Vdet2 > VCC、 VCC > Vdet2 の両方、また はどちらかで 割り込み要求
イベントリンク機能	なし	あり Vdet1 通過検 出イベント出 力	なし	なし	なし	なし	なし

表 2.5 電圧検出回路のレジスタ比較

レジスタ	ビット	RX130(LVDAb)	RX13T(LVDAb)
LVD2CR1	LVD2IDTSEL[1:0]	電圧監視 2 割り込み発生条件選択ビット b1 b0 00 : VCC または CMPA2 端子 $\geq V_{det2}$ (上昇)検出時 01 : VCC または CMPA2 端子 $< V_{det2}$ (下降)検出時 10 : 下降および上昇検出時 11 : 設定しないでください	電圧監視 2 割り込み発生条件選択ビット b1 b0 00 : VCC $\geq V_{det2}$ (上昇)検出時 01 : VCC $< V_{det2}$ (下降)検出時 10 : 下降および上昇検出時 11 : 設定しないでください
LVD2SR	LVD2MON	電圧監視 2 信号モニタフラグ 0 : VCC または CMPA2 端子 $< V_{det2}$ 1 : VCC または CMPA2 端子 $\geq V_{det2}$ または LVD2MON 無効	電圧監視 2 信号モニタフラグ 0 : VCC $< V_{det2}$ 1 : VCC $\geq V_{det2}$ または LVD2MON 無効
LVCMPCR	EXVCCINP2	電圧検出 2 比較電圧外部入力選択ビット	-
LVDLVLR	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0000 : 4.29V 0001 : 4.14V 0010 : 4.02V 0011 : 3.84V 0100 : 3.10V 0101 : 3.00V 0110 : 2.90V 0111 : 2.79V 1000 : 2.68V 1001 : 2.58V 1010 : 2.48V 1011 : 2.20V 1100 : 1.96V 1101 : 1.86V 上記以外は設定しないでください	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0000 : 4.29V 0001 : 4.14V 0010 : 4.02V 0011 : 3.84V 0100 : 3.10V 0101 : 3.00V 0110 : 2.90V 0111 : 2.79V 1000 : 2.68V 上記以外は設定しないでください
LVD2CR0	LVD2RN	電圧監視 2 リセットネゲート選択ビット 0 : VCC または CMPA2 端子 $> V_{det2}$ 検出から一定時間(t_{LVD2})経過後にネゲート 1 : 電圧監視 2 リセットアサートから一定時間(t_{LVD2})経過後にネゲート	電圧監視 2 リセットネゲート選択ビット 0 : VCC $> V_{det2}$ 検出から一定時間(t_{LVD2})経過後にネゲート 1 : 電圧監視 2 リセットアサートから一定時間(t_{LVD2})経過後にネゲート

表 2.6 Vdet2 のモニタの設定手順比較

項目		RX130(LVDAb)	RX13T(LVDAb)
Vdet2 のモニタの設定手順	1	LVDLVL.R.LVD2LVL[1:0]ビット(電圧検出 2 検出電圧)を設定する	LVDLVL.R.LVD2LVL[1:0]ビット(電圧検出 2 検出電圧)を設定する
	2	LVCMPCR.EXVCCINP2 ビットを“0” (VCC 電圧)または“1” (CMPA2 端子入力電圧)にする	-
	3	LVCMPCR.LVD2E ビットを“1” (電圧検出 2 回路有効)にする	LVCMPCR.LVD2E ビットを“1” (電圧検出 2 回路有効)にする
	4	td(E-A)待ってから、LVD2CR0.LVD2CMPE ビットを“1” (電圧監視 2 回路比較結果出力許可)にする	Td(E-A)待ってから、LVD2CR0.LVD2CMPE ビットを“1” (電圧監視 2 回路比較結果出力許可)にする。

表 2.7 電圧監視 2 割り込み、電圧監視 2 リセット関連ビットの動作設定手順比較

項目		RX130(LVDAb)	RX13T(LVDAb)
電圧監視 2 割り込み	1	LVDLVL.R.LVD2LVL[1:0]ビットで検出電圧を選択する	LVDLVL.R.LVD2LVL[1:0]ビットで検出電圧を選択する
	2	LVCMPCR.EXVCCINP2 ビットを“0” (VCC 電圧)または“1” (CMPA2 端子入力電圧)にする	-
	3	LVD2CR0.LVD2RI ビットを“0” (電圧監視 2 割り込み)にする	LVD2CR0.LVD2RI ビットを“0” (電圧監視 2 割り込み)にする
	4	LVD2CR1.LVD2IDTSEL[1:0]ビットで割り込み要求のタイミングを選択する。 LVD2CR1.LVD2IRQSEL ビットで割り込みの種類を選択する	LVD2CR1.LVD2IDTSEL[1:0]ビットで割り込み要求のタイミングを選択する。 LVD2CR1.LVD2IRQSEL ビットで割り込みの種類を選択する
	5	LVCMPCR.LVD2E ビットを“1” (電圧検出 2 回路有効)にする	LVCMPCR.LVD2E ビットを“1” (電圧検出 2 回路有効)にする
	6	td(E-A)以上待つ	Td(E-A)以上待つ
	7	LVD2CR0.LVD2CMPE ビットを“1” (電圧監視 2 回路比較結果出力許可)にする	LVD2CR0.LVD2CMPE ビットを“1” (電圧監視 2 回路比較結果出力許可)にする
	8	2 μ s 以上待つ	2 μ s 以上待つ
	9	LVD2SR.LVD2DET ビットを“0”にする	LVD2SR.LVD2DET ビットを“0”にする
	10	LVD2CR0.LVD2RIE ビットを“1” (電圧監視 2 割り込み/リセット許可)にする	LVD2CR0.LVD2RIE ビットを“1” (電圧監視 2 割り込み/リセット許可)にする
電圧監視 2 リセット	1	LVDLVL.R.LVD2LVL[1:0]ビットで検出電圧を選択する	LVDLVL.R.LVD2LVL[1:0]ビットで検出電圧を選択する
	2	LVCMPCR.EXVCCINP2 ビットを“0” (VCC 電圧)または“1” (CMPA2 端子入力電圧)にする	-
	3	LVD2CR0.LVD2RI ビットを“1” (電圧監視 2 リセット)にする。 LVD2CR0.LVD2RN ビットでリセットネゲートの種類を選択する。	LVD2CR0.LVD2RI ビットを“1” (電圧監視 2 リセット)にする。 LVD2CR0.LVD2RN ビットでリセットネゲートの種類を選択する。
	4	LVD2CR0.LVD2RIE ビットを“1” (電圧監視 2 割り込み/リセット許可)にする	LVD2CR0.LVD2RIE ビットを“1” (電圧監視 2 割り込み/リセット許可)にする s

2.5 クロック発生回路

表 2.8 にクロック発生回路の概要比較を、表 2.9 にクロック発生回路のレジスタ比較を示します。

表 2.8 クロック発生回路の概要比較

項目	RX130	RX13T
用途	<ul style="list-style-type: none"> ● CPU、DTC、ROM および RAM に供給されるシステムクロック(ICLK)の生成 ● 周辺モジュールに供給される周辺モジュールクロック(PCLKB、PCLKD)の生成 周辺モジュールクロック(PCLKD)は S12AD 用、周辺モジュールクロック(PCLKB)は、S12AD 以外の周辺モジュール用の動作クロックです。 ● FlashIF に供給される FlashIF クロック(FCLK)の生成 ● CAC に供給される CAC クロック(CACCLK)の生成 ● RTC に供給される RTC 専用サブクロック(RTCSCLK)の生成 ● IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成 ● LPT に供給される LPT クロック(LPTCLK)の生成 ● REMC に供給される REMC クロック(REMCLK)の生成 	<ul style="list-style-type: none"> ● CPU、DTC、ROM および RAM に供給されるシステムクロック(ICLK)の生成 ● 周辺モジュールに供給される周辺モジュールクロック(PCLKB、PCLKD)の生成 周辺モジュールクロック(PCLKD)は S12AD 用、周辺モジュールクロック(PCLKB)はそれ以外の周辺モジュール用の動作クロックです。 ● FlashIF に供給される FlashIF クロック(FCLK)の生成 ● CAC に供給される CAC クロック(CACCLK)の生成 ● IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成
動作周波数	<ul style="list-style-type: none"> ● ICLK : 32MHz (max) ● PCLKB : 32MHz (max) ● PCLKD : 32MHz (max) ● FCLK : —1MHz~32MHz (ROM、E2 データフラッシュ P/E 時) —32MHz (max) (E2 データフラッシュ読み出し時) ● CACCLK : 各発振器のクロックと同じ ● RTCSCLK : 32.768kHz ● IWDTCLK : 15kHz ● LPTCLK : 選択した発振器のクロックと同じ ● REMCLK : 各発振器のクロックと同じ 	<ul style="list-style-type: none"> ● ICLK : 32MHz (max) ● PCLKB : 32MHz (max) ● PCLKD : 32MHz (max) ● FCLK : —1MHz~32MHz (ROM、E2 データフラッシュ P/E 時) —32MHz (max) (E2 データフラッシュ読み出し時) ● CACCLK : 各発振器のクロックと同じ ● IWDTCLK : 15kHz
メインクロック発振器	<ul style="list-style-type: none"> ● 発振器周波数 : 1MHz~20MHz (VCC\geq2.4V)、 1MHz~8MHz (VCC<2.4V) ● 外部クロック入力周波数 : 20MHz (max) ● 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子 ● 接続端子 : EXTAL、XTAL ● 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能 ● ドライブ能力を切り替える機能 	<ul style="list-style-type: none"> ● 発振器周波数 : 1MHz~20MHz ● 外部クロック入力周波数 : 20MHz (max) ● 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子 ● 接続端子 : EXTAL、XTAL ● 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能 ● ドライブ能力を切り替える機能

項目	RX130	RX13T
サブクロック発振器	<ul style="list-style-type: none"> ● 発振子周波数：32.768kHz ● 接続できる発振子、または付加回路：水晶振動子 ● 接続端子：XCIN、XCOUT ● ドライブ能力を切り替える機能 	-
PLL 回路	<ul style="list-style-type: none"> ● 入力クロック源：メインクロック ● 入力分周比：1、2、4 分周から選択可能 ● 入力周波数：4MHz～8MHz ● 逡倍比：4～8 逡倍(0.5 刻み)から選択可能 ● 発振周波数：24MHz～32MHz (VCC≥2.4V) 	<ul style="list-style-type: none"> ● 入力クロック源：メインクロック ● 入力分周比：1、2、4 分周から選択可能 ● 入力周波数：4MHz～8MHz ● 逡倍比：4～8 逡倍(0.5 刻み)から選択可能 ● 発振周波数：24MHz～32MHz
高速オンチップオシレータ(HOCO)	発振周波数：32MHz	発振周波数：32MHz
低速オンチップオシレータ(LOCO)	発振周波数：4MHz	発振周波数：4MHz
IWDT 専用オンチップオシレータ	発振周波数：15kHz	発振周波数：15kHz

表 2.9 クロック発生回路のレジスタ比較

レジスタ	ビット	RX130	RX13T
SCKCR3	CKSEL[2:0]	クロックソース選択ビット b10 b8 0 0 0 : LOCO 選択 0 0 1 : HOCO 選択 0 1 0 : メインクロック発振器選択 0 1 1 : サブクロック発振器選択 1 0 0 : PLL 回路選択 上記以外は設定しないでください	クロックソース選択ビット b10 b8 0 0 0 : LOCO 選択 0 0 1 : HOCO 選択 0 1 0 : メインクロック発振器選択 1 0 0 : PLL 回路選択 上記以外は設定しないでください
SOSCCR	-	サブクロック発振器コントロールレジスタ	-
HOFCCR	-	高速オンチップオシレータ強制発振コントロールレジスタ	-
CKOCR	-	CLKOUT 出力コントロールレジスタ	-
MOFCR	MODRV21	メインクロック発振器ドライブ能力切り替えビット VCC≥2.4V 0 : 1MHz～10MHz 1 : 10MHz～20MHz VCC<2.4V 0 : 1MHz～8MHz 1 : 設定禁止	メインクロック発振器ドライブ能力切り替えビット 0 : 1MHz～10MHz 未満 1 : 10MHz～20MHz

2.6 クロック周波数精度測定回路

表 2.10 にクロック周波数精度測定回路の概要比較を、表 2.11 にクロック周波数精度測定回路のレジスタ比較を示します。

表 2.10 クロック周波数精度測定回路の概要比較

項目	RX130(CAC)	RX13T(CAC)
測定対象クロック	以下のクロックの周波数を測定可能 <ul style="list-style-type: none"> メインクロック サブクロック HOCO クロック LOCO クロック IWDTCLK クロック 周辺モジュールクロック B (PCLKB) 	以下のクロックの周波数を測定可能 <ul style="list-style-type: none"> メインクロック HOCO クロック LOCO クロック IWDT 専用クロック (IWDTCLK) 周辺モジュールクロック B (PCLKB)
測定基準クロック	<ul style="list-style-type: none"> 外部から CACREF 端子に入力したクロック メインクロック サブクロック HOCO クロック LOCO クロック IWDTCLK クロック 周辺モジュールクロック B (PCLKB) 	<ul style="list-style-type: none"> 外部から CACREF 端子に入力したクロック メインクロック HOCO クロック LOCO クロック IWDT 専用クロック (IWDTCLK) 周辺モジュールクロック B (PCLKB)
選択機能	デジタルフィルタ機能	デジタルフィルタ機能
割り込み要因	<ul style="list-style-type: none"> 測定終了割り込み 周波数エラー割り込み オーバフロー割り込み 	<ul style="list-style-type: none"> 測定終了割り込み 周波数エラー割り込み オーバフロー割り込み
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.11 クロック周波数精度測定回路のレジスタ比較

レジスタ	ビット	RX130(CAC)	RX13T(CAC)
CACR1	FMCS[2:0]	測定対象クロック選択ビット b3 b1 000: メインクロック 001: サブクロック 010: HOCO クロック 011: LOCO クロック 100: IWDTCLK クロック 101: 周辺モジュールクロック B (PCLKB) 上記以外は設定しないでください	測定対象クロック選択ビット b3 b1 000: メインクロック 010: HOCO クロック 011: LOCO クロック 100: IWDT 専用クロック (IWDTCLK) 101: 周辺モジュールクロック B (PCLKB) 上記以外は設定しないでください
CACR2	RSCS[2:0]	測定基準クロック選択ビット b3 b1 000: メインクロック 001: サブクロック 010: HOCO クロック 011: LOCO クロック 100: IWDTCLK クロック 101: 周辺モジュールクロック B (PCLKB) 上記以外は設定しないでください	測定基準クロック選択ビット b3 b1 000: メインクロック 010: HOCO クロック 011: LOCO クロック 100: IWDT 専用クロック (IWDTCLK) 101: 周辺モジュールクロック B (PCLKB) 上記以外は設定しないでください

2.7 消費電力低減機能

表 2.12 に消費電力低減機能の概要比較を、表 2.13 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.14 に消費電力低減機能のレジスタ比較を示します。

表 2.12 消費電力低減機能の概要比較

項目	RX130	RX13T
クロックの切り替えによる消費電力の低減	システムクロック (ICLK)、周辺モジュールクロック (PCLKB)、S12AD 用クロック (PCLKD)、FlashIF クロック (FCLK) に対し、個別に分周比を設定することが可能	システムクロック (ICLK)、周辺モジュールクロック (PCLKB)、S12AD 用クロック (PCLKD)、FlashIF クロック (FCLK) に対し、個別に分周比を設定することが可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	<ul style="list-style-type: none"> スリープモード ディープスリープモード ソフトウェアスタンバイモード 	<ul style="list-style-type: none"> スリープモード ディープスリープモード ソフトウェアスタンバイモード
動作電力低減機能	<ul style="list-style-type: none"> 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、およびディープスリープモード時の消費電力を低減することが可能 動作電力制御状態：3 種類 <ul style="list-style-type: none"> — 高速動作モード — 中速動作モード — 低速動作モード 	<ul style="list-style-type: none"> 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、およびディープスリープモード時の消費電力を低減することが可能 動作電力制御状態：2 種類 <ul style="list-style-type: none"> — 高速動作モード — 中速動作モード

表 2.13 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と動作状態	RX130	RX13T
スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	-
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM0 (0000 0000h~0000 BFFFh:RX130、 0000 0000h~0000 2FFFh:RX13T)	動作可能(保持)	動作可能(保持)
	DTC	動作可能	動作可能
	フラッシュメモリ	動作	動作
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リモコン信号受信回路(REMC)	動作可能	-
	リアルタイムクロック(RTC)	動作可能	-
	ローパワータイマ(LPT)	動作可能	-
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
	RTCCOUT 出力	動作可能	-
	CLKOUT 出力	動作可能	-
コンパレータ B	動作可能	動作可能	
ディープ スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	-
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM0 (0000 0000h~0000 BFFFh:RX130、 0000 0000h~0000 2FFFh:RX13T)	停止(保持)	停止(保持)
	DTC	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リモコン信号受信回路(REMC)	動作可能	-
リアルタイムクロック(RTC)	動作可能	-	
ローパワータイマ(LPT)	動作可能	-	

モード	遷移および解除方法と動作状態	RX130	RX13T
ディープスリープモード	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/Oポート	動作	動作
	RTCOU 出力	動作可能	-
	CLKOUT 出力	動作可能	-
	コンパレータ B	動作可能	動作可能
ソフトウェアスタンバイモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	停止	停止
	サブクロック発振器	動作可能	-
	高速オンチップオシレータ	動作可能	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	CPU	停止(保持)	停止(保持)
	RAM0 (0000 0000h~0000 BFFFh:RX130、 0000 0000h~0000 2FFFh:RX13T)	停止(保持)	停止(保持)
	DTC	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リモコン信号受信回路(REMC)	動作可能	-
	リアルタイムクロック(RTC)	動作可能	-
	ローパワータイマ(LPT)	動作可能	-
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
I/Oポート	保持	保持	
RTCOU 出力	動作可能	-	
CLKOUT 出力	動作可能	-	
コンパレータ B	動作可能	動作可能	

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

停止(不定)は、内部レジスタ値不定、内部状態は電源オフを示します。

表 2.14 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX130	RX13T
MSTPCRA	MSTPA4	8ビットタイマ3、2 (ユニット1) モジュールストップ設定ビット	-
	MSTPA5	8ビットタイマ1、0 (ユニット0) モジュールストップ設定ビット	-
MSTPCRB	MSTPB9	ELC モジュールストップ設定ビット	-
	MSTPB17	シリアルペリフェラルインタフェース0 モジュールストップ設定ビット	-
	MSTPB25	シリアルコミュニケーション インタフェース6 モジュールストップ設定ビット	-
	MSTPB31	シリアルコミュニケーション インタフェース0 モジュールストップ設定 ビット	-
MSTPCRC	MSTPC26	シリアルコミュニケーション インタフェース9 モジュールストップ設定ビット	-
	MSTPC27	シリアルコミュニケーション インタフェース8 モジュールストップ設定ビット	-
	MSTPC28	リモコン受信1 モジュールストップ設定ビット	-
	MSTPC29	リモコン受信0 モジュールストップ設定ビット	-
MSTPCRD	-	モジュールストップコントロールレジスタD	-
SOPCCR	-	サブ動作電力コントロールレジスタ	-
RSTCKCR	-	スリープモード復帰クロックソース切り替え レジスタ	-

2.8 レジスタライトプロテクション機能

表 2.15 にレジスタライトプロテクション機能の概要比較を、表 2.16 にレジスタライトプロテクション機能のレジスタ比較を示します。

表 2.15 レジスタライトプロテクション機能の概要比較

項目	RX130	RX13T
PRC0 ビット	<ul style="list-style-type: none"> クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOGR, HOFGR, OSTDCR, OSTDSR, CKOCR, LOCOTRR, ILOCOTRR, HOCOTRR0 	<ul style="list-style-type: none"> クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, MOSCCR, LOCOCR, ILOCOCR, HOCOGR, OSTDCR, OSTDSR, LOCOTRR, ILOCOTRR, HOCOTRR0
PRC1 ビット	<ul style="list-style-type: none"> 動作モード関連レジスタ SYSCR1 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, SOPCCR クロック発生回路関連レジスタ MOFCR, MOSCWTCR ソフトウェアリセットレジスタ SWRR 	<ul style="list-style-type: none"> 動作モード関連レジスタ SYSCR1 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, OPCCR クロック発生回路関連レジスタ MOFCR, MOSCWTCR ソフトウェアリセットレジスタ SWRR
PRC2 ビット	<ul style="list-style-type: none"> ローパワータイマ関連レジスタ LPTCR1, LPTCR2, LPTCR3, LPTPRD, LPCMR0, LPWUCR 	-
PRC3 ビット	<ul style="list-style-type: none"> LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR 	<ul style="list-style-type: none"> LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR

表 2.16 レジスタライトプロテクション機能のレジスタ比較

レジスタ	ビット	RX130	RX13T
PRCR	PRC2	プロテクトビット 2	-

2.9 例外処理

表 2.17 に例外処理の概要比較を、表 2.18 にベクタ比較を、表 2.19 に例外処理ルーチンからの復帰命令比較を示します。

表 2.17 例外処理の概要比較

項目	RX130	RX13T
例外事象	<ul style="list-style-type: none"> 未定義命令例外 特権命令例外 リセット ノンマスカブル割り込み 割り込み 無条件トラップ 	<ul style="list-style-type: none"> 未定義命令例外 特権命令例外 浮動小数点例外 リセット ノンマスカブル割り込み 割り込み 無条件トラップ

表 2.18 ベクタ比較

項目	RX130	RX13T
未定義命令例外	固定ベクタテーブル	固定ベクタテーブル
特権命令例外	固定ベクタテーブル	固定ベクタテーブル
浮動小数点例外	-	固定ベクタテーブル
リセット	固定ベクタテーブル	固定ベクタテーブル
ノンマスカブル割り込み	固定ベクタテーブル	固定ベクタテーブル
割り込み	高速割り込み	FINTV
	高速割り込み以外	可変ベクタテーブル(INTB)
無条件トラップ	可変ベクタテーブル(INTB)	可変ベクタテーブル(INTB)

表 2.19 例外処理ルーチンからの復帰命令比較

項目	RX130	RX13T
未定義命令例外	RTE	RTE
特権命令例外	RTE	RTE
浮動小数点例外	-	RTE
リセット	復帰不可能	復帰不可能
ノンマスカブル割り込み	復帰不可能	復帰不可能
割り込み	高速割り込み	RTFI
	高速割り込み以外	RTE
無条件トラップ	RTE	RTE

2.10 割り込みコントローラ

表 2.20 に割り込みコントローラの概要比較を、表 2.21 に割り込みコントローラのレジスタ比較を示します。

表 2.20 割り込みコントローラの概要比較

項目		RX130(ICUb)	RX13T(ICUb)
割り込み	周辺機能 割り込み	<ul style="list-style-type: none"> 周辺モジュールからの割り込み 割り込み検出：エッジ検出/レベル検出 接続している周辺モジュールの要因ごとの 検出方法は固定 	<ul style="list-style-type: none"> 周辺モジュールからの割り込み 割り込み検出：エッジ検出/レベル検出 接続している周辺モジュールの要因ごとの 検出方法は固定
	外部端子 割り込み	<ul style="list-style-type: none"> IRQ0~IRQ7 端子からの割り込み 要因数：8 割り込み検出： Low/立ち下がりエッジ/立ち上がりエッジ/ 両エッジを要因ごとに設定可能 デジタルフィルタ機能：あり 	<ul style="list-style-type: none"> IRQ0~IRQ5 端子からの割り込み 要因数：6 割り込み検出： Low/立ち下がりエッジ/立ち上がりエッジ/ 両エッジを要因ごとに設定可能 デジタルフィルタ機能：あり
	ソフト ウェア割 り込み	<ul style="list-style-type: none"> レジスタ書き込みによる割り込み 要因数：1 	<ul style="list-style-type: none"> レジスタ書き込みによる割り込み 要因数：1
	イベント リンク割 り込み	ELC イベントより、ELSR8I、ELSR18I 割り込みを発生	-
	割り込み 優先順位	レジスタにより優先順位を設定	レジスタにより優先順位を設定
	高速割り 込み機能	CPU の割り込み処理を高速化可能。 1 要因にのみ設定	CPU の割り込み処理を高速化可能。 1 要因にのみ設定
	DTC 制御	割り込み要因により DTC の起動が可能	割り込み要因により DTC の起動が可能
ノンマス カブル割 り込み	NMI 端子 割り込み	<ul style="list-style-type: none"> NMI 端子からの割り込み 割り込み検出： 立ち下がりエッジ/立ち上がりエッジ デジタルフィルタ機能：あり 	<ul style="list-style-type: none"> NMI 端子からの割り込み 割り込み検出： 立ち下がりエッジ/立ち上がりエッジ デジタルフィルタ機能：あり
	発振停止 検出割 り込み	発振停止検出時の割り込み	発振停止検出時の割り込み
	IWDT アン ダフロー/ リフレッ シュエ ラー割 り込 み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出回路 1 (LVD1)の電圧監視割り込み	電圧検出回路 1 (LVD1)の電圧監視割り込み
	電圧監視 2 割り込み	電圧検出回路 2 (LVD2)の電圧監視割り込み	電圧検出回路 2 (LVD2)の電圧監視割り込み
低消費電力状態からの復帰	<ul style="list-style-type: none"> スリープモード、ディープスリープモード： ノンマスカブル割り込み、全割り込み要因 で復帰 ソフトウェアスタンバイモード： ノンマスカブル割り込み、IRQ0~IRQ7 割 り込み、RTC アラーム/周期割り込みで復帰 	<ul style="list-style-type: none"> スリープモード、ディープスリープモード： ノンマスカブル割り込み、全割り込み要因 で復帰 ソフトウェアスタンバイモード： ノンマスカブル割り込み、IRQ0~IRQ5 割 り込みで復帰 	

表 2.21 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX130(ICUb)	RX13T(ICUb)
IRQCRi	-	IRQ コントロールレジスタ i (i = 0~7)	IRQ コントロールレジスタ i (i = 0~5)
IRQFLTE0	FLTEN6	IRQ6 デジタルフィルタ許可ビット	-
	FLTEN7	IRQ7 デジタルフィルタ許可ビット	-
IRQFLTC0	FCLKSEL6[1:0]	IRQ6 デジタルフィルタ サンプリングクロック設定ビット	-
	FCLKSEL7[1:0]	IRQ7 デジタルフィルタ サンプリングクロック設定ビット	-

2.11 バス

表 2.22 にバスの概要比較を、表 2.23 に発生するバスエラーの比較を示します。

表 2.22 バスの概要比較

項目		RX130	RX13T
CPU バス	命令バス	<ul style="list-style-type: none"> ● CPU (命令)を接続 ● 内蔵メモリを接続(RAM, ROM) ● システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU (命令)を接続 ● 内蔵メモリを接続(RAM, ROM) ● システムクロック(ICLK)に同期して動作
	オペランドバス	<ul style="list-style-type: none"> ● CPU (オペランド)を接続 ● 内蔵メモリを接続(RAM, ROM) ● システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU (オペランド)を接続 ● 内蔵メモリを接続(RAM, ROM) ● システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	RAM を接続	RAM を接続
	メモリバス 2	ROM を接続	ROM を接続
内部メインバス	内部メインバス 1	<ul style="list-style-type: none"> ● CPU を接続 ● システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU を接続 ● システムクロック(ICLK)に同期して動作
	内部メインバス 2	<ul style="list-style-type: none"> ● DTC を接続 ● 内蔵メモリを接続(RAM、ROM) ● システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> ● DTC を接続 ● 内蔵メモリを接続(RAM、ROM) ● システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	<ul style="list-style-type: none"> ● 周辺機能(DTC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック(ICLK)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(DTC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック(ICLK)に同期して動作
	内部周辺バス 2	<ul style="list-style-type: none"> ● 周辺機能を接続 	<ul style="list-style-type: none"> ● 周辺機能を接続
	内部周辺バス 3	周辺機能(Touch)を接続 <ul style="list-style-type: none"> ● 周辺モジュールクロック(PCLKB)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(CMPC)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 6	<ul style="list-style-type: none"> ● ROM (P/E 時)、E2 データフラッシュを接続 ● FlashIF クロック(FCLK)に同期して動作 	<ul style="list-style-type: none"> ● ROM (P/E 時)、E2 データフラッシュを接続 ● FlashIF クロック(FCLK)に同期して動作

表 2.23 発生するバスエラーの比較

アドレス	内容	RX130		RX13T	
		不正アドレス アクセス	タイムアウト	不正アドレス アクセス	タイムアウト
0000 0000h~0007 FFFFh	メモリバス 1	-	-	-	-
0008 0000h~0008 7FFFh	内部周辺バス 1	-	-	-	-
0008 8000h~0009 FFFFh	内部周辺バス 2	△	-	△	△
000A 0000h~000B FFFFh	内部周辺バス 3	△	-	△	-
000C 0000h~000F FFFFh	予約領域	○	-	○	-
0010 0000h~00FF FFFFh	内部周辺バス 6	△	-	△	-
0100 0000h~07FF FFFFh	予約領域	○	-	○	-
0800 0000h~0FFF FFFFh	予約領域	-	-	-	-
1000 0000h~7FFF FFFFh	予約領域	○	-	○	-
8000 0000h~FFFF FFFFh	メモリバス 2	-	-	-	-

- : バスエラーは発生しません。

△ : バスエラーは不定です。

○ : バスエラーを発生します。

2.12 データトランスファコントローラ

表 2.24 にデータトランスファコントローラの概要比較を、表 2.25 にデータトランスファコントローラのレジスタ比較を示します。

表 2.24 データトランスファコントローラの概要比較

項目	RX130(DTCa)	RX13T(DTCb)
転送チャネル数	DTC 起動が可能なすべての割り込み要因の数と同数	DTC 起動が可能なすべての割り込み要因の数と同数
転送モード	<ul style="list-style-type: none"> ノーマル転送モード —1 回の起動で 1 つのデータを転送する リピート転送モード —1 回の起動で 1 つのデータを転送する —リピートサイズ分データを転送すると転送開始アドレスに復帰 —リピート回数は最大 256 回設定可能で、256 × 32 ビットで、最大 1024 バイト転送可能 ブロック転送モード —1 回の起動で 1 ブロックのデータを転送する —ブロックサイズは、最大 256 × 32 ビット= 1024 バイト設定可能 	<ul style="list-style-type: none"> ノーマル転送モード —1 回の起動で 1 つのデータを転送する リピート転送モード —1 回の起動で 1 つのデータを転送する —リピートサイズ分データを転送すると転送開始アドレスに復帰 —リピート回数は最大 256 回設定可能で、256 × 32 ビットで、最大 1024 バイト転送可能 ブロック転送モード —1 回の起動で 1 ブロックのデータを転送する —ブロックサイズは、最大 256 × 32 ビット= 1024 バイト設定可能
チェーン転送機能	<ul style="list-style-type: none"> 1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能 	<ul style="list-style-type: none"> 1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能
シーケンス転送	-	<p>複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能</p> <ul style="list-style-type: none"> シーケンス転送の起動要因は同時に 1 つのみ選択可能 シーケンスは、1 つの起動要因に対し最大 256 通り 転送要求によって最初に転送されたデータがシーケンスを決定 シーケンスは、1 回の転送要求で最後まで実行することも、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能

項目	RX130(DTCa)	RX13T(DTCb)
転送空間	<ul style="list-style-type: none"> • ショートアドレスモードのとき 16M バイト (“0000 0000h” ~ “007F FFFFh” と “FF80 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域) • フルアドレスモードのとき 4G バイト (“0000 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域) 	<ul style="list-style-type: none"> • ショートアドレスモードのとき 16M バイト (“0000 0000h” ~ “007F FFFFh” と “FF80 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域) • フルアドレスモードのとき 4G バイト (“0000 0000h” ~ “FFFF FFFFh” のうち、予約領域以外の領域)
データ転送単位	<ul style="list-style-type: none"> • 1 データ : 1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) • 1 ブロックサイズ : 1~256 データ 	<ul style="list-style-type: none"> • 1 データ : 1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) • 1 ブロックサイズ : 1~256 データ
CPU 割り込み要求	<ul style="list-style-type: none"> • DTC を起動した割り込みで CPU への割り込み要求を発生可能 • 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 • 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能 	<ul style="list-style-type: none"> • DTC を起動した割り込みで CPU への割り込み要求を発生可能 • 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 • 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能
イベントリンク機能	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生	-
リードスキップ	同一転送が連続したときの転送情報の読み出しを省略する設定が可能	同一転送が連続したときの転送情報の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略
ライトバックディスエーブル	-	転送情報のライトバックを実行しない設定が可能
ディスプレイメント加算	-	転送元アドレスにディスプレイメントを加算可能(転送情報ごとに選択)
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.25 データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX130(DTCa)	RX13T(DTCb)
MRA	WBDIS	-	ライトバックディスエーブルビット ^(注1)
MRB	SQEND	-	シーケンス転送終了ビット
	INDX	-	インデックステーブル参照ビット
MRC	-	-	DTC モードレジスタ C
DTCIBR	-	-	DTC インデックステーブルベースレジスタ
DTCOR	-	-	DTC オペレーションレジスタ
DTCSQE	-	-	DTC シーケンス転送許可レジスタ
DTCDISP	-	-	DTC アドレスディスプレースメントレジスタ

注 1. 転送情報は RAM 領域に配置しますが、MRA.WBDIS ビットを“1” (ライトバックしない)にした場合は、ROM 領域に配置することもできます。

2.13 I/O ポート

表 2.26 に I/O ポートの概要比較（48 ピン）を、表 2.27 に I/O ポートの機能比較を、表 2.28 に I/O ポートのレジスタ比較を示します。

表 2.26 I/O ポートの概要比較（48 ピン）

ポートシンボル	RX130(48 ピン)	RX13T(48 ピン)
PORT1	P14~P17	P10, P11
PORT2	P26, P27	P22~P24
PORT3	P30, P31, P35~P37	P36, P37
PORT4	P40~P42, P45~P47	P40~P47
PORT7	-	P70~P76
PORT9	-	P93, P94
PORTA	PA1, PA3, PA4, PA6	PA2, PA3
PORTB	PB0, PB1, PB3, PB5	PB0~PB7
PORTC	PC0~PC7	-
PORTD	-	PD3~PD6
PORTE	PE1~PE4	PE2
PORTH	PH0~PH3	-
PORTJ	PJ6, PJ7	-

表 2.27 I/O ポートの機能比較

項目	ポートシンボル	RX130	RX13T
入力プルアップ機能	PORT0	P03~P07	—
	PORT1	P12~P17	P10, P11
	PORT2	P20~P27	P22, P23, P24
	PORT3	P30~P34, P36, P37	P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P55	—
	PORT7	—	P70~P76
	PORT9	—	P93, P94
	PORTA	PA0~PA7	PA2, PA3
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	—
	PORTD	PD0~PD7	PD3~PD6
	PORTE	PE0~PE7	—
	PORTH	PH0~PH3	—
PORTJ	PJ1, PJ3, PJ6, PJ7	—	
オープンドレイン 出力機能	PORT1	P12~P17	P10, P11
	PORT2	P20, P21~P23, P26, P27	P22, P23, P24
	PORT3	P30~P34, P36, P37	P36, P37
	PORT7	—	P70~P76
	PORT9	—	P93, P94
	PORTA	PA0~PA7	PA2, PA3
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	—
	PORTD	PD0~PD2	PD3~PD6
	PORTE	PE0~PE3	—
PORTJ	PJ3	—	

項目	ポートシンボル	RX130	RX13T
駆動能力切り替え機能	PORT0	P03~P07	—
	PORT1	P12~P17	P10, P11
	PORT2	P20~P27	P22, P23, P24
	PORT3	P30~P34, P36, P37	—
	PORT4	P40~P47	P40~P47
	PORT5	P50~P55	—
	PORT7	—	P70~P76
	PORT9	—	P93, P94
	PORTA	PA0~PA7	PA2, PA3
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	—
	PORTD	PD0~PD7	PD3~PD6
	PORTE	PE0~PE7	—
	PORTH	PH0~PH3	—
	PORTJ	PJ1, PJ3, PJ6, PJ7	—
5V トレラント	PORT1	P12, P13, P16, P17	—
	PORTB	—	PB1, PB2

表 2.28 I/O ポートのレジスタ比較

レジスタ	ビット名	RX130	RX13T
PDR	B0~B7	Pm0~7 方向制御ビット (m = 0~5, A~E, H, J)	Pm0~7 方向制御ビット (m = 1~4, 7, 9, A, B, D)
PODR	B0~B7	Pm0~7 出力データ格納ビット (m = 0~5, A~E, H, J)	Pm0~7 出力データ格納ビット (m = 1~4, 7, 9, A, B, D)
PIDR	B0~B7	Pm0~7 ビット (m = 0~5, A~E, H, J)	Pm0~7 ビット (m = 1~4, 7, 9, A, B, D)
PMR	B0~B7	Pm0 端子モード制御ビット (m = 0~5, A~E, H, J)	Pm0~7 端子モード制御ビット (m = 1~3, 7, 9, A, B, D, E)
ODR0	B0(RX130) B0, B1(RX13T)	Pm0 出力形態指定ビット (m = 1~3, A~E, J) 0 : CMOS 出力 1 : N チャネルオープンドレイン	Pm0 出力形態指定ビット (m = 1, 2, 7, 9, A, B, D) <ul style="list-style-type: none"> • P10, P70 b0 0 : CMOS 出力 1 : N チャネルオープンドレイン b1 読むと“0”が読めます。書く場合、“0”としてください • PB0 b1 b0 00 : CMOS 出力 01 : N チャネルオープンドレイン 10 : P チャネルオープンドレイン 11 : Hi-Z

レジスタ	ビット名	RX130	RX13T
ODR0	B2, B3(RX130) B2(RX13T)	Pm1 出力形態指定ビット (m = 1~3, A~E, J) • P21, P31, PA1, PB1, PC1, PD1 b2 0 : CMOS 出力 1 : N チャネルオープンドレイン b3 読むと“0”が読めます。書く場合、 “0”としてください • PE1 b3 b2 00 : CMOS 出力 01 : N チャネルオープンドレイン 10 : P チャネルオープンドレイン 11 : Hi-Z	Pm1 出力形態指定ビット (m = 1, 2, 7, 9, A, B, D) 0 : CMOS 出力 1 : N チャネルオープンドレイン
	B4, B6	Pm2, 3 出力形態指定ビット (m = 1~3, A~E, J)	Pm2, 3 出力形態指定ビット (m = 1, 2, 7, 9, A, B, D)
ODR1	B0, B2, B4, B6	Pm4, 5, 6, 7 出力形態指定ビット (m = 1~3, A~C)	Pm4, 5, 6, 7 出力形態指定ビット (m = 2, 3, 7, 9, B, D)
PCR	B0~B7	Pm0~7 入力プルアップ抵抗 制御ビット (m = 0~5, A~E, H, J)	Pm0~7 入力プルアップ抵抗 制御ビット (m = 1~4, 7, 9, A, B, D)
PSRA	-	ポート切り替えレジスタ A	-
PSRB	-	ポート切り替えレジスタ B	-
DSCR	B0~B7	Pm0~7 駆動能力制御ビット (m = 1~3, 5, A~E, H, J)	Pm0~7 駆動能力制御ビット (m = 1, 2, 7, 9, A, B, D)

2.14 マルチファンクションピンコントローラ

表 2.29 にマルチプル端子の割り当て端子比較を、表 2.30～表 2.44 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**青字**は RX13T グループのみに存在する端子、**橙字**は RX130 グループのみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.29 マルチプル端子の割り当て端子比較

モジュール/ 機能	端子機能	割り当て ポート	RX130(MPC)	RX13T(MPC)	
			48 ピン	48 ピン	
割り込み	NMI (入力)	P35	○	×	
		PE2	×	○	
	IRQ0 (入力)	P30	○	×	
		PH1	○	×	
		P10	×	○	
		P93	×	○	
		PE2	×	○	
	IRQ1 (入力)	P31	○	×	
		PH2	○	×	
		P11	×	○	
		P94	×	○	
	IRQ2 (入力)	P22	× (注1)	○	
		PB1	× (注1)	○	
		PD4	× (注1)	○	
	IRQ3 (入力)	P24	× (注1)	○	
		PB4	× (注1)	○	
		PD5	× (注1)	○	
	IRQ4 (入力)	PB1	○	×	
		P14	○	×	
		P23	×	○	
		PA2	×	○	
	IRQ5 (入力)	PA4	○	×	
		P15	○	×	
		P70	×	○	
		PB7	×	○	
		PD6	×	○	
	IRQ6 (入力)	PA3	○		
		P16	○		
	IRQ7 (入力)	PE2	○		
		P17	○		
	クロック発生回路	CLKOUT (出力)	PE3	○	
			PE4	○	

モジュール/ 機能	端子機能	割り当て ポート	RX130(MPC)	RX13T(MPC)
			48 ピン	48 ピン
マルチファンク ションタイ マ ユ ニ ッ ト 2(RX130) / マルチファン ク シ ョ ン タイ マ ユ ニ ッ ト 3(RX13T)	MTIOC0A (入出力)	PB3	○	○
		PD3	×	○
	MTIOC0B (入出力)	P15	○	×
		PA1	○	×
		PB2	×	○
		PD4	×	○
	MTIOC0C (入出力)	PB1	○	○
		PD5	×	○
	MTIOC0D (入出力)	PA3	○	×
		PB0	×	○
		PD6	×	○
	MTIOC1A (入出力)	PE4	○	×
		P93	×	○
		PA2	×	○
	MTIOC1B (入出力)	PB5	○	×
		PA3	×	○
		PB6	×	○
	MTIOC2A (入出力)	P26	○	×
		PB5	○	×
		PA3	×	○
		PB0	×	○
	MTIOC2B (入出力)	P27	○	×
		PA2	×	○
		P94	×	○
	MTIOC3A (入出力)	P14	○	×
		P17	○	×
		PC7	○	×
		P11	×	○
		PB6	×	○
	MTIOC3B (入出力)	P17	○	×
		PC5	○	×
		P71	×	○
	MTIOC3C (入出力)	P16	○	×
		PC6	○	×
		PB7	×	○
	MTIOC3D (入出力)	P16	○	×
		PC4	○	×
		P74	×	○
	MTIOC4A (入出力)	PB3	○	×
		PE2	○	×
		P72	×	○
	MTIOC4B (入出力)	P30	○	×
		PE3	○	×
		P73	×	○
	MTIOC4C (入出力)	PB1	○	×
		PE1	○	×
		P75	×	○
	MTIOC4D (入出力)	P31	○	×
PE4		○	×	
P76		×	○	

モジュール/ 機能	端子機能	割り当て ポート	RX130(MPC)	RX13T(MPC)
			48 ピン	48 ピン
マルチファン クションタイ マ ユ ニ ッ ト 2(RX130) / マルチファン クションタイ マ ユ ニ ッ ト 3(RX13T)	MTIC5U (入力)	PA4	○	×
		P24	×	○
		P94	×	○
	MTIC5V (入力)	PA6	○	×
		P23	×	○
		P93	×	○
	MTIC5W (入力)	PB0	○	×
		P22	×	○
		PB1	×	○
	MTCLKA (入力)	P14	○	×
		PA4	○	×
		PC6	○	×
		P11	×	○
		P94	×	○
		PB1	×	○
	MTCLKB (入力)	P15	○	×
		PA6	○	×
		PC7	○	×
		P10	×	○
		PB0	×	○
	MTCLKC (入力)	PA1	○	×
		PC4	○	×
		PB2	×	○
	MTCLKD (入力)	PA3	○	×
		PC5	○	×
		PB7	×	○
	ADSM0 (出力)	PB2		○
ポートアウト プットイネー ブル 2(RX130)/ ポートアウト プットイネー ブル 3(RX13T)	POE0# (入力)	PC4	○	×
		P70	×	○
	POE1# (入力)	PB5	○	
	POE2# (入力)	PA6	○	
	POE3# (入力)	PB3	○	
	POE8# (入力)	P17	○	×
		P30	○	×
		PE3	○	×
		PB4	×	○
		P11	×	○
POE10# (入力)	PE2		○	
8 ビットタイマ	TMO0 (出力)	PB3	○	
		PH1	○	
	TMCI0 (入力)	PB1	○	
		PH3	○	
	TMRI0 (入力)	PA4	○	
		PH2	○	
	TMO1 (出力)	P17	○	
		P26	○	
	TMCI1 (入力)	PC4	○	
	TMRI1 (入力)	PB5	○	
	TMO2 (出力)	P16	○	
		PC7	○	

モジュール/ 機能	端子機能	割り当て ポート	RX130(MPC)	RX13T(MPC)
			48ピン	48ピン
8ビットタイマ	TMCI2 (入力)	P15	○	
		P31	○	
		PC6	○	
	TMRI2 (入力)	P14	○	
		PC5	○	
	TMCI3 (入力)	P27	○	
		PA6	○	
	TMRI3 (入力)	P30	○	
シリアルコ ミュニケー ションインタ フェース	RXD1 (入力) / SMISO1 (入出力) / SSCL1 (入出力)	P15	○	×
		P30	○	×
		PD5	×	○
		PB7	×	○
	TXD1 (出力) / SMOSI1 (入出力) / SSDA1 (入出力)	P16	○	×
		P26	○	×
		PD3	×	○
		PB6	×	○
	SCK1 (入出力)	P17	○	×
		P27	○	×
		PD4	×	○
	CTS1# (入力) / RTS1# (出力) / SS1# (入力)	P14	○	×
		P31	○	×
		PD6	×	○
	RXD5 (入力) / SMISO5 (入出力) / SSCL5 (入出力)	PA3	○	×
		PB1	×	○
		PB7	×	○
		P24	×	○
	TXD5 (出力) / SMOSI5 (入出力) / SSDA5 (入出力)	PA4	○	×
		PB2	×	○
		PB6	×	○
		P23	×	○
	SCK5 (入出力)	PA1	○	×
		PC4	○	×
		P93	×	○
		PB3	×	○
	CTS5# (入力) / RTS5# (出力) / SS5# (入力)	PA6	○	×
		PA2	×	○
	RXD6 (入力) / SMISO6 (入出力) / SSCL6 (入出力)	PB0	○	
	TXD6 (出力) / SMOSI6 (入出力) / SSDA6 (入出力)	PB1	○	
SCK6 (入出力)	PB3	○		
RXD12 (入力) / SMISO12 (入出力) / SSCL12 (入出力) / RXDX12 (入力)	PE2	○ (48ピンパッケージでは SMISO12機能は ありません)	×	
	P94	×	○	

モジュール/ 機能	端子機能	割り当て ポート	RX130(MPC)	RX13T(MPC)
			48 ピン	48 ピン
シリアルコ ミュニケー ションインタ フェース	TXD12 (出力) / SMOSI12 (入出力) / SSDA12 (入出力) / TXDX12 (出力) / SIOX12 (入出力)	PE1	○ (48ピンパッケージでは SMOSI12機能は ありません)	×
		PB0	×	○
	SCK12 (入出力)	PB3	× (注1)	○
		P93	× (注1)	○
	CTS12# (入力) / RTS12# (出力) / SS12# (入力)	PE3	○ (48ピンパッケージでは SS12#機能は ありません)	×
		PA3	×	○
I ² C バスインタ フェース	SCL0 (入出力)	P16	○	×
		PB1	×	○
	SDA0 (入出力)	P17	○	×
		PB2	×	○
シリアルペリ フェラルイン タフェース	RSPCKA (入出力)	PB0	○	
		PC5	○	
	MOSIA (入出力)	P16	○	
		PA6	○	
		PC6	○	
	MISOA (入出力)	P17	○	
		PC7	○	
	SSLA0 (入出力)	PA4	○	
		PC4	○	
	SSLA2 (出力)	PA1	○	
12 ビット A/D コンバータ	AN000 (入力) (注2)	P40	○	○
	AN001 (入力) (注2)	P41	○	○
	AN002 (入力) (注2)	P42	○	○
	AN003 (入力)	P43	× (注1)	○
	AN004 (入力)	P44	× (注1)	○
	AN005 (入力) (注2)	P45	○	○
	AN006 (入力) (注2)	P46	○	○
	AN007 (入力) (注2)	P47	○	○
	AN017 (入力) (注2)	PE1	○	
	AN018 (入力) (注2)	PE2	○	
	AN019 (入力) (注2)	PE3	○	
	AN020 (入力) (注2)	PE4	○	
	ADTRG0# (入力)	P16	○	×
		P93	×	○
		PB5	×	○
ADST0 (出力)	PD6		○	
クロック周波 数精度測定回 路	CACREF (入力)	PC7	○	×
		PH0	○	×
		P23	×	○
		PB3	×	○
LVD 電圧検出 入力	CMPA2 (入力) (注2)	PE4	○	

モジュール/ 機能	端子機能	割り当て ポート	RX130(MPC)	RX13T(MPC)
			48 ピン	48 ピン
コンパレータ B(RX130) / コンパレータ C(RX13T)	CMPB0 (入力) (注2)	PE1	○	
	CVREFB0 (入力) (注2)	PE2	○	
	CMPB1 (入力) (注2)	PA3	○	
	CVREFB1 (入力) (注2)	PA4	○	
	CMPOB1 (出力)	PB1	○	
	CMPC00 (入力)	P40		○
	CMPC02 (入力)	P43		○
	CMPC03 (入力)	P46		○
	CMPC10 (入力)	P41		○
	CMPC12 (入力)	P44		○
	CMPC13 (入力)	P47		○
	CMPC20 (入力)	P42		○
	CMPC22 (入力)	P45		○
	COMP0 (出力)	P24		○
	COMP1 (出力)	P23		○
COMP2 (出力)	P22		○	
CVREFC0 (入力)	P11		○	
静電容量式 タッチセンサ (CTSUS)	TSCAP (—)	PC4	○	
	TS1 (入出力)	P31	○	
	TS2 (出力)	P30	○	
	TS3 (出力)	P27	○	
	TS4 (出力)	P26	○	
	TS5 (出力)	P15	○	
	TS6 (出力)	P14	○	
	TS7 (出力)	PH3	○	
	TS8 (出力)	PH2	○	
	TS9 (出力)	PH1	○	
	TS10 (出力)	PH0	○	
	TS13 (出力)	PC7	○	
	TS14 (出力)	PC6	○	
	TS15 (出力)	PC5	○	
	TS20 (出力)	PB5	○	
	TS22 (出力)	PB3	○	
	TS24 (出力)	PB1	○	
	TS25 (出力)	PB0	○	
	TS26 (出力)	PA6	○	
	TS28 (出力)	PA4	○	
TS29 (出力)	PA3	○		
TS31 (出力)	PA1	○		
TS33 (出力)	PE4	○		
TS34 (出力)	PE3	○		
TS35 (出力)	PE2	○		

注 1. RX130 グループの 48 ピンパッケージでは本機能はありません。

注 2. RX130 グループでは、この端子機能を使用する場合は、該当端子の設定を汎用入力にしてください (PORT.PDR.Bm ビットおよび PORT.PMR.Bm ビットを“0”にする)。

表 2.30 P0n 端子機能制御レジスタ (P0nPFS)の比較

レジスタ	ビット	RX130(MPC)	RX13T(MPC)
P0nPFS	-	P0n 端子機能選択レジスタ (n = 3, 5, 7)	-

表 2.31 P1n 端子機能制御レジスタ (P1nPFS)の比較

レジスタ	ビット	RX130(MPC) (n = 2~7)	RX13T(MPC) (n = 0, 1)
P10PFS	-	-	P10 端子機能制御レジスタ
P11PFS	-	-	P11 端子機能制御レジスタ
P12PFS	-	P12 端子機能制御レジスタ	-
P13PFS	-	P13 端子機能制御レジスタ	-
P14PFS	-	P14 端子機能制御レジスタ	-
P15PFS	-	P15 端子機能制御レジスタ	-
P16PFS	-	P16 端子機能制御レジスタ	-
P17PFS	-	P17 端子機能制御レジスタ	-

表 2.32 P2n 端子機能制御レジスタ (P2nPFS)の比較

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 2~4)
P20PFS	-	P20 端子機能制御レジスタ	-
P21PFS	-	P21 端子機能制御レジスタ	-
P22PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKC 00101b : TMO0 01010b : SCK0	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5W 11110b : COMP2
P23PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D 00010b : MTCLKD 01011b : CTS0#/RTS0#/SS0#	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5V 00111b : CACREF 01010b : TXD5/SMOSI5/SDA5 11110b : COMP1
P24PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4A 00010b : MTCLKA 00101b : TMR11	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5U 01010b : RXD5/SMISO5/SSCL5 11110b : COMP0
P25PFS	-	P25 端子機能制御レジスタ	-
P26PFS	-	P26 端子機能制御レジスタ	-

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 2~4)
P27PFS	-	P27 端子機能制御レジスタ	-
P2nPFS	ISEL	-	割り込み入力機能選択ビット

表 2.33 P3n 端子機能制御レジスタ (P3nPFS)の比較

レジスタ	ビット	RX130(MPC)	RX13T(MPC)
P3nPFS	-	P3n 端子機能選択レジスタ (n=0~4)	-

表 2.34 P4n 端子機能制御レジスタ (P4nPFS)の比較

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 0~7)
P4nPFS	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000(100/80/64/48 ピン) P41 : AN001(100/80/64/48 ピン) P42 : AN002(100/80/64/48 ピン) P43 : AN003(100/80/64 ピン) P44 : AN004(100/80/64 ピン) P45 : AN005(100/80/64/48 ピン) P46 : AN006(100/80/64/48 ピン) P47 : AN007(100/80/64/48 ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000/ CMPC00 (48/32 ピン) P41 : AN001/ CMPC10 (48/32 ピン) P42 : AN002/ CMPC20 (48/32 ピン) P43 : AN003/ CMPC02 (48/32 ピン) P44 : AN004/ CMPC12 (48/32 ピン) P45 : AN005/ CMPC22 (48 ピン) P46 : AN006/ CMPC03 (48 ピン) P47 : AN007/ CMPC13 (48 ピン)

表 2.35 P5n 端子機能制御レジスタ (P5nPFS)の比較

レジスタ	ビット	RX130(MPC)	RX13T(MPC)
P5nPFS	-	P5n 端子機能選択レジスタ (n = 1, 2, 4, 5)	-

表 2.36 P7n 端子機能制御レジスタ (P7nPFS)の比較

レジスタ	ビット	RX130(MPC)	RX13T(MPC)
P7nPFS	-	-	P7n 端子機能制御レジスタ (n = 0~6)

表 2.37 P9n 端子機能制御レジスタ (P9nPFS)の比較

レジスタ	ビット	RX130(MPC)	RX13T(MPC)
P9nPFS	-	-	P9n 端子機能制御レジスタ (n = 3, 4)

表 2.38 PAn 端子機能制御レジスタ(PAnPFS)の比較

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 2, 3)
PA0PFS	-	PA0 端子機能制御レジスタ	-
PA1PFS	-	PA1 端子機能制御レジスタ	-
PA2PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5 01101b : SSLA3 11001b : TS30	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC1A 00011b : MTIOC2B 01010b : CTS5#/RTS5#/SS5#
PA3PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0D 00010b : MTCLKD 01010b : RXD5/SMISO5/SSCL5 11001b : TS29	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC1B 00011b : MTIOC2A 01100b : CTS12#/RTS12#/SS12#
PA4PFS	-	PA4 端子機能制御レジスタ	-
PA5PFS	-	PA5 端子機能制御レジスタ	-
PA6PFS	-	PA6 端子機能制御レジスタ	-
PA7PFS	-	PA7 端子機能制御レジスタ	-
PAnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA3 : IRQ6 (100/80/64/48 ピン) PA4 : IRQ5 (100/80/64/48 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA2 : IRQ4 (48 ピン)
	ASEL	アナログ機能選択ビット	-

表 2.39 PBn 端子機能制御レジスタ(PBnPFS)の比較

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 0~7)
PB0PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5W 01011b : RXD6/SMISO6/SSCL6 01101b : RSPCKA 11001b : TS25	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0D 00010b : MTCLKB 00011b : MTIOC2A 01100b : TXD12/SMOSI12/SSDA12/TXD12/ SIOX12

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 0~7)
PB1PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0C 00010b : MTIOC4C 00101b : TMCIO 01011b : TXD6/SMOSI6/SSDA6 10000b : CMPOB1 11001b : TS24	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0C 00010b : MTCLKA 00011b : MTIC5W 01010b : RXD5/SMISO5/SSCL5 01111b : SCL0
PB2PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 01011b : CTS6#/RTS6#/SS6# 11001b : TS23	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKC 00011b : ADSM0 00111b : TXD5/SMOSI5/SSDA5 01111b : SDA0
PB3PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTIOC4A 00101b : TMO0 00111b : POE3# 01011b : SCK6 11001b : TS22	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0A 00111b : CACREF 01010b : SCK5 01100b : SCK12
PB4PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 01011b : CTS9#/RTS9#/SS9# 11001b : TS21	端子機能選択ビット 00000b : Hi-Z 00111b : POE8#
PB5PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2A 00010b : MTIOC1B 00101b : TMR1 00111b : POE1# 01010b : SCK9 11001b : TS20	端子機能選択ビット 00000b : Hi-Z 01001b : ADTRG0#

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 0~7)
PB6PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D 01010b : RXD9/SMISO9/SSCL9 11001b : TS19	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC1B 00011b : MTIOC3A 01010b : TXD5/SMOSI5/SSDA5 01011b : TXD1/SMOSI1/SSDA1
PB7PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 01010b : TXD9/SMOSI9/SSDA9 11001b : TS18	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKD 01010b : RXD5/SMISO5/SSCL5 01011b : RXD1/SMISO1/SSCL1
PBnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB1 : IRQ4 (100/80/64/48 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB1 : IRQ2 (48/32 ピン) PB4 : IRQ3 (48 ピン) PB7 : IRQ5 (48/32 ピン)

表 2.40 PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX130(MPC)	RX13T(MPC)
PCnPFS	-	PCn 端子機能制御レジスタ (n = 0~7)	-

表 2.41 PDn 端子機能制御レジスタ(PDnPFS)の比較

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 3~6)
PD0PFS	-	PD0 端子機能選択レジスタ	-
PD1PFS	-	PD1 端子機能選択レジスタ	-
PD2PFS	-	PD2 端子機能選択レジスタ	-
PD3PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00111b : POE8#	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0A 01010b : TXD1/SMOSI1/SSDA1
PD4PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00111b : POE3#	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0B 01010b : SCK1

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 3~6)
PD5PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5W 00111b : POE2#	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0C 01010b : RXD1/SMISO1/SSCL1
PD6PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5V 00111b : POE1#	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0D 01001b : ADST0 01010b : CTS1#/RTS1#/SS1#
PD7PFS	-	PD7 端子機能選択レジスタ	-
PDnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD0 : IRQ0 (100/80 ピン) PD1 : IRQ1 (100/80 ピン) PD2 : IRQ2 (100/80 ピン) PD3 : IRQ3 (100 ピン) PD4 : IRQ4 (100 ピン) PD5 : IRQ5 (100 ピン) PD6 : IRQ6 (100 ピン) PD7 : IRQ7 (100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD4 : IRQ2 (48 ピン) PD5 : IRQ3 (48 ピン) PD6 : IRQ5 (48 ピン)
	ASEL	アナログ機能選択ビット	-

表 2.42 PEn 端子機能制御レジスタ(PEnPFS)の比較

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 2)
PE0PFS	-	PE0 端子機能制御レジスタ	-
PE1PFS	-	PE1 端子機能制御レジスタ	-
PE2PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4A 01100b : RXD12/RXD12/SMISO12/SSCL12 11001b : TS35	端子機能選択ビット 00000b : Hi-Z 00111b : POE10#
PE3PFS	-	PE3 端子機能制御レジスタ	-
PE4PFS	-	PE4 端子機能制御レジスタ	-
PE5PFS	-	PE5 端子機能制御レジスタ	-
PE6PFS	-	PE6 端子機能制御レジスタ	-
PE7PFS	-	PE7 端子機能制御レジスタ	-

レジスタ	ビット	RX130(MPC) (n = 0~7)	RX13T(MPC) (n = 2)
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2 : IRQ7 (100/80/64/48 ピン) PE5 : IRQ5 (100/80/64 ピン) PE6 : IRQ6 (100 ピン) PE7 : IRQ7 (100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2 : IRQ0 (48/32 ピン)
	ASEL	アナログ機能選択ビット	-

表 2.43 PHn 端子機能制御レジスタ (PHnPFS)の比較

レジスタ	ビット	RX130(MPC)	RX13T(MPC)
PHnPFS	-	PHn 端子機能制御レジスタ (n = 0~3)	-

表 2.44 PJn 端子機能制御レジスタ (PJnPFS)の比較

レジスタ	ビット	RX130(MPC)	RX13T(MPC)
PJnPFS	-	PJn 端子機能制御レジスタ (n = 1, 3, 6, 7)	-

2.15 マルチファンクションタイマパルスユニット 2/マルチファンクションタイマパルスユニット 3

表 2.45 マルチファンクションタイマパルスユニット 2/3 の概要比較を、表 2.46 にマルチファンクションタイマパルスユニット 2/3 のレジスタ比較を示します。

表 2.45 マルチファンクションタイマパルスユニット 2/3 の概要比較

項目	RX130(MTU2a)	RX13T(MTU3c)
パルス入出力	最大 16 本	最大 16 本
パルス入力	3 本	3 本
カウントクロック	チャンネルごとに 8 または 7 種類 (MTU5 は 4 種類)	チャンネルごとに 11 種類 (MTU0 は 14 種類、 MTU2 は 12 種類、 MTU5 は 10 種類、 MTU1 & MTU2 (LWA = 1 のとき) は 4 種類)
設定可能動作	【MTU0～MTU4】 <ul style="list-style-type: none"> コンペアマッチによる波形出力 インプットキャプチャ機能 (ノイズフィルタ設定可能) カウンタクリア動作 複数のタイマカウンタ (TCNT) への同時書き込み コンペアマッチ/インプットキャプチャによる同時クリア カウンタの同期動作による各レジスタの同期入出力 同期動作と組み合わせることによる最大 12 相の PWM 出力 	【MTU0～MTU4】 <ul style="list-style-type: none"> コンペアマッチによる波形出力 インプットキャプチャ機能 (ノイズフィルタ設定可能) カウンタクリア動作 複数のタイマカウンタ (TCNT) への同時書き込み コンペアマッチ/インプットキャプチャによる同時クリア カウンタの同期動作による各レジスタの同期入出力 同期動作と組み合わせることによる最大 12 相の PWM 出力
	【MTU0, MTU3, MTU4】 <ul style="list-style-type: none"> バッファ動作を設定可能 	【MTU0, MTU3, MTU4】 <ul style="list-style-type: none"> バッファ動作を設定可能
	【MTU1, MTU2】 <ul style="list-style-type: none"> 独立に位相計数モードを設定可能 <ul style="list-style-type: none"> カスケード接続動作 	【MTU1, MTU2】 <ul style="list-style-type: none"> 独立に位相計数モードを設定可能 MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能 (TMDR3.LWA = 1 設定時) カスケード接続動作が可能
	【MTU3, MTU4】 <ul style="list-style-type: none"> 連動動作による相補 PWM、リセット PWM3 相のポジ、ネガ計 6 相の出力が可能 	【MTU3, MTU4】 <ul style="list-style-type: none"> MTU3/MTU4 の連動動作による相補 PWM、リセット同期 PWM 動作で、6 相のポジ/ネガの出力が可能 相補 PWM モード時、タイマカウンタの山または谷のとき、またはバッファレジスタ (MTU4.TGRD) への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能 相補 PWM モードでダブルバッファ機能を設定可能
	【MTU3, MTU4】 <ul style="list-style-type: none"> 相補 PWM、リセット同期 PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類 (チョッピング、レベル) の波形出力が選択可能 	【MTU3, MTU4】 <ul style="list-style-type: none"> MTU0 と連動させて、相補 PWM、リセット同期 PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類 (チョッピング、レベル) の波形出力が選択可能

項目	RX130(MTU2a)	RX13T(MTU3c)
設定可能動作	【MTU5】 <ul style="list-style-type: none"> デッドタイム補償用カウンタ機能 インプットキャプチャ機能 (ノイズフィルタ設定可能) カウンタクリア動作 	【MTU5】 <ul style="list-style-type: none"> デッドタイム補償用カウンタとして使用することが可能
割り込み間引き機能	A/D コンバータの変換スタートトリガを間引き機能	相補 PWM モード時に、カウンタの山、谷での割り込み、および A/D コンバータの変換スタートトリガを間引くことが可能
割り込み要因	28 種類	28 種類
バッファ動作	レジスタデータの自動転送	レジスタデータの自動転送 (バッファレジスタからタイマレジスタへの転送)
トリガ生成	<ul style="list-style-type: none"> A/D コンバータの変換スタートトリガを生成可能 	<ul style="list-style-type: none"> A/D コンバータの変換開始トリガを生成可能 A/D 変換開始要求のディレイド機能により、任意のタイミングで A/D 変換開始が可能。また PWM 出力との同期動作が可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.46 マルチファンクションタイマパルスユニット 2/3 のレジスタ比較

レジスタ	ビット	RX130(MTU2a)	RX13T(MTU3c)
TCR2	-	-	タイマコントロールレジスタ 2
TMDR(RX130) TMDR1(RX13T)	MD[3:0]	モード選択ビット b3 b0 0000: ノーマルモード 0001: 設定しないでください 0010: PWM モード 1 0011: PWM モード 2 0100: 位相計数モード 1 0101: 位相計数モード 2 0110: 位相計数モード 3 0111: 位相計数モード 4 1000: リセット同期 PWM モード 1001: 設定しないでください。 101x: 設定しないでください。 1100: 設定しないでください。 1101: 相補 PWM モード 1 (山で転送) 1110: 相補 PWM モード 2 (谷で転送) 1111: 相補 PWM モード 3 (山と谷で転送)	モード選択ビット b3 b0 0000: ノーマルモード 0001: 設定しないでください 0010: PWM モード 1 0011: PWM モード 2 0100: 位相計数モード 1 0101: 位相計数モード 2 0110: 位相計数モード 3 0111: 位相計数モード 4 1000: リセット同期 PWM モード 1001: 位相計数モード 5 101x: 設定しないでください 1100: 設定しないでください 1101: 相補 PWM モード 1 (山で転送) 1110: 相補 PWM モード 2 (谷で転送) 1111: 相補 PWM モード 3 (山と谷で転送)
TMDR2A	-	-	タイマモードレジスタ 2
TMDR3	-	-	タイマモードレジスタ 3
MTU0.TIER2	TTGE2	-	A/D 変換開始要求許可 2 ビット
TSR	-	タイマステータスレジスタ リセット後の初期値が異なります	タイマステータスレジスタ
TCNTLW	-	-	タイマロングワードカウンタ
TGRALW TGRBLW	-	-	タイマロングワードジェネラル レジスタ

レジスタ	ビット	RX130(MTU2a)	RX13T(MTU3c)
MTU.TSTR(RX130) MTU.TSTRA(RX13T)	-	タイマスタートレジスタ	タイマスタートレジスタ
TSYR(RX130) TSYRA(RX13T)	-	タイマシンクロレジスタ	タイマシンクロレジスタ
TCSYSTR	-	-	タイマカウンタシンクロスタート レジスタ
TRWER(RX130) TRWERA(RX13T)	-	タイマリードライト許可レジスタ	タイマリードライトイネーブル レジスタ
TOER(RX130) TOERA(RX13T)	-	タイマアウトプットマスタ許可 レジスタ	タイマアウトプットマスタイネーブル レジスタ
TOCR1(RX130) TOCR1A(RX13T)	-	タイマアウトプットコントロール レジスタ 1	タイマアウトプットコントロール レジスタ 1
TOCR2(RX130) TOCR2A(RX13T)	-	タイマアウトプットコントロール レジスタ 2	タイマアウトプットコントロール レジスタ 2
TOLBR(RX130) TOLBRA(RX13T)	-	タイマアウトプットレベルバッファ レジスタ	タイマアウトプットレベルバッファ レジスタ
TGCR(RX130) TGCRA(RX13T)	-	タイマゲートコントロールレジスタ	タイマゲートコントロールレジスタ A
TCNTS(RX130) TCNTSA(RX13T)	-	タイマサブカウンタ	タイマサブカウンタ
TDDR(RX130) TDDRA(RX13T)	-	タイマデッドタイムデータレジスタ	タイマデッドタイムデータレジスタ
TCDR(RX130) TCDRA(RX13T)	-	タイマ周期データレジスタ	タイマ周期データレジスタ
TCBR(RX130) TCBRA(RX13T)	-	タイマ周期バッファレジスタ	タイマ周期バッファレジスタ
TITCR(RX130) TITCR1A(RX13T)	-	タイマ割り込み間引き設定レジスタ	タイマ割り込み間引き設定レジスタ 1
TITCNT(RX130) TITCNT1A(RX13T)	-	タイマ割り込み間引き回数カウンタ	タイマ割り込み間引き回数カウンタ 1
TBTER(RX130) TBTERA(RX13T)	-	タイマバッファ転送設定レジスタ	タイマバッファ転送設定レジスタ
TDER(RX130) TDERA(RX13T)	-	タイマデッドタイム許可レジスタ	タイマデッドタイムイネーブル レジスタ
TWCR(RX130) TWCRA(RX13T)	-	タイマ波形コントロールレジスタ	タイマ波形コントロールレジスタ
NFCR(RX130) NFCRn(RX13T)	-	ノイズフィルタコントロールレジスタ	ノイズフィルタコントロールレジスタ n (n = 0~5)
MTU0.NFCRC	-	-	ノイズフィルタコントロールレジスタ C
TITMRA	-	-	タイマ割り込み間引きモードレジスタ
TITCR2A	-	-	タイマ割り込み間引き設定レジスタ 2
TITCNT2A	-	-	タイマ割り込み間引き回数カウンタ 2
TADSTRGR0	-	-	A/D 変換開始要求選択レジスタ 0

2.16 ポートアウトプットイネーブル 2/ポートアウトプットイネーブル 3

表 2.47 にポートアウトプットイネーブル 2/3 の概要比較を、表 2.48 にポートアウトプットイネーブル 2/3 のレジスタ比較を示します。

表 2.47 ポートアウトプットイネーブル 2/3 の概要比較

項目	RX130(POE2a)	RX13T(POE3C)
出力停止時の端子の状態	ハイインピーダンス	ハイインピーダンス
ハイインピーダンス制御対象端子	<ul style="list-style-type: none"> MTU の出力端子 <ul style="list-style-type: none"> —MTU0 端子 (MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) —MTU3 端子 (MTIOC3B, MTIOC3D) —MTU4 端子 (MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D) 	<ul style="list-style-type: none"> MTU の出力端子 <ul style="list-style-type: none"> —MTU0 端子 (MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) —MTU3 端子 (MTIOC3B, MTIOC3D) —MTU4 端子 (MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D)
ハイインピーダンス要求発生条件	<ul style="list-style-type: none"> 入力端子の変化 POE0#~POE3#、POE8#端子に信号が入力されたとき 出力端子の短絡 以下の組み合わせの出力信号レベル (アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 —MTIOC3B と MTIOC3D —MTIOC4A と MTIOC4C —MTIOC4B と MTIOC4D SPOER レジスタを設定したとき メインクロック発生回路の発振停止を検出したとき 	<ul style="list-style-type: none"> 入力端子の変化 POE0#、POE8#、POE10#端子に信号が入力されたとき 出力端子の短絡 以下の組み合わせの出力信号レベル (アクティブレベル)が 1 サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 —MTIOC3B と MTIOC3D —MTIOC4A と MTIOC4C —MTIOC4B と MTIOC4D SPOER レジスタを設定したとき メインクロック発生回路の発振停止を検出したとき コンパレータ C (CMPC)の出力を検出したとき
機能	<ul style="list-style-type: none"> POE0#~POE3#、POE8#の各入力端子に立ち下がりエッジ、PCLK/8 クロックごとに 16 回、PCLK/16 クロックごとに 16 回、PCLK/128 クロックごとに 16 回の Low サンプリグが設定可能 POE0#~POE3#端子の立ち下がりエッジまたは Low サンプリグによって、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能 POE8#端子の立ち下がりエッジまたは Low サンプリグによって、MTU0 出力端子をハイインピーダンスに設定可能 クロック発生回路が発振停止した場合、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能 	<ul style="list-style-type: none"> POE0#、POE8#、POE10#の各入力端子に立ち下がりエッジ、PCLK/8 × 16 回、PCLK/16 × 16 回、PCLK/128 × 16 回の Low サンプリグの設定が可能です POE0#、POE8#、POE10#端子の立ち下がりエッジ、または Low サンプリグによって、すべての制御対象端子の出力をハイインピーダンスにできます クロック発生回路が発振停止を検出した場合、すべての制御対象端子の出力をハイインピーダンスにできません

項目	RX130(POE2a)	RX13T(POE3C)
機能	<ul style="list-style-type: none"> MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1PCLK クロック以上続いた場合、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能 POE のレジスタ書き込みをすることで、MTU 相補 PWM 出力端子および MTU0 出力端子をハイインピーダンスに設定可能 POE0#~POE3#、POE8#の入力レベル検出結果または MTU 相補 PWM 出力端子の出力レベルの比較結果により、それぞれの割り込みを発生 	<ul style="list-style-type: none"> MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力をハイインピーダンスにできます コンパレータ C (CMPC)出力の検出によって、すべての制御対象端子の出力をハイインピーダンスにできません POE のレジスタの設定により、すべての制御対象端子の出力をハイインピーダンスにできます 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です

表 2.48 ポートアウトプットイネーブル 2/3 のレジスタ比較

レジスタ	ビット	RX130(POE2a)	RX13T(POE3C)
ICSR1	POE1M[1:0]	POE1 モード選択ビット	-
	POE2M[1:0]	POE2 モード選択ビット	-
	POE3M[1:0]	POE3 モード選択ビット	-
	POE1F	POE1 フラグ	-
	POE2F	POE2 フラグ	-
	POE3F	POE3 フラグ	-
ICSR2(RX130) ICSR3(RX13T)	PIE2(RX130) PIE3(RX13T)	ポート割り込み許可 2 ビット	ポート割り込み許可 3 ビット
ICSR4	-	-	入力レベルコントロール/ステータスレジスタ 4
ICSR3(RX130) ICSR6(RX13T)	-	入力レベルコントロール/ステータスレジスタ 3	入力レベルコントロール/ステータスレジスタ 6
ALR1	-	-	アクティブレベルレジスタ 1
SPOER	CH34HIZ(RX130) MTUCH34HIZ (RX13T)	MTU3、MTU4 出力 ハイインピーダンス許可ビット	MTU3、MTU4 端子 ハイインピーダンス許可ビット
	CH0HIZ(RX130) MTUCH0HIZ (RX13T)	MTU0 出力 ハイインピーダンス許可ビット (b1)	MTU0 端子 ハイインピーダンス許可ビット (b2)
POECR1	PE0ZE	MTIOC0A ハイインピーダンス許可ビット	-
	PE1ZE	MTIOC0B ハイインピーダンス許可ビット	-
	PE2ZE	MTIOC0C ハイインピーダンス許可ビット	-
	PE3ZE	MTIOC0D ハイインピーダンス許可ビット	-
	MTU0AZE	-	MTIOC0A(PB3)端子 ハイインピーダンス許可ビット
	MTU0BZE	-	MTIOC0B(PB2)端子 ハイインピーダンス許可ビット

レジスタ	ビット	RX130(POE2a)	RX13T(POE3C)
POECR1	MTU0CZE	-	MTIOC0C(PB1)端子 ハイインピーダンス許可ビット
	MTU0DZE	-	MTIOC0D(PB0)端子 ハイインピーダンス許可ビット
	MTU0A1ZE	-	MTIOC0A(PD3)端子 ハイインピーダンス許可ビット
	MTU0B1ZE	-	MTIOC0B(PD4)端子 ハイインピーダンス許可ビット
	MTU0C1ZE	-	MTIOC0C(PD5)端子 ハイインピーダンス許可ビット
	MTU0D1ZE	-	MTIOC0D(PD6)端子 ハイインピーダンス許可ビット
POECR2	-	ポートアウトプットイネーブル コントロールレジスタ 2 POECR2 は、8 ビットレジスタです。	ポートアウトプットイネーブル コントロールレジスタ 2 POECR2 は、 16 ビットレジスタです。
	P3CZEA(RX130) MTU4BDZE (RX13T)	MTU ポート 3 ハイインピーダンス許可ビット (b4)	MTIOC4B/MTIOC4D 端子 ハイインピーダンス許可ビット (b8)
	P2CZEA(RX130) MTU4ACZE (RX13T)	MTU ポート 2 ハイインピーダンス許可ビット (b5)	MTIOC4A/MTIOC4C 端子 ハイインピーダンス許可ビット (b9)
	P1CZEA(RX130) MTU3BDZE (RX13T)	MTU ポート 1 ハイインピーダンス許可ビット (b6)	MTIOC3B/MTIOC3D 端子 ハイインピーダンス許可ビット(b10)
POECR4	-	-	ポートアウトプットイネーブル コントロールレジスタ 4
POECR5	-	-	ポートアウトプットイネーブル コントロールレジスタ 5
POECMPFR	-	-	ポートアウトプットイネーブル コンパレータ出力検出フラグレジスタ
POECMPSEL	-	-	ポートアウトプットイネーブル コンパレータ要求選択レジスタ

2.17 コンペアマッチタイマ

表 2.49 にコンペアマッチタイマの概要比較を示します。

表 2.49 コンペアマッチタイマの概要比較

項目	RX130(CMT)	RX13T(CMT)
カウントクロック	<ul style="list-style-type: none"> 4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、PCLK/512 の中からチャンネルごとに選択可能 	<ul style="list-style-type: none"> 4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、PCLK/512 の中からチャンネルごとに選択可能
割り込み	コンペアマッチ割り込みをチャンネルごとに要求することが可能	コンペアマッチ割り込みをチャンネルごとに要求することが可能
イベントリンク機能 (出力)	CMT1 のコンペアマッチによりイベント信号出力	-
イベントリンク機能 (入力)	<ul style="list-style-type: none"> 設定したモジュールに対してリンク動作が可能 CMT1 のカウントスタート、イベントカウンタ、カウントリスタート動作が可能 	-
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.18 シリアルコミュニケーションインタフェース

表 2.50 にシリアルコミュニケーションインタフェースの概要比較を、表 2.51 に SCI チャンネル別仕様比較を、表 2.52 にシリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.50 シリアルコミュニケーションインタフェースの概要比較

項目		RX130(SCI _g , SCI _h)	RX13T(SCI _g , SCI _h)
チャンネル数		<ul style="list-style-type: none"> • SCI_g : 6 チャンネル • SCI_h : 1 チャンネル 	<ul style="list-style-type: none"> • SCI_g : 2 チャンネル • SCI_h : 1 チャンネル
シリアル通信方式		<ul style="list-style-type: none"> • 調歩同期式 • クロック同期式 • スマートカードインタフェース • 簡易 I²C バス • 簡易 SPI バス 	<ul style="list-style-type: none"> • 調歩同期式 • クロック同期式 • スマートカードインタフェース • 簡易 I²C バス • 簡易 SPI バス
転送速度		ポーレートジェネレータ内蔵により任意のビットレートを設定可能	ポーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		<ul style="list-style-type: none"> • 送信部 : ダブルバッファ構成による連続送信が可能 • 受信部 : ダブルバッファ構成による連続受信が可能 	<ul style="list-style-type: none"> • 送信部 : ダブルバッファ構成による連続送信が可能 • 受信部 : ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
割り込み要因		送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I ² C モード用)	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I ² C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への設定が可能	チャンネルごとにモジュールストップ状態への設定が可能
調歩同期式モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ / 奇数パリティ / パリティなし	偶数パリティ / 奇数パリティ / パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能
	スタートビットの検出	Low または立ち下がリエッジを選択可能	Low レベルまたは立ち下がリエッジを選択可能
	ブレイク検出	フレーミングエラー発生時、RXD _n 端子のレベルを直接リードすることでブレイクを検出可能	フレーミングエラー発生時、RXD _n 端子のレベルを直接読み出すことでブレイクを検出可能
	クロックソース	<ul style="list-style-type: none"> • 内部クロック/外部クロックの選択が可能 • TMR からの転送レートクロック入力が可能(SCI5, SCI6, SCI12) 	<ul style="list-style-type: none"> • 内部クロック/外部クロックの選択が可能 • MTU からの転送レートクロック入力が可能(SCI1, SCI5, SCI12)
	倍速モード	ポーレートジェネレータ倍速モードを選択可能	ポーレートジェネレータ倍速モードを選択可能
マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能	

項目		RX130(SCI _g , SCI _h)	RX13T(SCI _g , SCI _h)
調歩同期式モード	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTS _n 端子、RTS _n 端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出	受信時パリティエラーを検出するとエラーシグナルを自動送出
		送信時エラーシグナルを受信するとデータを自動再送信	送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	<ul style="list-style-type: none"> SSCL_n、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能 	<ul style="list-style-type: none"> SSCL_n、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SS _n #端子が High のとき、出力端子をハイインピーダンスにすることが可能	SS _n #端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を4種類から選択可能	クロック位相、クロック極性の設定を4種類から選択可能
拡張シリアルモード (SCI12のみ対応)	Start Frame 送信	<ul style="list-style-type: none"> Break Field Low width の出力が可能/出力完了割り込み機能あり バス衝突検出機能あり/検出割り込み機能あり 	<ul style="list-style-type: none"> Break Field Low width の出力が可能/出力完了割り込み機能あり バス衝突検出機能あり/検出割り込み機能あり
	Start Frame 受信	<ul style="list-style-type: none"> Break Field Low width の検出が可能/検出完了割り込み機能あり Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能 Control Field 1 にプライオリティインタラプトビットを設定可能 Break Field がない Start Frame にも対応可能 Control Field 0 がない Start Frame にも対応可能 ビットレート測定機能あり 	<ul style="list-style-type: none"> Break Field Low width の検出が可能/検出完了割り込み機能あり Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能 Control Field 1 にプライオリティインタラプトビットを設定可能 Break Field がない Start Frame にも対応可能 Control Field 0 がない Start Frame にも対応可能 ビットレート測定機能あり

項目		RX130(SCI _g , SCI _h)	RX13T(SCI _g , SCI _h)
拡張シリアルモード (SCI12のみ対応)	入出力制御機能	<ul style="list-style-type: none"> TXDX12/RXDX12 信号の極性選択が可能 RXDX12 信号にデジタルフィルタ機能を設定可能 RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 RXDX12 端子受信データサンプリングタイミング選択可能 	<ul style="list-style-type: none"> TXDX12/RXDX12 信号の極性選択が可能 RXDX12 信号にデジタルフィルタ機能を設定可能 RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 RXDX12 端子受信データサンプリングタイミング選択可能
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション機能		内蔵ボーレートジェネレータの出力補正により誤差を低減可能	内蔵ボーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能 (SCI5のみ対応)		<ul style="list-style-type: none"> エラー（受信エラー・エラーシグナル検出）イベント出力 受信データフルイベント出力 送信データエンプティイベント出力 送信終了イベント出力 	-

表 2.51 SCI チャンネル別仕様比較

項目	RX130(SCI _g , SCI _h)	RX13T(SCI _g , SCI _h)
調歩同期式モード	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI12
クロック同期式モード	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI12
スマートカードインタフェースモード	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI12
簡易 I ² C モード	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI12
簡易 SPI モード	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI12
拡張シリアルモード	SCI12	SCI12
TMR クロック入力(RX130) / MTU クロック入力(RX13T)	SCI5, SCI6, SCI12	SCI1, SCI5, SCI12
イベントリンク機能	SCI5	-

表 2.52 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX130(SCI _g , SCI _h)	RX13T(SCI _g , SCI _h)
SCR	CKE[1:0]	<p>クロックイネーブルビット</p> <p>SCMR.SMIF ビット = 0 のとき (調歩同期式の場合)</p> <p>b1 b0</p> <p>0 0 : 内蔵ポーレートジェネレータ SCKn 端子はハイインピーダンスになります</p> <p>0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周波数のクロックを出力します</p> <p>1 x : 外部クロック または TMR クロック^(注 1) 外部クロック使用時は、SCKn 端子からビットレートの 16 倍の周波数のクロックを入力してください。 SEMR.ABCS ビットが “1” のときは 8 倍の周波数のクロックを入力してください。 TMR クロック使用時^(注 1)は、SCKn 端子はハイインピーダンスになります。</p> <p>(クロック同期式の場合)</p> <p>b1 b0</p> <p>0 x : 内部クロック SCKn 端子はクロック出力端子となります</p> <p>1 x : 外部クロック SCKn 端子はクロック入力端子となります</p>	<p>クロックイネーブルビット</p> <p>SCMR.SMIF ビット = 0 のとき (調歩同期式の場合)</p> <p>b1 b0</p> <p>0 0 : 内蔵ポーレートジェネレータ SCKn 端子はハイインピーダンスになります</p> <p>0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周波数のクロックを出力します</p> <p>1 x : 外部クロック または MTU クロック 外部クロック使用時は、SCKn 端子からビットレートの 16 倍の周波数のクロックを入力してください。 SEMR.ABCS ビットが “1” のときは 8 倍の周波数のクロックを入力してください。 MTU クロック使用時は、SCKn 端子はハイインピーダンスになります。</p> <p>(クロック同期式の場合)</p> <p>b1 b0</p> <p>0 x : 内部クロック SCKn 端子はクロック出力端子となります</p> <p>1 x : 外部クロック SCKn 端子はクロック入力端子となります</p>
SEMR	ACS0	<p>調歩同期クロックソース セレクトビット</p> <p>(調歩同期モードのみ有効)</p> <p>0 : 外部クロック</p> <p>1 : TMR から出力される 2 つのコンペアマッチ出力の論理積(SCI5、SCI6、SCI12 のみ有効) SCI のチャンネルごとに使用できるコンペアマッチ出力が異なります</p>	<p>調歩同期クロックソース セレクトビット</p> <p>(調歩同期モードのみ有効)</p> <p>0 : 外部クロック</p> <p>1 : MTU から出力される 2 つのコンペアマッチ出力の論理積</p>

注 1. SCI5、SCI6、SCI12 のみ選択可能。

2.19 I²C バスインタフェース

表 2.53 に I²C バスインタフェースの概要比較を示します。

表 2.53 I²C バスインタフェースの概要比較

項目	RX130(RIICa)	RX13T(RIICa)
チャンネル数	1 チャンネル	1 チャンネル
通信フォーマット	<ul style="list-style-type: none"> I²C バスフォーマット/SMBus フォーマット マスタ/スレーブ選択可能 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保 	<ul style="list-style-type: none"> I²C バスフォーマット/SMBus フォーマット マスタ/スレーブ選択可能 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保
転送速度	~400kbps	ファストモード対応(~400 kbps)
SCL クロック	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能
コンディション発行・コンディション検出	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能
スレーブアドレス	<ul style="list-style-type: none"> スレーブアドレスを 3 セット設定可能 7 ビット/10 ビットアドレスフォーマット対応 (混在可能) ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能 	<ul style="list-style-type: none"> 異なるスレーブアドレスを 3 種類まで設定可能 7 ビット/10 ビットアドレスフォーマット対応(混在可能) ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能
アクリリッジ応答	<ul style="list-style-type: none"> 送信時、アクリリッジビットの自動ロード — ノットアクリリッジ受信時に次送信データ転送の自動中断が可能 受信時、アクリリッジビットの自動送出 — 8クロック目と9クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクリリッジビット応答のソフトウェア制御が可能 	<ul style="list-style-type: none"> 送信時、アクリリッジビットの自動ロード — ノットアクリリッジ受信時に次送信データ転送の自動中断が可能 受信時、アクリリッジビットの自動送出 — 8クロック目と9クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクリリッジビット応答のソフトウェア制御が可能
ウェイト機能	<ul style="list-style-type: none"> 受信時、SCL クロックの Low ホールドによるウェイトが可能 — 8クロック目と9クロック目の間をウェイト — 9クロック目と1クロック目の間をウェイト (WAIT 機能) 	<ul style="list-style-type: none"> 受信時、SCL クロックの Low ホールドによるウェイトが可能 — 8クロック目と9クロック目の間をウェイト — 9クロック目と1クロック目の間をウェイト
SDA 出力遅延機能	アクリリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能	アクリリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能

項目	RX130(RIICa)	RX13T(RIICa)
アービトレーション	<ul style="list-style-type: none"> マルチマスタ対応 <ul style="list-style-type: none"> —他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 —スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 —マスタ時、送信データ不一致でアービトレーションロスト検出可能 バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 スレーブ送信時、データ不一致でアービトレーションロスト検出可能 	<ul style="list-style-type: none"> マルチマスタ対応 <ul style="list-style-type: none"> —他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 —スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 —マスタ時、送信データ不一致でアービトレーションロスト検出可能 バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能(スタートコンディションの二重発行防止) ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 スレーブ送信時、データ不一致でアービトレーションロスト検出可能
タイムアウト検出機能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能
ノイズ除去	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能
割り込み要因	4 種類 <ul style="list-style-type: none"> 通信エラー/イベント発生 <ul style="list-style-type: none"> —AL 検出 —NACK 検出 —タイムアウト検出 —スタートコンディション検出 (リスタートコンディション含む) —ストップコンディション検出 受信データフル (スレーブアドレス一致時含む) 送信データエンプティ (スレーブアドレス一致時含む) 送信終了 	4 種類 <ul style="list-style-type: none"> 通信エラー/通信イベント発生 <ul style="list-style-type: none"> —アービトレーション検出 —NACK 検出 —タイムアウト検出 —スタートコンディション検出 (リスタートコンディション含む) —ストップコンディション検出 受信データフル (スレーブアドレス一致時含む) 送信データエンプティ (スレーブアドレス一致時含む) 送信終了
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
RIIC の動作モード	4 種類 <ul style="list-style-type: none"> —マスタ送信モード —マスタ受信モード —スレーブ送信モード —スレーブ受信モード 	4 種類 <ul style="list-style-type: none"> —マスタ送信モード —マスタ受信モード —スレーブ送信モード —スレーブ受信モード
イベントリンク機能 (出力)	4 種類(RIIC0) <ul style="list-style-type: none"> 通信エラー/通信イベント発生 <ul style="list-style-type: none"> —アービトレーション検出 —NACK 検出 —タイムアウト検出 —スタートコンディション検出 (リスタートコンディション含む) —ストップコンディション検出 受信データフル (スレーブアドレス一致時含む) 送信データエンプティ (スレーブアドレス一致時含む) 送信終了 	-

2.20 12 ビット A/D コンバータ

表 2.54 に 12 ビット A/D コンバータの概要比較を、表 2.55 に 12 ビット A/D コンバータのレジスタ比較を、表 2.56 に ADSTRGR レジスタに設定する A/D 起動要因比較を示します。

表 2.54 12 ビット A/D コンバータの概要比較

項目	RX130(S12ADE)	RX13T(S12ADF)
ユニット数	1 ユニット	1 ユニット (S12AD)
入力チャンネル	24 チャンネル	S12AD : 8 チャンネル
拡張アナログ機能	温度センサ出力、内部基準電圧	内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり 1.4 μ s (A/D 変換クロック ADCLK = 32MHz 動作時)	1 チャンネル当たり 1.4 μ s (A/D 変換クロック ADCLK = 32MHz 動作時)
A/D 変換クロック	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 —PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 —PCLK : ADCLK 周波数比 = 1 : 1、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います
データレジスタ	<ul style="list-style-type: none"> アナログ入力用 24 本、ダブルトリガモードでの A/D 変換データ二重化用 1 本 温度センサ用 1 本 内部基準電圧用 1 本 自己診断用 1 本 A/D 変換結果を 12 ビット A/D データレジスタに保持 A/D 変換結果の 12 ビット精度出力に対応 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット / 4 ビットで A/D データレジスタに保持 ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 	<ul style="list-style-type: none"> アナログ入力用 8 本、ダブルトリガモードでの A/D 変換データ二重化用 1 本、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本 内部基準電圧用 1 本 自己診断用 1 本 A/D 変換結果を 12 ビット A/D データレジスタに保持 A/D 変換結果の 12 ビット精度出力に対応 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット / 4 ビットで A/D データレジスタに保持 ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持 ダブルトリガモード拡張動作(特定トリガ種別で有効) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持

項目	RX130(S12ADE)	RX13T(S12ADF)
動作モード	<ul style="list-style-type: none"> ● シングルスキャンモード： <ul style="list-style-type: none"> —任意に選択した最大 24 チャンネルのアナログ入力を 1 回のみ A/D 変換 —温度センサ出力を 1 回のみ A/D 変換 —内部基準電圧を 1 回のみ A/D 変換 ● 連続スキャンモード： <ul style="list-style-type: none"> —任意に選択した最大 24 チャンネルのアナログ入力を繰り返し A/D 変換 ● グループスキャンモード： <ul style="list-style-type: none"> —任意に選択した最大 24 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 —グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 ● グループスキャンモード (グループ A 優先制御選択時) <ul style="list-style-type: none"> —グループ B の A/D 変換動作中にグループ A のトリガ入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 —グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行(再スキャン)の設定が可能 	<ul style="list-style-type: none"> ● シングルスキャンモード： <ul style="list-style-type: none"> —任意に選択したチャンネルのアナログ入力を 1 回のみ A/D 変換 —内部基準電圧を 1 回のみ A/D 変換 ● 連続スキャンモード： <ul style="list-style-type: none"> —任意に選択したチャンネルのアナログ入力を繰り返し A/D 変換 ● グループスキャンモード： <ul style="list-style-type: none"> —使用するグループの数は 2 つ (グループ A, B) と 3 つ (グループ A, B, C) が選択可能(グループの数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能) —任意に選択したチャンネルのアナログ入力をグループ A とグループ B または グループ A, B, C に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 —グループ A とグループ B と グループ C は、各々の変換開始条件 (同期トリガ) を選択することで異なるタイミングで変換開始可能 ● グループスキャンモード (グループ優先制御選択時) <ul style="list-style-type: none"> —低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。 —優先順位は、グループ A (高) >グループ B >グループ C (低) —優先グループのスキャン終了後、低優先グループのスキャンを再実行 (再スキャン) する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能
A/D 変換開始条件	<ul style="list-style-type: none"> ● ソフトウェアトリガ ● 同期トリガ マルチファンクションタイムパルスユニット(MTU)、イベントリンクコントローラ(ELC)からのトリガ ● 非同期トリガ 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能 	<ul style="list-style-type: none"> ● ソフトウェアトリガ ● 同期トリガ マルチファンクションタイムパルスユニット (MTU) からのトリガ ● 非同期トリガ 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能

項目	RX130(S12ADE)	RX13T(S12ADF)
機能	<ul style="list-style-type: none"> ● サンプルングステート数可変機能 ● 12 ビット A/D コンバータの自己診断機能 ● A/D 変換値加算モードと平均モードが選択可能 ● アナログ入力断線検出機能 (ディスチャージ機能/プリチャージ機能) ● ダブルトリガモード (A/D 変換データ二重化機能) ● A/D データレジスタオートクリア機能 ● コンペア機能 (ウィンドウ A、ウィンドウ B) ● コンペア機能使用時のリングバッファ (16 本) 	<ul style="list-style-type: none"> ● チャンネル専用サンプル&ホールド機能 (3ch) ● プログラマブルゲインアンプによる入力信号増幅機能 (3ch) ● サンプルングステート数可変機能 (チャンネルごとに設定可能) ● 12 ビット A/D コンバータの自己診断機能 ● A/D 変換値加算モードと平均モードが選択可能 ● アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能) ● ダブルトリガモード (A/D 変換データ二重化機能) ● A/D データレジスタオートクリア機能
割り込み要因	<ul style="list-style-type: none"> ● ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 ● ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 ● グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生 ● グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生 ● S12ADI、GBADI 割り込みでデータトランスファコントローラ(DTC)を起動可能 	<ul style="list-style-type: none"> ● ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求 (S12ADI) を発生 ● ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI) を発生 ● グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求 (S12ADI) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI) を発生。グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求 (GCADI) を発生 ● グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI) を発生。グループ B と グループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求 (GBADI/GCADI) を発生 ● S12ADI、GBADI、GCADI 割り込みでデータトランスファコントローラ (DTC) を起動可能

項目	RX130(S12ADE)	RX13T(S12ADF)
イベントリンク機能	<ul style="list-style-type: none"> グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生 グループスキャンモードでのグループ B のスキャン終了時に ELC イベント発生 すべてのスキャン終了時に ELC イベント発生 ELC からのトリガによりスキャン開始可能 シングルスキャンモードでのウィンドウコンペア機能のイベント条件に応じて、ELC イベント発生 	-
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.55 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX130(S12ADE)	RX13T(S12ADF)
ADDRy	-	A/D データレジスタ y (y = 0~7, 16~31)	A/D データレジスタ y (y = 0~7)
ADDBLDRA	-	-	A/D データ二重化レジスタ A
ADDBLDRB	-	-	A/D データ二重化レジスタ B
ADCSR	ADHSC	A/D 変換動作選択ビット	-
ADANSA1	-	A/D チャンネル選択レジスタ A1	-
ADANSB1	-	A/D チャンネル選択レジスタ B1	-
ADANSC0	-	-	A/D チャンネル選択レジスタ C0
ADADS1	-	A/D 変換値加算/平均機能チャンネル 選択レジスタ 1	-
ADEXICR	TSSAD	温度センサ出力 A/D 変換値 加算/平均モード選択ビット	-
	TSSA	温度センサ出力 A/D 変換選択ビット	-
ADGCTRGR	-	-	A/D グループ C トリガ選択レジスタ
ADSSTRn	-	A/D サンプリングステートレジスタ n (n = 0~7, L, T, O)	A/D サンプリングステートレジスタ n (n = 0~7, O)
ADSHCR	-	-	A/D サンプル&ホールド回路 コントロールレジスタ
ADELCCR	-	A/D イベントリンクコントロール レジスタ	-
ADGSPCR	LGRRS	-	再開チャンネル選択ビット
ADCMPCR	-	A/D コンペア機能コントロール レジスタ	-
ADCMPANSR0	-	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 0	-
ADCMPANSR1	-	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 1	-
ADCMPANSER	-	A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ	-
ADCMPLR0	-	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0	-
ADCMPLR1	-	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1	-

レジスタ	ビット	RX130(S12ADE)	RX13T(S12ADF)
ADCMPLER	-	A/D コンペア機能ウィンドウ A 拡張入力比較条件設定レジスタ	-
ADCMPDR0	-	A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ	-
ADCMPDR1	-	A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ	-
ADCMPSR0	-	A/D コンペア機能ウィンドウ A チャネルステータスレジスタ 0	-
ADCMPSR1	-	A/D コンペア機能ウィンドウ A チャネルステータスレジスタ 1	-
ADCMPSER	-	A/D コンペア機能ウィンドウ A 拡張入力チャネルステータスレジスタ	-
ADHVREFCNT	-	A/D 高電位/低電位基準電圧コントロールレジスタ	-
ADWINMON	-	A/D コンペア機能ウィンドウ A/B ステータスマニタレジスタ	-
ADCMPBNSR	-	A/D コンペア機能ウィンドウ B チャネル選択レジスタ	-
ADWINLLB	-	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ	-
ADWINULB	-	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ	-
ADCMPBSR	-	A/D コンペア機能ウィンドウ B チャネルステータスレジスタ	-
ADBUFn	-	A/D データ格納バッファレジスタ n (n = 0~15)	-
ADBUFEN	-	A/D データ格納バッファイネーブルレジスタ	-
ADBUFPTR	-	A/D データ格納バッファポインタレジスタ	-
ADPGACR	-	-	A/D プログラマブルゲインアンプコントロールレジスタ
ADPGAGS0	-	-	A/D プログラマブルゲインアンプゲイン設定レジスタ 0

表 2.56 ADSTRGR レジスタに設定する A/D 起動要因比較

ビット	RX130(S12ADE)	RX13T(S12ADF)
TRSB[5:0]	グループ B 専用 A/D 変換開始トリガ選択ビット b5 b0 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 1 : TRG0AN 0 0 0 0 1 0 : TRG0BN 0 0 0 0 1 1 : TRGAN 0 0 0 1 0 0 : TRG0EN 0 0 0 1 0 1 : TRG0FN 0 0 0 1 1 0 : TRG4AN 0 0 0 1 1 1 : TRG4BN 0 0 1 0 0 0 : TRG4ABN 0 0 1 0 0 1 : ELCTRG0	グループ B 専用 A/D 変換開始トリガ選択ビット b5 b0 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN
TRSA[5:0]	A/D 変換開始トリガ選択ビット b13 b8 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 0 : ADTRG0# 0 0 0 0 0 1 : TRG0AN 0 0 0 0 1 0 : TRG0BN 0 0 0 0 1 1 : TRGAN 0 0 0 1 0 0 : TRG0EN 0 0 0 1 0 1 : TRG0FN 0 0 0 1 1 0 : TRG4AN 0 0 0 1 1 1 : TRG4BN 0 0 1 0 0 0 : TRG4ABN 0 0 1 0 0 1 : ELCTRG0	A/D 変換開始トリガ選択ビット b13 b8 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 0 : ADTRG0# 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN

2.21 D/A コンバータ / コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ

表 2.57 に D/A コンバータの概要比較を、表 2.58 に D/A コンバータのレジスタ比較を示します。

表 2.57 D/A コンバータの概要比較

項目	RX130(DAa)	RX13T(DA)
分解能	8 ビット	8 ビット
出力チャンネル	2 チャンネル	1 チャンネル
アナログモジュールの 干渉対策	<ul style="list-style-type: none"> D/A 変換と A/D 変換の干渉対策 —12 ビット A/D コンバータが出力する 12 ビット A/D コンバータ同期 D/A 変換許可信号により、D/A 変換データの更新タイミングを制御する。 これにより、8 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。 	-
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
イベントリンク機能 (入力)	イベント信号の入力により、 チャンネル 0 の D/A 変換を開始可能	-

表 2.58 D/A コンバータのレジスタ比較

レジスタ	ビット	RX130(DAa)	RX13T(DA)
DADRm	-	D/A データレジスタ m (m = 0, 1)	D/A データレジスタ m (m = 0)
DACR	DAOE1	D/A 出力許可 1 ビット	-
DADPR	-	DADRm フォーマット選択レジスタ (m = 0, 1)	データレジスタフォーマット選択 レジスタ
DAADSCR	-	D/A A/D 同期スタート制御レジスタ	-

2.22 コンパレータ B/コンパレータ C

表 2.59 にコンパレータ B/C の概要比較を、表 2.60 にコンパレータ B/コンパレータ C のレジスタ比較を示します。

表 2.59 コンパレータ B/C の概要比較

項目	RX130(CMPBa)	RX13T(CMPC)
チャンネル数	2 チャンネル (コンパレータ B0、コンパレータ B1)	3 チャンネル (コンパレータ C0~コンパレータ C2)
アナログ入力電圧	<ul style="list-style-type: none"> CMPBn 端子への入力電圧 (n=0、1) 	<ul style="list-style-type: none"> CMPCnm 端子(n = チャンネル番号、m = 0~3)からの入力電圧
リファレンス入力電圧	CVREFBn 端子への入力電圧 (n=0、1) または内部基準電圧	CVREFC0 端子からの入力電圧または内蔵 D/A コンバータ 0 の出力電圧
比較結果	<ul style="list-style-type: none"> CPBFLG.CPBnOUT フラグの読み出し (n=0、1) 比較結果を CMPOBn 端子 (n=0、1) へ出力可能 	<ul style="list-style-type: none"> 比較結果を外部出力可能
デジタルフィルタ機能	<ul style="list-style-type: none"> デジタルフィルタの有無、サンプリング周波数を選択可能 	<ul style="list-style-type: none"> 3 種類のサンプリング周期の選択可能 フィルタ未使用も可能 ノイズフィルタを通した信号から割り込み要求出力、POE 要因出力の生成、およびレジスタを介して比較結果を読み出し可能
割り込み要求	<ul style="list-style-type: none"> コンパレータ B0 の比較結果が変化したとき コンパレータ B1 の比較結果が変化したとき 	<ul style="list-style-type: none"> 比較結果の有効エッジを検出して割り込み要求を発生 有効エッジは、比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジから選択可能
ELC へのイベント発生タイミング	<ul style="list-style-type: none"> コンパレータ B0 の比較結果が変化したとき コンパレータ B0 または B1 の比較結果が変化したとき 	-
選択機能	<ul style="list-style-type: none"> ウィンドウ機能 ウィンドウ機能 (低電位側リファレンス (VRFL) < CMPBn (n=0、1) < 高電位側リファレンス (VRFH)) の有効/無効選択可能 コンパレータ B 応答速度 高速モード/低速モードを選択可能 	-
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.60 コンパレータ B/コンパレータ C のレジスタ比較

レジスタ	ビット	RX130(CMPBa)	RX13T(CMPC)
CPBCNT1	-	コンパレータ B 制御レジスタ 1	-
CPBCNT2	-	コンパレータ B 制御レジスタ 2	-
CPBFLG	-	コンパレータ B フラグレジスタ	-
CPBINT	-	コンパレータ B 割り込み制御レジスタ	-
CPBF	-	コンパレータ B フィルタ選択レジスタ	-
CPBMD	-	コンパレータ B モード選択レジスタ	-
CPBREF	-	コンパレータ B リファレンス入力電圧選択レジスタ	-
CPBOCR	-	コンパレータ B 出力制御レジスタ	-
CMPCTL	-	-	コンパレータ制御レジスタ
CMPSEL0	-	-	コンパレータ入力切り替えレジスタ
CMPSEL1	-	-	コンパレータ基準電圧選択レジスタ
CMPMON	-	-	コンパレータ出力モニタレジスタ
CMPIOC	-	-	コンパレータ外部出力許可レジスタ

2.23 データ演算回路

表 2.61 にデータ演算回路の概要比較を示します。

表 2.61 データ演算回路の概要比較

項目	RX130(DOC)	RX13T(DOC)
データ演算機能	16 ビットデータの比較、加算、または減算	16 ビットデータの比較、加算、または減算
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能
割り込み	<ul style="list-style-type: none"> データ比較の結果が一致または不一致のとき データ加算の結果が"FFFFh"より大きくなったとき データ減算の結果が"0000h"より小さくなったとき 	<ul style="list-style-type: none"> データ比較の結果が一致または不一致のとき データ加算の結果が"FFFFh"より大きくなったとき データ減算の結果が"0000h"より小さくなったとき
イベントリンク機能(出力)	<ul style="list-style-type: none"> データ比較の結果が一致または不一致のとき データ加算の結果が"FFFFh"より大きくなったとき データ減算の結果が"0000h"より小さくなったとき 	-

2.24 RAM

表 2.62 に RAM の概要比較を示します。

表 2.62 RAM の概要比較

項目	RX130	RX13T
RAM 容量	最大 48K バイト	12K バイト
RAM アドレス	<ul style="list-style-type: none"> RAM 容量 48K バイト RAM0 : 0000 0000h ~ 0000 BFFFh RAM 容量 32K バイト RAM0 : 0000 0000h ~ 0000 7FFFh RAM 容量 16K バイト RAM0 : 0000 0000h ~ 0000 3FFFh RAM 容量 10K バイト RAM0 : 0000 0000h ~ 0000 27FFh 	<ul style="list-style-type: none"> RAM 容量 12K バイト RAM0 : 0000 0000h ~ 0000 2FFFh
アクセス	<ul style="list-style-type: none"> 読み出し、書き込みともに 1 サイクルで動作 RAM 有効/無効選択可能 	<ul style="list-style-type: none"> 読み出し、書き込みともに 1 サイクルで動作 RAM 有効/無効選択可能
消費電力低減機能	モジュールストップ状態への設定が可能	RAM0 をモジュールストップ状態への設定が可能

2.25 フラッシュメモリ

表 2.63 にフラッシュメモリの概要比較を示します。

表 2.63 フラッシュメモリの概要比較

項目	RX130	RX13T(FLASH)
メモリ容量	<ul style="list-style-type: none"> ユーザ領域：最大 512K バイト データ領域：8K バイト エクストラ領域：スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納 	<ul style="list-style-type: none"> ユーザ領域：最大 128K バイト データ領域：4K バイト エクストラ領域：スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納
アドレス	<ul style="list-style-type: none"> 容量が 512K バイトの場合 —FFF8 0000h~FFFF FFFFh 容量が 384K バイトの場合 —FFFA 0000h~FFFF FFFFh 容量が 256K バイトの場合 —FFFC 0000h~FFFF FFFFh 容量が 128K バイトの場合 —FFFE 0000h~FFFF FFFFh 容量が 64K バイトの場合 —FFFF 0000h~FFFF FFFFh 	<ul style="list-style-type: none"> 容量が 128K バイトの場合 —FFFE 0000h~FFFF FFFFh 容量が 64K バイトの場合 —FFFF 0000h~FFFF FFFFh
ソフトウェアコマンド	<ul style="list-style-type: none"> 以下のソフトウェアコマンドを実装 —プログラム、ブランクチェック、ブロックイレーズ、ユニーク ID リード エクストラ領域のプログラム用に以下のコマンドを実装 —スタートアップ領域情報プログラム、アクセスウィンドウ情報プログラム 	<ul style="list-style-type: none"> 以下のソフトウェアコマンドを実装 —プログラム、ブランクチェック、ブロックイレーズ、ユニーク ID リード エクストラ領域のプログラム用に以下のコマンドを実装 —スタートアップ領域情報プログラム、アクセスウィンドウ情報プログラム
イレーズ後の値	<ul style="list-style-type: none"> ROM：FFh E2 データフラッシュ：FFh 	<ul style="list-style-type: none"> ROM：FFh E2 データフラッシュ：FFh
割り込み	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み(FRDYI)が発生	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み(FRDYI)が発生
オンボードプログラミング	<ul style="list-style-type: none"> ブートモード(SCI インタフェース) —シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1)を調歩同期式モードで使用 —ユーザ領域とデータ領域を書き換え可能 ブートモード(FINE インタフェース) —FINE を使用 —ユーザ領域とデータ領域を書き換え可能 セルフプログラミング (シングルチップモード) —ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能 	<ul style="list-style-type: none"> ブートモード(SCI インタフェース) —シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1)を調歩同期式モードで使用 —ユーザ領域とデータ領域を書き換え可能 ブートモード(FINE インタフェース) —FINE を使用 —ユーザ領域とデータ領域を書き換え可能 セルフプログラミング (シングルチップモード) —ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能
オフボードプログラミング	本 MCU に対応したフラッシュプログラマを使用して、ユーザ領域とデータ領域の書き換えが可能	本 MCU に対応したフラッシュプログラマを使用して、ユーザ領域とデータ領域の書き換えが可能
ID コードプロテクト	<ul style="list-style-type: none"> ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 オンチップデバッグエミュレータ接続時、ID コードにより制御可能 	<ul style="list-style-type: none"> ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 オンチップデバッグエミュレータ接続時、ID コードにより制御可能
スタートアッププログラム保護機能	ブロック 0~15 の書き換えを安全に行うための機能	ブロック 0~15 の書き換えを安全に行うための機能

項目	RX130	RX13T(FLASH)
エリアプロテクション	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能
バックグラウンドオペレーション(BGO)機能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能

2.26 パッケージ

表 2.64 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.64 パッケージ

パッケージタイプ	RENESAS Code	
	RX130	RX13T
100 ピン LFQFP	○	×
80 ピン LFQFP	○	×
64 ピン LQFP	○	×
64 ピン LFQFP	○	×
32 ピン LQFP	×	○
32 ピン HWQFN	×	○

○ : パッケージあり(RENESAS Code は省略)、 × : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 48ピンパッケージ

表 3.1 に 48 ピンパッケージ端子機能の比較を示します。

表 3.1 48 ピンパッケージ端子機能の比較

48ピン	RX130(48ピン LFQFP/HWQFN)	RX13T(48ピン LFQFP/HWQFN)
1	VCL	VCL
2	MD/FINED	MD/FINED
3	RES#	RES#
4	XTAL/P37	XTAL/P37
5	VSS	VSS
6	EXTAL/P36	EXTAL/P36
7	VCC	VCC
8	P35/NMI	PE2/POE10#/NMI/IRQ0
9	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/SS1#/TS1/IRQ1	PD6/MTIOC0D/CTS1#/RTS1#/SS1#/IRQ5/ADST0
10	P30/MTIOC4B/TMRI3/POE8#/RXD1/SMISO1/SSCL1/TS2/IRQ0	PD5/MTIOC0C/RXD1/SMISO1/SSCL1/IRQ3
11	P27/MTIOC2B/TMCI3/SCK1/TS3	PD4/MTIOC0B/SCK1/IRQ2
12	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/TS4	PD3/MTIOC0A/TXD1/SMOSI1/SSDA1
13	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/SCK1/MISOA/SDA0/IRQ7	PB7/MTIOC3C/MTCLKD/RXD1/SMISO1/SSCL1/RXD5/SMISO5/SSCL5/IRQ5
14	P16/MTIOC3C/MTIOC3D/TMO2/TXD1/SMOSI1/SSDA1/MOSIA/SCL0/IRQ6/ADTRG0#	PB6/MTIOC1B/MTIOC3A/TXD1/SMOSI1/SSDA1/TXD5/SMOSI5/SSDA5
15	P15/MTIOC0B/MTCLKB/TMCI2/RXD1/SMISO1/SSCL1/TS5/IRQ5	PB5/ADTRG0#
16	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1#/SS1#/TS6/IRQ4	PB4/POE8#/IRQ3
17	PH3/TMCI0/TS7	PB3/MTIOC0A/CACREF/SCK5/SCK12
18	PH2/TMRI0/TS8/IRQ1	PB2/MTIOC0B/MTCLKC/ADSM0/TXD5/SMOSI5/SSDA5/SDA0
19	PH1/TMO0/TS9/IRQ0	PB1/MTIOC0C/MTIC5W/MTCLKA/RXD5/SMISO5/SSCL5/SCL0/IRQ2
20	PH0/TS10/CACREF	PB0/MTIOC0D/MTIOC2A/MTCLKB/TXD12/TXDX12/SIOX12/SMOSI12/SSDA12
21	PC7/MTIOC3A/TMO2/MTCLKB/MISOA/TS13/CACREF	PA3/MTIOC1B/MTIOC2A/CTS12#/RTS12#/SS12#
22	PC6/MTIOC3C/MTCLKA/TMCI2/MOSIA/TS14	PA2/MTIOC1A/MTIOC2B/CTS5#/RTS5#/SS5#/IRQ4
23	PC5/MTIOC3B/MTCLKD/TMRI2/RSPCKA/TS15	P94/MTIOC2B/MTIC5U/MTCLKA/RXD12/RXDX12/SMISO12/SSCL12/IRQ1
24	PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/SCK5/SSLA0/TSCAP	P93/MTIOC1A/MTIC5V/SCK5/SCK12/IRQ0/ADTRG0#
25	PB5/PC3 ^(注1) /MTIOC2A/MTIOC1B/TMRI1/POE1#/TS20	P76/MTIOC4D

48 ピン	RX130(48 ピン LFQFP/HWQFN)	RX13T(48 ピン LFQFP/HWQFN)
26	PB3/PC2 ^(注1) /MTIOC0A/MTIOC4A/TMO0/ POE3#/SCK6/TS22	P75/MTIOC4C
27	PB1/PC1 ^(注1) /MTIOC0C/MTIOC4C/TMCI0/ TXD6/SMOSI6/SSDA6/TS24/IRQ4/CMPOB1	P74/MTIOC3D
28	VCC	P73/MTIOC4B
29	PB0/PC0 ^(注1) /MTIC5W/RXD6/SMISO6/ SSCL6/RSPCKA/TS25	P72/MTIOC4A
30	VSS	P71/MTIOC3B
31	PA6/MTIC5V/MTCLKB/TMCI3/POE2#/ CTS5#/RTS5#/SS5#/MOSIA/TS26	P70/POE0#/IRQ5
32	PA4/MTIC5U/MTCLKA/TMRI0/TXD5/ SMOSI5/SSDA5/SSLA0/TS28/IRQ5/ CVREFB1	VCC
33	PA3/MTIOC0D/MTCLKD/RXD5/SMISO5/ SSCL5/TS29/IRQ6/COMPB1	VSS
34	PA1/MTIOC0B/MTCLKC/SCK5/SSLA2/TS31	P24/MTIC5U/RXD5/SMISO5/SSCL5/IRQ3/ COMP0
35	PE4/MTIOC4D/MTIOC1A/TS33/AN020/ CMPA2/CLKOUT	P23/MTIC5V/CACREF/TXD5/SMOSI5/ SSDA5/IRQ4/COMP1
36	PE3/MTIOC4B/POE8#/CTS12#/RTS12#/ TS34/AN019/CLKOUT	P22/MTIC5W/IRQ2/COMP2
37	PE2/MTIOC4A/RXD12/RDX12/SSCL12/ TS35/IRQ7/AN018/CVREFB0	P47 ^(注2) /AN007/CMPC13
38	PE1/MTIOC4C/TXD12/TDX12/SIOX12/ SSDA12/AN017/COMPB0	P46 ^(注2) /AN006/CMPC03
39	P47 ^(注2) /AN007	P45 ^(注2) /AN005/CMPC22
40	P46 ^(注2) /AN006	P44 ^(注2) /AN004/CMPC12
41	P45 ^(注2) /AN005	P43 ^(注2) /AN003/CMPC02
42	P42 ^(注2) /AN002	P42 ^(注2) /AN002/CMPC20
43	P41 ^(注2) /AN001	P41 ^(注2) /AN001/CMPC10
44	VREFL0/PJ7 ^(注2)	P40 ^(注2) /AN000/CMPC00
45	P40 ^(注2) /AN000	AVCC0
46	VREFH0/PJ6 ^(注2)	AVSS0
47	AVCC0	P11/MTIOC3A/MTCLKA/POE8#/IRQ1/ CVREFC0
48	AVSS0	P10/MTCLKB/IRQ0

注 1. RX130 グループでは、PC0～PC3 はポート切り替え機能選択時のみ有効です。

注 2. これら端子の入出力バッファの電源は AVCC0 です。

4. 移行の際の留意点

RX13T グループと RX130 グループの相違について、いくつかの留意点があります。

ソフトウェアに関する留意点を「4.1 機能設計の留意点」で説明します。

4.1 機能設計の留意点

RX130 グループで動作するソフトウェアは RX13T グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なる場合があるため、十分に評価してください。

以下に RX13T グループと RX130 グループで異なる機能の設定に関し、ソフトウェアでの留意点について説明します。

モジュールおよび機能の相違点については「2.仕様の概要比較」を参照してください。詳細は「5.参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.1.1 例外ベクタテーブル

RX130 グループでは、例外テーブルレジスタ(EXTB)に設定した値を先頭アドレスとして、ベクタテーブルを可変に配置できますが、RX13T グループのベクタテーブルの配置アドレスは固定です。

4.1.2 ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

4.1.3 PB1 端子の入力レベル

RX13T グループでは、PB1 端子は、PB1PFS.PSEL で SCL 機能を選択し、RIIC の ICMR3.SMBS ビットで SMBus を選択した場合、入力レベルは TTL になります。これに伴い、PB1 のポートリードおよび IRQ2 の入力レベルも TTL となります。

4.1.4 カウンタ停止時の MTIOC 端子出力レベル

MTIOC 端子を出力状態で動作中に、TSTRA、TSTR の CSTn ビットに“0”を書くとカウンタが停止します。このとき、RX13T グループでは、相補 PWM モード/リセット同期 PWM モードでは、MTIOC 端子から TOCR1A レジスタまたは TOCR2A レジスタで設定した初期出力レベルが出力されます。

相補 PWM モード/リセット同期 PWM モード以外では、MTIOC 端子のアウトプットコンペア出力レベルは保持されます。

4.1.5 相補 PWM モード時の A/D 変換開始要求

RX13T グループでは、相補 PWM モード時は PWM 波形を生成するため、MTU4.TGRA は MTU4.TCNT だけではなく、MTU3.TCNT や TCNTSA とコンペアマッチの検出を行っています。そのため、MTU3.TCNT や TCNTSA とコンペアマッチが起こった際も TRGA4N を発生します。

MTU3、MTU4 を相補 PWM モードで動作させて、A/D 変換開始要求を発生させる場合は MTU4.TCNT と MTU4.TADCORA/TADCORB とのコンペアマッチによる A/D 変換開始要求を使用してください。

4.1.6 カウントクロックソースのパルス幅

RX130 グループと RX13T グループでは、MTU のカウントクロックソースのパルス幅が異なります。詳細は表 4.1 を参照してください。これ以下のパルス幅では正しく動作しませんのでご注意ください。

表 4.1 カウントクロックソースのパルス幅の比較

項目		RX130	RX13T
単エッジ		1.5 PCLK 以上	3PCLKB 以上
両エッジ		2.5 PCLK 以上	5PCLKB 以上
位相計数モード	位相差、オーバーラップ	1.5 PCLK 以上	3PCLKB 以上
	パルス幅	2.5 PCLK 以上	5PCLKB 以上

4.1.7 MTU 端子非選択時のハイインピーダンス制御

RX13T グループでは、POECCR1、POECCR2 レジスタで MTU 端子のハイインピーダンス制御を有効にしているときに制御条件を満たすと、MTU 機能がマルチプレクスされている端子は MTU 機能を選択していない場合でも、出力がハイインピーダンスになります。

4.1.8 A/D スキャン変換終了割り込みの発生

RX13T グループでは、ソフトウェアトリガでスキャンを開始した場合は、ダブルトリガモードを選択した場合であっても、スキャンが終了した時に ADCSR.ADIE ビットが“1”にセットされていれば A/D スキャン変換終了割り込みが発生します。

4.1.9 グループスキャンモードの A/D 変換開始トリガ

RX130 グループでは、グループスキャンモードでグループ A の A/D 変換開始トリガに非同期トリガを使用することはできませんが、RX13T グループでは非同期トリガも使用することができます。

4.1.10 A/D 変換スタートビット

RX13T グループでは、12 ビット A/D コンバータのグループ優先動作モード有効時 (ADCSR.ADCS[1:0] ビット=01b かつ ADGSPCR.PGS ビット=1) にシングルスキャン連続機能を使用 (ADGSPCR.GBRP ビット=1) した場合、ADCSR.ADST ビットは“1”を保持します。

4.1.11 12 ビット A/D コンバータのスキャン変換時間

RX130 グループと RX13T グループでは、スキャン変換時間が異なります。各グループの選択チャンネル数が n のシングルスキャンのスキャン変換時間 (t_{SCAN}) は、以下のように表されます。詳細は「5. 参考ドキュメント」の RX130 グループ、RX13T グループ ユーザーズマニュアルハードウェア編で、12 ビット A/D コンバータのアナログ入力のサンプリング時間とスキャン変換時間を参照してください。

$$\text{RX130: } t_{SCAN} = t_D + (t_{DIS} \times n) + t_{DIAG} + (t_{CONV} \times n) + t_{ED}$$

$$\text{RX13T: } t_{SCAN} = t_D + t_{SPLSH} + (t_{DIS} \times n) + t_{DIAG} + (t_{CONV} \times n) + t_{ED}$$

t_D	…スキャン変換開始遅延時間
t_{SPLSH}	…チャンネル専用サンプル & ホールド回路処理時間
t_{DIS}	…断線検出アシスト処理時間
t_{DIAG}	…自己診断変換時間
t_{CONV}	…A/D 変換処理時間
t_{ED}	…スキャン変換終了遅延時間

4.1.12 D/A コンバータの設定について

RX13T グループでは、コンパレータ C のリファレンス入力電圧に D/A コンバータの出力を使用する場合、D/A コンバータの設定は、コンパレータ C の動作を許可する前に実施し、D/A コンバータの出力が安定するまで(D/A 変換時間: t_{DCONV})待ってからコンパレータの動作を許可してください。D/A コンバータの設定を変更する場合も、一旦コンパレータの動作を停止させてから D/A コンバータの設定を変更し、D/A コンバータの出力が安定するまで待ってからコンパレータの動作を許可してください。

4.1.13 コンパレータ

RX13T グループでは、RX130 グループからコンパレータのレジスタが大幅に変更されています。ソフトウェアの互換性が低くなっていますので注意してください。

4.1.14 モジュールストップ時のコンパレータ C の動作

RX13T グループでは、コンパレータ C を動作させたままモジュールストップ状態に遷移すると、コンパレータ C のアナログ回路の動作が停止しないためアナログ電源電流はコンパレータ C 使用中と同等になります。モジュールストップ時にアナログ電源電流を低減する必要がある場合は、CMPCTL.HCMPON ビットを“0”にしてコンパレータ C を停止させてください。

4.1.15 ソフトウェアスタンバイモード時のコンパレータ C の動作

RX13T グループでは、コンパレータ C を動作させたままソフトウェアスタンバイモードに遷移すると、コンパレータ C のアナログ回路の動作が停止しないためアナログ電源電流はコンパレータ C 使用中と同等になります。ソフトウェアスタンバイモードでアナログ電源電流を低減する必要がある場合は、CMPCTL.HCMPON ビットを“0”にしてコンパレータ C を停止させてください。

4.1.16 12 ビット A/D コンバータがモジュールストップ中のコンパレータ C の動作

RX13T グループでは、プログラマブルゲインアンプ(PGA)と 12 ビット A/D コンバータは同じモジュールストップ信号で制御されていますので、12 ビット A/D コンバータがモジュールストップ中は、以下の PGA 出力の比較はできません。

- AN000 端子 PGA 出力
- AN001 端子 PGA 出力
- AN002 端子 PGA 出力

12 ビット A/D コンバータがモジュールストップ中でも、以下のアナログ端子は直接コンパレータに接続されていますので、比較が可能です。

- AN000 端子
- AN001 端子
- AN002 端子
- AN003 端子
- AN004 端子
- AN005 端子
- AN006 端子
- AN007 端子

5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX130 グループ ユーザーズマニュアル ハードウェア編 Rev3.00(R01UH0560JJ0300)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX13T グループ ユーザーズマニュアル ハードウェア編 Rev1.00(R01UH0822JJ0100)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

対応しているテクニカルアップデートはありません。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Feb.13.20	—	初版発行
1.10	Aug.30.21	71	2.26 パッケージ 表 2.64 パッケージ の改訂
		72	表 3.1 48 ピンパッケージ端子機能の比較 の表現改訂

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、リセットを解除してください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ放射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、変更、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、変更、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

- 当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な変更、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0—1 2020.10)

本社所在地

〒135—0061 東京都江東区豊洲 3—2—24（豊洲フォレストシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。