

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8SX ファミリ

PPG 通常動作（ユニット 0） – DMAC 転送 –

要旨

本アプリケーションノートでは、プログラマブルパルスジェネレータ（以下 PPG とする）機能の通常動作モードを使用し、パルス出力を行います。また、DMA コントローラ（以下 DMAC とする）を使用し、パルス出力の次のデータを転送します。

DMAC と連携動作することで、CPU の負荷を低減し、PPG のパルス出力の次のデータを転送することが可能になります。

動作確認デバイス

H8SX/1648、H8SX/1648A、H8SX/1648L、H8SX/1648G、H8SX/1648H グループ

はじめに

動作確認デバイスと同様の内部 I/O レジスタを持つ他の H8SX ファミリでも本プログラムを使用することができます。

ただし、一部の機能を機能追加、変更等で変更している場合がありますので、マニュアルで確認してください。このアプリケーションノートをご使用に際しては十分な評価を行ってください。

目次

1. 仕様	2
2. 適用条件	3
3. 使用機能説明	4
4. 動作説明	5
5. ソフトウェア説明	6
6. 注意事項	15
7. 参考ドキュメント	15

1. 仕様

本仕様は、PPG 機能を使用して、DMAC 転送により、16 バイトのデータをパルス出力します。そして、DMAC は、リピート転送により、再度 16 バイトのデータをパルス出力し続けます。

図 1 に、本アプリケーションノートの動作概要を示します。

また、以下に、本アプリケーションノート動作の詳細仕様を示します。

- PPG のパルス出力グループは、グループ 0 (PO0～PO3 端子) を使用します。
- PPG のパルス出力は、通常動作の直接出力モードを使用します。
- PPG の起動要因は、16 ビットパルスユニット (以下 TPU とする) チャンネル 0 のコンペアマッチを使用します。
- TPU のコンペアマッチ周期は、20 μ s とします。
- DMAC の起動要因は、TPU のアウトプットコンペアマッチを使用します。
- DMAC は、リピート転送モードを使用し、16 バイトのデータを PPG のネクストデータレジスタ (NDR) に転送させます。
- DMAC の転送データは、H'00、H'11、H'22、・・・、H'DD、H'EE、H'FF の 16 バイトを使用します。

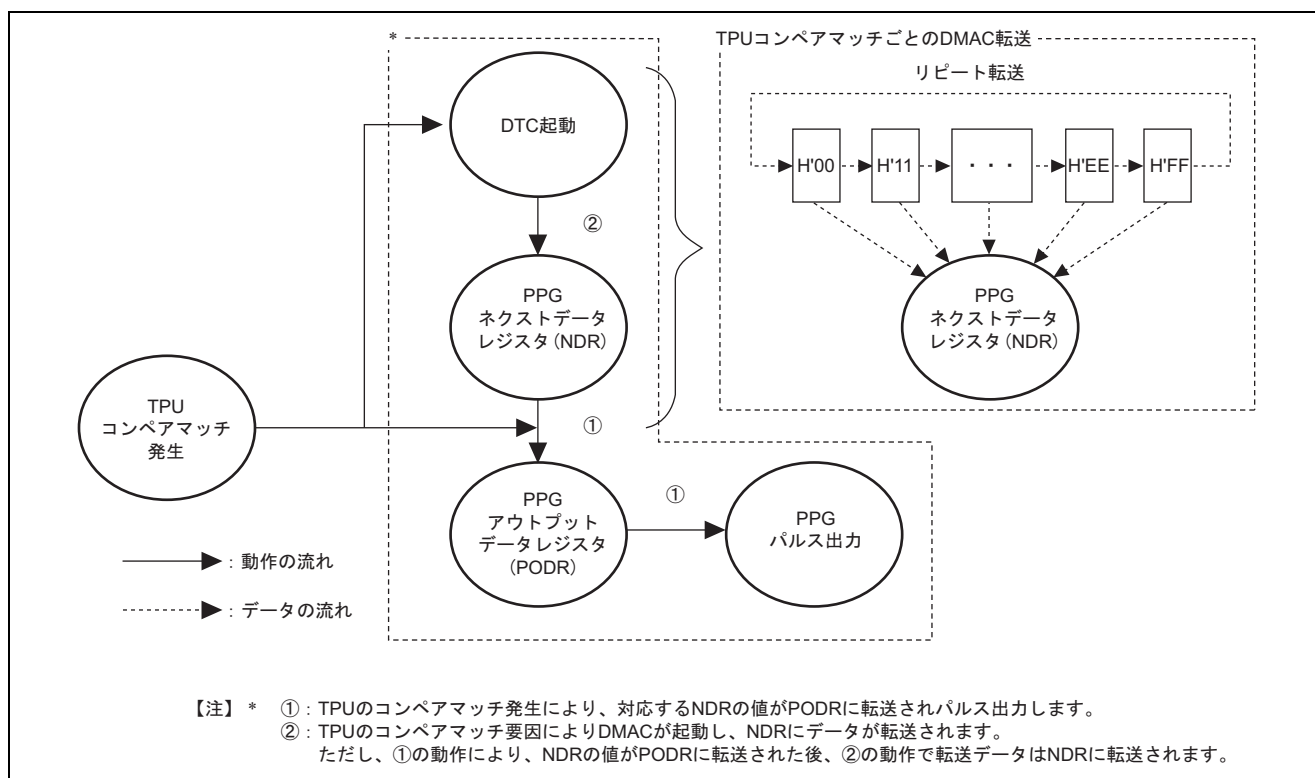


図 1 動作概要図

2. 適用条件

表 1 適用条件

項目	内容
動作周波数	入力クロック : 12.5MHz システムクロック (I ϕ) : 50MHz (12.5MHz の 4 通倍) 周辺モジュールクロック (P ϕ) : 25MHz (12.5MHz の 2 通倍) 外部バスクロック (B ϕ) : 50MHz (12.5MHz の 4 通倍)
動作電圧	3.3V
動作モード	モード 7 (MD2 = 1, MD1 = 1, MD0 = 1)
統合開発環境	High-performance Embedded Workshop (HEW) Ver.4.04.01
C/C++コンパイラ	ルネサステクノロジ製 H8S,H8/300 C/C++ Compiler (V6.02.00)
コンパイルオプション	-cpu = H8SXA:24MD, -optimize = 1
最適化リンカージェディタ	ルネサステクノロジ製 Optimizing Linkage Editor (V9.03.00)
リンカオプション	start = PResetPRG,PlntPRG/0400, P,C,C\$DSEC,C\$BSEC,D/0800, B,R/0FF2000, S/0FFBE00

3. 使用機能説明

3.1 プログラマブルパルスジェネレータ

プログラマブルパルスジェネレータ（PPG）は、16 ビットタイマパルスユニット（以下 TPU とする）をタイムベースとしてパルスを出します。PPG は 4 ビット単位のパルス出力グループ 7～0 から構成されており、これらは同時に動作させることも、独立に動作させることもできます。

図 2 に、PPG 概要図を示します。

PPG は、ネクストデータイネーブルレジスタ（NDER）の対応するビットをそれぞれ 1 にセットすることによりパルス出力状態となります。初期出力値は対応するアウトプットデータレジスタ（PODR）の初期設定値により決まります。その後、PPG 出力コントロールレジスタ（PCR）で指定したコンペアマッチが発生すると、対応するネクストデータレジスタ（NDR）の値がそれぞれ PODR に転送されて出力値が更新されます。次のコンペアマッチが発生するまでに NDR に出力データをライトすることにより、コンペアマッチのたびに最大 16 ビットのデータを順次出力することができます。

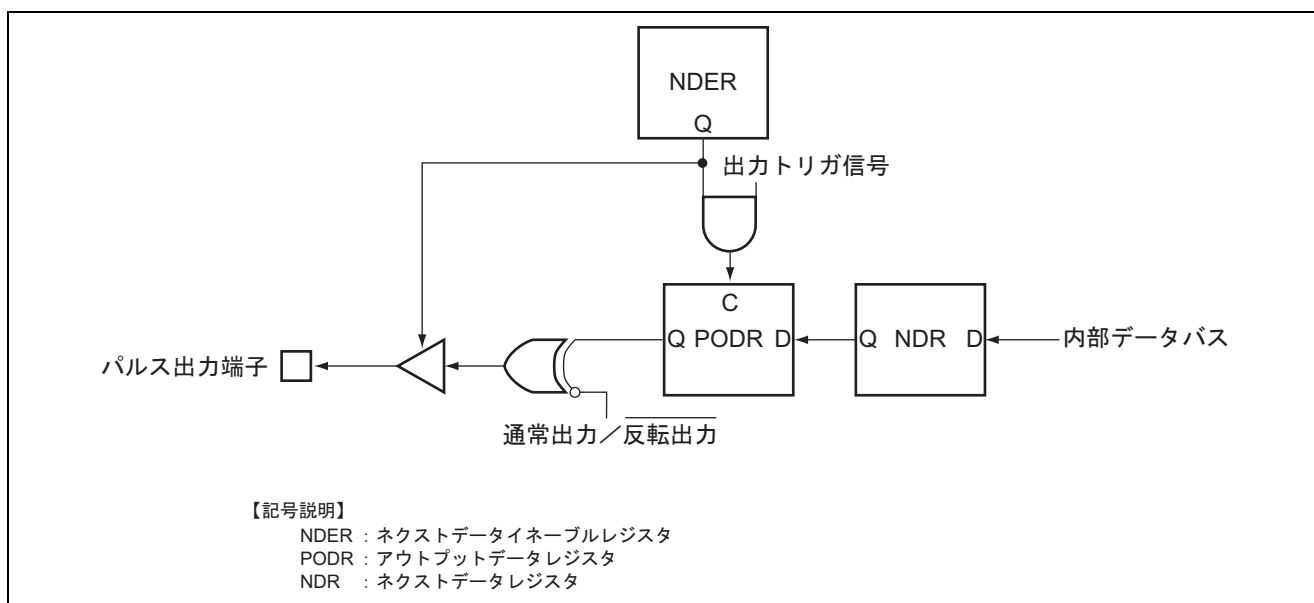


図 2 PPG 概要

4. 動作説明

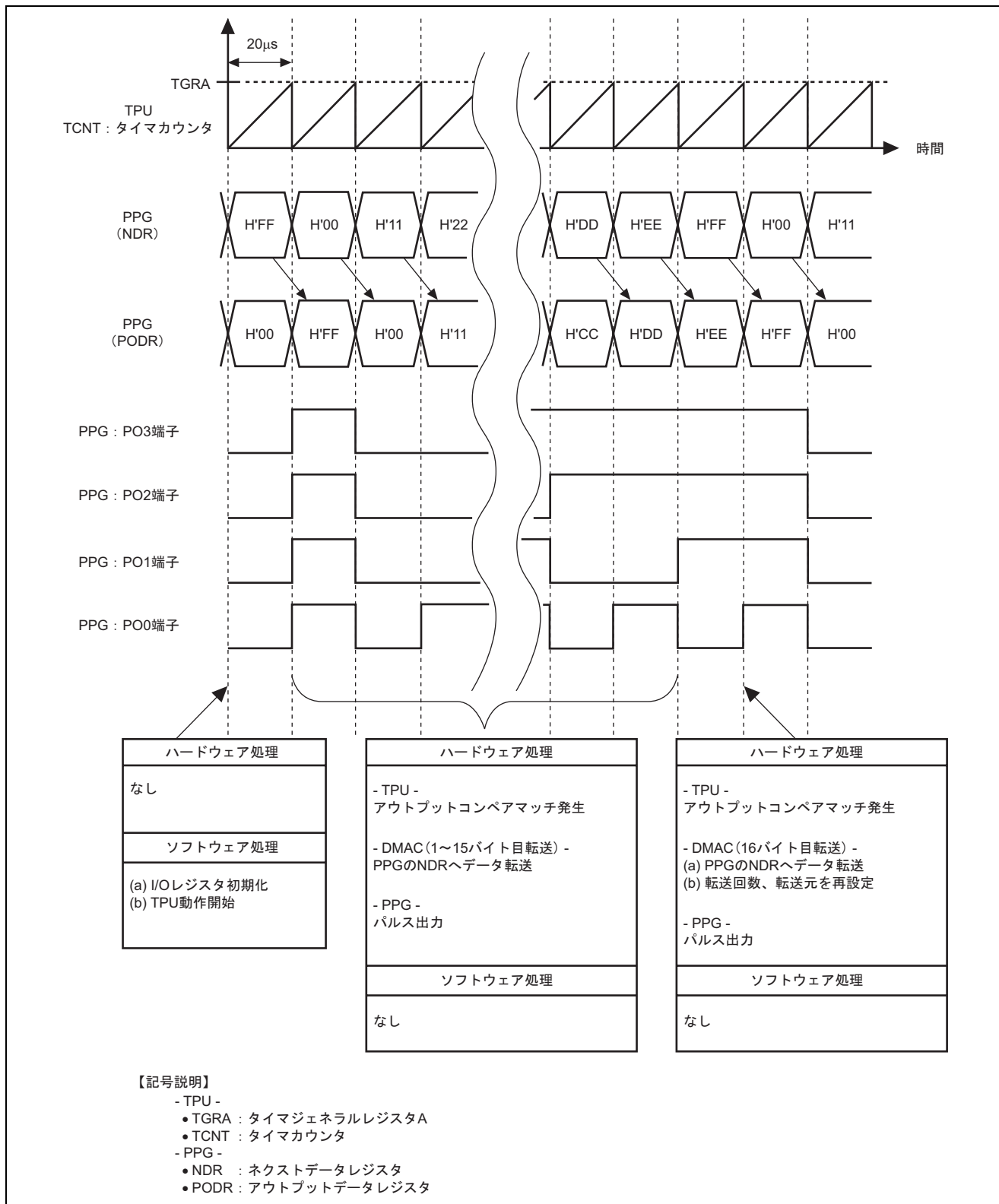


図 3 動作説明

5. ソフトウェア説明

5.1 記号定数

表 2 記号定数一覧

定数名	設定値	内容	使用関数
MAX_PPG_DATA_CNT	16	最大 PPG 出力データカウンタ数	—

5.2 ROM 化変数

表 3 ROM 化変数一覧

型名	変数名	設定値	内容	使用関数
const unsigned char	c_ppg_data[MAX_PPG_DATA_CNT]	0x00, 0x11, 0x22, 0x33, 0x44, 0x55, 0x66, 0x77, 0x88, 0x99, 0xAA, 0xBB, 0xCC, 0xDD, 0xEE, 0xFF	PPG 出力データ	init

5.3 関数一覧

表 4 関数一覧

関数名	機能
PowerON_Reset	初期設定関数 スタックポインタ（SP）の初期化、割り込みマスクビットの設定、未初期化／初期化データの設定、main 関数の呼び出し。
main	メイン関数 init 関数の呼び出し、TPU 動作開始。
init	I/O レジスタ初期化関数 各レジスタの初期化。

5.4 関数説明

5.4.1 PowerON_Reset 関数

(1) 機能概要

PowerON_Reset 関数では、スタックポインタ（SP）を初期化し、組み込み関数や標準ライブラリ関数を用いて、割り込みマスクビットの設定や未初期化／初期化データを設定します。そして、main 関数を呼び出します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部レジスタ説明

なし

(5) フローチャート

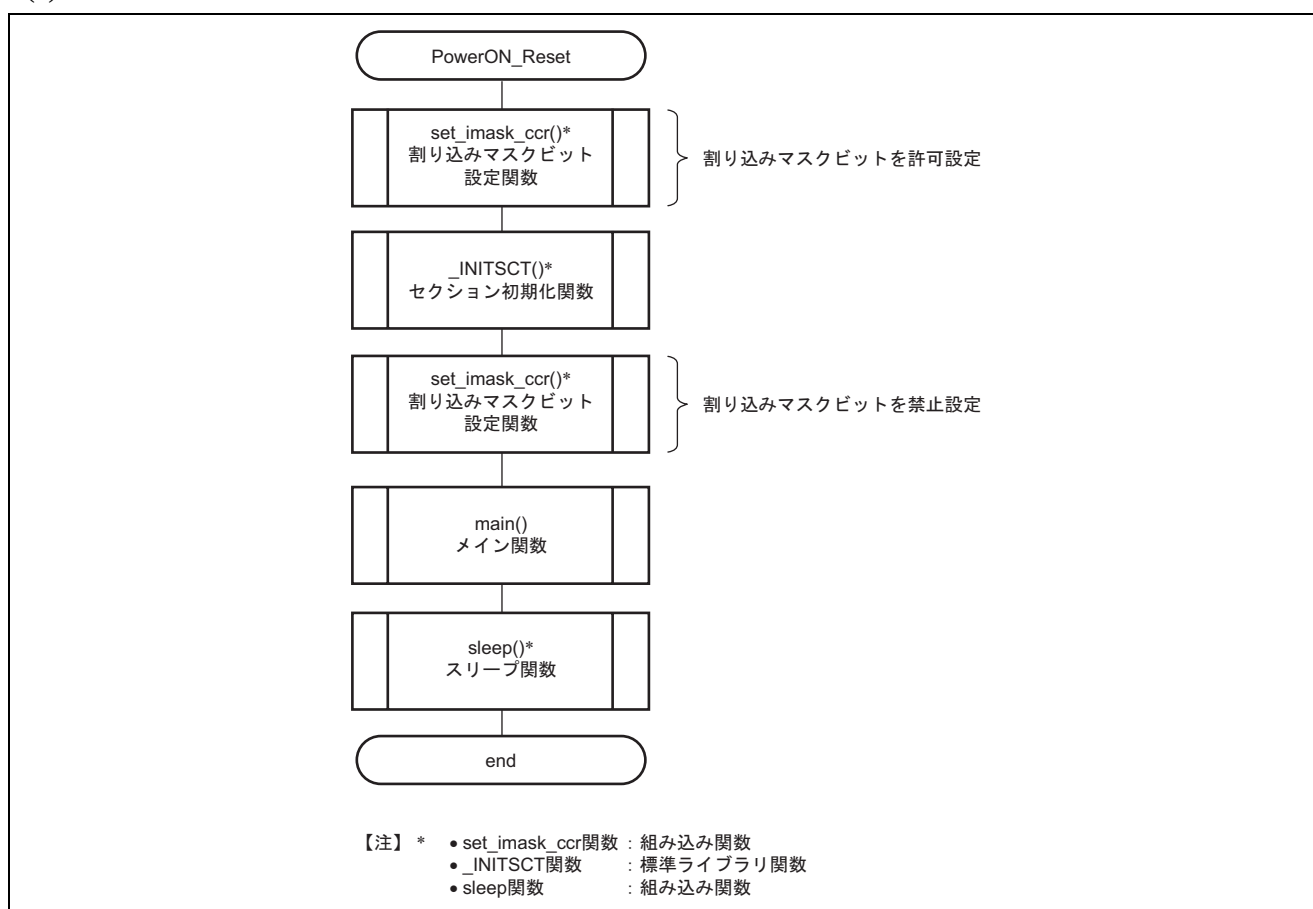


図 4 フローチャート(PowerON_Reset)

5.4.2 main 関数

(1) 機能概要

main 関数では、init 関数で各レジスタを初期化し、TPU を動作します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本タスク例において使用している値であり、初期値とは異なります。

- タイマスタートレジスタ（TSTR） ビット数：8 アドレス：H'FFFFBC

ビット	ビット名	設定値	R/W	機能
0	CST0	1	R/W	カウンタスタート 0 TCNT の動作または停止を選択します。 1：TCNT0 はカウント動作

(5) フローチャート

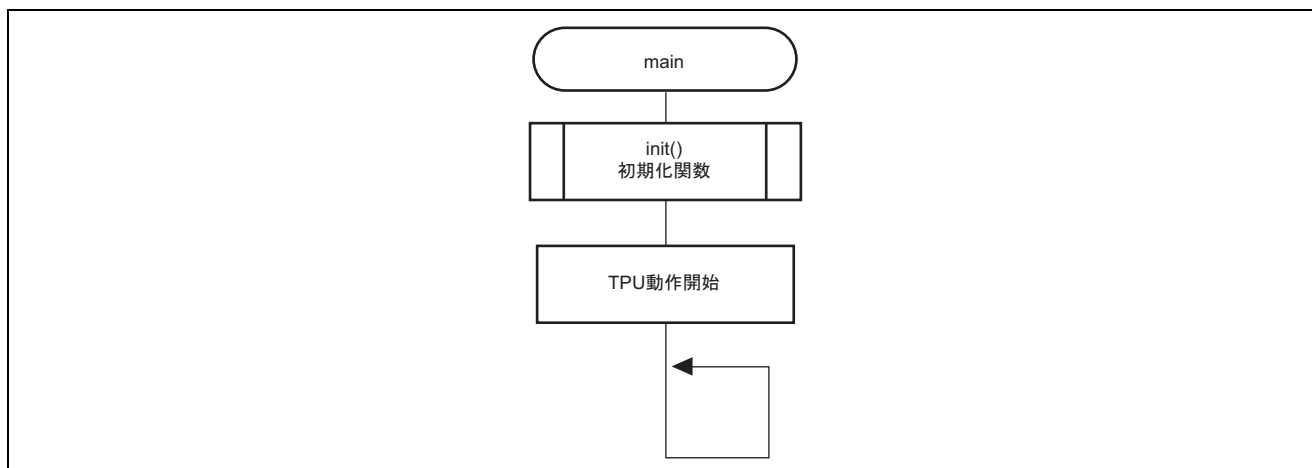


図 5 フローチャート（main）

5.4.3 init 関数

(1) 機能概要

init 関数では、各レジスタを初期化します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本タスク例において使用している値であり、初期値とは異なります。

- システムクロックコントロールレジスタ (SCKCR) ビット数：16 アドレス：H'FFFD C4

ビット	ビット名	設定値	R/W	機能
10	ICK2	0	R/W	システムクロック (I ϕ) セレクト CPU、DMAC、DTC モジュールとシステムクロックの周波数を選択します。 000：入力クロック×4
9	ICK1	0	R/W	
8	ICK0	0	R/W	
6	PCK2	0	R/W	周辺モジュールクロック (P ϕ) セレクト 周辺モジュールクロックの周波数を選択します。 001：入力クロック×2
5	PCK1	0	R/W	
4	PCK0	1	R/W	
2	BCK2	0	R/W	外部バスクロック (B ϕ) セレクト 外部バスクロックの周波数を選択します。 000：入力クロック×4
1	BCK1	0	R/W	
0	BCK0	0	R/W	

- MSTPCRA はモジュールストップモードの制御を行います。1 のとき対応するモジュールは、モジュールストップモードになり、クリアするとモジュールストップモードは解除されます。

- モジュールストップコントロールレジスタ A (MSTPCRA) ビット数：16 アドレス：H'FFFD C8

ビット	ビット名	設定値	R/W	機能
15	ACSE	0	R/W	全モジュールクロックストップモードイネーブル MSTPCR で制御されるすべてのモジュールがモジュールストップ状態に設定された上で、CPU が SLEEP 命令を実行した場合にバスコントローラと I/O ポートも動作をストップして、消費電流を低減する全モジュールクロックストップモードの許可または禁止を設定します。 0：全モジュールクロックストップモード禁止
0	MSTPA0	0	R/W	16 ビットタイマパルスユニット (TPU チャンネル 5~0)

- MSTPCRB はモジュールストップモードの制御を行います。1 のとき対応するモジュールは、モジュールストップモードになり、クリアするとモジュールストップモードは解除されます。

- モジュールストップコントロールレジスタ B (MSTPCRB) ビット数：16 アドレス：H'FFFD CA

ビット	ビット名	設定値	R/W	機能
15	MSTPB15	0	R/W	プログラマブルパルスジェネレータ (PPG_0：PO15~PO0)

- タイマスタートレジスタ（TSTR） ビット数：8 アドレス：H'FFFFBC

ビット	ビット名	設定値	R/W	機能
0	CST0	0	R/W	カウンタスタート 0 TCNT の動作または停止を選択します。 0：TCNT0 のカウント動作は停止

- タイマステータスレジスタ（TSR） ビット数：8 アドレス：H'FFFFC5

ビット	ビット名	設定値	R/W	機能
0	TGFA	0	R(W)	インプットキャプチャ／アウトプットコンペアマッチフラグ A TGRA のインプットキャプチャまたはコンペアマッチの発生を示すステータスフラグです。 [クリア条件] TGFA=1 の状態で TGFA をリード後、TGFA に 0 ライトしたとき

- タイマコントロールレジスタ（TCR） ビット数：8 アドレス：H'FFFFC0

ビット	ビット名	設定値	R/W	機能
7	CCLR2	0	R/W	カウンタクリア 2,1,0 TCNT のカウンタクリア要因を選択します。 001：TGRA のコンペアマッチ／インプットキャプチャで TCNT クリア
6	CCLR1	0	R/W	
5	CCLR0	1	R/W	
4	CKEG1	0	R/W	クロックエッジ 1,0 入力クロックのエッジを選択します。 00：内部クロックは、立ち下がりエッジでカウント
3	CKEG0	0	R/W	
2	TPSC2	0	R/W	タイマプリスケアラ 2,1,0 TCNT のカウンタクロックを選択します。 000：内部クロック Pφ/1 でカウント
1	TPSC1	0	R/W	
0	TPSC0	0	R/W	

- タイマモードレジスタ（TMDR） ビット数：8 アドレス：H'FFFFC1

ビット	ビット名	設定値	R/W	機能
4	BFA	0	R/W	バッファ動作 A TGRA を通常動作させるか、TGRA と TGRC を組み合わせてバッファ動作させるかを設定します。 0：TGRA は通常動作
3	MD3	0	R/W	モード 3～0 MD3～MD0 はタイマの動作モードを設定します。 0000：通常動作
2	MD2	0	R/W	
1	MD1	0	R/W	
0	MD0	0	R/W	

- タイマ I/O コントロールレジスタ H (TIORH) ビット数：8 アドレス：H'FFFFC2
- タイマ I/O コントロールレジスタ L (TIO RL) ビット数：8 アドレス：H'FFFFC3

ビット	ビット名	設定値	R/W	機能
3	IOA3	0	R/W	I/O コントロール A3～A0 TGRA の機能を設定します。 0000：TIOCA 端子は出力禁止
2	IOA2	0	R/W	
1	IOA1	0	R/W	
0	IOA0	0	R/W	

- タイマインタラプトイネーブルレジスタ (TIER) ビット数：8 アドレス：H'FFFFC4

ビット	ビット名	設定値	R/W	機能
0	TGIEA	1	R/W	TGR インタラプトイネーブル A TSR の TGFA ビットが 1 にセットされたとき、TGFA ビットによる割り込み要求 (TGIA) を許可または禁止します。 1：TGFA ビットによる割り込み要求 (TGIA) を許可

- タイマカウンタ (TCNT) ビット数：16 アドレス：H'FFFFC6
機能：TCNT は、16 ビットのリード／ライト可能なカウンタです。
設定値：H'0000
- タイマジェネラルレジスタ A (TGRA) ビット数：8 アドレス：H'FFFFC8
機能：TGRA は、16 ビットのリード／ライト可能なアウトプットコンペア／インプットキャプチャ兼用のレジスタです。
設定値：H'01F3（周期：20μs）

- タイマシンクロレジスタ (TSYR) ビット数：8 アドレス：H'FFFFBD

ビット	ビット名	設定値	R/W	機能
0	SYNC0	0	R/W	タイマ同期 0 他のチャネルとの独立動作または同期動作を選択します。 0：TCNT0 は独立動作

- アウトプットデータレジスタ L (PODRL) ビット数：8 アドレス：H'FFFF7B
機能：PODRL は、パルス出力値が格納されます。
設定値：H'00
- ネクストデータイネーブルレジスタ H (NDERH) ビット数：8 アドレス：H'FFFF79
機能：NDERH は、PPG によるパルス出力端子をビット単位で選択します。"1"にセットすると選択された出力トリガによって NDRH の対応するビットから PODRH へデータが転送されます。クリアされているビットは、NDRH から PODRH へのデータ転送は行われません。
設定値：H'00

- ネクストデータインーブルレジスタ L (NDERL) ビット数：8 アドレス：H'FFFF78
機能：NDERL は、PPG によるパルス出力端子をビット単位で選択します。"1"にセットすると選択された出力トリガによって NDRL の対応するビットから PODRL へデータが転送されます。クリアされているビットは、NDRL から PODRL へのデータ転送は行われません。
設定値：H'0F

- PPG 出力コントロールレジスタ (PCR) ビット数：8 アドレス：H'FFFF76

ビット	ビット名	設定値	R/W	機能
1	G0CMS1	0	R/W	グループ 0 コンペアマッチセレクト 1、0 パルス出力グループ 0 の出力トリガを選択します。 00：TPU チャネル 0 のコンペアマッチ
0	G0CMS0	0	R/W	

- PPG 出力モードレジスタ (PMR) ビット数：8 アドレス：H'FFFF77

ビット	ビット名	設定値	R/W	機能
4	G0INV	1	R/W	グループ 0 インバート パルス出力グループ 0 を直接出力させるか反転出力させるかを選択します。 1：直接出力
0	G0NOV	0	R/W	グループ 0 ノンオーバーラップ パルス出力グループ 0 を通常動作させるか、ノンオーバーラップ動作させるかを選択します。 0：通常動作（選択された TPU のコンペアマッチ A で出力値を更新）

- ネクストデータレジスタ L (NDRL) ビット数：8 アドレス：H'FFFF7D
機能：NDRL は、パルス出力の次のデータを格納します。NDR のアドレスは、パルス出力グループの出力トリガを同一に設定した場合と、異なる出力トリガを選択した場合とで異なります。
設定値：H'0F
- DMA ソースアドレスレジスタ (DSAR) ビット数：32 アドレス：H'FFFC00
機能：DSAR は、転送元のアドレスを指定するための 32 ビットのリード／ライト可能なレジスタです。
設定値：c_ppg_data[0] 番地
- DMA デスティネーションアドレスレジスタ (DDAR) ビット数：32 アドレス：H'FFFC04
機能：DDAR は、転送先のアドレスを指定するための 32 ビットのリード／ライト可能なレジスタです。
設定値：H'00FFFF7D (NDRL レジスタ番地)
- DMA ブロックサイズレジスタ (DBSR) ビット数：32 アドレス：H'FFFC10
機能：DBSR は、リピートサイズ、ブロックサイズを設定します。
設定値：H'00100010

- DMA モジュールリクエストセレクトレジスタ（DMRSR） ビット数：8 アドレス：H'FFFD20
機能：DMRSR は、内蔵モジュール割り込み要因を指定する 8 ビットのリード／ライト可能な 8 ビットのレジスタです。
設定値：H'58（TGI0A）

- DMA アドレスコントロールレジスタ（DACR） ビット数：32 アドレス：H'FFFC18

ビット	ビット名	設定値	R/W	機能
31	AMS	0	R/W	アドレスモードセレクト アドレスモードをデュアルアドレスモードとシングルアドレスモードから選択します。 0：デュアルアドレスモード
21 20	SAT1 SAT0	1 0	R/W R/W	ソースアドレス更新モード 1、0 ソースアドレス（DSAR）の増減を選択します。 10：ソースアドレスは増加
17 16	DAT1 DAT0	0 0	R/W R/W	デスティネーションアドレス更新モード 1、0 デスティネーションアドレス（DDAR）の増減を選択します。 00：デスティネーションアドレスは固定

- DMA モードコントロールレジスタ（DMDR） ビット数：32 アドレス：H'FFFC14

ビット	ビット名	設定値	R/W	機能
31	DTE	1	R/W	データトランスファイネーブル 対応するチャンネルのデータ転送を許可または禁止します。 1：データ転送を許可（DMA 動作中）
15 14	DTSZ1 DTSZ0	0 0	R/W R/W	データアクセスサイズ 1、0 転送するデータアクセスサイズを選択します。 00：バイトサイズ（8 ビット）
13 12	MDS1 MDS0	1 0	R/W R/W	転送モードセレクト 1、0 転送モードを選択します。 10：リピート転送モード
8	DTIE	0	R/W	データトランスファインタラプトイネーブル 転送カウンタによる転送終了割り込み要求を許可または禁止します。 0：転送終了割り込み要求を禁止
7 6	DTF1 DTF0	1 0	R/W R/W	データトランスファファクタ 1、0 DMAC を起動する要因を選択します。 10：内蔵モジュール割り込み
5	DTA	1	R/W	データトランスファアクノリッジ 内蔵モジュール割り込みによる DMA 転送時に有効となります。 1：内蔵モジュール割り込み要因による DMA 転送時のクリアを許可 内蔵モジュール割り込み要因は、DMA 転送によりクリアされ、CPU または DTC に割り込みを要求しません。
2 1 0	DMA2 DMA1 DMA0	1 1 1	R/W R/W R/W	DMA プライオリティレベル 2～0 CPU に対する DTC、DMAC の優先レベルを選択します。 111：優先レベル 7（最高）

(5) フローチャート

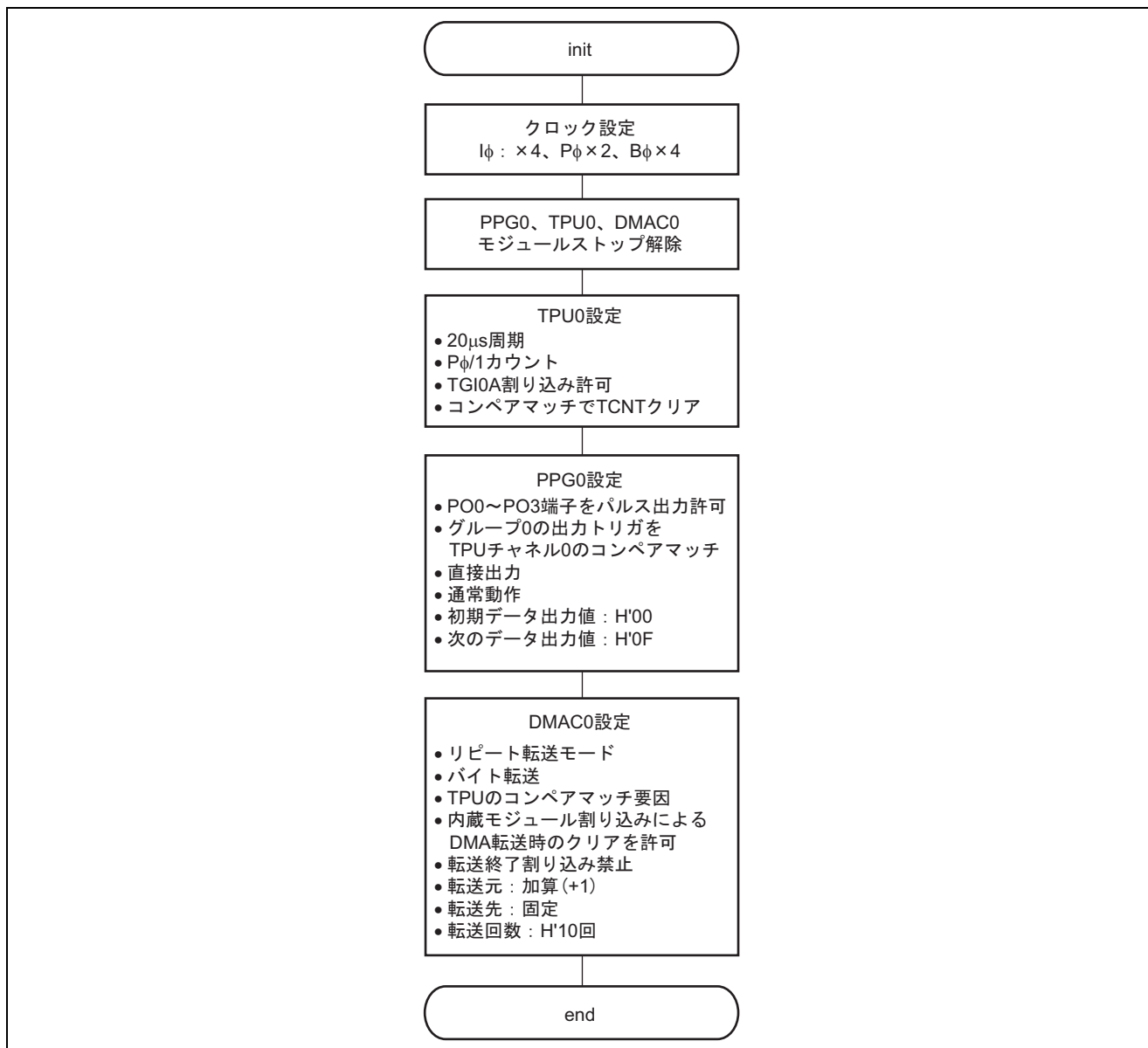


図 6 フローチャート (init)

6. 注意事項

- (1) PPG の PO0～PO15 は、TPU などの他の周辺機能の端子と兼用になっています。これらの端子は、他の周辺機能が出力許可状態になっているときには、パルス出力を行うことができません。ただし、NDR から PODR への転送は、端子の状態にかかわらず常に行うことが可能です。
端子機能の変更は、出力トリガが発生しない状態で行ってください。
詳細につきましては、ハードウェアマニュアルを参照してください。
- (2) ネクストデータレジスタ（NDR）は、パルス出力グループの出力トリガを同一に設定した場合と、異なる出力トリガに選択した場合とでアドレスが異なります。
詳細につきましては、ハードウェアマニュアルを参照してください。

7. 参考ドキュメント

- ハードウェアマニュアル
H8SX/1648、H8SX/1648A、H8SX/1648L、H8SX/1648G、H8SX/1648H グループ
ハードウェアマニュアル
(最新版をルネサステクノロジホームページから入手してください。)
- 開発環境マニュアル
H8S、H8/300 シリーズ C/C++コンパイラパッケージ ユーザーズマニュアル
(最新版をルネサステクノロジホームページから入手してください。)
- テクニカルニュース／テクニカルアップデート
(最新の情報をルネサステクノロジホームページから入手してください。)

ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.01.19	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなくよう、お客様の責任において十分な安全設計をお願いいたします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。