
RL78/F12、R8C/34x グループ

R01AN1498JJ0102

Rev.1.02

R8C から RL78 への移行ガイド

2014.04.11

要旨

本アプリケーションノートでは、RL78/F12 と R8C/34x の機能の違いと、R8C/34x から RL78/F12 に置き換える際の注意点を、ポーティングの例をあげて説明します。

使用条件によっては、例にあげた動作と実際のマイコンの動作が異なる場合があります。ポーティング後は十分な評価を実施してください。また、各機能の詳細は必ずユーザーズマニュアルで確認してください。

対象デバイス

RL78/F12 : RL78/F12 (48pin)

R8C/34x : R8C/34W、R8C/34X、R8C/34Y、R8C/34Z

1. 機能比較(概要)

表 1.1、表 1.2 に R8C/34x からポーティング可能な RL78/F12 の主な機能を示します。

機能ごとに使用可能なリソース数を記載していますが、機能の組み合わせによっては使用できるリソース数が制限されます。仕様を検討される場合は、周辺機能のリソース数に問題が無いことを確認してください。また、各機能の詳細は必ずユーザーズマニュアルで確認してください。

表 1.1 R8C/34x からポーティング可能な RL78/F12 の主な機能 1

機能 (注 1)	RL78/F12(48pin)	R8C/34x	参照ページ (注 2)	
CPU	RL78 CPU コア	R8C CPU コア	・ P.4	
メモリ	「3 メモリ」の章を参照してください。		・ P.5	
電圧検出	電圧検出 1 点	電圧検出 3 点	—	
I/O ポート	CMOS 入出力 : 34 本 入力専用 : 5 本 出力専用 : 1 本 N-ch 入出力 : 4 本	CMOS 入出力 : 43 本 入力専用 : 1 本 出力専用 : 0 本 N-ch 入出力 : 0 本	・ P.21	
クロック	メイン・システム・クロック	1MHz~20MHz	・ P.11	
	サブシステム・クロック	32.768KHz		
	オンチップ・オシレータ	低速(f_{L}) : 15kHz(TYP.) 高速(f_{H}) : 32MHz(TYP.) 24MHz(TYP.) 16MHz(TYP.) 12MHz(TYP.) 8MHz(TYP.) 4MHz(TYP.) 1MHz(TYP.)		
	ウォッチドッグ・タイマ専用 低速オンチップ・オシレータ	なし	125kHz(TYP.)	—
	発振停止検出	なし	あり	—
	割り込み	NMI(外部ノンマスカブル)	0 本	・ P.25
	INT(外部マスカブル)	13 本		
	キー入力	6 チャンネル		
	割り込みベクタ数	43		
	割り込み要因数	53		
ウォッチドッグ・タイマ	1 チャンネル	1 チャンネル	・ P.27	
DMA(R8C/34x では DTC)	2 チャンネル	1 チャンネル	—	

注 1 : RL78/F12 のすべての機能を記載した表ではありません。

注 2 : 各機能のポーティングの詳細説明ページを示します。

表 1.2 R8C/34x からポーティング可能な RL78/F12 の主な機能 2

機能 (注 1)	RL78/F12(48pin)	R8C/34x	参照ページ (注 2)	
タイマ	フリーラン	5 本： ・タイマ RA ・タイマ RB ・タイマ RC ・タイマ RD ・タイマ RE	・ P.32 ・ P.46 ・ P.55 ・ P.69 ・ P.82	
	イベント・カウント	3 本： ・タイマ RA ・タイマ RC ・タイマ RD	・ P.35、37 ・ P.57、59 ・ P.71、73	
	ワンショット出力	1 本： ・タイマ RB	・ P.49、51	
	パルス出力 (Duty50%)	1 本：8 チャンネル (TAU)	5 本： ・タイマ RA ・タイマ RB ・タイマ RC ・タイマ RD ・タイマ RE	・ P.33 ・ P.47 ・ P.56 ・ P.70 ・ P.83
	PWM 出力		3 本： ・タイマ RB ・タイマ RC ・タイマ RD	・ P.47 ・ P.65 ・ P.79
	パルス周期測定		3 本： ・タイマ RA ・タイマ RC ・タイマ RD	・ P.41 ・ P.61 ・ P.75
	パルス幅測定		3 本： ・タイマ RA ・タイマ RC ・タイマ RD	・ P.38 ・ P.63 ・ P.77
シリアルインタフェース	クロック同期形	全二重：6 チャンネル(SAU) 1 チャンネル(UARTF)	全二重：2 チャンネル (UART0、UART2)	・ P.86
	クロック非同期形	全二重：4 チャンネル(SAU)	全二重：2 チャンネル (UART0、UART2)	・ P.88
	I ² C	5 チャンネル(SAU) 1 チャンネル (シリアルインタフェース IICA)	1 チャンネル(UART2)	—
	LIN	1 チャンネル(SAU) 1 チャンネル(UARTF)	LIN モジュールとして使用する 場合 UART0 の機能を使用	—
SSU	なし	1 チャンネル	—	
LIN モジュール	2 チャンネル (UARTF：1 チャンネル SAU：1 チャンネル(注 3))	1 チャンネル (タイマ RA、UART0 使用)	—	
CAN モジュール	なし	1 チャンネル(注 4)	—	
A/D コンバータ	10 ビット：10 チャンネル	10 ビット：12 チャンネル	・ P.92	
フラッシュ・メモリ	フラッシュ書き換えにライブラリが必要	フラッシュ書き換えに必要なライブラリはなし	—	
動作周波数	-40°C~105°C：32MHz(MAX.) -40°C~125°C：24MHz(MAX.)	f (XIN)=20MHz (VCC=2.7~5.5V)	—	
動作周囲温度	-40°C~85°C(Jバージョン) -40°C~125°C(Kバージョン)	-40°C~85°C(Jバージョン) -40°C~125°C(Kバージョン)	—	

注 1：RL78/F12 のすべての機能を記載した表ではありません。

注 2：各機能のポーティングの詳細ページを示します。

注 3：SAU は 2 チャンネルで LIN 送受信

注 4：R8C/34Y、R8C/34Z に CAN はありません。

2. CPU

表 2.1 に RL78/F12 と R8C/34x の CPU 機能比較を示します。

表 2.1 RL78/F12 と R8C/34x の CPU 機能比較

機能	RL78/F12	R8C/34x
中央処理演算装置	RL78 CPU コア	R8C CPU コア
基本命令数	75 命令	89 命令
最小命令実行時間	31.25ns ($f_{IH} = 32\text{MHz}$, $-40^{\circ}\text{C} \sim 105^{\circ}\text{C}$) 41.67ns ($f_{IH} = 24\text{MHz}$, $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$)	50ns ($f(\text{XIN}) = 20\text{MHz}$)
乗算器 (注)	16 ビット×16 ビット→ 32 ビット	16 ビット× 16 ビット→ 32 ビット
演算命令	16 ビット× 16 ビット+ 32 ビット→ 32 ビット	16 ビット× 16 ビット+ 32 ビット→ 32 ビット
フラグレジスタ (プログラム・ステータス・ワード)	PSW レジスタ : 8 ビットで構成されるレジスタ CY フラグ : キャリー・フラグ ISP1、ISP0 フラグ : インサースビス・プライオリティ・フラグ AC : 補助キャリー・フラグ RBS0、RBS1 フラグ : レジスタ・バンク選択フラグ Z フラグ : ゼロ・フラグ IE フラグ : 割り込み許可フラグ	FLG レジスタ : 11 ビットで構成されるレジスタ C フラグ : キャリーフラグ D フラグ : デバッグフラグ Z フラグ : ゼロ・フラグ S フラグ : サインフラグ B フラグ : レジスタ・バンク指定フラグ O フラグ : オーバフローフラグ I フラグ : 割り込み許可フラグ U フラグ : スタックポインタ指定フラグ IPL フラグ : プロセッサ割り込み優先レベル(3 ビット構成)
汎用レジスタ	X レジスタ(8 ビット) A レジスタ(8 ビット) C レジスタ(8 ビット) B レジスタ(8 ビット) E レジスタ(8 ビット) D レジスタ(8 ビット) L レジスタ(8 ビット) H レジスタ(8 ビット) 2 つのレジスタを組み合わせるとして 16 ビットのレジスタとして使用可能 AX レジスタ BC レジスタ DE レジスタ HL レジスタ	R0 レジスタ(16 ビット) R1 レジスタ(16 ビット) R2 レジスタ(16 ビット) R3 レジスタ(16 ビット) A0 レジスタ(16 ビット) A1 レジスタ(16 ビット) 2 つのレジスタを組み合わせるとして 32 ビットのレジスタとして使用可能 R2R0 レジスタ R3R1 レジスタ A1A0 レジスタ
レジスタ・バンク数	4	2

注 : RL78/F12 は乗除積和算器です。

3. メモリ

表 3.1 に RL78/F12 と R8C/34x のメモリサイズ比較を示します。

表 3.1 RL78/F12 と R8C/34x のメモリサイズ比較

メモリサイズ			RL78/F12	R8C/34x
ROM	データ フラッシュ (注)	RAM		
128K バイト	4K バイト	10K バイト	—	○
96K バイト	4K バイト	8K バイト	—	○
64K バイト	4K バイト	6K バイト	—	○
		4K バイト	○	—
48K バイト	4K バイト	4K バイト	—	○
		3K バイト	○	—
32K バイト	4K バイト	2.5K バイト	—	○
		2K バイト	○	—
24K バイト	4K バイト	1.5K バイト	○	—
16K バイト	4K バイト	1K バイト	○	—

○：該当

—：非該当

注：R8C/34X、R8C/34Z には、データフラッシュがありません。

<ポーティングのポイント>

- RAM 容量

RL78/F12 と R8C/34x の ROM サイズが同じ場合、RAM サイズは R8C/34x の方が大きくなるため、RL78/F12 で RAM の容量が不足することが考えられます。ポーティングの際は、RAM サイズが問題とならない品種を選択してください。

3.1 メモリ配置

図 3.1 に RL78/F12 と R8C/34x のメモリ配置と RAM・ROM 配置を示します。

RL78/F12 と R8C/34x では、RAM、ROM 等のメモリ配置が異なります。図 3.1 では RL78/F12 のメモリ配置を R8C/34x と同じ 00000h 番地からの配置に並び替え、R8C/34x のメモリ配置との差異を示しています。

また、R8C/34x の可変ベクタ・テーブルは配置を変更できますが、RL78/F12 のベクタ・テーブルはアドレス固定です。ROM 配置に影響がないことを確認してください。

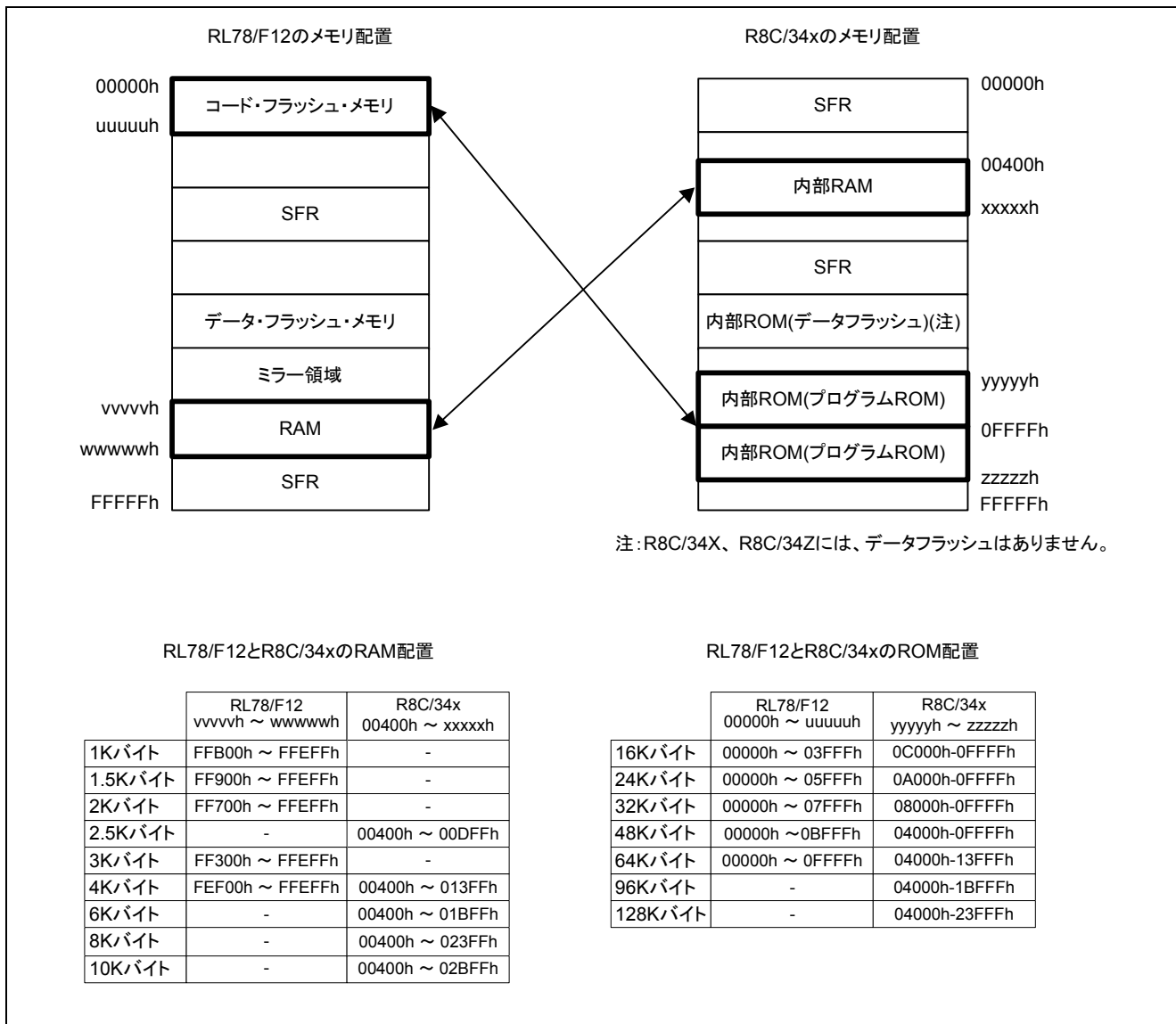


図 3.1 RL78/F12 と R8C/34x のメモリ配置と RAM・ROM 配置

<ポータリングのポイント>**• スタック領域**

RL78/F12 では、RAM の異常書き込みを防止するため、RAM ガード機能が付いています。RAM ガード機能を有効にすると該当するアドレスへの書き込みができなくなるため、スタック領域は RAM ガード機能対象外の RAM 領域に割り当てることをお勧めします。

RAM ガード機能についてはユーザーズマニュアルで確認してください。

• Near 領域と Far 領域

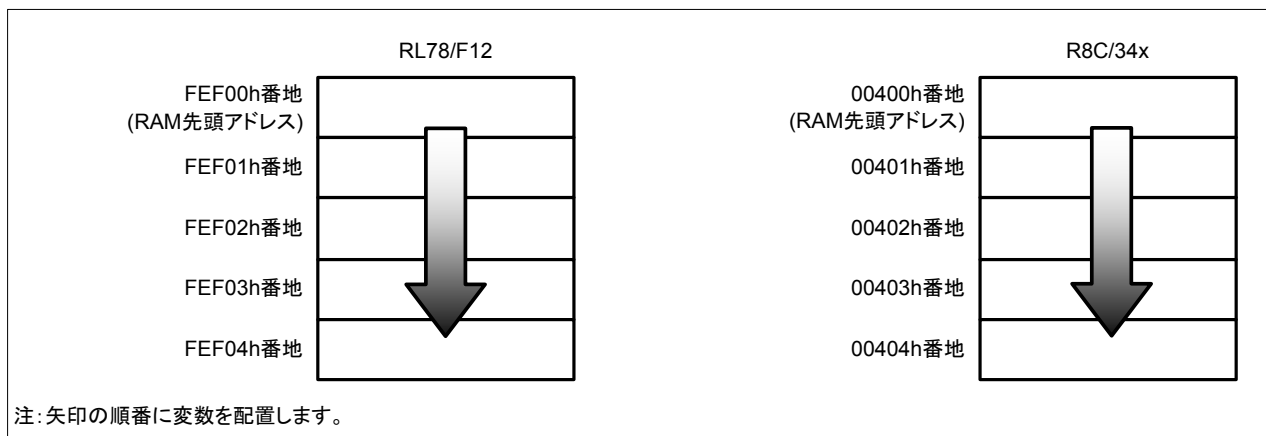
R8C/34x では、Near 領域が 00000h 番地～0FFFFh 番地、Far 領域が 10000h 番地～23FFFh 番地 (ROM128K バイトの時) になります。RL78/F12 では、Near 領域が 0F0000h 番地～0FFFFFFh 番地、Far 領域が 000000h 番地～0FFFFFFh 番地となり、RL78/F12 と R8C/34x では Near 領域と Far 領域のアドレスが異なります。

• RAM、ROM の配置方向

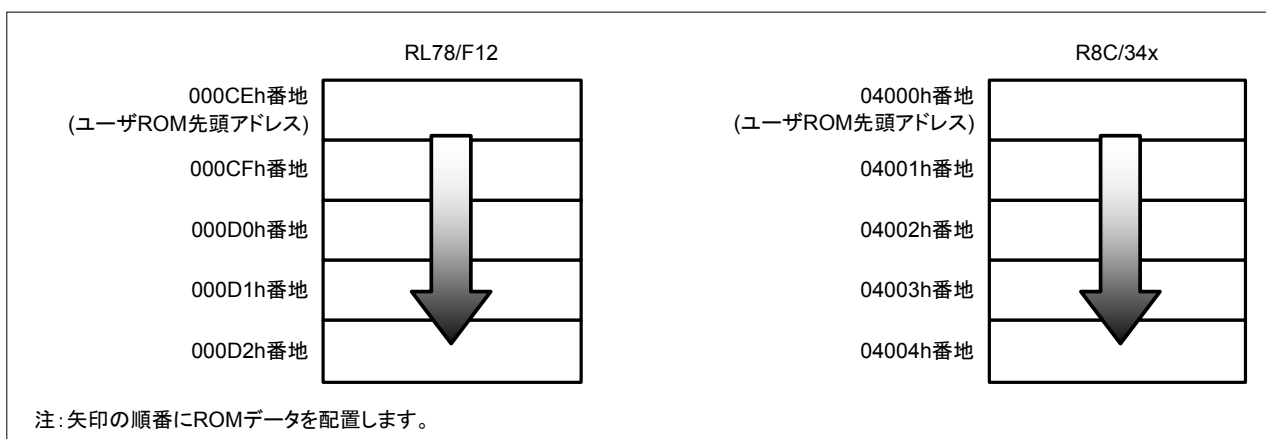
図 3.2 に RL78/F12 と R8C/34x のメモリ配置の方向を示します。

ユーザーズマニュアルのメモリ配置図は、RL78/F12 が降順、R8C/34x では昇順でアドレス情報を示しています。しかし図 3.2 が示すように RL78/F12 と R8C/34x で、メモリ配置が行われる方向に違いはありません。

(1)RAM 配置順(変数配置順)



(2)ROM 配置順



(3)スタック格納順

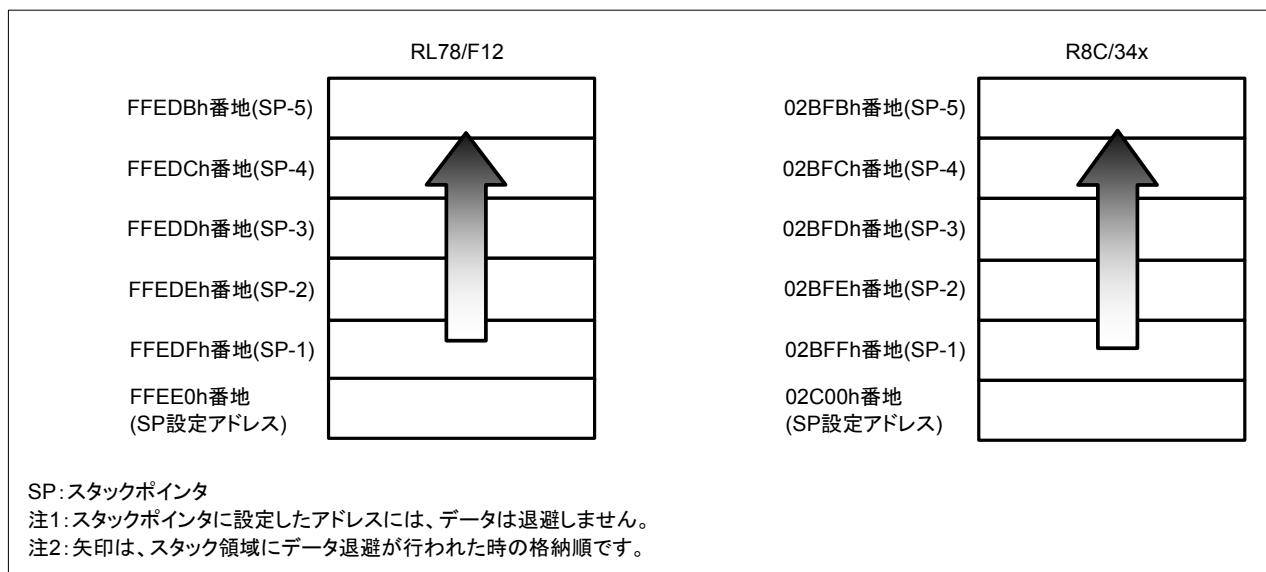


図 3.2 RL78/F12 と R8C/34x のメモリ配置の方向

4. 電源

表 4.1 に RL78/F12 と R8C/34x の電源機能比較を示します。

表 4.1 RL78/F12 と R8C/34x の電源機能比較

端子	RL78/F12	R8C/34x
電源端子	V_{DD} 、 V_{SS} 、 EV_{DD} (注 1)	VCC、VSS
アナログ電源端子	該当端子なし	AVCC、AVSS
	AV_{REFP} 、 AV_{REFM}	VREF
内部動作用 レギュレータ出力	REGC(注 2)	該当端子なし

注 1: RL78/F12 の 64pin 版の電源系の端子に EV_{DD} 端子がありますが、48pin 版には EV_{DD} 端子が存在しません。48pin 版では $EV_{DD} = V_{DD}$ として扱います。

注 2: RL78/F12 の REGC 端子はパソコンを接続することでマイコン内部の電圧を安定させるための端子です。 V_{DD} や V_{SS} に接続しないでください。

5. 基本回路構成

図 5.1 に RL78/F12 と R8C/34x を動作させるために必要な端子処理の比較を示します。

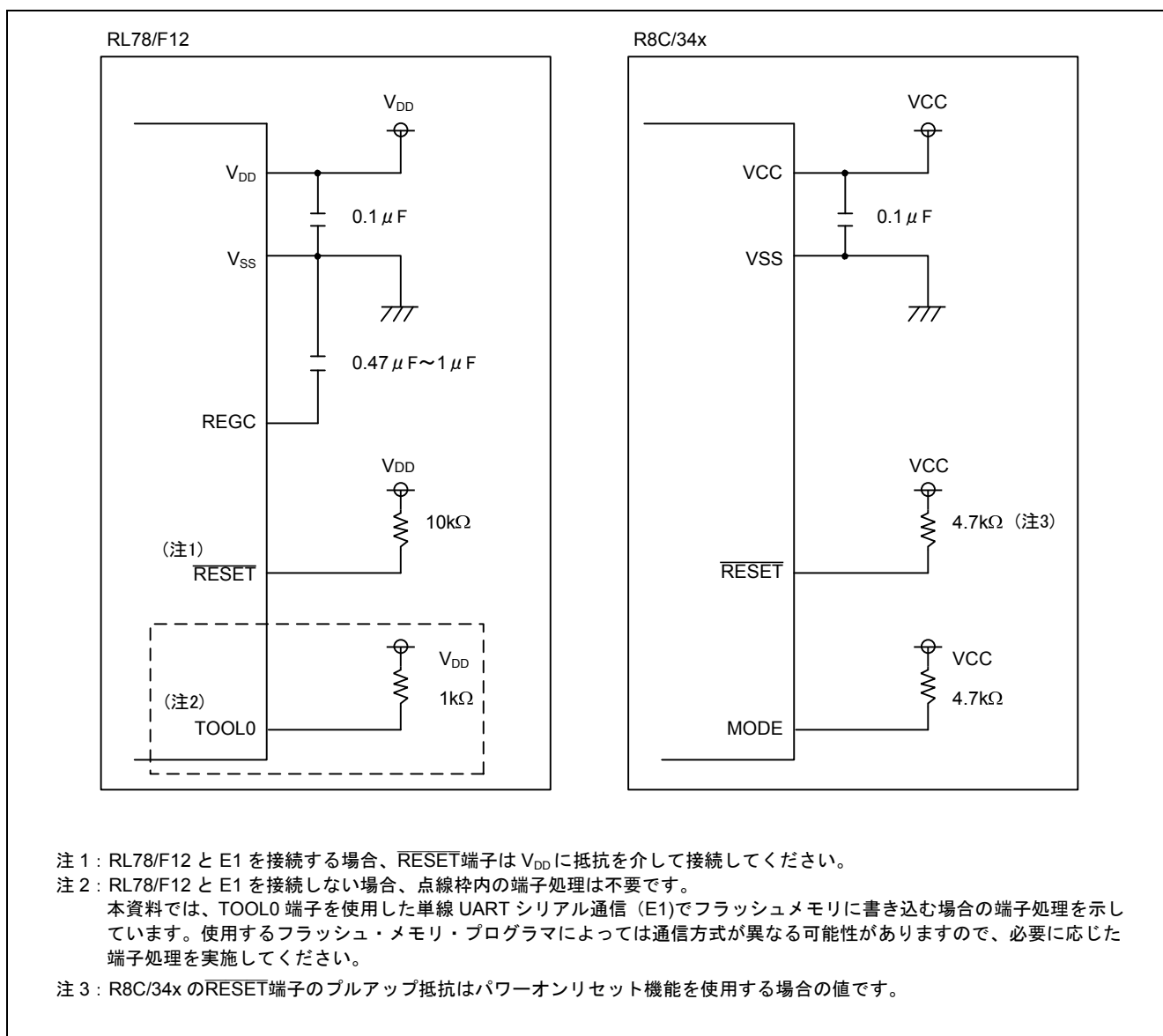


図 5.1 RL78/F12 と R8C/34x の端子処理の比較

6. クロック

表 6.1 に RL78/F12 と R8C/34x のクロック機能比較を示します。

表 6.1 RL78/F12 と R8C/34x のクロック機能比較

機能	RL78/F12	R8C/34x
メイン・システム・クロック	X1 : 1MHz~20MHz	XIN : 0MHz~20MHz
サブシステム・クロック	f _{SUB} : 32.768KHz	—
オンチップ・オシレータ	低速(f _{IL}) : 15KHz(TYP.) 高速(f _{IH}) : (注) 32MHz(TYP.) 24MHz(TYP.) 16MHz(TYP.) 12MHz(TYP.) 8MHz(TYP.) 4MHz(TYP.) 1MHz(TYP.)	低速(f _{OCO-S}) : 125KHz(TYP.) 高速(f _{OCO40M}) : 40MHz(TYP.)

注：高速オンチップ・オシレータとして使用できるのは、7種類の周波数の内、1種類のみです。

<ポーティングのポイント>

- 動作周波数の温度制限

RL78/F12 の K バージョン (-40°C~125°C) は、最高動作周波数が 24MHz です。高速オンチップ・オシレータの周波数に 32MHz を選択しないでください。

6.1 リセット解除後の X1 クロック設定手順(メイン・システム・クロック)

リセット解除後の RL78/F12 の CPU は高速オンチップ・オシレータ、R8C/34x では低速オンチップオシレータで動作します。X1 クロック(RL78/F12)、XIN クロック(R8C/34x)は共に発振停止状態です。

RL78/F12 の高速オンチップ・オシレータは、32MHz、24MHz、16MHz、12MHz、8MHz、4MHz、1MHz の中からオプション・バイトで選択することが可能です。オプション・バイトは R8C/34x では機能選択レジスタ(OFS)に相当するレジスタです。オプション・バイトについてはユーザーズマニュアルで確認してください。

図 6.1 に RL78/F12 と R8C/34x の MCU リセット後の X1 クロック設定手順を示します。

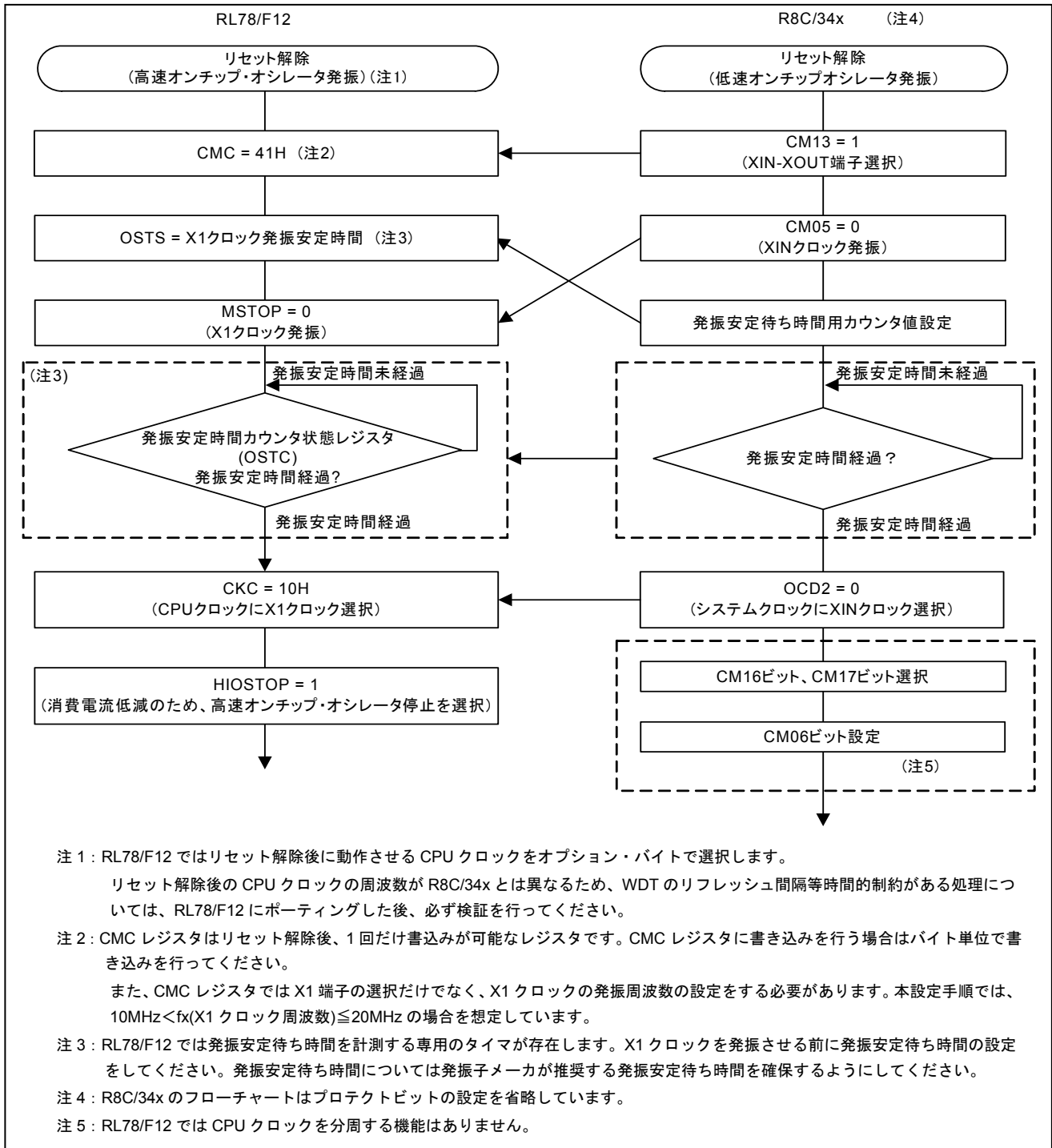


図 6.1 RL78/F12 と R8C/34x の MCU リセット後の X1 クロック設定手順

7. CPU クロック状態遷移(パワーコントロール)

図 7.1 に CPU クロック状態遷移図を示します。

点線枠内のクロック、動作モードに状態遷移することが可能です。

R8C/34x ではリセット解除後の CPU クロック源に低速オンチップ・オシレータが選択されますが、RL78/F12 では、高速オンチップ・オシレータが選択されます。

RL78/F12 にも低速オンチップ・オシレータが存在しますが、CPU クロック源として選択できません。

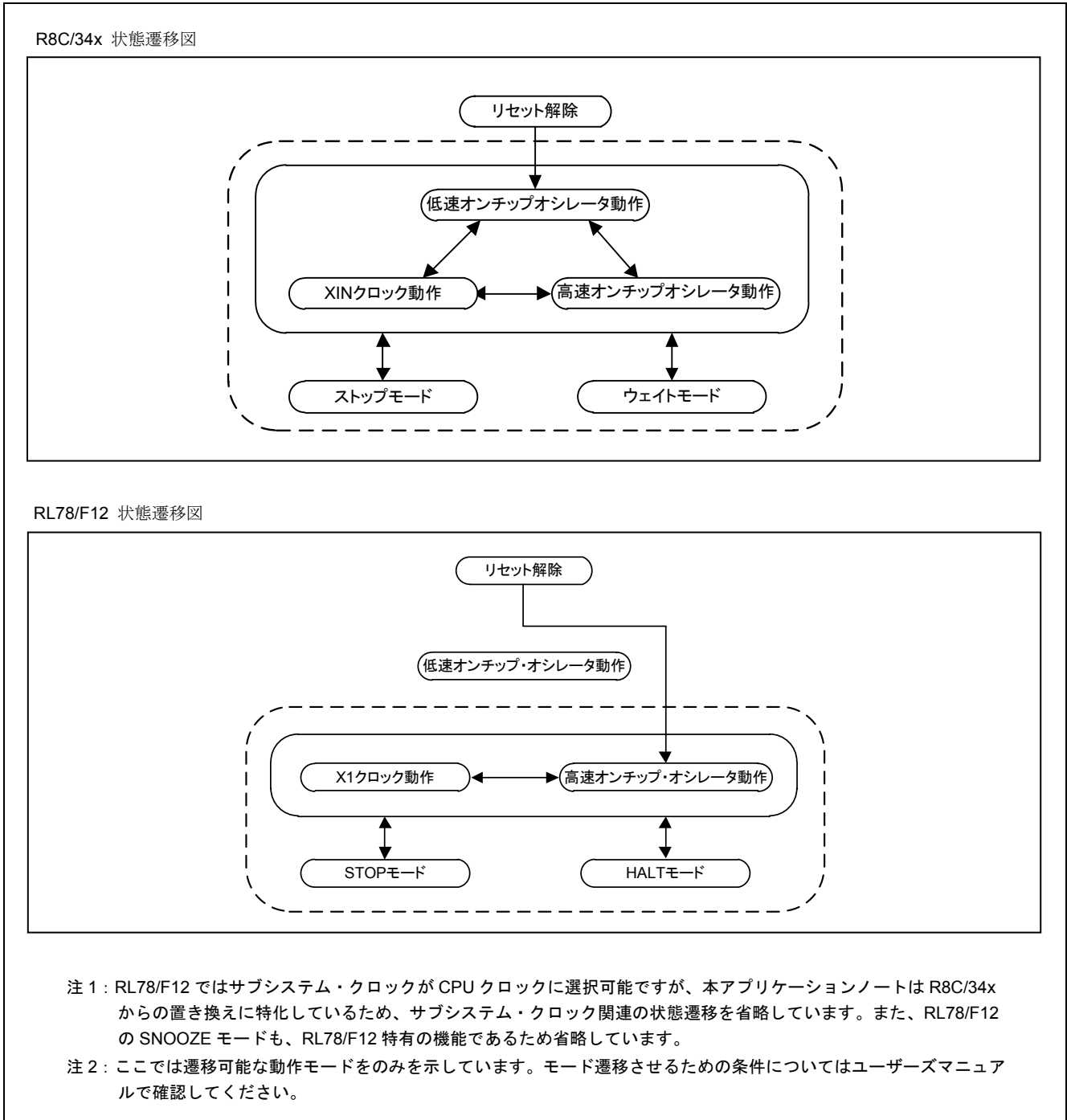


図 7.1 RL78/F12 と R8C/34x の CPU クロック状態遷移図

7.1 低消費電力設定

RL78/F12 には、マイコンの消費電流を低減するための機能があります。ここでは R8C/34x のウェイトモードとストップモードと同等の機能を持つ HALT モードと STOP モードの 2 つについて説明します。

7.1.1 HALT モード

RL78/F12 の HALT モードは、高速システム・クロック発振 (X1 クロック、外部メイン・システム・クロック)、高速オンチップ・オシレータ、サブシステム・クロックの発振状態を維持したまま CPU の動作クロックを停止するモードで、R8C/34x のウェイトモードに相当します。

HALT 命令を実行することで HALT モードに遷移し、割り込み要求により HALT モードから復帰します。

表 7.1 に RL78/F12 HALT モードと R8C/34x ウェイトモードの機能比較を示します。

表 7.1 RL78/F12 HALT モードと R8C/34x ウェイトモードの機能比較

	RL78/F12	R8C/34x
HALT モード、 ウェイトモードへの遷移方法	<ul style="list-style-type: none"> ・ HALT 命令の実行 (注) →割り込みを使用して HALT モードから復帰する場合は、IE フラグを割り込み許可に設定後、HALT 命令を実行 →割り込み要求で HALT モードから復帰する場合は、IE フラグを割り込み禁止に設定後、HALT 命令を実行 	<ul style="list-style-type: none"> ・ WAIT 命令の実行 →割り込みを使用してウェイトモードから復帰 ・ CM30 ビットへの “1” 書き込み →割り込み要求発生でウェイトモードから復帰
HALT モード、 ウェイトモードから復帰後の CPU クロック源	<ul style="list-style-type: none"> ・ HALT モードに遷移する直前の CPU/周辺ハードウェア・クロック 	<ul style="list-style-type: none"> ・ ウェイトモードに遷移する直前の CPU クロック (CM37、CM36 ビット=00b) ・ 高速オンチップ・オシレータ (CM37、CM36 ビット=10b) ・ XIN クロック (CM37、CM36 ビット=11b)
HALT モード、 ウェイトモードから復帰後の CPU クロック分周	<ul style="list-style-type: none"> ・ HALT モードに遷移する直前の状態を継続 	<ul style="list-style-type: none"> ・ 分周なし (CM35 ビット=1) ・ ウェイトモードに遷移する直前のクロック →CM06 ビット、CM16 ビット、CM17 ビットの設定に従う (CM35 ビット=0)
HALT モード、 ウェイトモード中の周辺機能 クロック	<ul style="list-style-type: none"> ・ 周辺機能ごとに周辺機能クロックの供給/停止することが可能 対象レジスタ：PER0、PERX 	<ul style="list-style-type: none"> ・ CM0 レジスタの CM02 ビットにより、システム・クロックを周辺機能クロック源としている機能 (全周辺機能)へのクロック供給/停止が可能

注：HALT モードからの復帰要因として使用する割り込みは、HALT モードに遷移する前に割り込みマスク・フラグ・レジスタを割り込み処理許可に設定してください。

7.1.2 STOP モード

RL78/F12 の STOP モードは、高速システム・クロック (X1 クロック) と高速オンチップ・オシレータの発振を停止し、マイコンの動作を停止させるモードで、R8C/34x のストップモードに相当します。

STOP 命令を実行することで STOP モードに遷移し、割り込み要求により STOP モードから復帰します。

表 7.2 に RL78/F12 STOP モードと R8C/34x ストップモードの機能比較を示します。

表 7.2 RL78/F12 の STOP モードと R8C/34x のストップモードの機能比較

	RL78/F12	R8C/34x
STOP モード、ストップモードへの遷移方法	<ul style="list-style-type: none"> ・ STOP 命令の実行 (注) →割り込みを使用して STOP モードから復帰する場合は、IE フラグを割り込み許可に設定後、STOP 命令を実行 →割り込み要求で STOP モードから復帰する場合は、IE フラグを割り込み禁止に設定後、STOP 命令を実行 	<ul style="list-style-type: none"> ・ CM10 ビットへ“1”書き込み →割り込みを使用してストップモードから復帰するため、I フラグは割り込み許可に設定した後、CM10 ビットに“1”を設定する
STOP モード、ストップモードから復帰後の CPU クロック源	<ul style="list-style-type: none"> ・ STOP モードに遷移する直前のメイン・システム・クロック 	<ul style="list-style-type: none"> ・ ストップモードに遷移する直前の CPU クロック (CM37、CM36 ビット=00b) ・ 高速オンチップ・オシレータ (CM37、CM36 ビット=10b) ・ XIN クロック (CM37、CM36 ビット=11b)
STOP モード、ストップモードから復帰後の CPU クロック分周	<ul style="list-style-type: none"> ・ STOP モードに遷移する直前の状態を継続 	<ul style="list-style-type: none"> ・ 8 分周 (CM06 ビット=1)
STOP モード、ストップモードから復帰した時のメインクロック発振安定待ち	<ul style="list-style-type: none"> ・ X1 クロックの発振安定待ち時間を計測する専用のタイマが存在。STOP モードに遷移する前に OSTS レジスタを設定することで発振安定待ち時間を確保 	<ul style="list-style-type: none"> ・ ソフトウェアによりループカウンタを作成し、発振安定待ち時間を確保

注：STOP モードからの復帰要因として使用する割り込みは、STOP モードに遷移する前に割り込みマスク・フラグ・レジスタを割り込み処理許可に設定してください。

7.1.3 消費電流低減方法

R8C/34x では、ウェイトモードに遷移することで消費電流を低減させます。RL78/F12 での設定は以下の通りです。

【R8C/34x ウェイトモードの設定条件】

- CPU クロックに低速オンチップ・オシレータを設定
- XIN クロック、高速オンチップ・オシレータの発振は停止
- タイマを使用して定期的にウェイトモードから復帰(間欠動作)

<RL78/F12 における消費電流低減方法>

- **消費電流低減方法 1：高速オンチップ・オシレータ動作モードから HALT モードへの遷移**
高速オンチップ・オシレータをクロック源とした状態で HALT モードへの遷移することが可能です。ただし高速オンチップ・オシレータの周波数が 1MHz (MIN.) で R8C/34x よりも消費電流が高くなります。このことが問題にならないことを十分に検証してください。
- **消費電流低減方法 2：高速オンチップ・オシレータ動作モードから STOP モードへの遷移**
高速オンチップ・オシレータで HALT モードに遷移させたときに、消費電流が目標の値にならない場合は、STOP モードを用いてさらに消費電流を低減する方法があります。以下に STOP モードを使用する場合に必要な設定を示します。

【STOP モードを使用する場合に必要な設定】 (注 1)

- CPU クロックに高速オンチップ・オシレータを選択
- 低速オンチップ・オシレータを発振
- STOP モードから定期的に復帰させるため、リアルタイム・クロック、インターバル・タイマ、または 16 ビット・ウェイクアップ・タイマの割り込みを使用
- STOP モード復帰に使用するタイマのカウントソースに低速オンチップ・オシレータを選択(注 2)

注 1: STOP モード中では動作できない周辺機能が HALT モードよりも多くなります。また、STOP モードから復帰にかかる時間が HALT モードよりも長くなります。これらが問題にならないことを確認してください。STOP モード中に動作可能な機能と STOP モードからの復帰時間は、ユーザーズマニュアルで確認してください。

注 2: 低速オンチップ・オシレータは、STOP モード中でも発振することが可能です。

注 3: ここでは、R8C/34x からのポーティングであるため、サブシステム・クロックでの HALT モード遷移は考慮していません。

8. RL78/F12 オプション・バイト

RL78/F12 のオプション・バイトは、R8C/34x のオプション機能選択レジスタ(OFS)に相当する機能です。オプション・バイトも OFS レジスタと同様に ROM 配置のレジスタで、設定は ROM ライタで行います。図 8.1 に RL78/F12 オプション・バイトと R8C/34x OFS レジスタのレジスタ構成比較を示します。

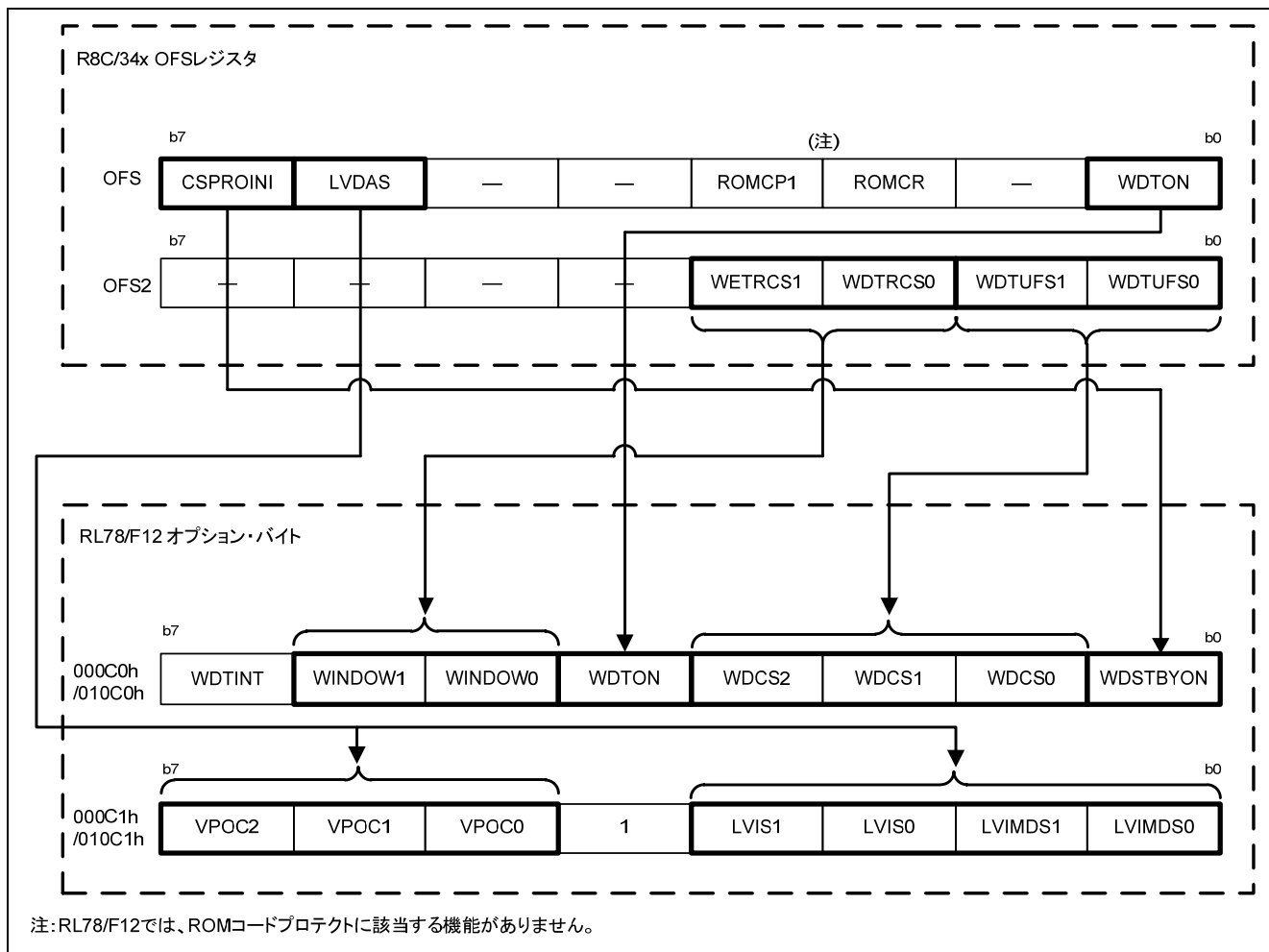


図 8.1 RL78/F12 オプション・バイトと R8C/34x OFS レジスタのレジスタ構成比較

<ポーティングのポイント>

● カウントソース保護モード

R8C/34x では、OFS レジスタの CSPROINI ビットでカウントソース保護モードに設定します。RL78/F12 で同等の機能を実現させる場合は、オプション・バイトで以下の設定をしてください。

- 000C0h/010C0h 番地の WDSTBYON ビットを “1” (HALT/STOP モード時、カウンタ動作)に設定
- 000C0h/010C0h 番地の WDTON ビットを “1” (リセット解除後、カウント開始)に設定

● パワーオンリセット

RL78/F12 で R8C/34x のパワーオンリセット機能と同等の動作をさせる場合は、オプション・バイトで以下の設定をしてください。

- 000C1h/010C1h 番地の LVIMDS1、LVIMDS0 ビットを “11b” (リセット・モード)に設定

注：RL78/F12 と R8C/34x のパワーオンリセット機能の電圧検出レベルが異なります。RL78/F12 において、R8C/34x と全く同じ 2.85V(TYP.)を電圧低下検出の閾値とすることはできませんが、オプション・バイトで、R8C/34x の設定に近い閾値 2.71V(TYP.)、2.81V(TYP.)、2.92V(TYP.)を選択することが可能です。この閾値の差が問題にならないことを十分検証してください。

9. ソフトウェアリセット

RL78/F12 では、R8C/34x のソフトウェアリセット(PM03 ビット)に相当する機能が存在しません。RL78/F12 で任意のタイミングでリセットを実行するには、以下の手段があります。

- 不正命令実行による内部リセット
- ウォッチドッグ・タイマ使用時、リフレッシュコード以外の値でリフレッシュを実行すると内部リセット
- 不正メモリ・アクセスによる内部リセット

注：リセット・コントロール・フラグ・レジスタ (RESF) でリセット要因の判別が可能です。ただし、内部リセットが意図的に発生させたものか異常検出による発生であるのかを特定することができません。このことが問題とならないことを確認してください。

10. プロテクト機能

RL78/F12 では、R8C/34x のプロテクトレジスタに相当する機能として SFR ガード機能があります。SFR ガード機能は、不正メモリ・アクセス検出制御レジスタ (IAWCTL) で制御することが可能です。SFR ガード機能を有効にすると、ガード対象のレジスタへの書き込みは無効になりますが、読み出しは可能です (R8C/34x の PRC0、PRC1、PRC3 ビットと同等の機能)。SFR ガード機能によるプロテクト対象の機能とビットは以下の通りです。

- **ポート機能**
制御ビット：GPORT ビット (IAWCTL レジスタのビット 2)
ガード対象レジスタ：PM_{xx}、PU_{xx}、PIM_{xx}、POM_{xx}、PMC_{xx}、ADPC、PIOR
- **割り込み機能**
制御ビット：GINT ビット (IAWCTL レジスタのビット 1)
ガード対象レジスタ：IF_{xx}、MK_{xx}、PR_{xx}、EGP_{xx}、EGN_{xx}
- **クロック制御機能、電圧検出回路、RAM パリティ・エラー検出機能**
制御ビット：GCSC ビット (IAWCTL レジスタのビット 0)
ガード対象レジスタ：CMC、CSC、OSTS、CKC、PER_x、OSMC、LVIM、LVIS、RPECTL

<ポーティングのポイント>

- **リセット解除後のプロテクト状態**
リセット解除後、R8C/34x は、プロテクト機能が有効となっていますが、RL78/F12 の SFR ガード機能はすべて無効 (プロテクト解除) になっています。R8C/34x と同じようにプロテクト状態にする場合は、リセット解除後に IAWCTL レジスタでガード機能を有効に設定してください。
- **プロテクトの有効/無効**
プロテクト機能を有効/無効に制御するビットの論理が、RL78/F12 と R8C/34x で逆になります。プロテクトの設定に誤りがあると、プロテクト対象のレジスタに設定値が反映されませんので、注意してください。

11. I/O ポート

11.1 ポートの構成

表 11.1 に RL78/F12 と R8C/34x の I/O ポート一覧を示します。

表 11.1 I/O ポート一覧

	RL78/F12	R8C/34x
I/O ポート	P00、P01 P10~P17 P20~P27 P30、P31 P40、P41 P50、P51 P60~P63 P70~P75 P120~P124 (注 1) P130、P137 (注 2) P140、P146、P147	P0_0~P0_7 P1_0~P1_7 P2_0~P2_7 P3_0、P3_1、P3_3~P3_5、P3_7 P4_2~P4_7 (注 3) P6_0~P6_7

注 1：P121~P124 は入力専用です。

注 2：P130 は出力専用、P137 は入力専用です。

注 3：P4_2 は入力専用です。

<ポーティングのポイント>

- 出力タイミング

RL78/F12 で 8 本端子構成のポートグループは P1 と P2 のみです。R8C/34x と RL78/F12 はポートの構成が異なります。R8C/34x では 1 命令で出力制御が可能ですが、RL78/F12 では複数のポートグループに分けて制御を行うため出力のタイミングに差異が生じます。このことが問題とならないよう十分に検証してください。

- CMOS 入出力端子

CMOS 入出力端子の本数は RL78/F12 では 34 本、R8C/34x では 43 本になります。RL78/F12 で CMOS 入出力端子の本数が不足しないことを確認してください。

11.2 ポート機能

表 11.2 に RL78/F12 と R8C/34x のポート機能比較を示します。

表 11.2 ポート機能比較

機能	RL78/F12	R8C/34x
ポート入出力設定	ポート・モード・レジスタ(PMxx)(注 1) 0 : 出力設定 1 : 入力設定	ポート Pi 方向レジスタ(PDi)(注 2) 0 : 入力設定 1 : 出力設定
ポート出カラッチ	ポート・レジスタ(Pxx) 0 : “L” 出力 1 : “H” 出力	ポート Pi レジスタ(Pi) 0 : “L” 出力 1 : “H” 出力
プルアップ制御	プルアップ抵抗オプション・レジスタ(PUxx)(注 1) 1 端子ごとに設定 入力ポート選択時に有効	プルアップ制御レジスタ(PUR0、PUR1) 4 端子まとめて設定 入力ポート選択時に有効
入力ポートの閾値設定	該当機能なし VIH1 : $0.8V_{DD}$ VIL1 : $0.2V_{DD}$	入力閾値制御レジスタ(VLT0、VLT1) $0.5V_{CC}$ 、 $0.35V_{CC}$ 、 $0.70V_{CC}$ の閾値をポートグループ単位で選択
ポート入出力モード設定	該当機能なし	入出力端子選択レジスタ(PINSR)(注 3) ポート Pi レジスタで、読み出し先をポートラッチ、または端子に切り替えることが可能(出力ポート時のみ) 0 : 出力ポート時、ポート Pi レジスタの値を読み出す 1 : 端子の状態を読み出す

注 1 : SFR ガード機能により、プロテクトの有効/無効の切り替えが可能です。

注 2 : P0 がプロテクトビットの対象

注 3 : 全端子一括で設定を切り替え

<ポーティングのポイント>

- **ポート機能設定**

RL78/F12 で、アナログ入力とポート機能の切り替えるレジスタは以下の通りです。ポート機能として使用する場合は、以下のレジスタをポート機能(デジタル入出力)に設定してください。

- ポート・モード・コントロール・レジスタ(PMC0、PMC12、PMC14)
- A/D ポート・コンフィギュレーション・レジスタ(ADPC)

- **ポートの入出力設定値**

ポートの入出力の設定値が、RL78/F12 と R8C/34x で逆になります。ポート・モード・レジスタ(PMxx)の設定値に誤りがないことを確認してください。

- **出力専用ポート**

RL78/F12 にはリセット解除後の出力専用端子があります。使用しない場合は、正しく未使用端子処理ができていることを確認してください。未使用端子処理については「11.3 未使用端子設定」を参照してください。

- **入力ポートの閾値**

RL78/F12 と R8C/34x では、入力ポートの閾値が異なります。R8C/34x で検出できていたレベルが RL78/F12 で検出できない、または R8C/34x で検出していなかったレベルが RL78/F12 で検出する可能性があります。このような動作をする可能性がないかを十分に検証してください。

- **ポート設定の際の注意**

RL78/F12 のポート・モード・レジスタ(PMxx)は、R8C/34x のポート Pi 方向レジスタと同等の機能を持つレジスタです。R8C/34x のプロセッサモードレジスタ i(PMi)とシンボルが同じであるため、ポーティングの際にコーディングミスをしていないことを確認してください。

- **周辺機能の出力設定**

RL78/F12 と R8C/34x では周辺機能を出力端子として使用する際の設定方法が異なります。ポート機能出力設定の詳細についてはユーザーズマニュアルで確認してください。R8C/34x のポート方向レジスタは、一部の機能を除き出力設定不要です。

【周辺機能の出力条件】

- ポート・モード・レジスタ(PMxx)の該当ビットに“0”を設定 (0:出力設定 1:入力設定)
- ポート・レジスタ(Pxx)の該当ビットに“0”または“1”を設定 (0:“L”出力 1:“H”出力)

注: 周辺機能により設定値が異なります。

11.3 未使用端子設定

表 11.3 に RL78/F12 と R8C/34x の未使用端子設定を示します。

表 11.3 未使用端子設定

ポートの種類	RL78/F12	R8C/34x
入出力ポート	入力時：端子ごとに抵抗を介して、 V_{DD} または V_{SS} に接続 出力時：オープン 【該当端子】 P00、P01、P10~P17、P20~P27、P30、P31、P40、P41、P50、P51、P60~P63、P70~P75、P120、P140、P146、P147	入力時：端子ごとに抵抗を介して V_{CC} または V_{SS} に接続 出力時：オープン 【該当端子】 P0、P1、P2、P3_0、P3_1、P3_3~P3_5、P3_7、P4_3~P4_7、P6
入力専用ポート	抵抗を介して V_{DD} または V_{SS} に接続 【該当端子】 P121~P124、P137	V_{CC} に直接接続 【該当端子】 P4_2/VREF
出力専用ポート	オープン 【該当端子】 P130 (注 1)	該当端子なし
RESET	V_{DD} に直接接続または抵抗を介して接続 (注 2)	抵抗を介して V_{CC} に接続
REGC	コンデンサ($0.47\mu F \sim 1\mu F$)を介し、 V_{SS} に接続	該当端子なし

注 1：RL78/F12 の P130 端子は、出力専用ポートです。常に出力ポートとして機能します。

注 2：E1 を使用する場合は必ず抵抗を介して接続してください。詳細は E1 の別冊マニュアルで確認してください。

<ポーティングのポイント>

- 出力専用ポート(P130)

プログラムで入力に設定することができないので、逆電位が印加されないようにしてください。

- REGC 端子処理

REGC 端子からマイコンの内部電圧を出力しています。パスコンを付けて内部電圧を安定させるための端子です。 V_{DD} や V_{SS} とダイレクトに接続したり、外部から電圧を印加したりすることが無いようにしてください。

12. 割り込み

R8C/34x の割り込み処理を RL78/F12 にポーティングする際のポイントを説明します。

<ポーティングのポイント>

- **IE フラグへの割り込み許可/禁止設定**

RL78/F12 の IE フラグは R8C/34x の I フラグに相当します。

IE フラグの設定は次の専用命令で実行します。

- IE フラグを“0”にする場合は DI 命令を実行
- IE フラグを“1”にする場合は EI 命令を実行

- **割り込みマスク・フラグ・レジスタへの割り込み許可/禁止設定**

RL78/F12 では、IE フラグとは別にマスク可能割り込みの割り込み処理を許可/禁止設定にするレジスタ(割り込みマスク・フラグ・レジスタ)があります。割り込みマスク・フラグ・レジスタを禁止にすると割り込みが発生しません。R8C/34x には、割り込みマスク・フラグ・レジスタと同様のレジスタはありませんが、割り込み優先レベルを“0”に設定したときと同じ機能になります。

対象となるマスク・フラグ・レジスタは次の通りです。

MK0L、MK0H、MK1L、MK1H、MK2L、MK2H

注：割り込みマスク・フラグ・レジスタは、割り込み要求の発生を制御するものではありません。

- **割り込み優先レベル**

表 12.1 に RL78/F12 と R8C/34x の割り込み優先レベルを示します。

表 12.1 が示すように、マスク可能割り込みにおいて RL78/F12 で設定可能な割り込み優先レベルは RL78/F12 で 0~3、R8C/34x で 0~7 です。

RL78/F12 で対象となるレジスタは次の通りです。

PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H

表 12.1 RL78/F12 と R8C/34x の割り込み優先レベル

割り込み優先レベル	RL78/F12		R8C/34x		
	割り込みの受付	優先度	割り込みの受付	優先度	
0	許可	高	禁止	—	
1		↑		低	↓
2					
3	低				
4	設定不可	—	許可	高	
5					
6					
7					

- **多重割り込み**

RL78/F12 では、割り込み内で IE フラグを “1” に設定すると多重割り込み許可になります。

RL78/F12 で多重割り込みとして受け付けられる割り込みは、先に発生している割り込みの優先レベルよりも高い優先レベルの割り込みです。ただし、割り込み優先レベルが “0” に設定されている場合は、他の割り込み優先レベル “0” の割り込みを多重割り込みとして受け付けることができます。

R8C/34x では、先に発生した割り込みより優先順位が高い場合は多重割り込みとして受け付けられますが、同一優先レベルの割り込みを受け付けることはありません。

多重割り込みを使用している場合は、上記の割り込み動作に注意が必要です。

- **割り込み応答時間**

RL78/F12 と R8C/34x では、割り込み要求が発生してから割り込み処理を実行するまでのサイクル数（割り込み応答時間）が以下のように異なります。割り込み発生タイミングの差異がユーザシステムの動作に影響しないことを十分検証してください。

<割り込み応答時間>

RL78/F12 : 16 サイクル(MAX.)

R8C/34x : 20 サイクル(MAX.)

- **割り込みベクタ・テーブル**

RL78/F12 では、以下の機能は割り込みベクタ・テーブルを兼用しているため、割り込みを同時に使用することができません。仕様検討時に問題とならないことを確認してください。

- UART0(INTSER0 : エラー割り込み)、TAU0 のチャンネル 1(8 ビット・タイマモード動作時)の 2 つの機能が 1 つの割り込みベクタ・テーブルに割り当てられています。
- UART1(INTSER1 : エラー割り込み)、TAU0 のチャンネル 3(8 ビット・タイマモード動作時)の 2 つの機能が 1 つの割り込みベクタ・テーブルに割り当てられています。
- 端子入力エッジ検出 8(INTP8)、LIN-UART 受信完了(INTLR) の 2 つの機能が 1 つの割り込みベクタ・テーブルに割り当てられています。
- 端子入力エッジ検出 9(INTP9)、LIN-UART 受信ステータス信号検出(INTLS) の 2 つの機能が 1 つの割り込みベクタ・テーブルに割り当てられています。

- **電圧検出割り込み**

R8C/34x の電圧検出割り込みは、ノンマスクブル割り込みとマスクブル割り込みのどちらかを選択可能でしたが、RL78/F12 では、マスクブル割り込みのみとなります。R8C/34x の電圧検出割り込みをノンマスクブル割り込みで使用している場合、割り込みの受付タイミングが異なるので注意が必要です。

ノンマスクブル割り込みは、割り込み許可フラグ、割り込み優先レベルに関係なく、イベントが発生するとすぐに発生します。しかし、マスクブル割り込みは、割り込み許可フラグ、割り込み優先レベルの状態に影響を受けます。そのため、割り込み許可フラグ、割り込み優先レベルの状態によっては、電圧低下を検出しても、すぐに電圧検出割り込みが発生できない場合があります。

RL78/F12 で、R8C/34x のノンマスクブル割り込みと同等の動作をさせる方法を以下に示します。電圧検出等の安全機能系の割り込みが最優先で発生するように設定してください。

- 電圧検出割り込みの割り込み優先レベルをほかの割り込みよりも高く設定
(他の割り込みの割り込み優先レベルを電圧検出割り込み未満に設定する)
- 電圧検出割り込み内以外、割り込み許可フラグ(IE)は常に “1” (割り込み許可)を設定

注：電圧検出割り込みの割り込み優先レベルが “0” で多重割り込みを許可にすると、連続して電圧検出割り込みが発生する可能性があるため、スタックがオーバーフローすることが考えられます。

13. ウォッチドッグ・タイマ

表 13.1 に RL78/F12 と R8C/34x のウォッチドッグ・タイマ(WDT)機能比較を示します。

表 13.1 RL78/F12 と R8C/34x の WDT 機能比較

比較対象	RL78/F12	R8C/34x
動作クロック	低速オンチップ・オシレータ(f_{WDT})	<ul style="list-style-type: none"> ・カウントソース保護モード無効時 CPU クロック (XIN、高速オンチップオシレータ、低速オンチップオシレータ) ・カウントソース保護モード有効時 WDT 専用低速オンチップオシレータ
カウント開始タイミング	リセット解除後(オプション・バイトの WDTON ビットを“1”に設定)	<ul style="list-style-type: none"> ・リセット解除後(OFS レジスタの WDTON ビットを“0”に設定) ・ WDT5 レジスタに任意の値を書いたとき
WDT カウント動作	アップカウント	ダウンカウント
リフレッシュ方法	WDTE レジスタに“ACH”を書き込み	WDTR レジスタに“00h”を書いた後、“FFh”を書き込み
カウント周期	オプション・バイトの WDCS0 ビット、WDCS1 ビット、WDCS2 ビットで設定 ($f_{WDT}=17.25\text{kHz(MAX.)}$ の場合) <ul style="list-style-type: none"> ・ 3.71ms ・ 7.42ms ・ 14.84ms ・ 29.68ms ・ 118.72ms ・ 474.90ms ・ 949.80ms ・ 3799.19ms 	<ul style="list-style-type: none"> ・ カウントソース保護モード無効時 WDT5 レジスタの WDC7 ビット、OFS2 レジスタの WDTUFS0、WDTUFS1 ビットで設定 ・ カウントソース保護モード有効時 OFS2 レジスタの WDTUFS0、WDTUFS1 ビットで設定
WDT 検出時の動作	リセット	<ul style="list-style-type: none"> ・ カウントソース保護モード無効時 リセット or 割り込みを PM12 ビットで選択 ・ カウントソース保護モード有効時 リセット
WDT リセット条件	<ul style="list-style-type: none"> ・ WDT オーバフロー ・ ウィンドウ機能クローズ期間でのリフレッシュ ・ WDTE レジスタにビット命令を使用したとき ・ WDTE レジスタに“ACH”以外を書き込み 	<ul style="list-style-type: none"> ・ WDT アンダフロー ・ ウィンドウ機能クローズ期間でのリフレッシュ
リセット判別	RESF レジスタの WDTRF ビットが“1”になることで WDT リセットを判別可能 (注 1)	RSTFR レジスタの WDR ビットが“1”になることで WDT リセットを判別可能 (注 2)
ウィンドウ機能	オプション・バイトの WINDOW0 ビット、WINDOW1 ビットでウィンドウのオープン期間を設定 (注 3) <ul style="list-style-type: none"> ・ 50% ・ 75% ・ 100% 	OFS2 レジスタの WDTRCS0 ビット、WDTRCS1 ビットでウィンドウのオープン期間を設定 <ul style="list-style-type: none"> ・ 25% ・ 50% ・ 75% ・ 100%
HALT モード(ウェイトモード)時の動作	オプション・バイトの WDSTBYON ビットで HALT モード中の WDT の動作停止/継続を選択可能	<ul style="list-style-type: none"> ・ カウントソース保護モード無効時 WDT カウント停止 ・ カウントソース保護モード有効時 WDT 継続動作
STOP モード(ストップモード)時の動作	オプション・バイトの WDSTBYON ビットで STOP モード中の WDT の動作停止/継続を選択可能	<ul style="list-style-type: none"> ・ カウントソース保護モード無効時 WDT カウント停止 ・ カウントソース保護モード有効時 WDT 継続動作

注 1: ハードウェアリセット、パワーオンリセット、RESF レジスタの読み出しにより WDTRF ビットが“0”クリアされます。

注 2: 次のリセットを検出したとき、RSTFR レジスタの状態が変化します。RSTFR レジスタの読み出しにより WDR ビットが“0”クリアされることはありません。

注 3: リセット解除後、最初にリフレッシュするまでは、ウィンドウのオープン期間が 100%になります。2 回目のリフレッシュからオプション・バイトで設定したウィンドウ期間が有効になります。

<ポーティングのポイント>

- **WDT のリフレッシュ方法**

表 13.1 で示しているように RL78/F12 と R8C/34x で WDT のリフレッシュ方法が異なります。ポーティングする際はプログラムの修正が必要です。

- **WDT 検出時の動作**

カウントソース保護モード無効時の WDT 検出時の動作として、R8C/34x では割り込みを設定することができますが、RL78/F12 では常にリセット動作となります。ユーザシステムにおいてこれが問題となる場合は、WDT オーバフローまでの $75\%+1/2f_{\text{WDT}}$ のタイミングで発生するインターバル割り込みを R8C/34x で WDT 検出時に発生する割り込みとして代用可能です。ただし、WDT のインターバル割り込みはノンマスクابل割り込みではないため、WDT 検出後すぐに割り込み処理を実行できない可能性があります。すぐに WDT のインターバル割り込みを発生させたい場合は、他の周辺機能の割り込みを多重許可に設定し、WDT のインターバル割り込みの割り込み優先レベルを“0”に設定してください。

注：多重割り込み許可によるデータの相互干渉が起きないことを確認してください。

- **WDT 検出までの周期**

R8C/34x では WDT のカウントソースに CPU クロックが設定されており、カウントソース保護モード無効時に CPU クロックを切り替えると WDT のカウント周期が変化しますが、RL78/F12 では WDT のクロック源が低速オンチップ・オシレータに固定されるため、CPU クロックのカウントソースを切り替えても周期は変化しません。RL78/F12 と R8C/34x での WDT のリフレッシュタイミング差が問題とならないことを確認してください。

- **ウインドウ機能**

R8C/34x のウインドウ機能では 25%が選択できましたが、RL78/F12 では 25%のウインドウは存在しません。WDT のリフレッシュタイミングが問題とならないことを確認してください。

- **WDT と連動して動作する機能**

RL78/F12 では、オプション・バイトの WDTON ビットを、リセット後、WDT カウント開始に設定すると不正メモリ・アクセス検出機能が有効になります。不正メモリ・アクセス検出機能は、一度有効にするとプログラムで無効にすることができません。

14. タイマ

図 14.1、図 14.8、図 14.13、図 14.21、図 14.29 に、R8C/34x のタイマ RA、タイマ RB、タイマ RC、タイマ RD、タイマ RE の各モードが RL78/F12 のタイマ・アレイ・ユニット(TAU)のどの機能に割り当てられるかを示します。

<ポーティングのポイント>

- ポートの設定

タイマ機能の出力端子として使用する場合、R8C/34x ではポート Pi 方向レジスタ(PDi)の値に関係なくタイマ出力に設定することができましたが、RL78/F12 ではポート・モード・レジスタ(PMxx)とポート・レジスタ(Pxx)に“0”を設定してください。

注：ポート・モード・レジスタ(PMxx)は、R8C/34x のポート Pi 方向レジスタと同等の機能を持つレジスタです。R8C/34x のプロセッサモードレジスタ i(PMi)とシンボルが同じであるため、ポーティングの際にコーディングミスがないことを確認してください。

14.1 タイマ RA から TAU へのポーティング

図 14.1 に RL78/F12 の TAU と R8C/34x のタイマ RA の各モードの対応を示します。

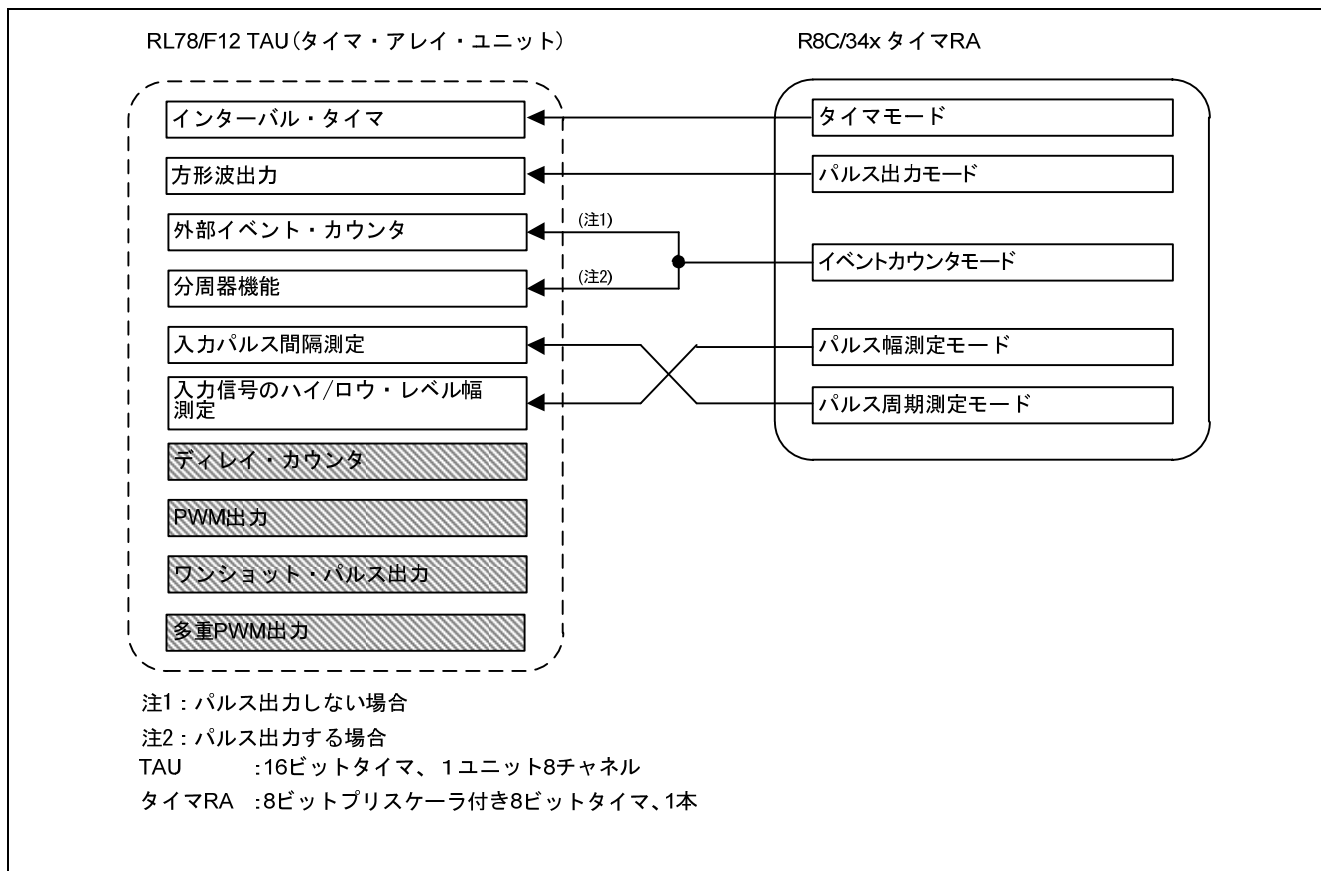


図 14.1 RL78/F12 TAU と R8C/3x タイマ RA の各モードの対応

<ポーティングのポイント>

- **機能禁止/許可設定**

RL78/F12 の TAU には、TAU モジュールへのクロック供給許可/禁止を制御することで、機能をアクティブ/非アクティブの状態に切り替える機能があります。その設定は、周辺イネーブル・レジスタ 0(PER0)の TAU0EN ビット(注 1、注 2)で行います。TAU 関連レジスタにアクセスする前に TAU0EN ビットでクロック供給を許可に設定してください。

注 1：周辺イネーブル・レジスタ 0(PER0)の TAU0EN ビット

0：TAU への入力クロック供給停止 (TAU 関連レジスタはリセット後の値)

1：TAU への入力クロック供給 (TAU 関連レジスタへのリード/ライト可)

リセット後の値は“0” (クロック供給停止) となっており、TAU は非アクティブ状態です。

注 2：R8C/34x のタイマ RA では、タイマ RA モードレジスタ(TRAMR)の TCKCUT ビットが TAU0EN ビットに相当します。リセット後、TCKCUT ビットは“0” (カウントソース供給)となっており、タイマ RA はアクティブ状態です。

- **カウントソース**

R8C/34x では、タイマ RA のカウントソースに高速オンチップ・オシレータ、CPU クロックに低速オンチップ・オシレータなど、異なるクロックに設定できますが、RL78/F12 では CPU クロックと周辺機能のクロック源が同じになります。これが問題とならないことを確認してください。

- **タイマ設定値**

R8C/34x のタイマ RA は 8 ビットプリスケラ付き 8 ビットタイマで、RL78/F12 の TAU は 16 ビットタイマです。RL78/F12 と R8C/34x ではタイマの構成が違うため、設定値も異なります。

- **タイマカウント開始/停止処理**

RL78/F12 の TAU には、カウント開始専用のビットとカウント停止専用のビットがありますが、R8C/34x のタイマ RA では、カウント開始と停止の制御を 1 ビットで行っています。ポーティングの際は、カウント開始/停止の設定に誤りがないことを確認してください。

14.1.1 タイマ RA タイマモード から TAU インターバル・タイマ へのポーティング

表 14.1 に RL78/F12 の TAU インターバル・タイマ設定チャンネルを示します。

表 14.1 RL78/F12 TAU インターバル・タイマ設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
インターバル・タイマ	○	○	○	○	○	○	○	○

○：選択可能

図 14.2 に RL78/F12 の TAU インターバル・タイマと R8C/34x のタイマ RA タイマモードの動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

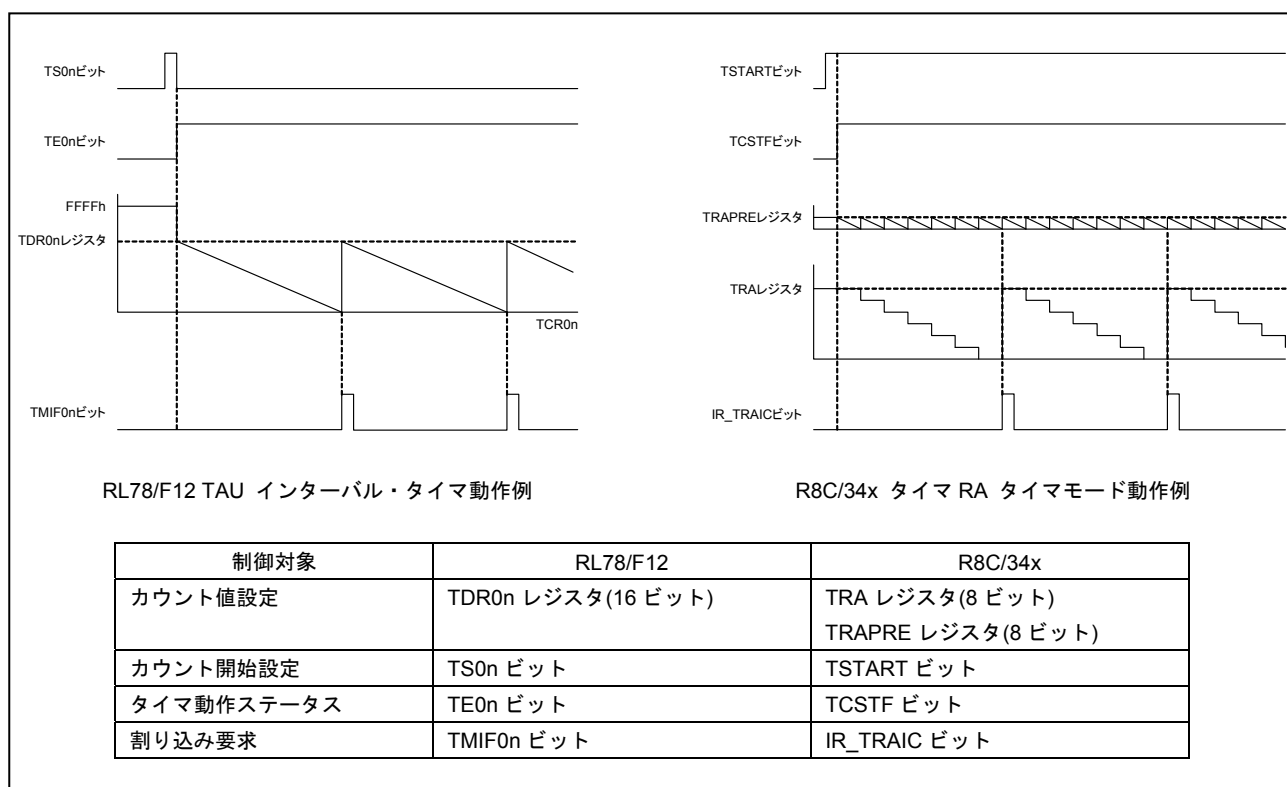


図 14.2 RL78/F12 TAU インターバル・タイマとタイマ RA タイマモードの動作比較

14.1.2 タイマ RA パルス出力モードから TAU 方形波出力へのポーティング

表 14.2 に RL78/F12 の TAU 方形波出力設定チャンネルを示します。

表 14.2 RL78/F12 TAU 方形波出力設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
方形波出力	○	○	○	○	—	—	—	○

○：選択可能
—：使用不可

図 14.3 に RL78/F12 の TAU 方形波出力と R8C/34x のタイマ RA パルス出力モードの動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

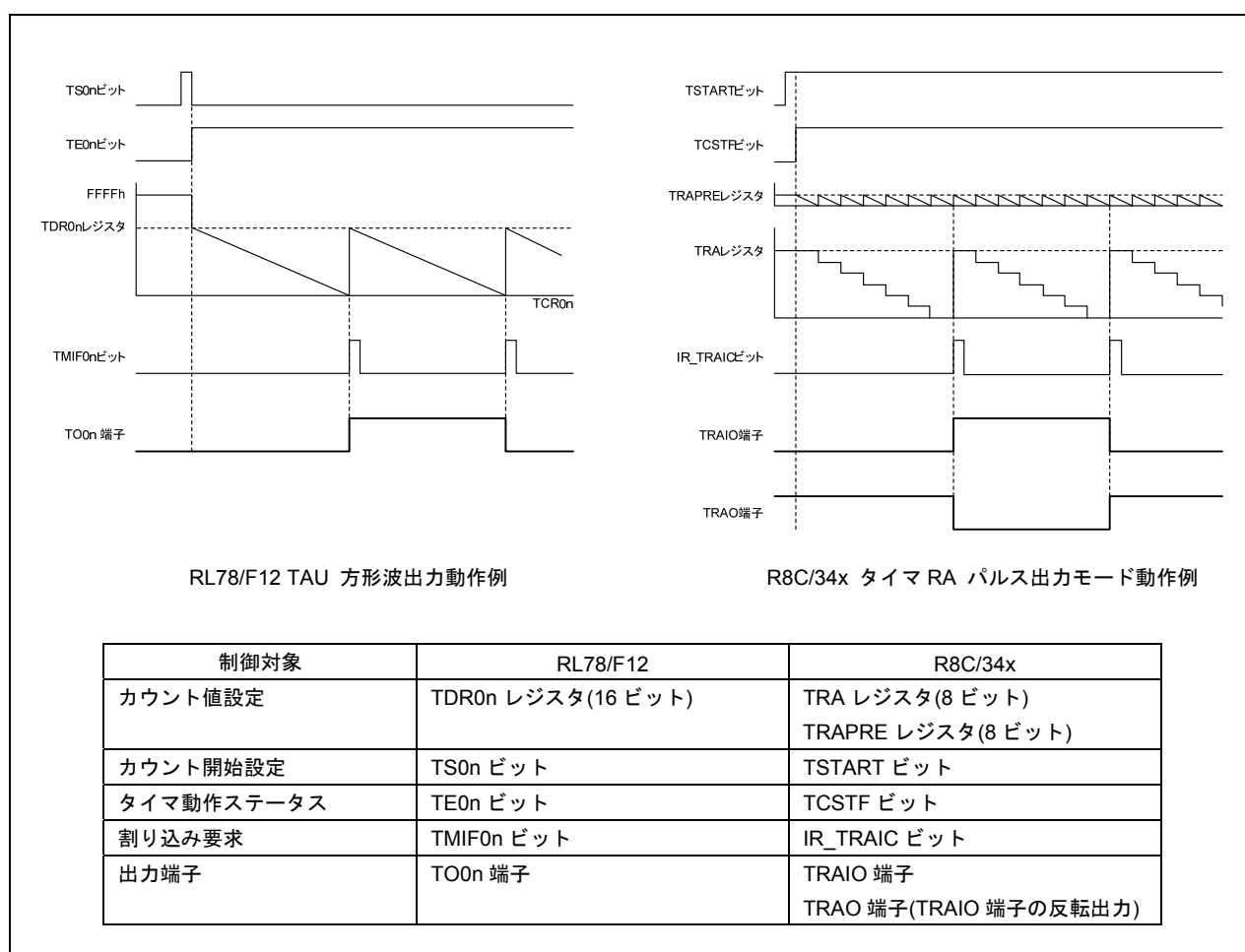


図 14.3 RL78/F12 TAU 方形波出力と R8C/34x タイマ RA パルス出力モードの動作比較

<ポーティングのポイント>

- **パルス出力**

R8C/34x のタイマ RA のパルス出力モードでは、TRAIO 端子(正相)と TRAO 端子(逆相)の両方からパルスを出力できますが、RL78/F12 の TAU の方形波出力では 1 チャンネルのタイマで 1 つのパルスを生成することしかできません。タイマ RA のパルス出力モードのような 2 つのパルス出力が必要な場合は、2 チャンネルを使用して正相、逆相のパルスを生成します。この使用方法でタイマ値を変更する場合は、2 チャンネルのタイマ更新を同時に行うことができないため、波形の更新タイミングにズレが生じる可能性があります。この違いが問題にならないことを確認してください。

14.1.3 タイマ RA イベントカウンタモードから TAU 外部イベント・カウンタへのポーティング
表 14.3 に RL78/F12 の TAU 外部イベント・カウンタとして使用時のチャンネル設定を示します。

表 14.3 RL78/F12 TAU 外部イベント・カウンタとして使用時のなチャンネル設定

	チャンネル No.							
	0	1	2	3	4	5	6	7
外部イベント・カウンタ	○	○	○	○	—	○(注)	—	○

○：選択可能

—：使用不可

注：チャンネル 5 は、TI05 端子へのイベント入力以外に、低速オンチップ・オシレータ f_{IL} をイベントクロック源として選択することが可能です。R8C/34x からのポーティングに特化した資料であるため、サブシステム・クロックについては省略します。

図 14.4 に RL78/F12 の TAU 外部イベント・カウンタと R8C/34x のタイマ RA イベントカウンタモードの動作比較を示します。タイマのカウンタ動作やフラグの動きを確認してください。

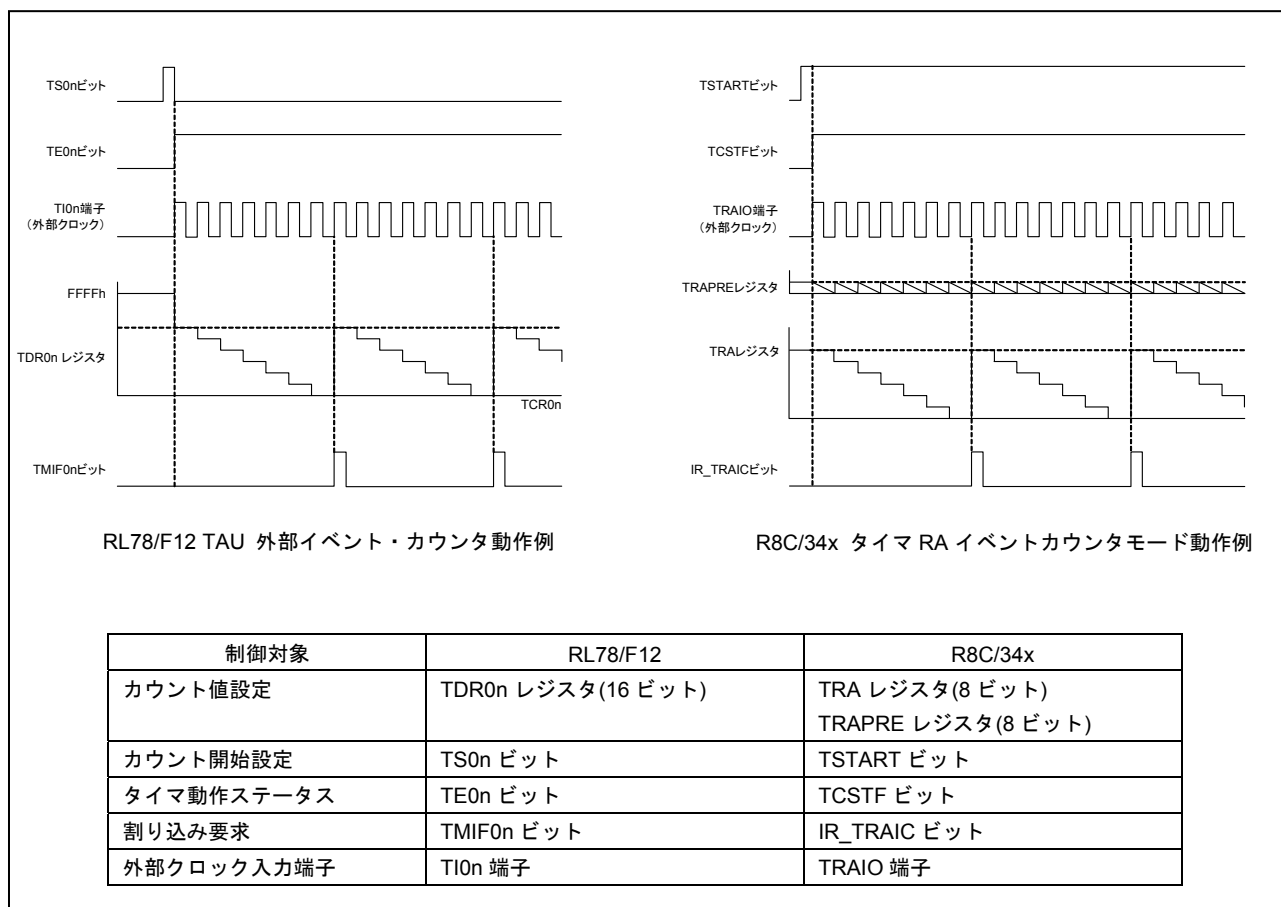


図 14.4 RL78/F12 TAU 外部イベント・カウンタと R8C/34x タイマ RA イベントカウンタモードの動作比較

<ポーティングのポイント>

- 外部クロック入力のフィルタ
R8C/34x のタイマ RA では、外部クロック入力端子(TRAIO)にフィルタがありますが、RL78/F12 の TAU には同等の機能がありません。この違いが問題にならないことを確認してください。
- イベント入力期間の制御
R8C/34x のタイマ RA では、外部クロック入力の受付期間を制御する機能(TRAIO イベント入力制御ビット : TIOGT0、TIOGT1)がありますが、RL78/F12 の TAU では同等の機能がありません。この違いが問題にならないことを確認してください。

14.1.4 タイマ RA イベントカウンタモードから TAU 分周器機能へのポーティング

表 14.4 に RL78/F12 の TAU 分周器機能として使用時のチャンネル設定を示します。

表 14.4 RL78/F12 TAU 分周機能として使用時のチャンネル設定

分周器機能	チャンネル No.							
	0	1	2	3	4	5	6	7
分周器機能	○	-	-	-	-	-	-	-

○：選択可能
 -：使用不可

図 14.5 に RL78/F12 の TAU の分周器機能と R8C/34x のタイマ RA イベントカウンタモードの動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

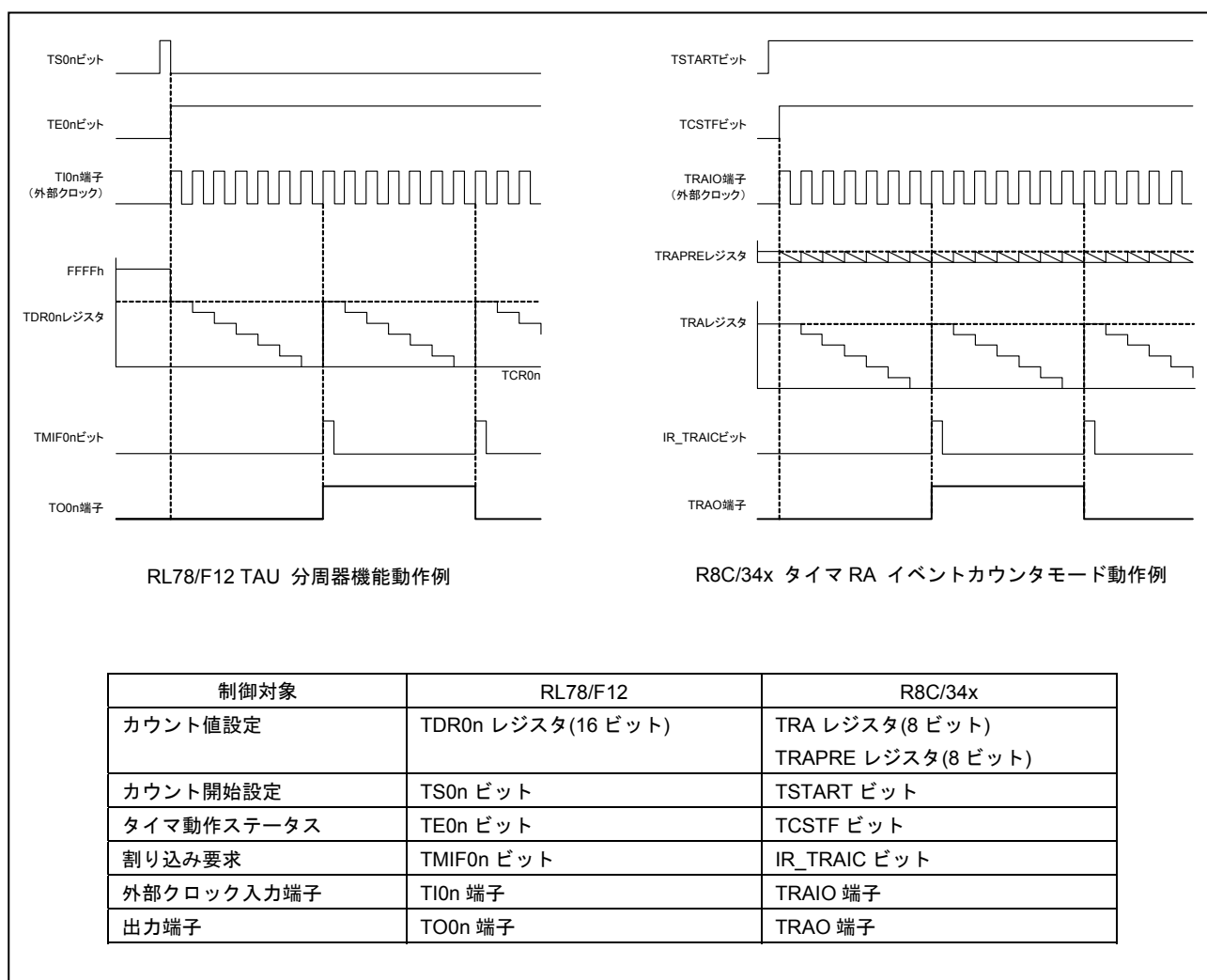


図 14.5 RL78/F12 TAU 分周器機能と R8C/34x タイマ RA イベントカウンタモードの動作比較

14.1.5 タイマ RA パルス幅測定モードから TAU ハイ/ロウ・レベル幅測定へのポーティング

表 14.5 に RL78/F12 の TAU ハイ/ロウ・レベル幅測定チャンネルを示します。

表 14.5 RL78/F12 TAU ハイ/ロウ・レベル幅測定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
ハイ/ロウ・レベル幅測定	○	○	○	○	—	○(注)	—	○

○：選択可能

—：使用不可

注：チャンネル 5 は、TI05 端子からのパルス入力以外に、低速オンチップ・オシレータ f_{L} を測定用パルスとして選択することが可能です。
R8C/34x からのポーティングに特化した資料であるため、サブシステム・クロックについては省略します。

図 14.6 に RL78/F12 の TAU ハイ/ロウ・レベル幅測定と R8C/34x のタイマ RA パルス幅測定モードの動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

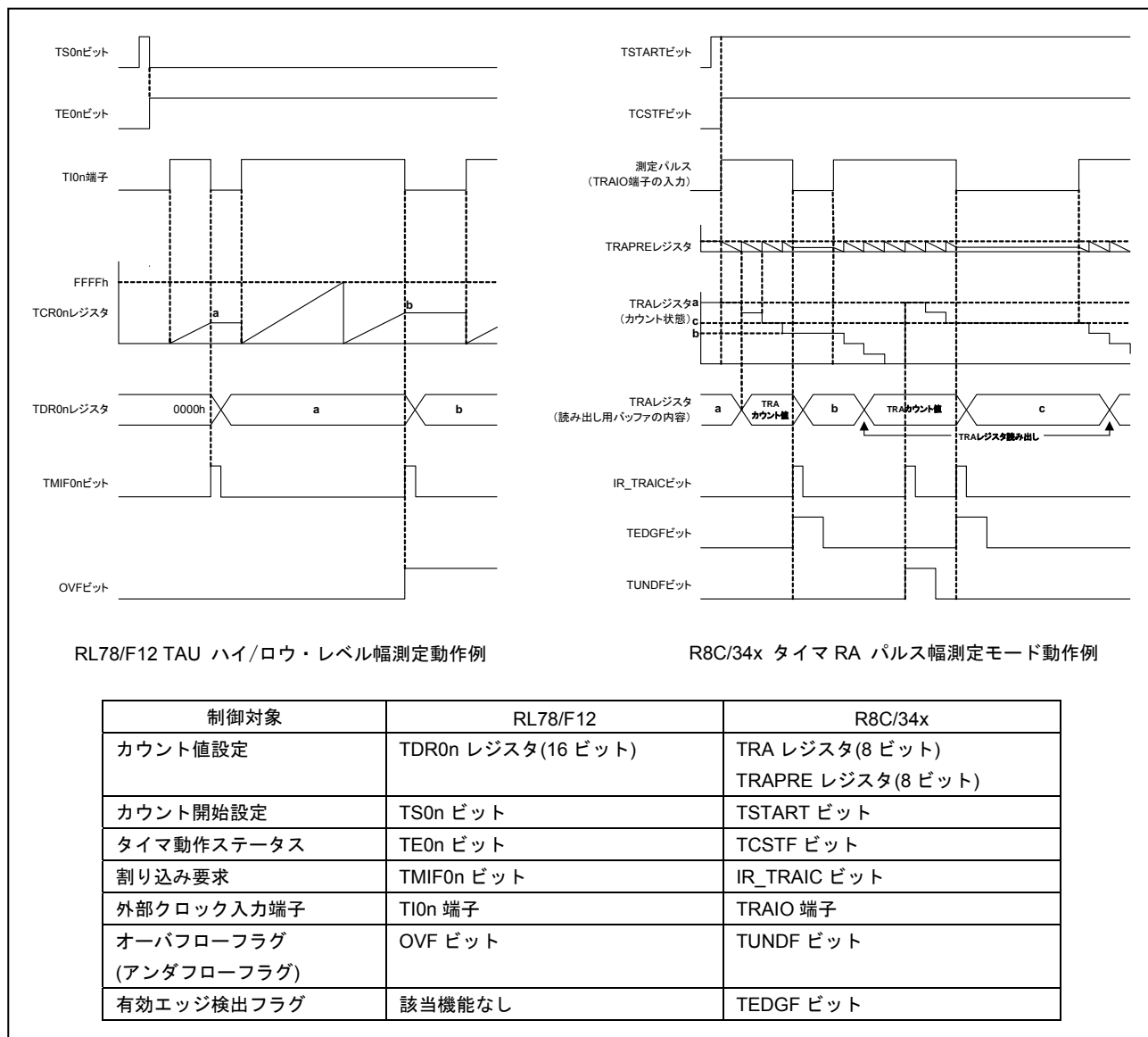


図 14.6 RL78/F12 TAU ハイ/ロウ・レベル幅測定と R8C/34x タイマ RA パルス幅測定モードの動作比較

<ポーティングのポイント>

- **カウント動作**

RL78/F12 の TAU ハイ/ロウ・レベル幅測定はアップカウント、R8C/34x のタイマ RA パルス幅測定モードではダウンカウントになります。タイマの構成が異なるため、設定値も異なります。

- **割り込み発生要因**

R8C/34x のタイマ RA パルス幅測定モードでは、有効エッジ検出時とタイマのアンダフロー時に割り込みが発生しますが、RL78/F12 の TAU 入力パルス間隔測定の割り込み発生タイミングは有効エッジ検出時のみで、オーバフロー時に割り込みは発生しません。そのため R8C/34x と RL78/F12 で割り込み要因(有効エッジ、アンダフロー/オーバフロー)を判定する処理が異なります。

- タイマ RA パルス幅測定モード

タイマ RA 割り込み内で、TUNDF ビットと TEDGF ビットの両方を確認し、割り込み発生要因がエッジ検出であるかアンダフローであるかを判定します。

- TAU ハイ/ロウ・レベル幅測定

TAU 割り込み発生でエッジ検出と判断します。TAU 割り込み内で OVF ビット(注)を確認することで、TAU のカウンタが 1 周期以上経過した (オーバフロー検出) 後でのエッジ検出であるかを判定します。

注：OVF ビット

読み出し専用のビットです。次の有効エッジ検出タイミングでタイマがオーバフローしていなければクリアされます。

- **測定可能なパルス幅**

RL78/F12 の TAU ハイ/ロウ・レベル幅は、2 回目のオーバフロー発生直前までが測定可能な範囲です。OVF ビットを使用したオーバフロー検出は 1 回のみ有効のため、2 回オーバフローが発生すると、以降のオーバフロー発生時のパルス周期は測定できません。これが問題にならないことを確認してください。

14.1.6 タイマ RA パルス周期測定モードから TAU 入力パルス間隔測定へのポーティング

表 14.6 に RL78/F12 の TAU 入力パルス間隔測定チャンネルを示します。

表 14.6 TAU 入力パルス間隔測定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
入力パルス間隔測定	○	○	○	○	—	○(注)	—	○

○ : 選択可能

— : 使用不可

注: チャンネル 5 は、TI05 端子からのパルス入力以外に、低速オンチップ・オシレータ f_{IL} を測定用パルスとして選択することが可能です。
R8C/34x からのポーティングに特化した資料であるため、サブシステム・クロックについては省略します。

図 14.7 に RL78/F12 の TAU 入力パルス間隔測定と R8C/34x のタイマ RA のパルス周期測定モードの動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

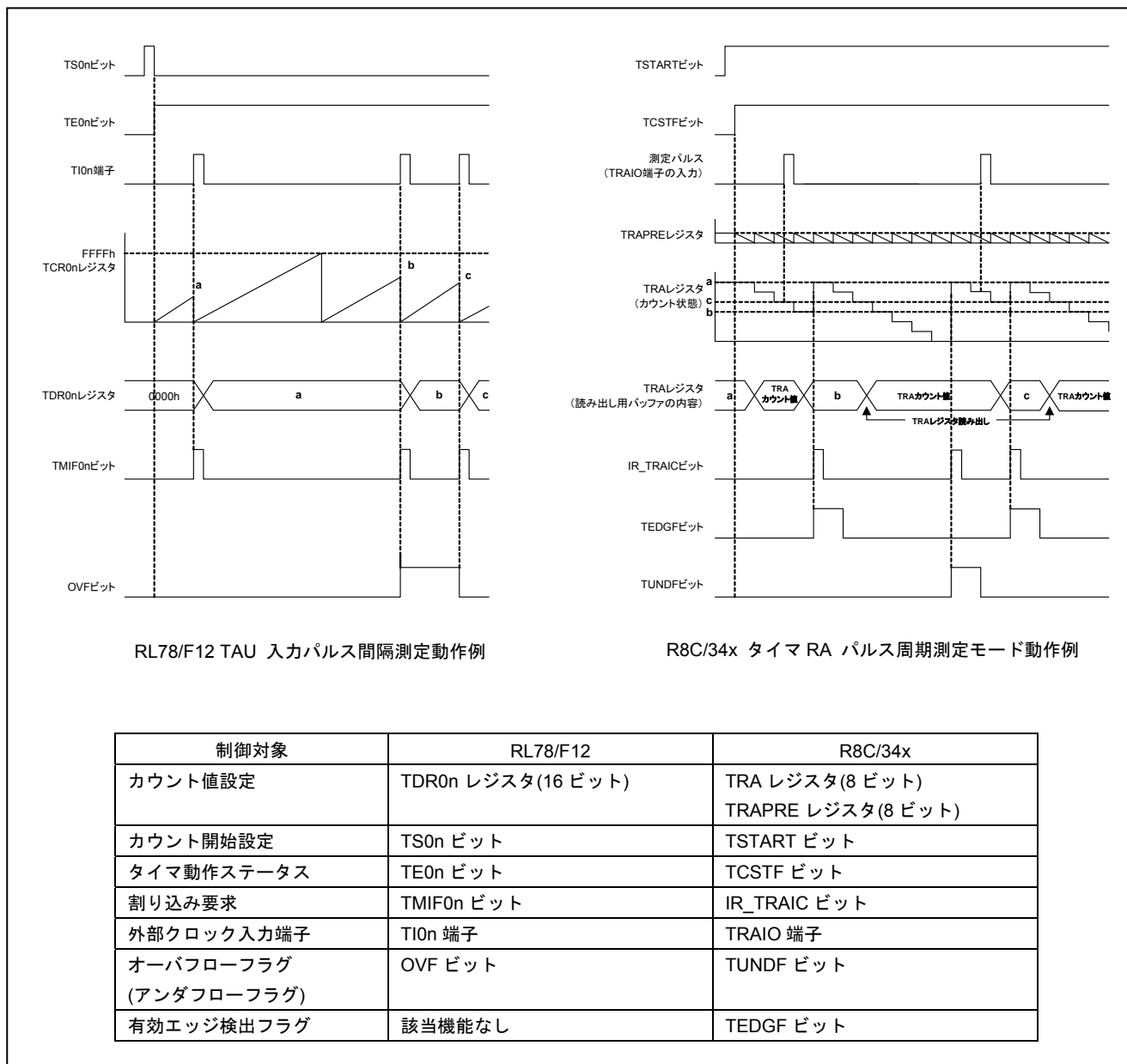


図 14.7 RL78/F12 TAU 入力パルス間隔測定と R8C/34x タイマ RA パルス周期測定モードの動作比較

<ポーティングのポイント>

- **カウント動作**

RL78/F12 の TAU 入力パルス間隔測定はアップカウント、R8C/34x のタイマ RA パルス周期測定モードではダウンカウントになります。タイマの構成が違うため、設定値も異なります。

- **割り込み発生要因**

R8C/34x のタイマ RA パルス周期測定モードでは、有効エッジ検出時とタイマのアンダフロー時に割り込みが発生しますが、RL78/F12 の TAU 入力パルス間隔測定の割り込み発生タイミングは有効エッジ検出時のみで、オーバフロー時に割り込みは発生しません。そのため R8C/34x と RL78/F12 で割り込み要因(有効エッジ、アンダフロー/オーバフロー)を判定する処理が異なります。

- タイマ RA パルス周期測定モード

タイマ RA 割り込み内で、TUNDF ビットと TEDGF ビットの両方を確認し、割り込み発生要因がエッジ検出であるか、アンダフローであるかを判定します。

- TAU 入力パルス間隔測定

TAU 割り込み発生でエッジ検出と判断します。TAU 割り込み内で OVF ビット(注)を確認することで、TAU のカウンタが 1 周期以上経過した (オーバフロー検出) 後でのエッジ検出であるかを判定します。

注：OVF ビット

読み出し専用のビットです。次の有効エッジ検出タイミングでタイマがオーバフローしていなければクリアされます。

- **測定可能なパルス周期間隔**

RL78/F12 の TAU 入力パルス周期は、2 回目のオーバフロー発生直前までが測定可能な範囲です。OVF ビットを使用したオーバフロー検出は 1 回のみ有効のため、2 回オーバフローが発生すると、以降のオーバフロー発生時のパルス周期は測定できません。これが問題にならないことを確認してください。

14.2 タイマ RB から TAU へのポーティング

図 14.8 に RL78/F12 の TAU と R8C/34x のタイマ RB の各モードの対応を示します。

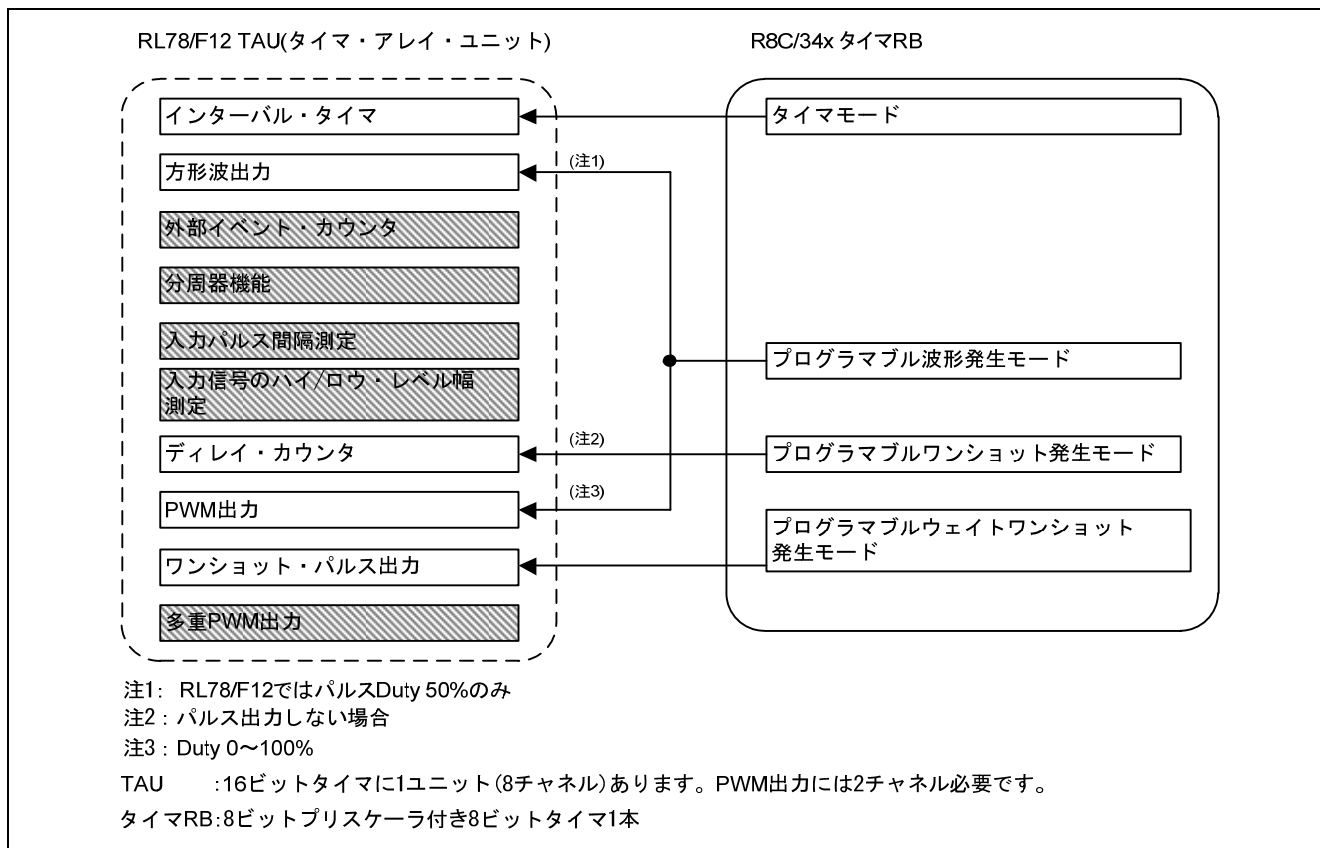


図 14.8 RL78/F12 TAU と R8C/34x タイマ RB の各モードの対応

<ポーティングのポイント>

- **機能禁止/許可設定**

RL78/F12 の TAU には、TAU モジュールへのクロック供給許可/禁止を制御することで、機能を切り替える(アクティブ/非アクティブ)機能があります。その設定は、周辺イネーブル・レジスタ 0(PER0) の TAU0EN ビット(注 1、注 2)で行います。TAU 関連レジスタにアクセスする前に TAU0EN ビットでクロック供給を許可に設定してください。

注 1：周辺イネーブル・レジスタ 0(PER0)の TAU0EN ビット

0：TAU への入力クロック供給停止(TAU 関連レジスタはリセット後の値)

1：TAU への入力クロック供給 (TAU 関連レジスタへのリード/ライト可)

リセット後の値は“0”(クロック供給停止)となっており、TAU は非アクティブ状態です。

注 2：R8C/34x のタイマ RB では、タイマ RB モードレジスタ(TRBMR)の TCKCUT ビットが TAU0EN ビットに相当する機能です。リセット後、TCKCUT ビットは“0”(カウントソース供給)となっており、タイマ RB はアクティブ状態です。

- **カウントソース**

R8C/34x のタイマ RB では、タイマのクロック源にタイマ RA のアンダフローを設定できましたが、RL78/F12 の TAU でカウントソースに選択できるのは CPU クロック源だけです。この違いが問題にならないことを確認してください。

- **カウンタの分解能とタイマ設定値**

R8C/34x のタイマ RB は 8 ビットプリスケアラ付き 8 ビットタイマで、RL78/F12 の TAU は 16 ビットタイマです。RL78/F12 と R8C/34x ではタイマの構成が違うため、設定値も異なります。

- **タイマカウント開始/停止処理**

RL78/F12 の TAU には、カウント開始専用のビットとカウント停止用のビットがありますが、R8C/34x のタイマ RB では、カウント開始と停止の制御を 1 ビットで行っています。ポーティングの際は、設定に誤りがないことを確認してください。

14.2.1 タイマ RB タイマモード から TAU インターバル・タイマ へのポーティング

表 14.7 に RL78/F12 の TAU インターバル・タイマ設定チャンネルを示します。

表 14.7 RL78/F12 TAU インターバル・タイマ設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
インターバル・タイマ	○	○	○	○	○	○	○	○

○ : 選択可能

図 14.9 に RL78/F12 の TAU インターバル・タイマと R8C/34x のタイマ RB タイマモードの動作比較を示します。タイマのカウンタ動作やフラグの動きを確認してください。

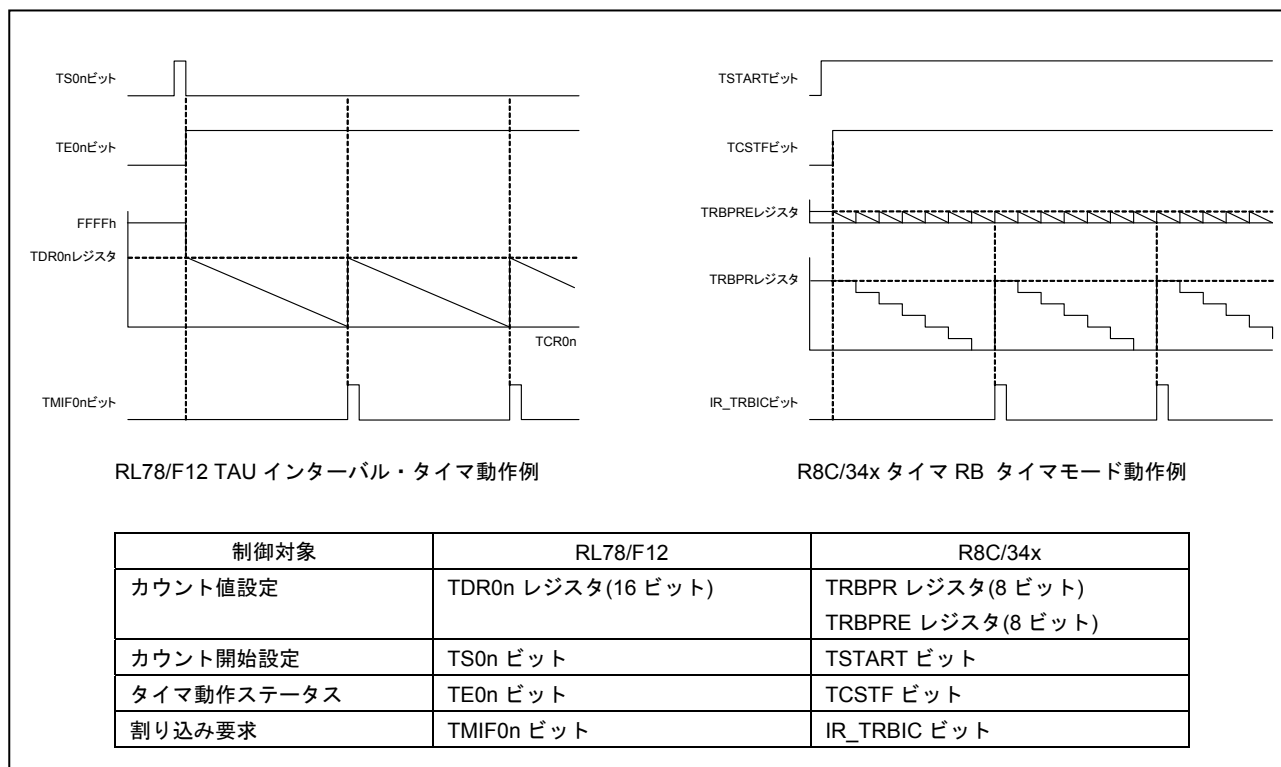


図 14.9 RL78/F12 TAU インターバル・タイマとタイマ RB タイマモードの動作比較

14.2.2 タイマ RB プログラマブル波形発生モード から TAU PWM 出力へのポーティング

表 14.8 に RL78/F12 の TAU PWM 出力設定チャンネルを示します。

TAU の PWM 出力はパルス周期を生成するタイマ(マスタ)とデューティを決めるタイマ(スレーブ)の2つのタイマで1本の PWM 波形を生成します。

表 14.8 RL78/F12 TAU PWM 出力設定チャンネル

PWM 出力マスタ設定	チャンネル No.							
	0	1	2	3	4	5	6	7
チャンネル0 マスタ設定時	◎	○	○	○	—	—	—	○
チャンネル0、2 マスタ設定時	◎	○	◎	○	—	—	—	○
チャンネル0、2、4 マスタ設定時	◎	○	◎	○	◎	—	—	○
チャンネル0、2、6 マスタ設定時	◎	○	◎	○	—	—	◎	○
チャンネル2 マスタ設定時	—	—	◎	○	—	—	—	○
チャンネル4 マスタ設定時	—	—	—	—	◎	—	—	○
チャンネル6 マスタ設定時	—	—	—	—	—	—	◎	○

○：スレーブに設定できるチャンネル。PWM 出力可能なチャンネル

◎：マスタに設定できるチャンネル。PWM 出力不可のチャンネル

—：未使用または PWM 出力以外の動作モード

注1：赤色の部分は、チャンネル0 と連動して動作するチャンネルです。

注2：青色の部分は、チャンネル2 と連動して動作するチャンネルです。

注3：緑色の部分は、チャンネル4 と連動して動作するチャンネルです。

注4：紫色の部分は、チャンネル6 と連動して動作するチャンネルです。

図 14.10 に RL78/F12 の TAU PWM 出力と R8C/34x のタイマ RB プログラマブル波形発生モードの動作比較を示します。タイマのカウンタ動作やフラグの動きを確認してください。

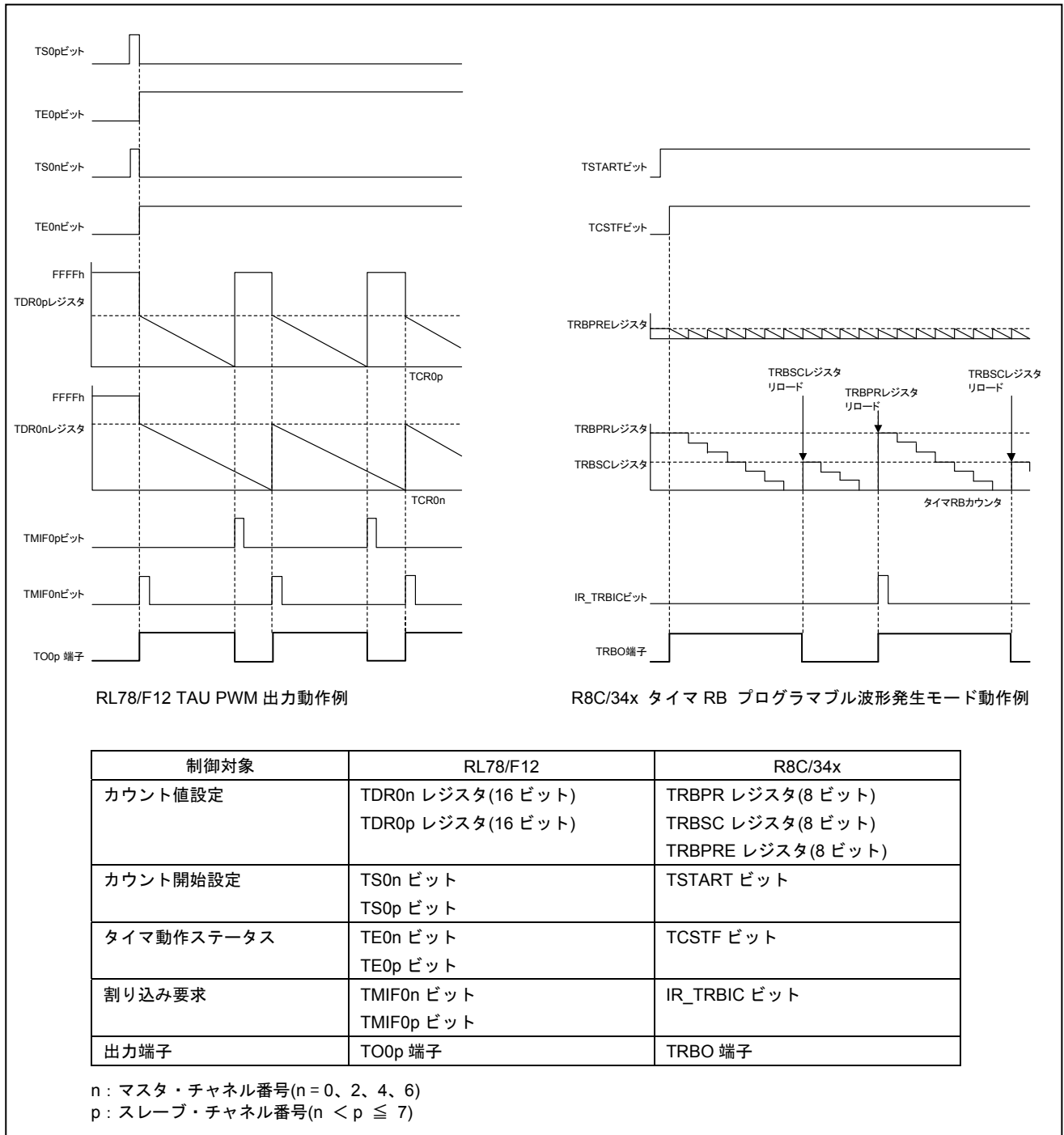


図14.10 RL78/F12 TAU PWM 出力と R8C/34x タイマ RB プログラマブル波形発生モードの動作比較

14.2.3 タイマ RB プログラマブルウェイトワンショット発生モード から TAU ワンショット・パルス出力へのポーティング

R8C/34x のタイマ RB プログラマブルウェイトワンショット発生モードと同等の機能は、RL78/F12 の TAU ワンショット・パルス出力です。TAU のワンショット・パルス出力は、ディレイの間隔を生成するタイマ(マスタ)とパルス幅を生成するタイマ(スレーブ)の2つのタイマで1本のワンショット・パルス波形を生成します。表 14.9 に RL78/F12 の TAU ワンショット・パルス出力設定チャンネルを示します。

表 14.9 RL78/F12 TAU ワンショット・パルス出力設定チャンネル

ワンショット・パルス出力 マスタ設定	チャンネル No.							
	0	1	2	3	4	5	6	7
チャンネル0 マスタ設定時	◎	○	○	○	—	—	—	○
チャンネル0、2 マスタ設定時	◎	○	◎	○	—	—	—	○
チャンネル0、2、4 マスタ設定時	◎	○	◎	○	◎	—	—	○
チャンネル0、2、6 マスタ設定時	◎	○	◎	○	—	—	◎	○
チャンネル2 マスタ設定時	—	—	◎	○	—	—	—	○
チャンネル4 マスタ設定時	—	—	—	—	◎	—	—	○
チャンネル6 マスタ設定時	—	—	—	—	—	—	◎	○

○：スレーブに設定できるチャンネル。ワンショット・パルス出力可能なチャンネル

◎：マスタに設定できるチャンネル。PWM 出力不可のチャンネル

—：未使用または PWM 出力以外の動作モード

注1：赤色の部分は、チャンネル0と連動して動作するチャンネルです。

注2：青色の部分は、チャンネル2と連動して動作するチャンネルです。

注3：緑色の部分は、チャンネル4と連動して動作するチャンネルです。

注4：紫色の部分は、チャンネル6と連動して動作するチャンネルです。

図 14.11 に RL78/F12 の TAU ワンショット・パルス出力と R8C/34x のタイマ RB プログラマブルウェイトワンショット発生モードの動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

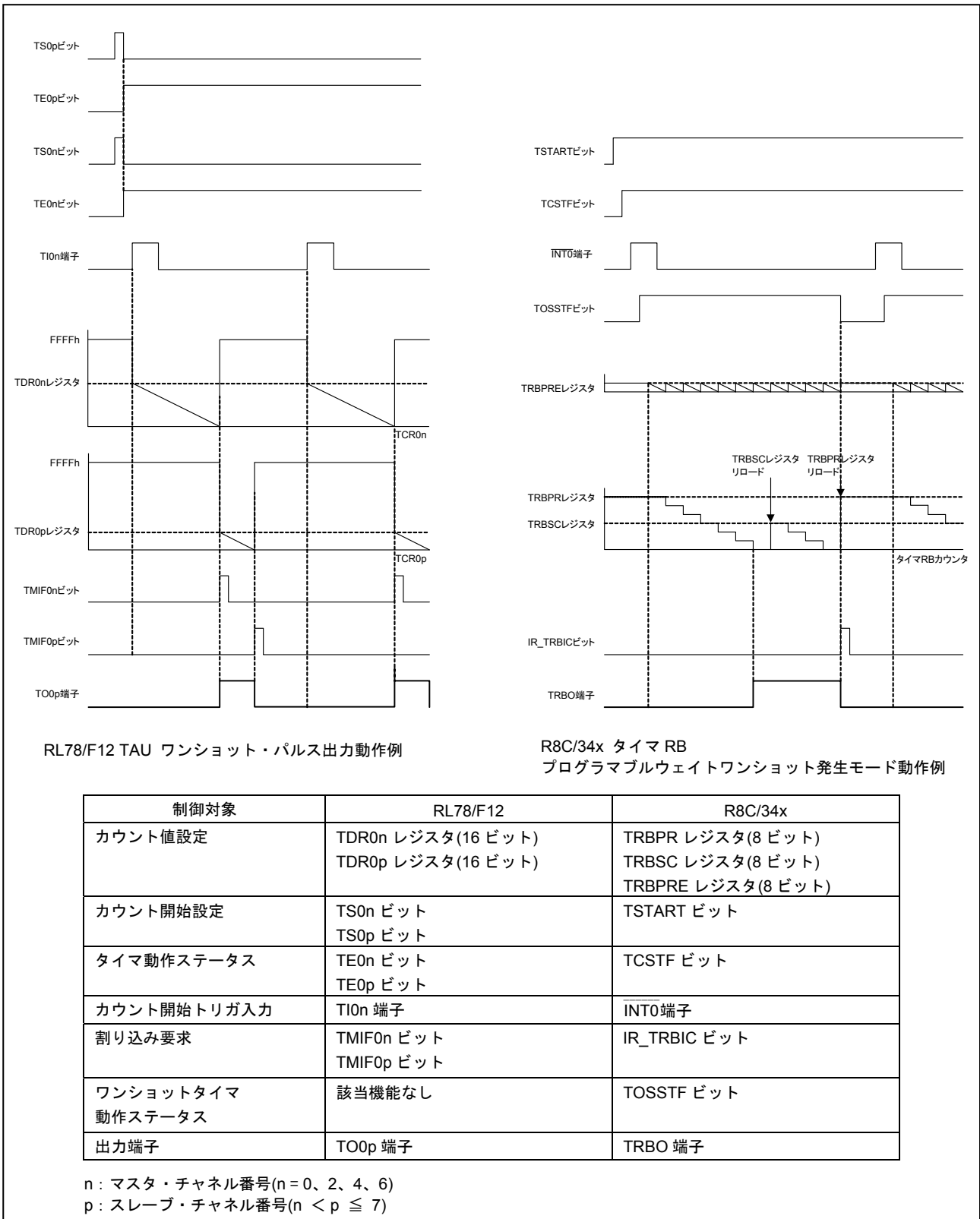


図14.11 RL78/F12 TAU ワンショット・パルス出力と R8C/34x タイマ RB プログラマブルウェイトワンショット発生モードの動作比較

補足: RL78/F12 には、R8C/34x のタイマ RB プログラマブルワンショット発生モードと同等の機能として TAU ディレイ・カウンタがあります。ただし、ワンショット・パルスを出力することはできません。

表 14.10 に RL78/F12 の TAU ディレイ・カウンタとして使用時のチャンネル設定を示します。

表 14.10 RL78/F12 TAU ディレイ・カウンタとして使用時のチャンネル設定

	チャンネル No.							
	0	1	2	3	4	5	6	7
ディレイ・カウンタ	○	○	○	○	—	○(注)	—	○

○：選択可能

—：使用不可

注：チャンネル 5 は、TI05 端子からのイベント信号入力以外に、低速オンチップ・オシレータ f_{IL} をイベント信号源として選択することが可能です。R8C/34x からのポーティングに特化した資料であるため、サブシステム・クロックについては省略します。

図 14.12 に RL78/F12 の TAU ディレイ・カウンタと R8C/34x のタイマ RB プログラマブルワンショット発生モードの動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

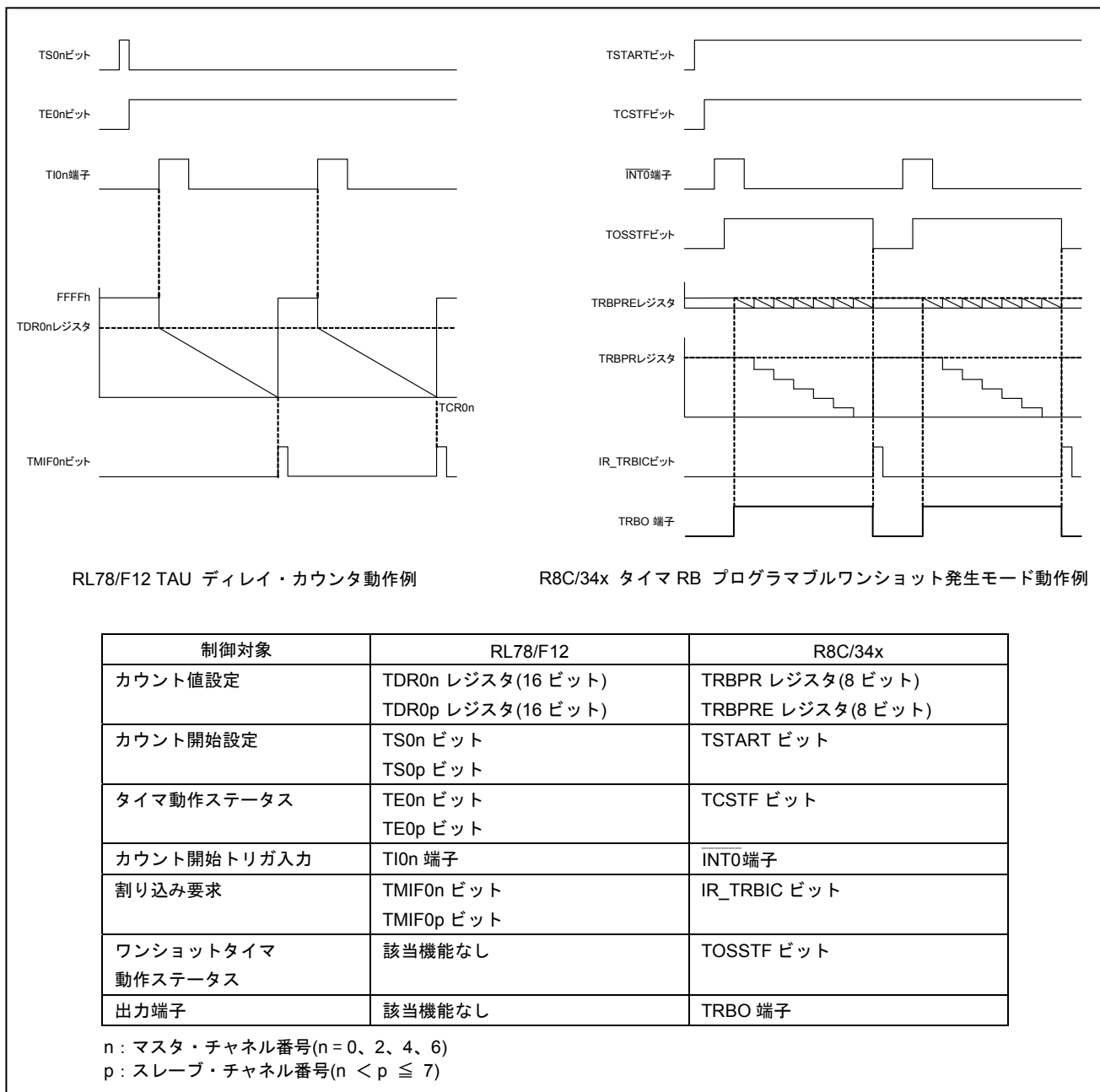


図 14.12 RL78/F12 TAU ディレイ・カウンタと R8C/34x タイマRB プログラマブルワンショット発生モードの動作比較

14.3 タイマ RC から TAU へのポーティング

図 14.13 に RL78/F12 の TAU と R8C/34x のタイマ RC の各モードの対応を示します。

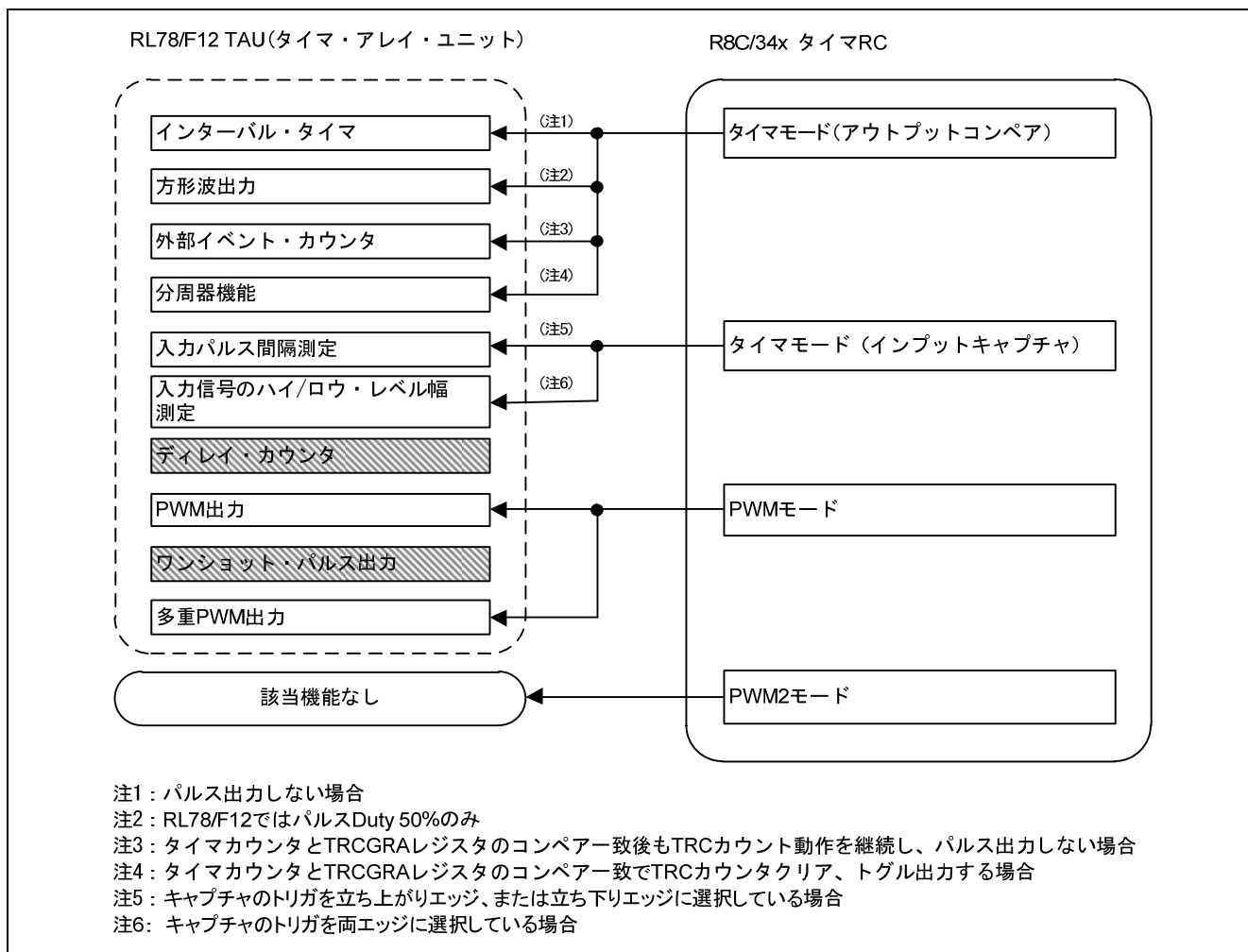


図 14.13 RL78/F12 TAU と R8C/34x タイマ RC の各モードの対応

<ポーティングのポイント>

● 機能禁止/許可設定

RL78/F12 の TAU には、TAU モジュールへのクロック供給許可/禁止を制御することで、機能をアクティブ/非アクティブの状態に切り替える機能があります。その設定は、周辺イネーブル・レジスタ 0(PER0)の TAU0EN ビット(注 1、注 2)で行います。TAU 関連レジスタにアクセスする前に TAU0EN ビットでクロック供給を許可に設定してください。

注 1：周辺イネーブル・レジスタ 0(PER0)の TAU0EN ビット

0：TAU への入力クロック供給停止(TAU 関連レジスタはリセット後の値)

1：TAU への入力クロック供給 (TAU 関連レジスタへのリード/ライト可)

リセット後の値は“0” (クロック供給停止) となっており、TAU は非アクティブ状態です。

注 2：R8C/34x のタイマ RC では、モジュールスタンバイ制御レジスタ(MSTCR)の MSTTRC ビットが TAU0EN ビットに相当します。リセット後、MSTTRC ビットは“0” (アクティブ)となっており、タイマ RC はアクティブ状態です。

14.3.1 タイマ RC タイマモード(アウトプットコンペア) から TAU インターバル・タイマ へのポーティング

表 14.11 に RL78/F12 の TAU インターバル・タイマ設定チャンネル設定を示します。

表 14.11 RL78/F12 TAU インターバル・タイマ設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
インターバル・タイマ	○	○	○	○	○	○	○	○

○ : 選択可能

図 14.14 に RL78/F12 の TAU インターバル・タイマと R8C/34x のタイマ RC タイマモード(アウトプットコンペア)の動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

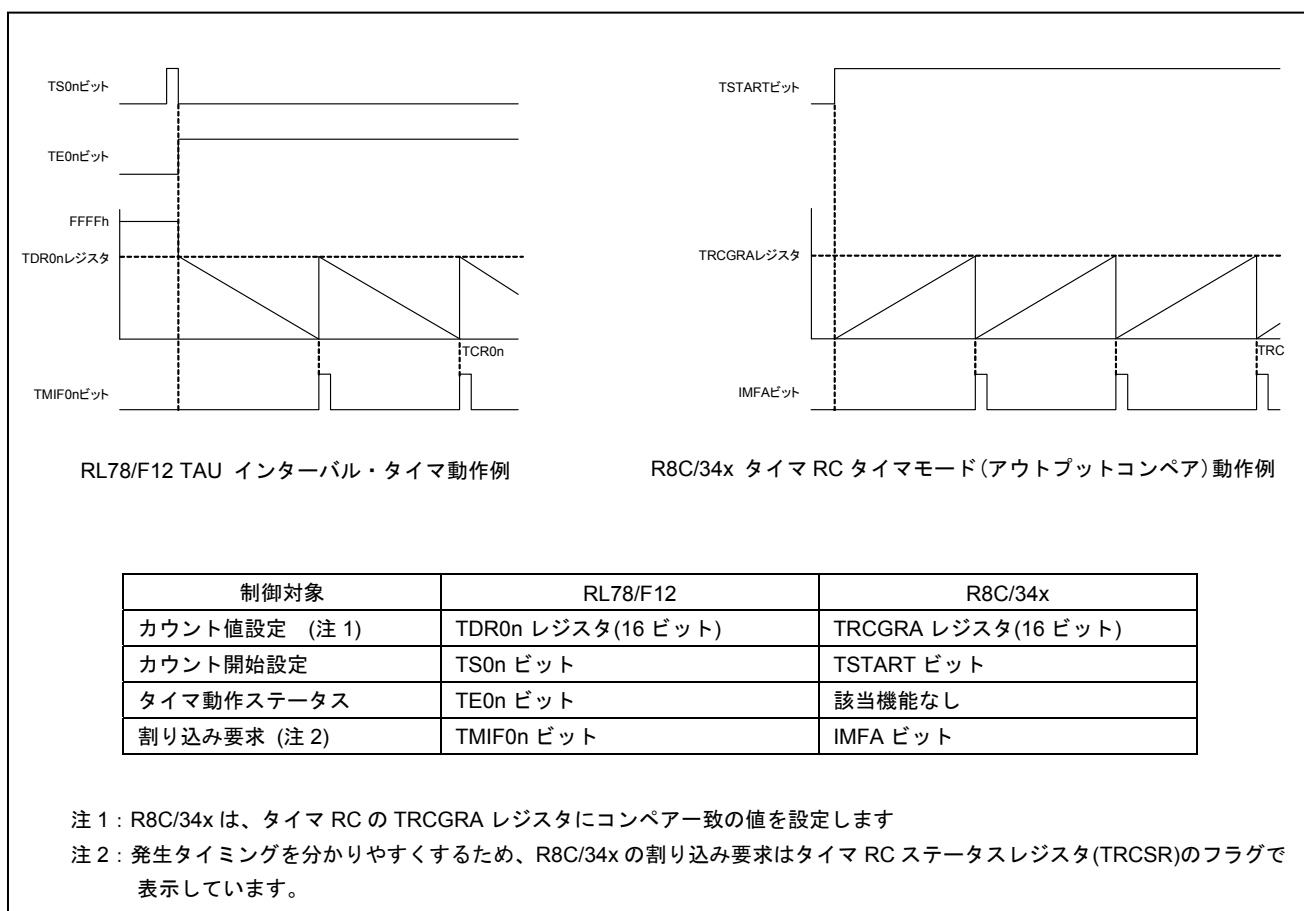


図 14.14 RL78/F12 TAU インターバル・タイマと R8C/34x タイマ RC タイマモード(アウトプットコンペア)の動作比較

<ポーティングのポイント>

- タイマのカウント値の読み出し

図 14.14 で示すようにタイマのカウント方法は、RL78/F12 TAU がダウンカウント、R8C/34x タイマ RC がアップカウントになります。タイマの構成が違うため、設定値が異なります。

14.3.2 タイマ RC タイマモード(アウトプットコンペア)から TAU 方形波出力へのポーティング
 表 14.12 に RL78/F12 の TAU 方形波出力設定チャンネルを示します。

表 14.12 RL78/F12 TAU 方形波出力設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
方形波出力	○	○	○	○	—	—	—	○

○ : 選択可能
 — : 使用不可

図 14.15 に RL78/F12 の TAU 方形波出力と R8C/34x のタイマ RC タイマモード(アウトプットコンペア)の動作比較を示します。タイマのカウンタ動作やフラグの動きを確認してください。

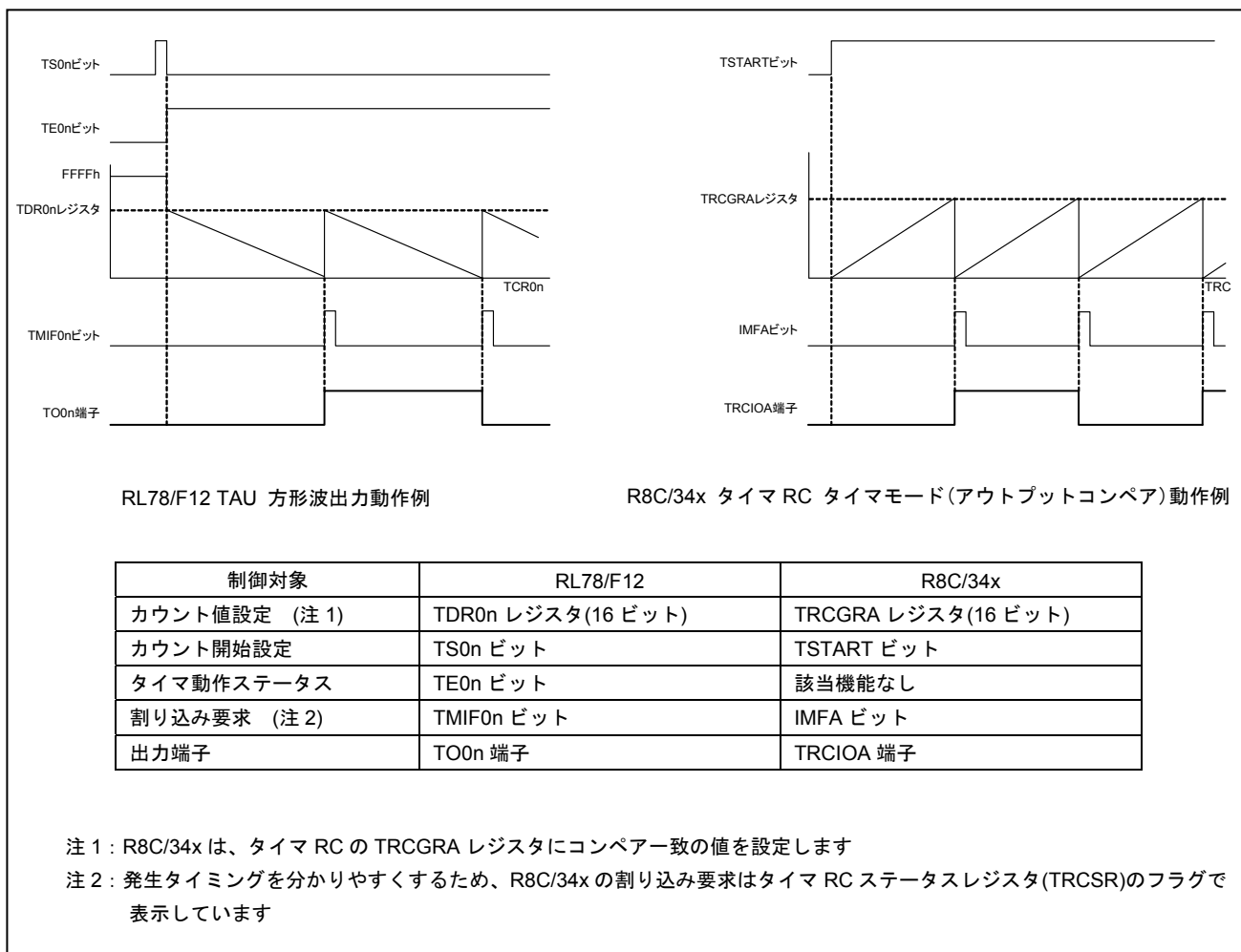


図 14.15 RL78/F12 TAU 方形波出力と R8C/34x タイマ RC タイマモード(アウトプットコンペア)の動作比較

<ポーティングのポイント>

- タイマのカウンタ値の読み出し

図 14.15 で示すようにタイマのカウンタ方法は、RL78/F12 TAU がダウンカウント、R8C/34x タイマ RC がアップカウントになります。タイマの構成が違うため、設定値も異なります。

14.3.3 タイマ RC タイマモード(アウトプットコンペア)から TAU 外部イベント・カウンタへのポータリング

表 14.13 に RL78/F12 の TAU 外部イベント・カウンタ設定チャンネルを示します。

表 14.13 RL78/F12 TAU 外部イベント・カウンタ設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
外部イベント・カウンタ	○	○	○	○	—	○(注)	—	○

○ : 選択可能

— : 使用不可

注 : チャンネル 5 は、TI05 端子へのイベント入力以外に、低速オンチップ・オシレータ f_{IL} をイベントクロック源として選択することが可能です。R8C/34x からのポータリングに特化した資料であるため、サブシステム・クロックについては省略します。

図 14.16 に RL78/F12 の TAU 外部イベント・カウンタと R8C/34x のタイマ RC タイマモード(アウトプットコンペア)の動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

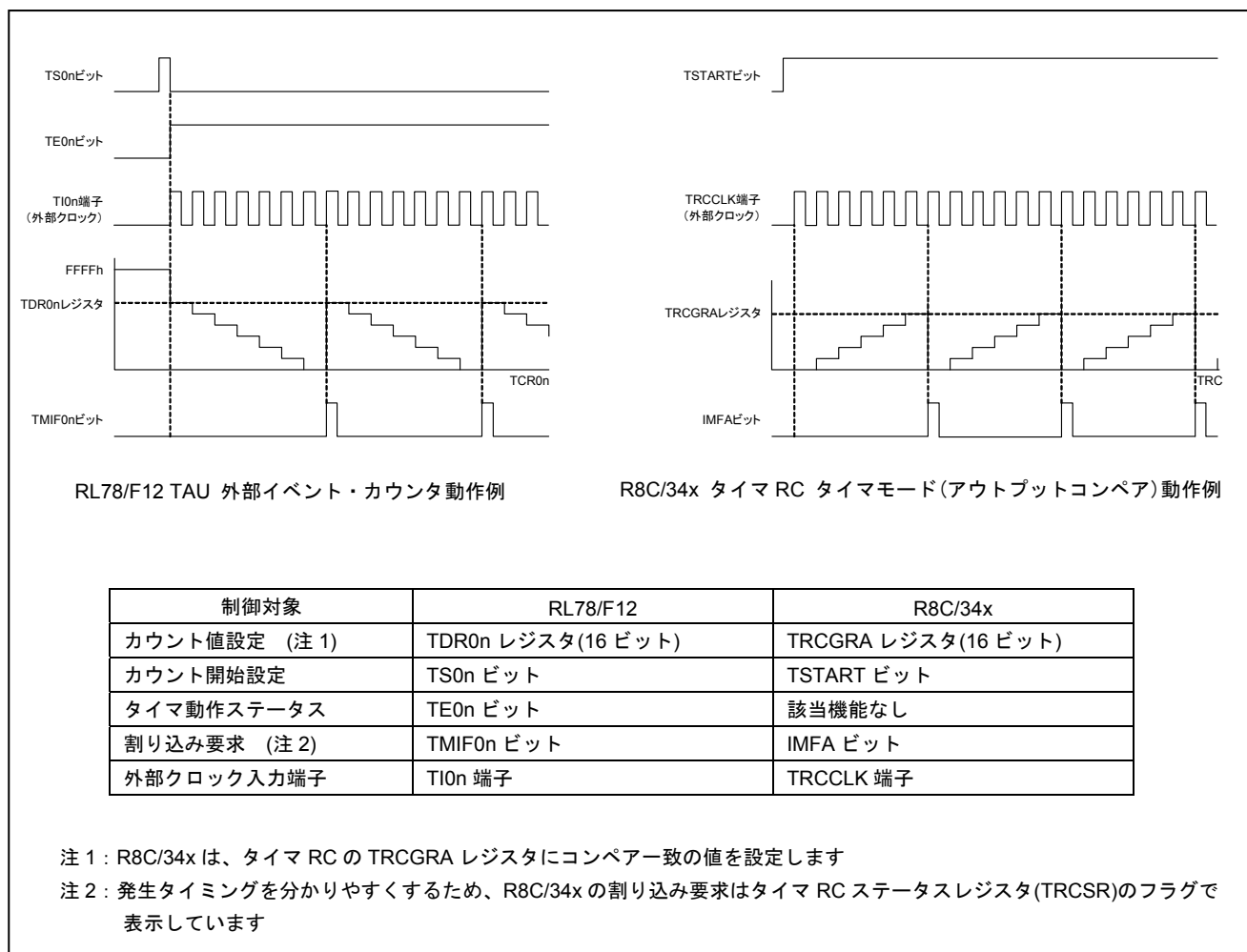


図 14.16 RL78/F12 TAU 外部イベント・カウンタと R8C/34x タイマ RC タイマモード(アウトプットコンペア)の動作比較

<ポーティングのポイント>

- タイマのカウンタ値の読み出し

図 14.16 で示すようにタイマのカウント方法は、RL78/F12 TAU がダウンカウント、R8C/34x タイマ RC がアップカウントになります。タイマの構成が異なるため、設定値も異なります。

14.3.4 タイマ RC タイマモード(アウトプットコンペア)から TAU 分周器機能へのポーティング
 表 14.14 に RL78/F12 の TAU 分周器機能設定チャンネルを示します。

表 14.14 RL78/F12 TAU 分周器機能設定チャンネル

分周器機能	チャンネル No.							
	0	1	2	3	4	5	6	7
分周器機能	○	-	-	-	-	-	-	-

○ : 選択可能
 - : 使用不可

図 14.17 に RL78/F12 の TAU 分周器機能と R8C/34x のタイマ RC タイマモード(アウトプットコンペア)の動作比較を示します。タイマのカウンタ動作やフラグの動きを確認してください。

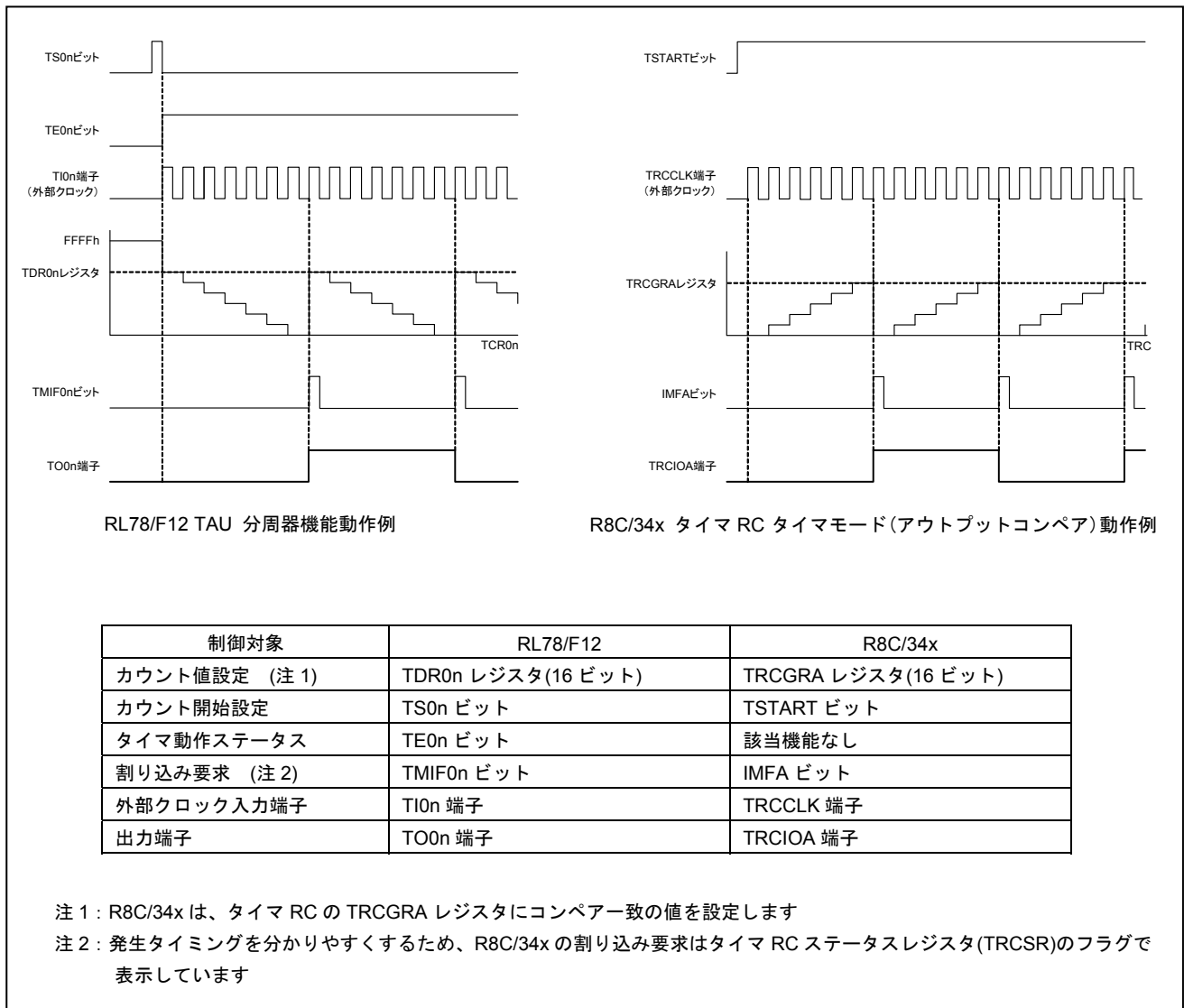


図 14.17 RL78/F12 TAU 分周器機能と R8C/34x タイマ RC タイマモード(アウトプットコンペア)の動作比較

<ポーティングのポイント>

- タイマのカウンタ値の読み出し

図 14.17 で示すようにタイマのカウント方法は、RL78/F12 TAU がダウンカウント、R8C/34x タイマ RC がアップカウントになります。タイマの構成が異なるため、設定値も異なります。

14.3.5 タイマ RC タイマモード(インプットキャプチャ) から TAU 入力パルス間隔測定へのポーティング

表 14.15 に RL78/F12 の TAU 入力パルス間隔測定チャンネルを示します。

表 14.15 RL78/F12 TAU 入力パルス間隔測定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
入力パルス間隔測定	○	○	○	○	—	○(注)	—	○

○：選択可能

—：使用不可

注：チャンネル 5 は、TI05 端子からのパルス入力以外に、低速オンチップ・オシレータ f_{IL} を測定用パルスとして選択することが可能です。
R8C/34x からのポーティングに特化した資料であるため、サブシステム・クロックについては省略します。

図 14.18 に RL78/F12 の TAU 入力パルス間隔測定と R8C/34x のタイマ RC タイマモード(インプットキャプチャ)の動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

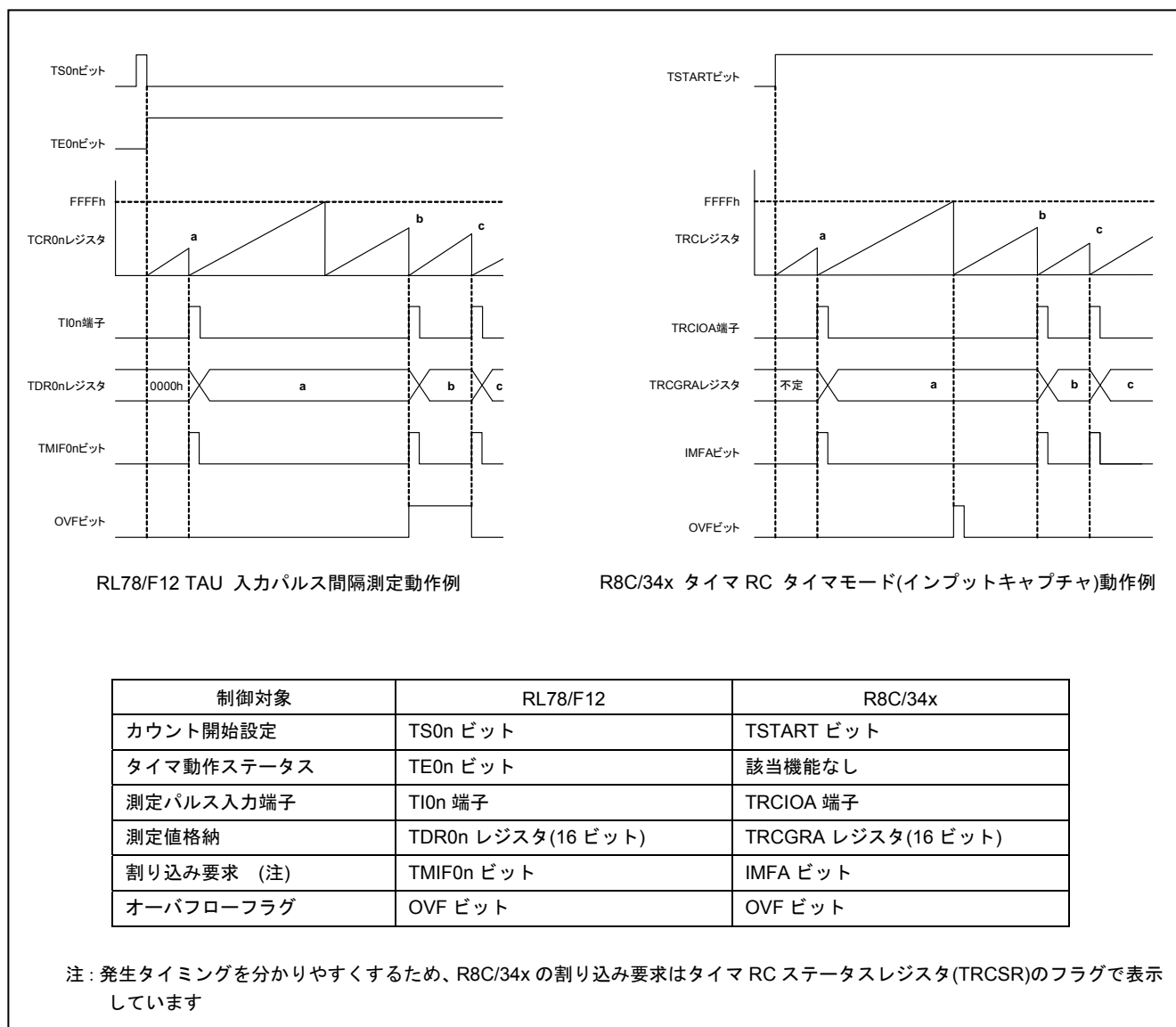


図 14.18 RL78/F12 TAU 入力パルス間隔測定と R8C/34x タイマ RC タイマモード(インプットキャプチャ)の動作比較

<ポーティングのポイント>

● 測定可能なパルス周期間隔

RL78/F12 の TAU 入力パルス間隔測定で測定可能な範囲は、タイマのオーバーフローが 2 回発生する直前までとなります。オーバーフロー検出用に OVF ビットを持っていますが、1 回分のオーバーフローの状態しか判断することができないため、2 回以上のオーバーフローが発生するパルス周期の測定ができません。パルス周期の測定期間が問題にならないことを確認してください。

14.3.6 タイマ RC タイマモード(インプットキャプチャ) から TAU ハイ/ロウ・レベル幅測定へのポーティング

表 14.16 に RL78/F12 の TAU ハイ/ロウ・レベル幅測定チャンネルを示します。

表 14.16 RL78/F12 TAU ハイ/ロウ・レベル幅測定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
ハイ/ロウ・レベル幅測定	○	○	○	○	—	○(注)	—	○

○：選択可能

—：使用不可

注：チャンネル 5 は、TI05 端子からのパルス入力以外に、低速オンチップ・オシレータ f_{IL} を測定用パルスとして選択することが可能です。
R8C/34x からのポーティングに特化した資料であるため、サブシステム・クロックについては省略します。

図 14.19にRL78/F12のTAUハイ/ロウ・レベル幅測定とR8C/34xのタイマRCタイマモード(インプットキャプチャ)の動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

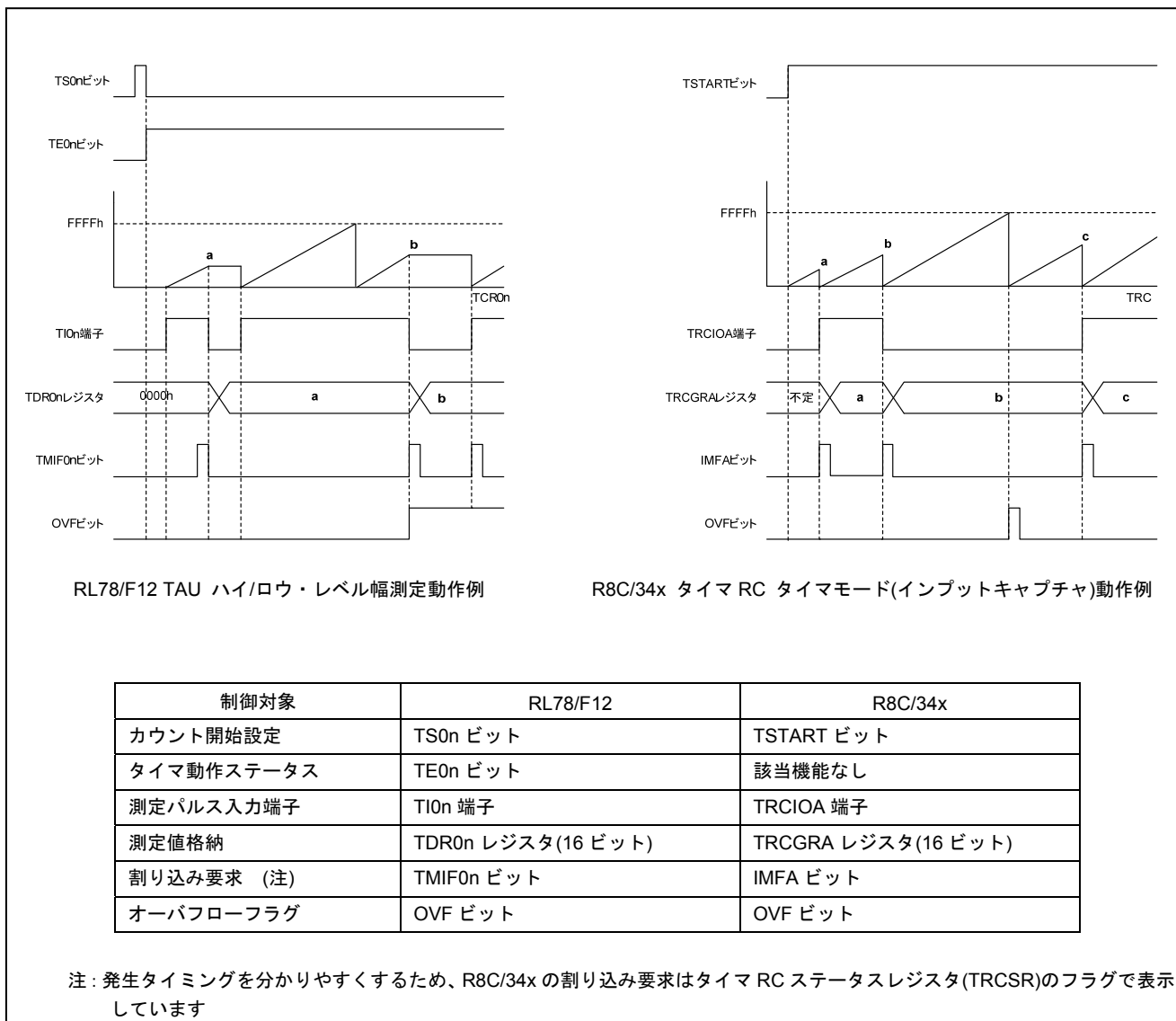


図 14.19 RL78/F12 TAU ハイ/ロウ・レベル幅測定と R8C/34x タイマ RC タイマモード(インプットキャプチャ)の動作比較

<ポーティングのポイント>

● 測定可能なパルス幅間隔

RL78/F12のTAUハイ/ロウ・レベル幅は、2回目のオーバーフロー発生直前までが測定可能な範囲です。OVFビットを使用したオーバーフロー検出は1回のみ有効のため、2回オーバーフローが発生すると、以降のオーバーフロー発生時のパルス周期は測定できません。これが問題にならないことを確認してください。

14.3.7 タイマ RC PWM モードから TAU PWM 出力へのポーティング

表 14.17 に RL78/F12 の TAU PWM 出力設定チャンネルを示します。

TAU の PWM 出力はパルス周期を生成するタイマ(マスタ)とデューティを決めるタイマ(スレーブ)の2つのタイマで1本の PWM 波形を生成します。

表 14.17 RL78/F12 TAU PWM 出力設定チャンネル

PWM 出力マスタ設定	チャンネル No.							
	0	1	2	3	4	5	6	7
チャンネル 0 マスタ設定時	◎	○	○	○	—	—	—	○
チャンネル 0、2 マスタ設定時	◎	○	◎	○	—	—	—	○
チャンネル 0、2、4 マスタ設定時	◎	○	◎	○	◎	—	—	○
チャンネル 0、2、6 マスタ設定時	◎	○	◎	○	—	—	◎	○
チャンネル 2 マスタ設定時	—	—	◎	○	—	—	—	○
チャンネル 4 マスタ設定時	—	—	—	—	◎	—	—	○
チャンネル 6 マスタ設定時	—	—	—	—	—	—	◎	○

○：スレーブに設定できるチャンネル。PWM 出力可能なチャンネル

◎：マスタに設定できるチャンネル。PWM 出力不可のチャンネル

—：未使用または PWM 出力以外の動作モード

注 1：赤色の部分は、チャンネル 0 と連動して動作するチャンネルです。

注 2：青色の部分は、チャンネル 2 と連動して動作するチャンネルです。

注 3：緑色の部分は、チャンネル 4 と連動して動作するチャンネルです。

注 4：紫色の部分は、チャンネル 6 と連動して動作するチャンネルです。

図 14.20 に RL78/F12 の TAU PWM 出力と R8C/34x のタイマ RC PWM モードの動作比較を示します。タイマのカウンタ動作やフラグの動きを確認してください。

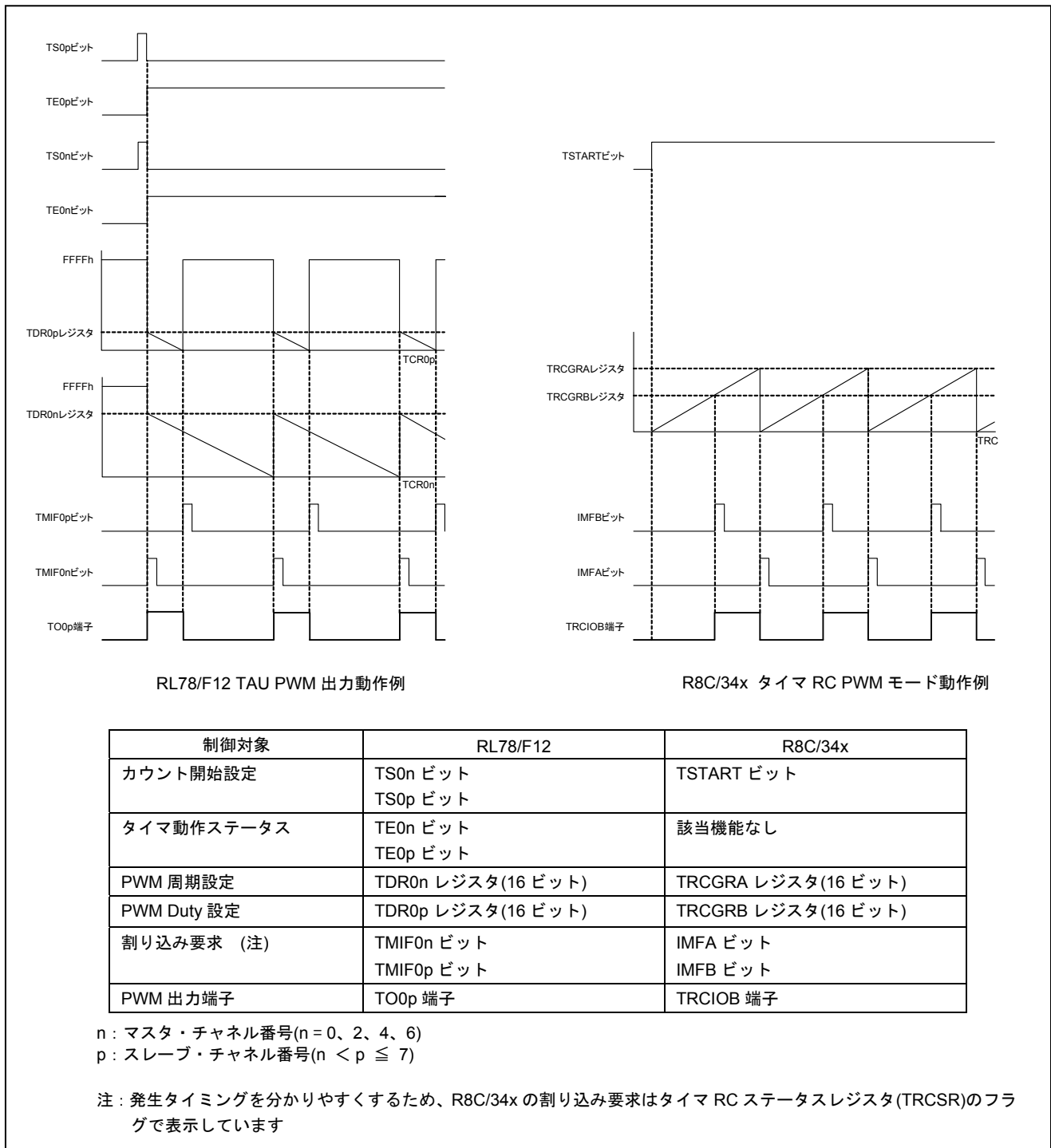


図 14.20 RL78/F12 TAU PWM 出力と R8C/34x タイマ RC PWM モードの動作比較

<ポーティングのポイント>

- タイマのカウンタ値の読み出し

図 14.20 で示すようにタイマのカウント方法は、RL78/F12 TAU がダウンカウント、R8C/34x タイマ RC がアップカウントになります。タイマの構成が違うため、設定値も異なります。

14.4 タイマ RD から TAU へのポーティング

図 14.21 に RL78/F12 の TAU と R8C/34x のタイマ RD の各モードの対応を示します。

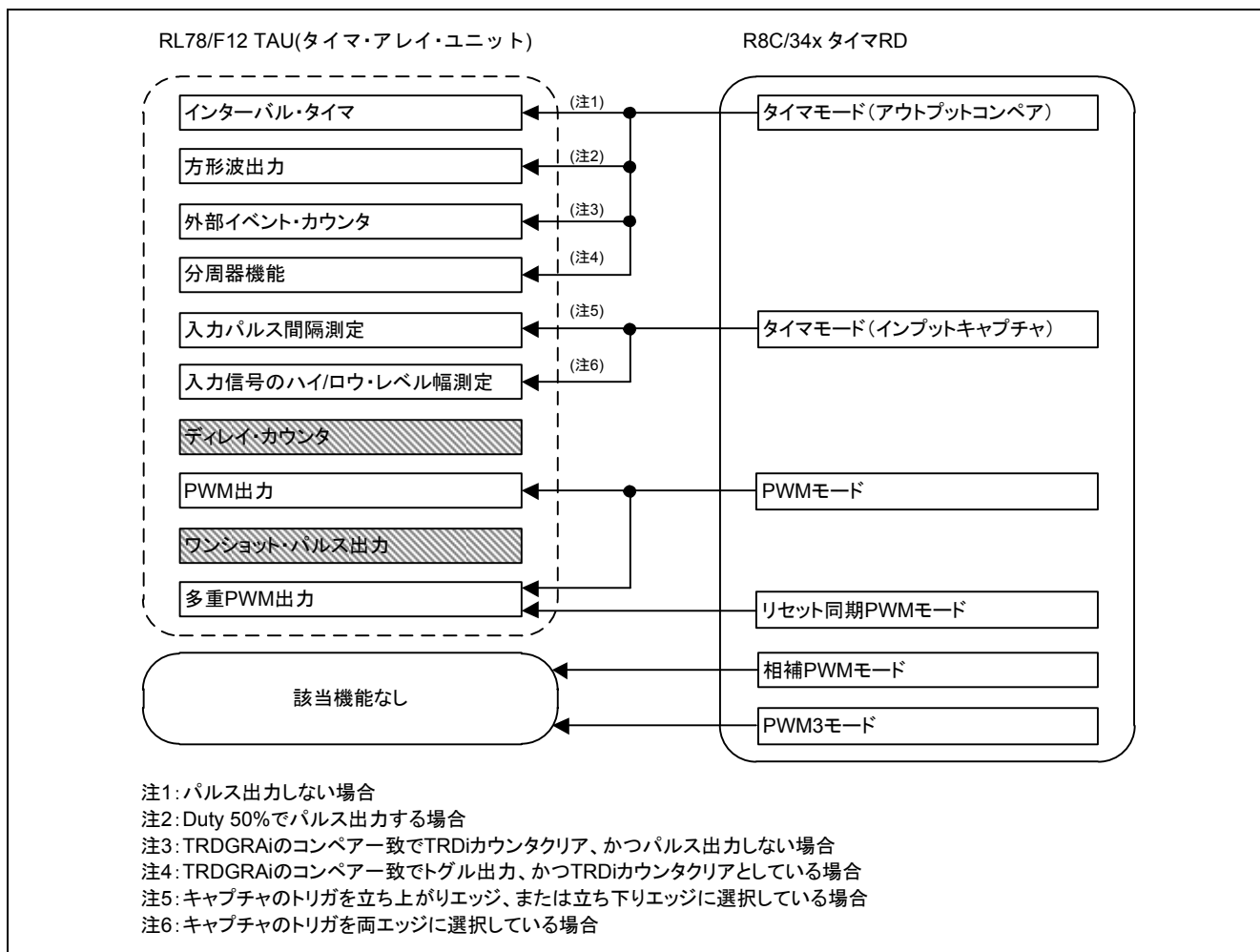


図 14.21 RL78/F12 TAU と R8C/34x タイマ RD の各モードの対応

<ポーティングのポイント>

● 機能禁止/許可設定

RL78/F12 の TAU には、TAU モジュールへのクロック供給許可/禁止を制御することで、機能をアクティブ/非アクティブの状態に切り替える機能があります。その設定は、周辺イネーブル・レジスタ 0(PER0)の TAU0EN ビット(注 1、注 2)で行います。TAU 関連レジスタにアクセスする前に TAU0EN ビットでクロック供給を許可に設定してください。

注 1：周辺イネーブル・レジスタ 0(PER0)の TAU0EN ビット

0：TAU への入力クロック供給停止 (TAU 関連レジスタはリセット後の値)

1：TAU への入力クロック供給 (TAU 関連レジスタへのリード/ライト可)

リセット後の値は“0” (クロック供給停止)となっており、TAU は非アクティブ状態です。

注 2：R8C/34x のタイマ RD では、モジュールスタンバイ制御レジスタ(MSTCR)の MSTTRD ビットが TAU0EN ビットに相当します。リセット後、MSTTRD ビットは“0”(アクティブ)となっており、タイマ RD はアクティブ状態です。

14.4.1 タイマ RD タイマモード(アウトプットコンペア)から TAU インターバル・タイマ へのポーティング

表 14.18 に RL78/F12 の TAU インターバル・タイマ設定チャンネルを示します。

表 14.18 RL78/F12 TAU インターバル・タイマ設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
インターバル・タイマ	○	○	○	○	○	○	○	○

○ : 選択可能

図 14.22 に RL78/F12 の TAU インターバル・タイマと R8C/34x のタイマ RD タイマモード(アウトプットコンペア)の動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

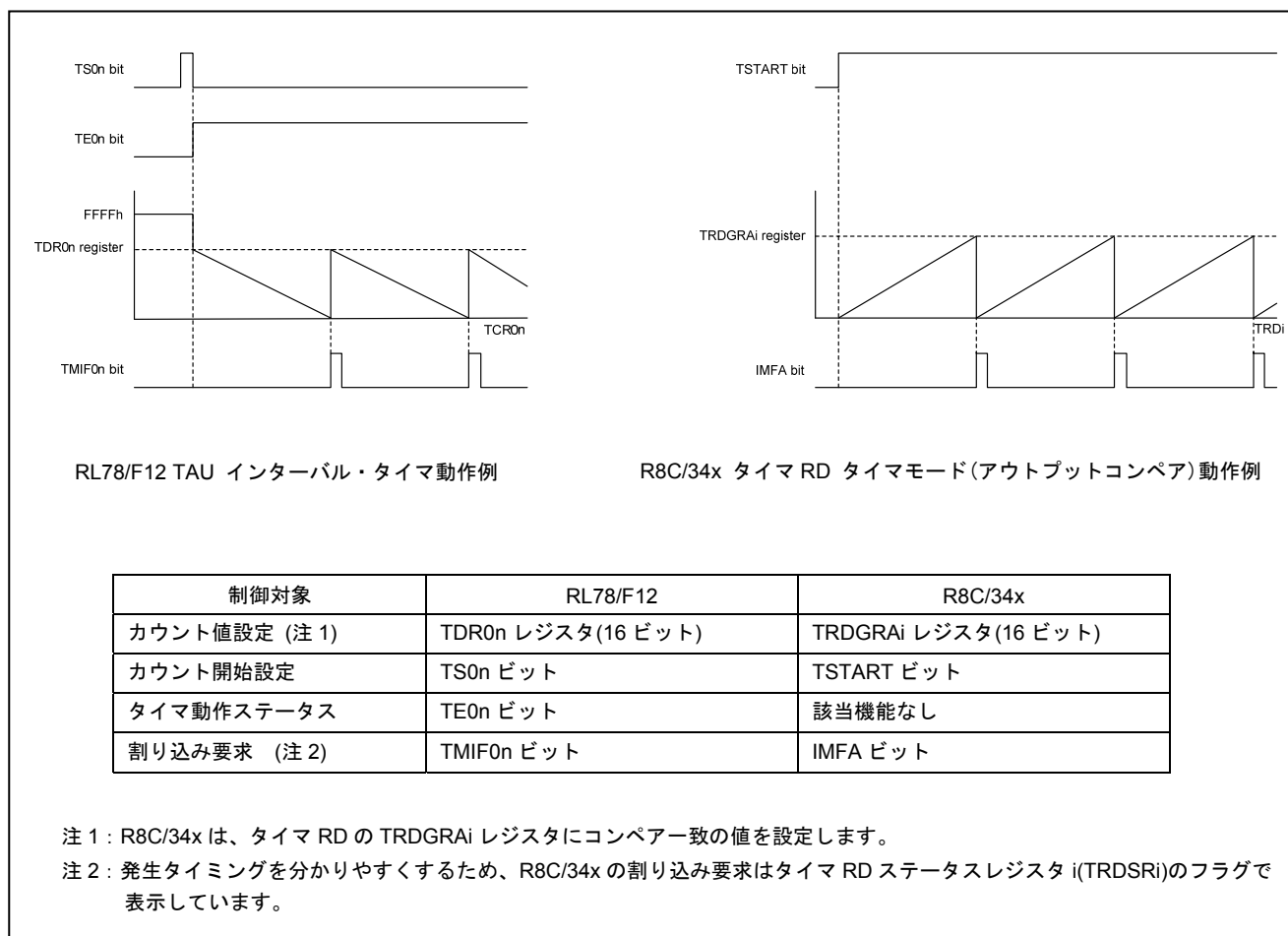


図 14.22 RL78/F12 TAU インターバル・タイマと R8C/34x タイマ RD タイマモード(アウトプットコンペア)の動作比較

<ポーティングのポイント>

- タイマのカウント値の読み出し

図 14.22 で示すようにタイマのカウント方法は、RL78/F12 TAU がダウンカウント、R8C/34x タイマ RD がアップカウントになります。タイマの構成が違うため、設定値も異なります。

14.4.2 タイマ RD タイマモード から TAU 方形波出力へのポーティング

表 14.19 に RL78/F12 の TAU 方形波出力設定チャンネルを示します。

表 14.19 RL78/F12 TAU 方形波出力設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
方形波出力	○	○	○	○	—	—	—	○

○ : 選択可能
 — : 使用不可

図 14.23 に RL78/F12 の TAU 方形波出力と R8C/34x のタイマ RD タイマモード(アウトプットコンペア)の動作比較を示します。タイマのカウンタ動作やフラグの動きを確認してください。

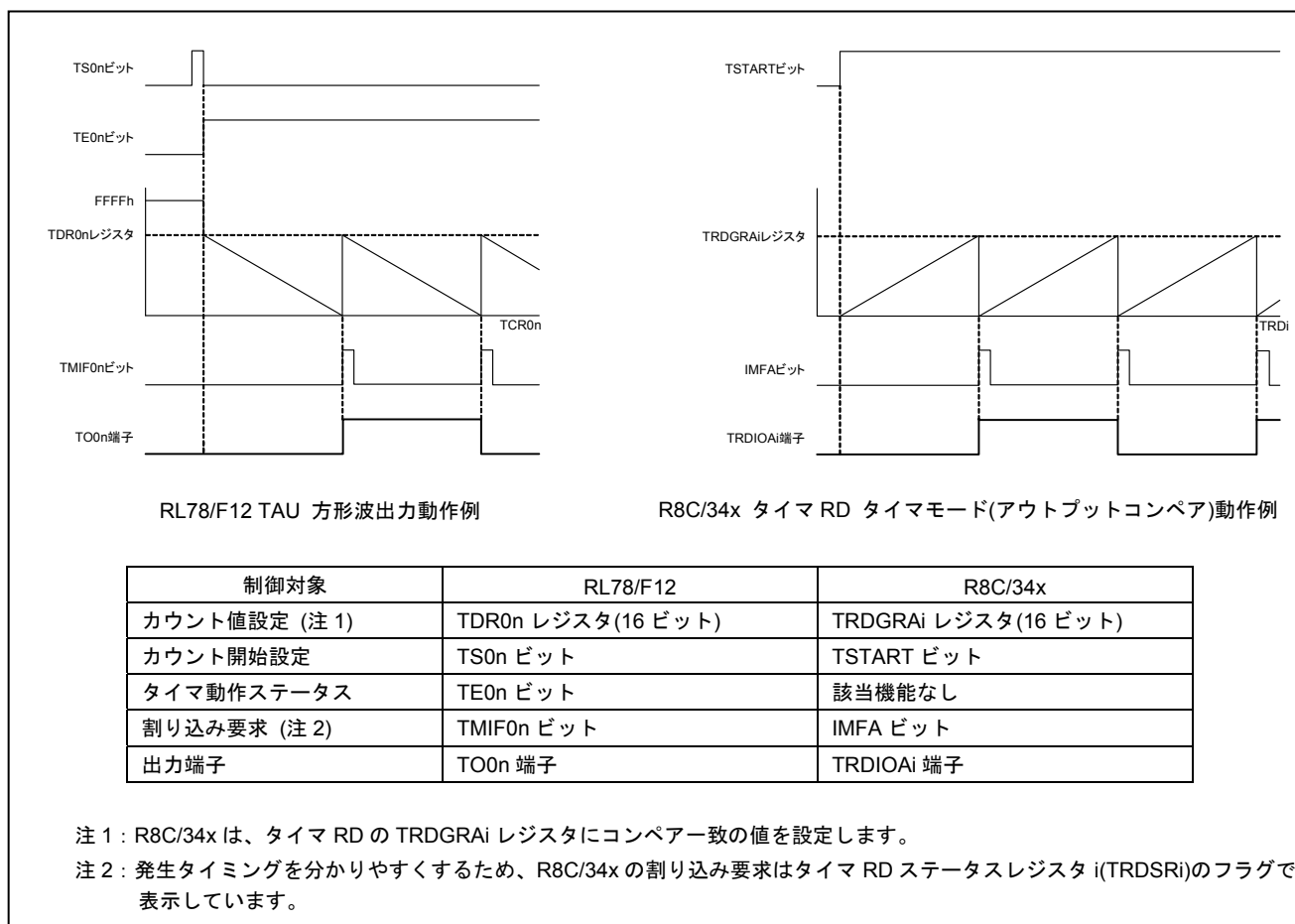


図 14.23 RL78/F12 TAU 方形波出力と R8C/34x タイマ RD タイマモード(アウトプットコンペア)の動作比較

<ポーティングのポイント>

- タイマのカウンタ値の読み出し

図 14.23 で示すようにタイマのカウンタ方法は、RL78/F12 TAU がダウンカウンタ、R8C/34x タイマ RD がアップカウンタになります。タイマの構成が違うため、設定値も異なります。

14.4.3 タイマ RD タイマモード(アウトプットコンペア) から TAU 外部イベント・カウンタへのポータリング

表 14.20 に RL78/F12 の TAU 外部イベント・カウンタ設定チャンネルを示します。

表 14.20 RL78/F12 TAU 外部イベント・カウンタ設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
外部イベント・カウンタ	○	○	○	○	—	○(注)	—	○

○：選択可能

—：使用不可

注：チャンネル 5 は、TI05 端子へのイベント入力以外に、低速オンチップ・オシレータ f_{IL} をイベントクロック源として選択することが可能です。R8C/34x からのポータリングに特化した資料であるため、サブシステム・クロックについては省略します。

図 14.24 に RL78/F12 の TAU 外部イベント・カウンタと R8C/34x のタイマ RD タイマモード(アウトプットコンペア)の動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

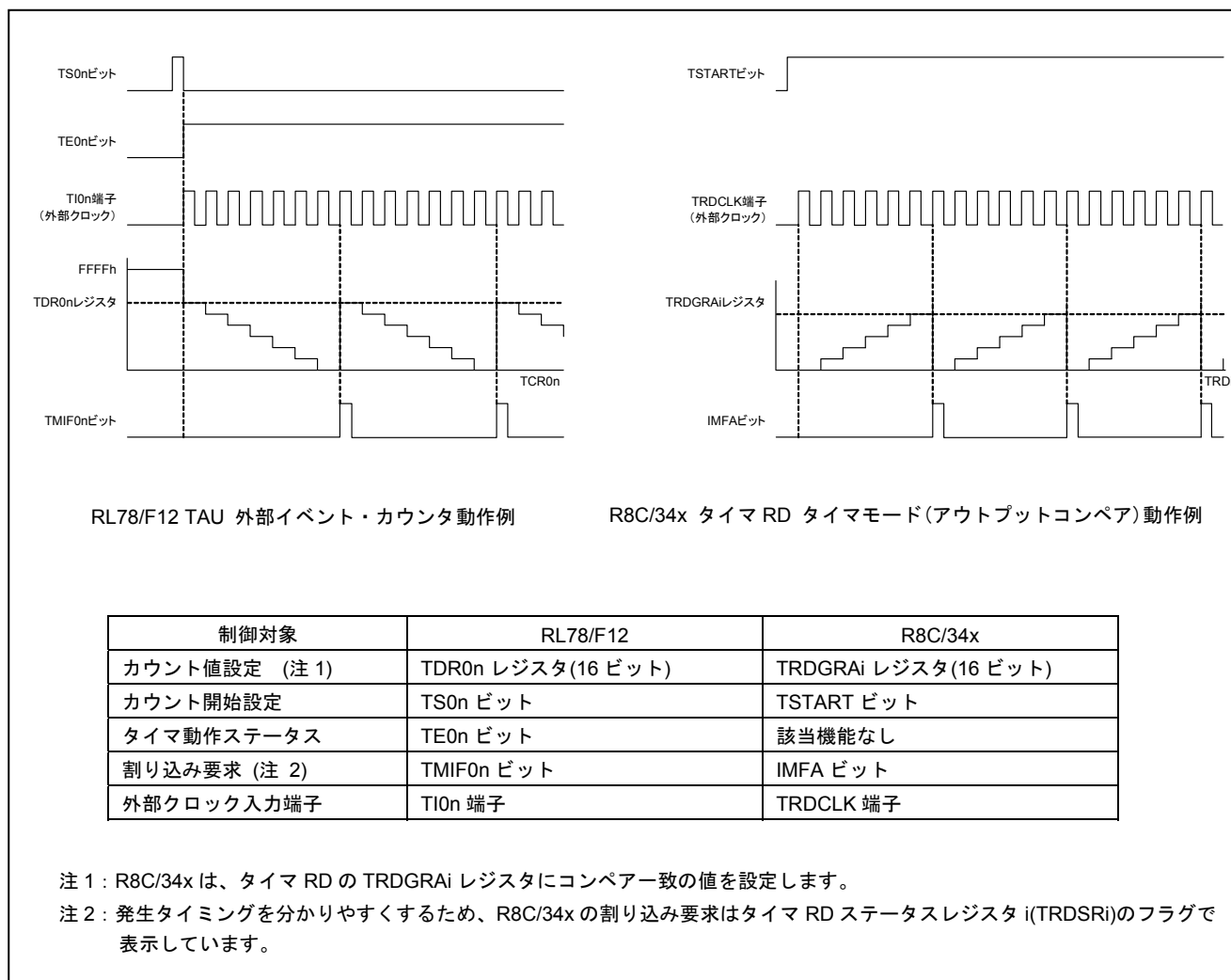


図 14.24 RL78/F12 TAU 外部イベント・カウンタと R8C/34x タイマ RD タイマモード(アウトプットコンペア)の動作比較

<ポーティングのポイント>

- タイマのカウンタ値の読み出し

図 14.24 で示すようにタイマのカウント方法は、RL78/F12 TAU がダウンカウント、R8C/34x タイマ RD がアップカウントになります。タイマの構成が異なるため、設定値も異なります。

14.4.4 タイマ RD タイマモード(アウトプットコンペア)から TAU 分周器機能へのポーティング
 表 14.21 に RL78/F12 の TAU 分周器機能設定チャンネルを示します。

表 14.21 RL78/F12 TAU 分周器機能設定チャンネル

分周器機能	チャンネル No.							
	0	1	2	3	4	5	6	7
分周器機能	○	—	—	—	—	—	—	—

○ : 選択可能
 — : 使用不可

図 14.25 に RL78/F12 の TAU 分周器機能と R8C/34x のタイマ RD タイマモード(アウトプットコンペア)の動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

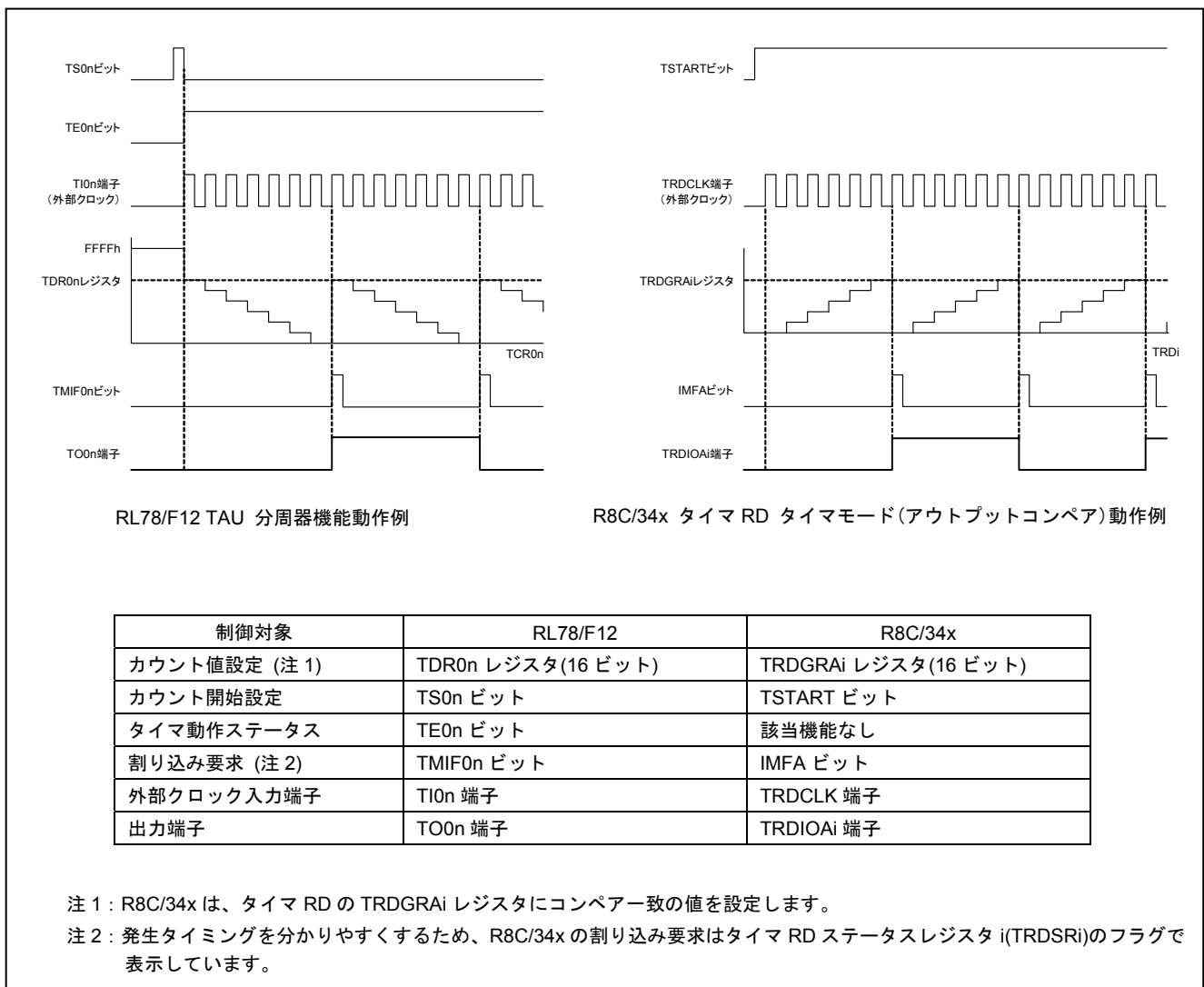


図 14.25 RL78/F12 TAU 分周器機能と R8C/34x タイマ RD タイマモード(アウトプットコンペア)の動作比較

<ポーティングのポイント>

- タイマのカウンタ値の読み出し

図 14.25 で示すようにタイマのカウンタ方法は、RL78/F12 TAU がダウンカウント、R8C/34x タイマ RD がアップカウントになります。タイマの構成が異なるため、設定値も異なります。

14.4.5 タイマ RD タイマモード(インプットキャプチャ) から TAU 入力パルス間隔測定へのポーティング

表 14.22 に RL78/F12 の TAU 入力パルス間隔測定チャンネルを示します。

表 14.22 TAU 入力パルス間隔測定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
入力パルス間隔測定	○	○	○	○	—	○(注)	—	○

○：選択可能

—：使用不可

注：チャンネル 5 は、TI05 端子からのパルス入力以外に、低速オンチップ・オシレータ f_{IL} を測定用パルスとして選択することが可能です。
R8C/34x からのポーティングに特化した資料であるため、サブシステム・クロックについては省略します。

図 14.26 に RL78/F12 の TAU の入力パルス間隔測定と R8C/34x のタイマ RD タイマモード(インプットキャプチャ)の動作比較を示します。タイマのカウント動作やフラグの動きを確認してください。

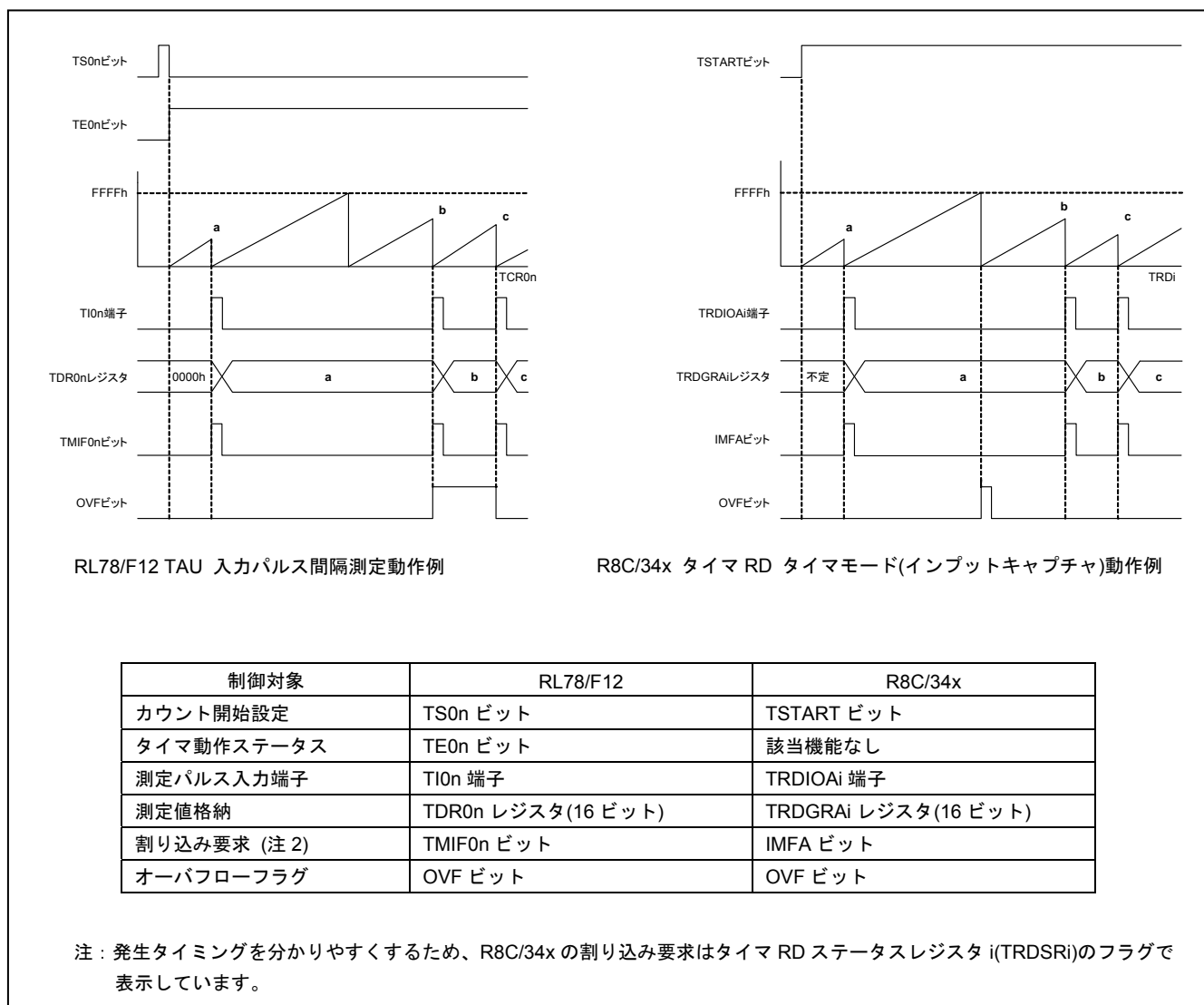


図 14.26 RL78/F12 TAU 入力パルス間隔測定と R8C/34x タイマRD タイマモード(インプットキャプチャ)の動作比較

<ポーティングのポイント>

- 測定可能なパルス周期間隔

RL78/F12 の TAU 入力パルス間隔測定で測定可能な範囲は、タイマのオーバーフローが 2 回発生する直前までとなります。オーバーフロー検出用に OVF ビットを持っていますが、1 回分のオーバーフローの状態しか判断することができないため、2 回以上のオーバーフローが発生するパルス周期の測定ができません。パルス周期の測定期間が問題にならないことを確認してください。

14.4.6 タイマ RD タイマモード(インプットキャプチャ) から TAU ハイ/ロウ・レベル幅測定へのポーティング

表 14.23 に RL78/F12 の TAU ハイ/ロウ・レベル幅測定チャンネルを示します。

表 14.23 RL78/F12 TAU ハイ/ロウ・レベル幅測定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
ハイ/ロウ・レベル幅測定	○	○	○	○	—	○(注)	—	○

○ : 選択可能

— : 使用不可

注: チャンネル 5 は、TI05 端子からのパルス入力以外に、低速オンチップ・オシレータ f_{L} を測定用パルスとして選択することが可能です。
R8C/34x からのポーティングに特化した資料であるため、サブシステム・クロックについては省略します。

図 14.27 に RL78/F12 の TAU のハイ/ロウ・レベル幅測定と R8C/34x のタイマ RD タイマモード(インプットキャプチャ)の動作比較を示します。タイマのカウンタ動作やフラグの動きを確認してください。

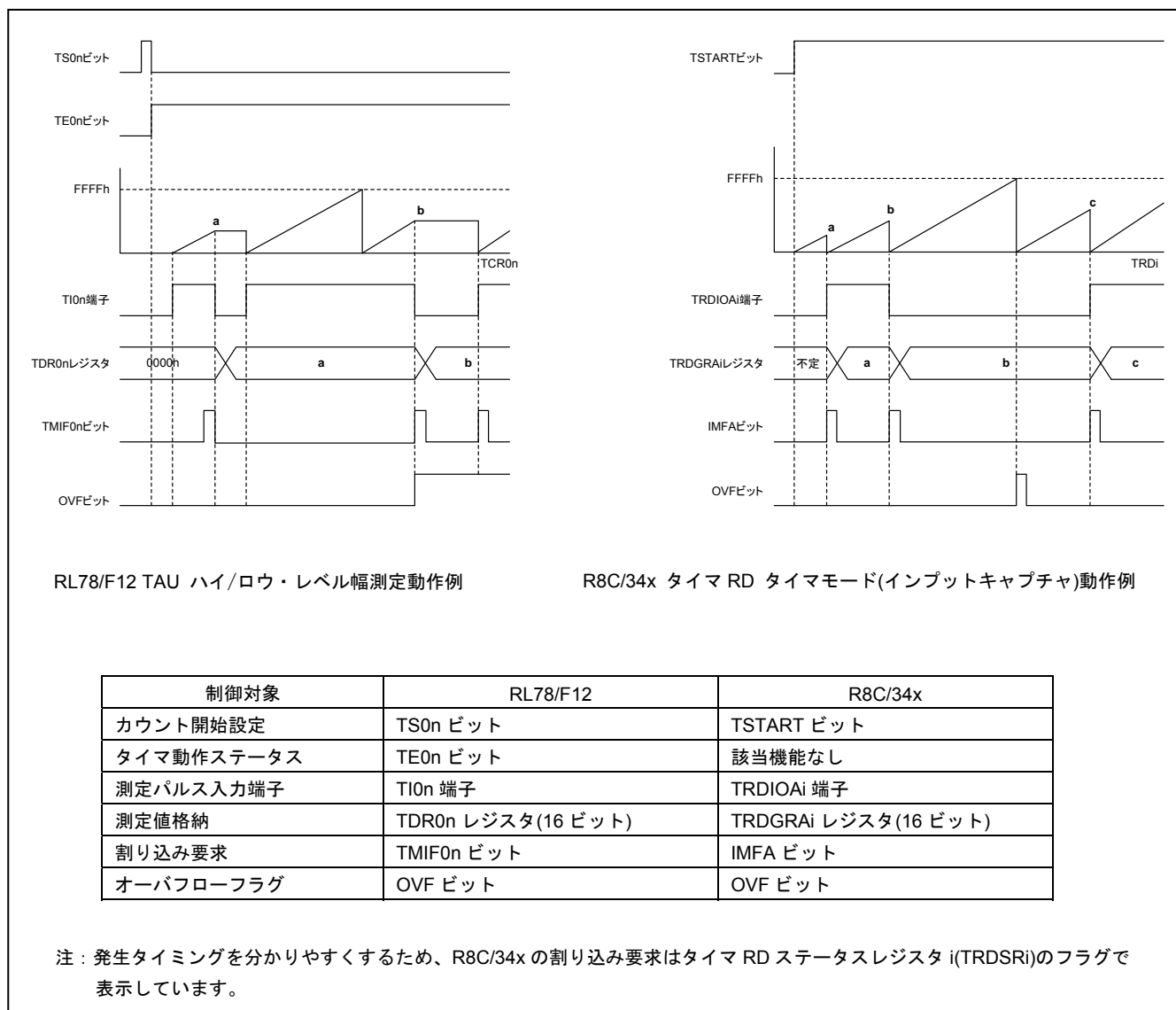


図 14.27 RL78/F12 TAU ハイ/ロウ・レベル幅測定と R8C/34x タイマ RD タイマモード(インプットキャプチャ)の動作比較

<ポーティングのポイント>

● 測定可能なパルス幅間隔

RL78/F12 の TAU ハイ/ロウ・レベル幅は、2 回目のオーバーフロー発生直前までが測定可能な範囲です。OVF ビットを使用したオーバーフロー検出は 1 回のみ有効のため、2 回オーバーフローが発生すると、以降のオーバーフロー発生時のパルス周期は測定できません。これが問題にならないことを確認してください。

14.4.7 タイマ RD PWM モードから TAU PWM 出力へのポーティング

表 14.24 に RL78/F12 の TAU PWM 出力設定チャンネルを示します。

TAU の PWM 出力はパルス周期を生成するタイマ(マスタ)とデューティを決めるタイマ(スレーブ)の2つのタイマで1本の PWM 波形を生成します。

表 14.24 RL78/F12 TAU PWM 出力設定チャンネル

PWM 出力マスタ設定	チャンネル No.							
	0	1	2	3	4	5	6	7
チャンネル0 マスタ設定時	◎	○	○	○	—	—	—	○
チャンネル0、2 マスタ設定時	◎	○	◎	○	—	—	—	○
チャンネル0、2、4 マスタ設定時	◎	○	◎	○	◎	—	—	○
チャンネル0、2、6 マスタ設定時	◎	○	◎	○	—	—	◎	○
チャンネル2 マスタ設定時	—	—	◎	○	—	—	—	○
チャンネル4 マスタ設定時	—	—	—	—	◎	—	—	○
チャンネル6 マスタ設定時	—	—	—	—	—	—	◎	○

○：スレーブに設定できるチャンネル。PWM 出力可能なチャンネル

◎：マスタに設定できるチャンネル。PWM 出力不可のチャンネル

—：未使用または PWM 出力以外の動作モード

注1：赤色の部分は、チャンネル0と連動して動作するチャンネルです。

注2：青色の部分は、チャンネル2と連動して動作するチャンネルです。

注3：緑色の部分は、チャンネル4と連動して動作するチャンネルです。

注4：紫色の部分は、チャンネル6と連動して動作するチャンネルです。

図 14.28 に RL78/F12 の TAU PWM 出力と R8C/34x のタイマ RD PWM モードの動作比較を示します。
 タイマのカウンタ動作やフラグの動きを確認してください。

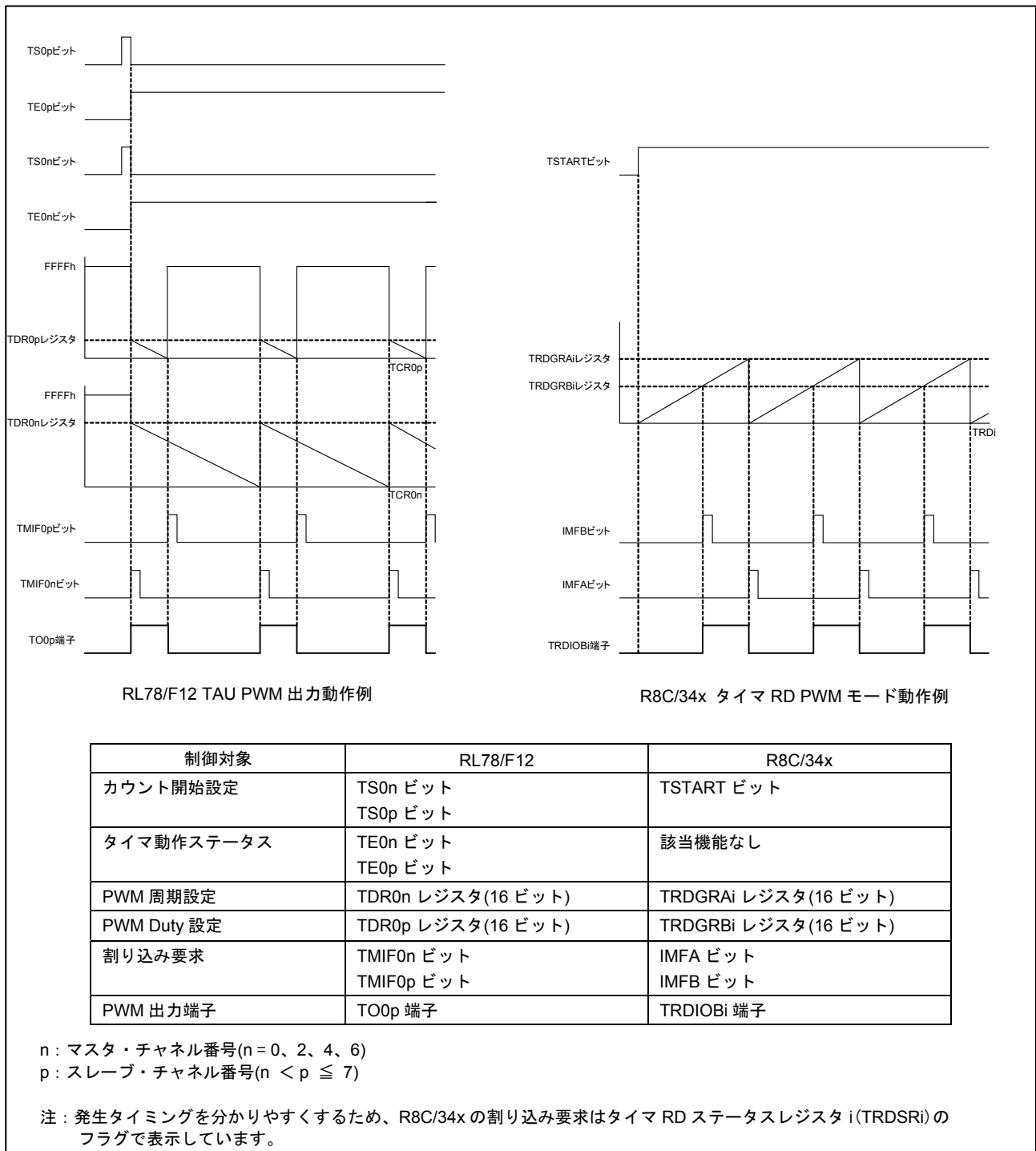


図 14.28 RL78/F12 TAU PWM 出力と R8C/34x タイマ RD PWM モードの動作比較

<ポーティングのポイント>

- タイマのカウンタ値の読み出し

図 14.28 で示すようにタイマのカウンタ方法は、RL78/F12 TAU がダウンカウンタ、R8C/34x タイマ RD がアップカウンタになります。タイマの構成が違うため、設定値も異なります。

14.5 タイマ RE から TAU へのポーティング

図 14.29 に RL78/F12 の TAU と R8C/34x のタイマ RE の対応を示します。

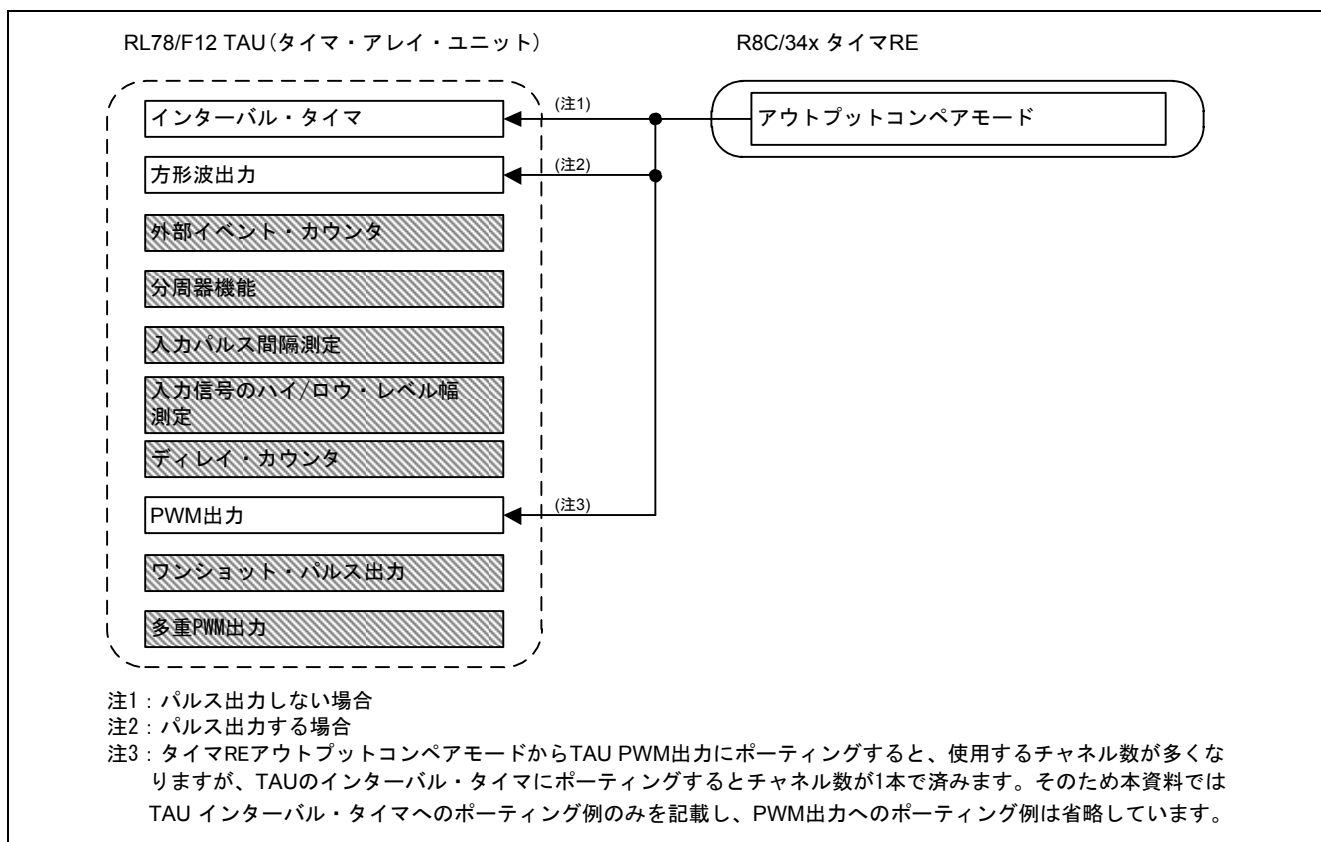


図 14.29 RL78/F12 TAU と R8C/34x タイマ RE の対応

<ポーティングのポイント>

● 機能禁止/許可設定

RL78/F12 の TAU には、TAU モジュールへのクロック供給許可/禁止を制御することで、機能をアクティブ/非アクティブの状態に切り替える機能があります。その設定は、周辺イネーブル・レジスタ 0(PER0)の TAU0EN ビット(注 1)で行います。TAU 関連レジスタにアクセスする前に TAU0EN ビットでクロック供給を許可に設定してください。

R8C/34x のタイマ RE には、クロック供給/停止を制御する機能がありません。タイマ RE は常にアクティブ状態になります。

注：周辺イネーブル・レジスタ 0(PER0)の TAU0EN ビット

0：TAU への入力クロック供給停止 (TAU 関連レジスタはリセット後の値)

1：TAU への入力クロック供給(TAU 関連レジスタへのリード/ライト可)

リセット後の値は“0” (クロック供給停止) となっており、TAU は非アクティブ状態です。

14.5.1 タイマ RE アウトプットコンペアモードから TAU インターバル・タイマへのポーティング

表 14.25 に RL78/F12 の TAU インターバル・タイマ設定チャンネルを示します。

表 14.25 RL78/F12 TAU インターバル・タイマ設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
インターバル・タイマ	○	○	○	○	—	—	—	○

○ : 選択可能
 — : 使用不可

図 14.30 に RL78/F12 の TAU インターバル・タイマと R8C/34x のタイマ RE アウトプットコンペアモードの動作比較を示します。タイマのカウンタ動作やフラグの動きを確認してください。

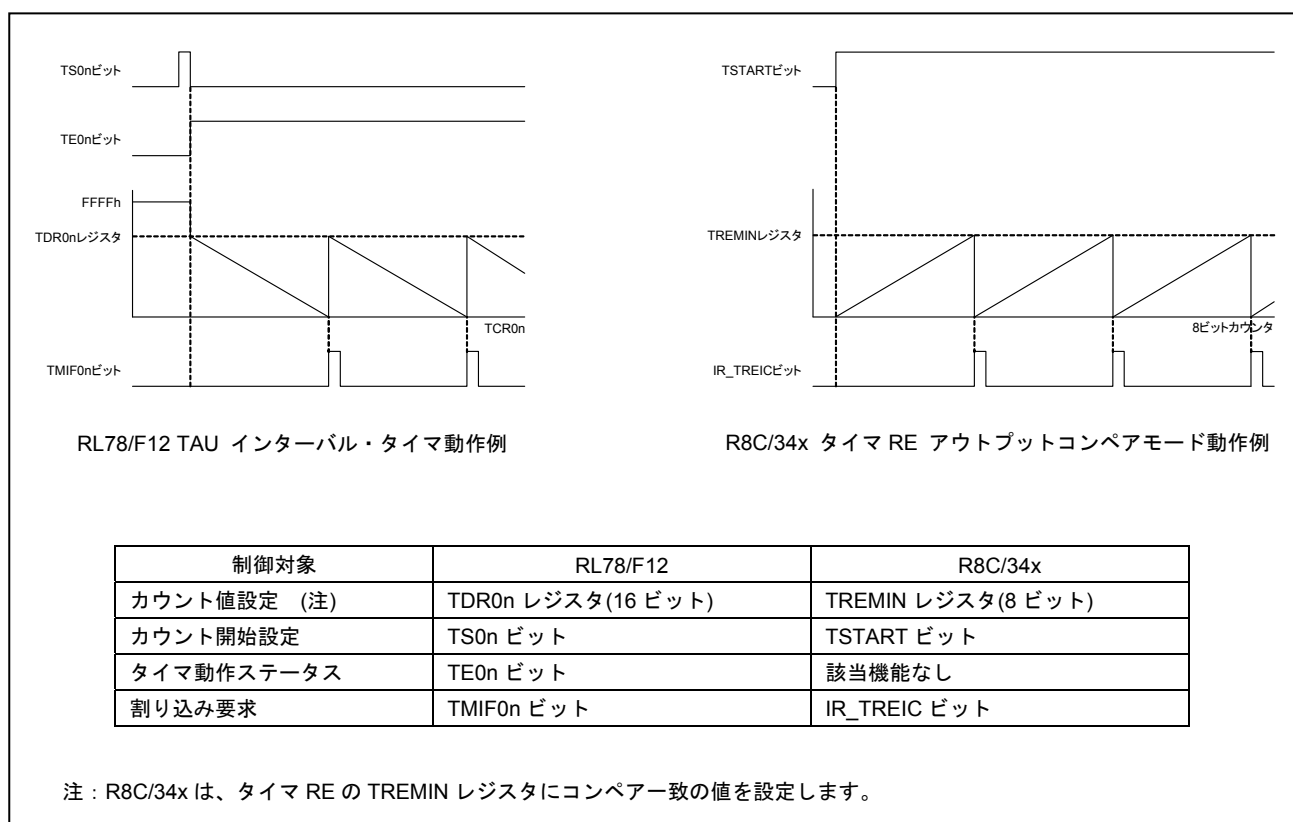


図 14.30 RL78/F12 TAU インターバル・タイマと R8C/34x タイマ RE アウトプットコンペアモードの動作比較

<ポーティングのポイント>

- タイマのカウンタ値の読み出し

図 14.30 で示すようにタイマのカウント方法は、RL78/F12 TAU がダウンカウント、R8C/34x タイマ RE がアップカウントになります。タイマの構成が違うため、設定値も異なります。

14.5.2 タイマ RE アウトプットコンペアモードから TAU 方形波出力 へのポーティング

表 14.26 に RL78/F12 の TAU 方形波出力設定チャンネルを示します。

表 14.26 RL78/F12 TAU 方形波出力設定チャンネル

	チャンネル No.							
	0	1	2	3	4	5	6	7
方形波出力	○	○	○	○	—	—	—	○

○ : 選択可能
— : 使用不可

図 14.31 に RL78/F12 の TAU 方形波出力と R8C/34x のタイマ RE アウトプットコンペアモードの動作比較を示します。タイマのカウンタ動作やフラグの動きを確認してください。

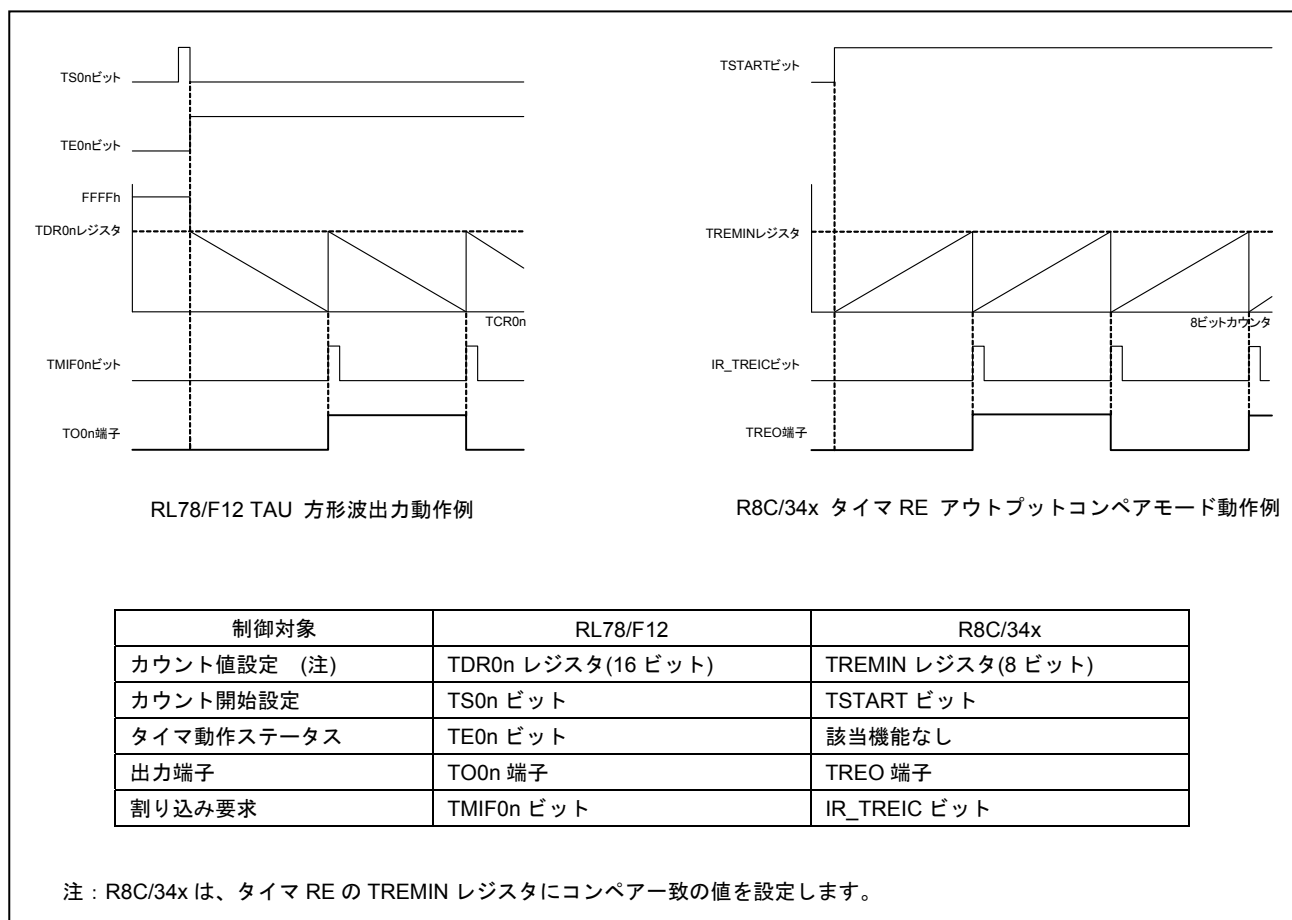


図 14.31 RL78/F12 TAU 方形波出力と R8C/34x タイマ RE アウトプットコンペアモードの動作比較

<ポーティングのポイント>

- タイマのカウンタ値の読み出し

図 14.31 で示すようにタイマのカウンタ方法は、RL78/F12 TAU がダウンカウント、R8C/34x タイマ RE がアップカウントになります。タイマの構成が違うため、設定値も異なります。

15. シリアルインタフェース

15.1 シリアルインタフェースからシリアル・アレイ・ユニットへのポーティング

図 15.1 に RL78/F12 のシリアル・アレイ・ユニット(SAU)と R8C/34x のシリアルインタフェースの各通信モードの対応を示します。

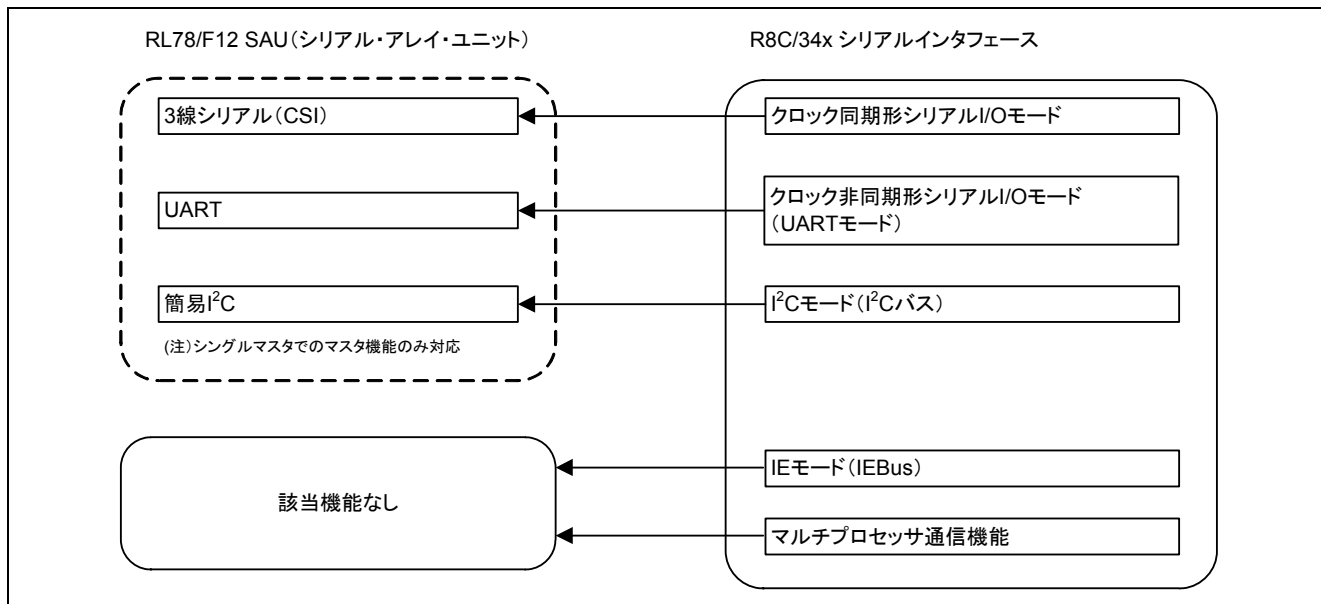


図 15.1 RL78/F12 SAU と R8C/34x シリアルインタフェースの各通信モードの対応

<ポーティングのポイント>

● 機能禁止/許可設定

RL78/F12 の SAU には、SAU モジュールへのクロック供給許可/禁止を制御することで、機能をアクティブ/非アクティブの状態に切り替える機能があります。その設定は、周辺イネーブル・レジスタ 0、X(PER0、PERX)の SAUmEN(m=0、1、S)ビット(注)で行います。SAU 関連レジスタにアクセスする前に SAUmEN(m=0、1、S) ビットでクロック供給を許可に設定してください。

R8C/34x のシリアルインタフェースには、クロック供給/停止を制御する機能がありません。シリアルインタフェースは常にアクティブ状態になります。

注：周辺イネーブル・レジスタ 0、X(PER0、PERX)の SAUmEN(m=0、1、S) ビット

0：SAU への入力クロック供給停止(SAU 関連レジスタはリセット後の値)

1：SAU への入力クロック供給 (SAU 関連レジスタへのリード/ライト可)

リセット後の値は“0”(クロック供給停止)となっており、SAU は非アクティブ状態です。

● 端子のシリアル I/O 機能としての出力タイミング

R8C/34x では、UARTi 送受信モードレジスタ(UiMR)(i=0、2)でクロック同期形シリアル I/O モード、または UART モードを選択したタイミングで汎用ポートからシリアル I/O の端子に切り替わります。

RL78/F12 の SAU0、SAU1 では、シリアル関連レジスタ設定後、出力として使用する端子(シリアル・データ出力、シリアル・クロック出力)のポート・モード・レジスタ(PMxx)を“0”(出力)、ポート・レジスタ(Pxx)を“1”に設定すると、シリアル I/O 端子に切り替わります。

また、SAUS では、出力として使用する端子(シリアル・データ出力、シリアル・クロック出力)のポート・モード・レジスタ(PMxx)を“1”(入力)、ポート・モード・レジスタ X(PMXx)を“0”(出力)に設定すると、シリアル I/O 端子に切り替わります。

● オーバランエラー

RL78/F12 と R8C/34x では、オーバランエラー発生条件とオーバランエラーからの復帰処理に違いがあります。

表 15.1 に RL78/F12 の SAU と R8C/34x のシリアル I/O のオーバランエラーの比較を示します。

表 15.1 RL78/F12 SAU と R8C/34x シリアル I/O のオーバランエラーの比較

	RL78/F12	R8C/34x
オーバランエラー発生条件	<ul style="list-style-type: none"> ・ SDRmn レジスタにデータが格納されている状態で次のデータを受信したとき ・ SDRmn レジスタにデータが格納されている状態で次の送信データを書き込んだとき 	<ul style="list-style-type: none"> ・ 受信バッファレジスタに受信データが格納されている状態で次のデータの 7 ビット目を受信したとき
オーバランエラーからの復帰処理	<ul style="list-style-type: none"> ①シリアル・データ・レジスタ mn(SDRmn)をリードする ②シリアル・ステータス・レジスタ mn(SSRmn)をリードする ③シリアル・フラグ・クリア・トリガ・レジスタ mn(SIRmn)に“1”をライトする 	<ul style="list-style-type: none"> ①送受信禁止(TE=0、RE=0) ②U0MR レジスタの SMD2～SMD0 ビットを“000b”(シリアルインタフェース無効)に設定 ③U0MR レジスタの SMD2～SMD0 ビットを使用する通信モードに設定 ④送受信許可(TE=1、RE=1)

15.2 シリアル I/O(クロック同期形)から SAU(3 線シリアル)I/O へのポーティング

R8C/34x のシリアル I/O(クロック同期形)から RL78/F12 の SAU(3 線シリアル I/O)へのポーティングのポイントを以下に説明します。

<ポーティングのポイント>

- 送受信の割り込み

R8C/34x では送信(UARTi 送信割り込み)と受信(UARTi 受信割り込み)で別々の割り込みを持っています。

RL78/F12 SAU の 3 線シリアル I/O では送信用、受信用といった割り込みの構成ではなく、送受信バッファ(RL78/F12 での名称はシリアル・データ・レジスタ)の状態により割り込み要求を発生させています。割り込みの発生タイミングは送受信バッファの転送完了、またはバッファ空のどちらか 1 つを選択することが可能です。R8C/34x で送信と受信の処理をそれぞれの割り込みの中で構成していた場合、RL78/F12 で送受信の処理を 1 つにまとめる必要があります。

- 割り込み発生タイミング

図 15.2 に RL78/F12 の SAU (3 線シリアル I/O) と R8C/34x のシリアル I/O (クロック同期形) の割り込み発生タイミングを示します。

図 15.2 で示すように SAU (3 線シリアル I/O) とシリアル I/O (クロック同期形) では、送受信完了時に発生する割り込み要求の発生タイミングが異なります。RL78/F12 SAU の送受信時の割り込み要求発生が、最終ビットの出力が終了したポイントとなっており、R8C/34x のシリアル I/O よりも転送レート 0.5 サイクル分割り込み要求の発生が遅れます。そのため転送レートが遅いほど、割り込み発生までに時間がかかります。ポーティングの際、割り込み処理の実行タイミングがユーザシステムにおいて問題にならないことを確認してください。

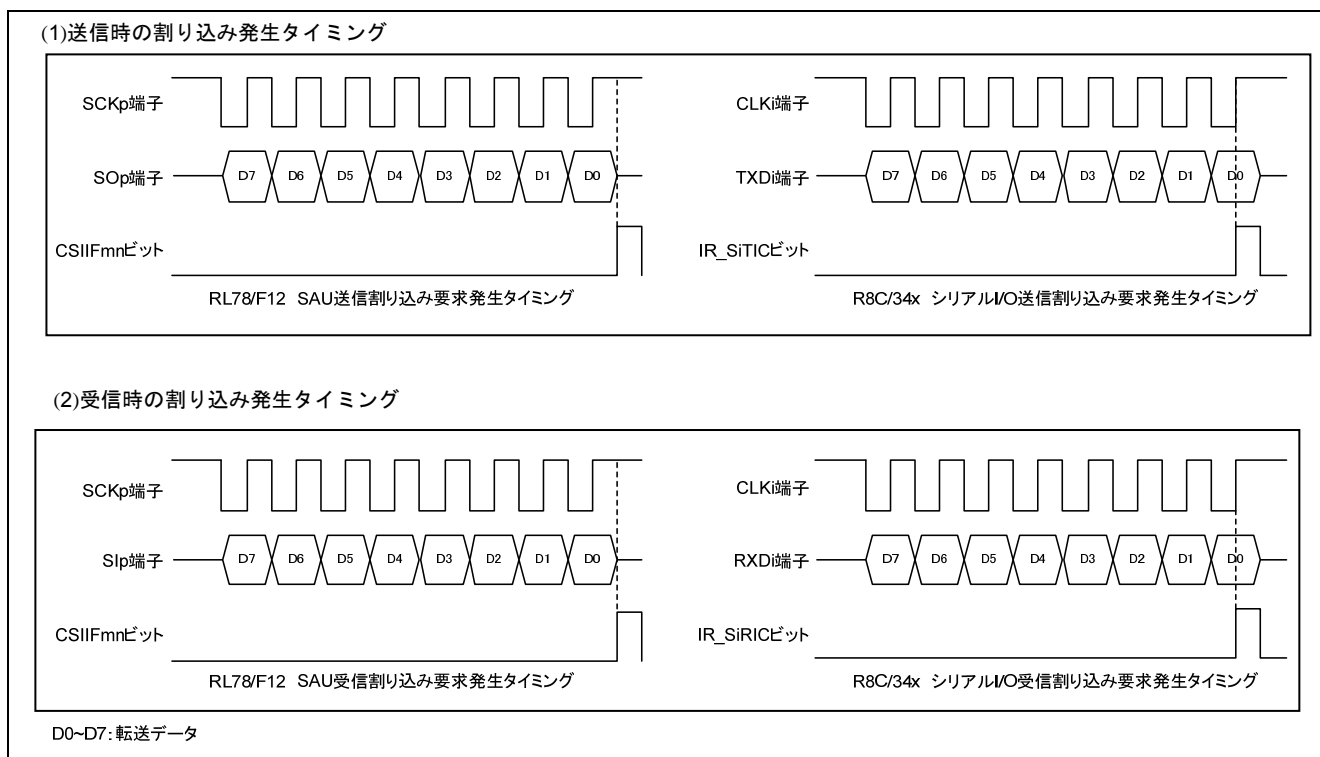


図 15.2 RL78/F12 SAU(3 線シリアルI/O)と R8C/34x シリアルI/O(クロック同期形)の割り込み発生タイミング

- **連続送受信動作**

RL78/F12では送信専用、受信専用のバッファを持っておらず、1つのバッファ（シリアル・データ・レジスタ）で送受信を行います。R8C/34xで連続送受信していた場合、R8C/34xと同じ処理方法ではRL78/F12で連続送受信処理ができない可能性があります。RL78/F12のユーザーズマニュアルに記載されている送受信時の処理を参考に、送受信処理を実行してください。

- **連続受信モード**

R8C/34xでは、受信バッファレジスタを読み出すと受信許可状態になり、転送クロックを出力する連続受信モードがありますが、RL78/F12ではこのモードに相当する機能はありません。RL78/F12でいう連続受信モードとは、R8C/34xのようなマイコンの機能ではなく、連続受信する際の処理手順を指します。

15.3 シリアル I/O(UART)から SAU(UART)へのポーティング

R8C/34x のシリアル I/O(UART)から RL78/F12 の SAU(UART)へのポーティングのポイントを以下に説明します。

<ポーティングのポイント>

- 通信フォーマット

図 15.3 に RL78/F12 の SAU と R8C/34x の UART 通信フォーマット比較を示します。

R8C/34x ではストップビットを送信、受信の両方に 2 ビット付加できましたが、RL78/F12 ではストップビットに 2 ビット付加することができるのは送信時のみです。受信時は 1 ビットだけ付加することができます。

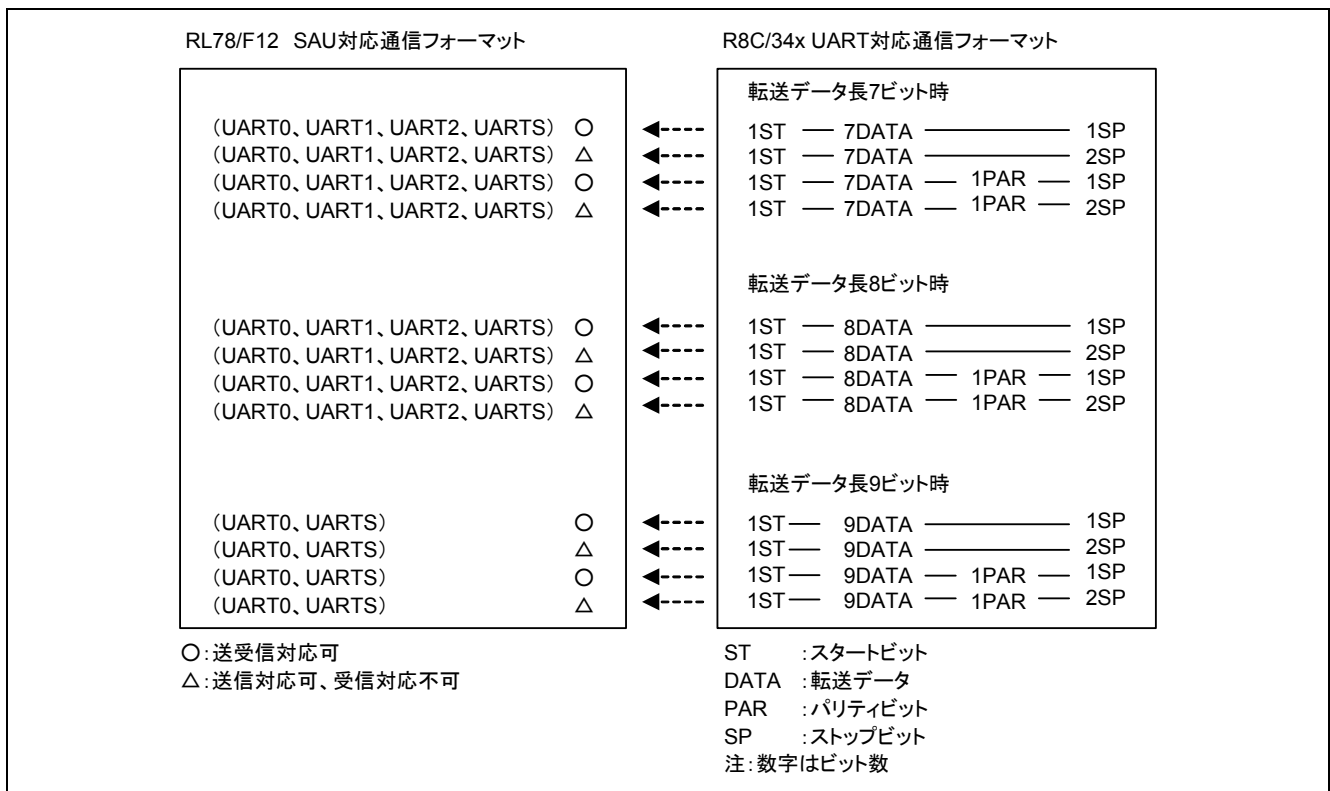


図 15.3 RL78/F12 SAU と R8C/34x UART の通信フォーマット比較

● 割り込み発生タイミング

図 15.4 に RL78/F12 の SAU(UART)と R8C/34x のシリアル I/O(UART)割り込み発生タイミングを示します。図 15.4 に示すように、RL78/F12 と R8C/34x の UART では、送信完了時に発生する割り込み要求の発生タイミングが異なります。各 UART 送受信時の割り込み発生タイミングは以下の通りです。

<R8C/34x>

UART 送受信：ストップビットのサンプリングポイントで割り込み要求発生

<RL78/F12>

UART 送信：ストップビット出力完了（次の転送クロックの立ち上がり）時に割り込み要求発生

UART 受信：ストップビットのサンプリングポイントで割り込み要求発生

ポーティングの際の留意点は次の 2 点です。

- ・ R8C/34x と RL78/F12 の UART 送信で割り込み発生タイミングが異なる。
- ・ RL78/F12 でも送信と受信で割り込み発生タイミングが異なる。

このように割り込み発生タイミングが異なるため、転送レートが遅いほど割り込み発生までの時間に差異が出てきます。RL78/F12 で、UART 送受信割り込み内の処理の実行タイミングが問題にならないことを確認してください。

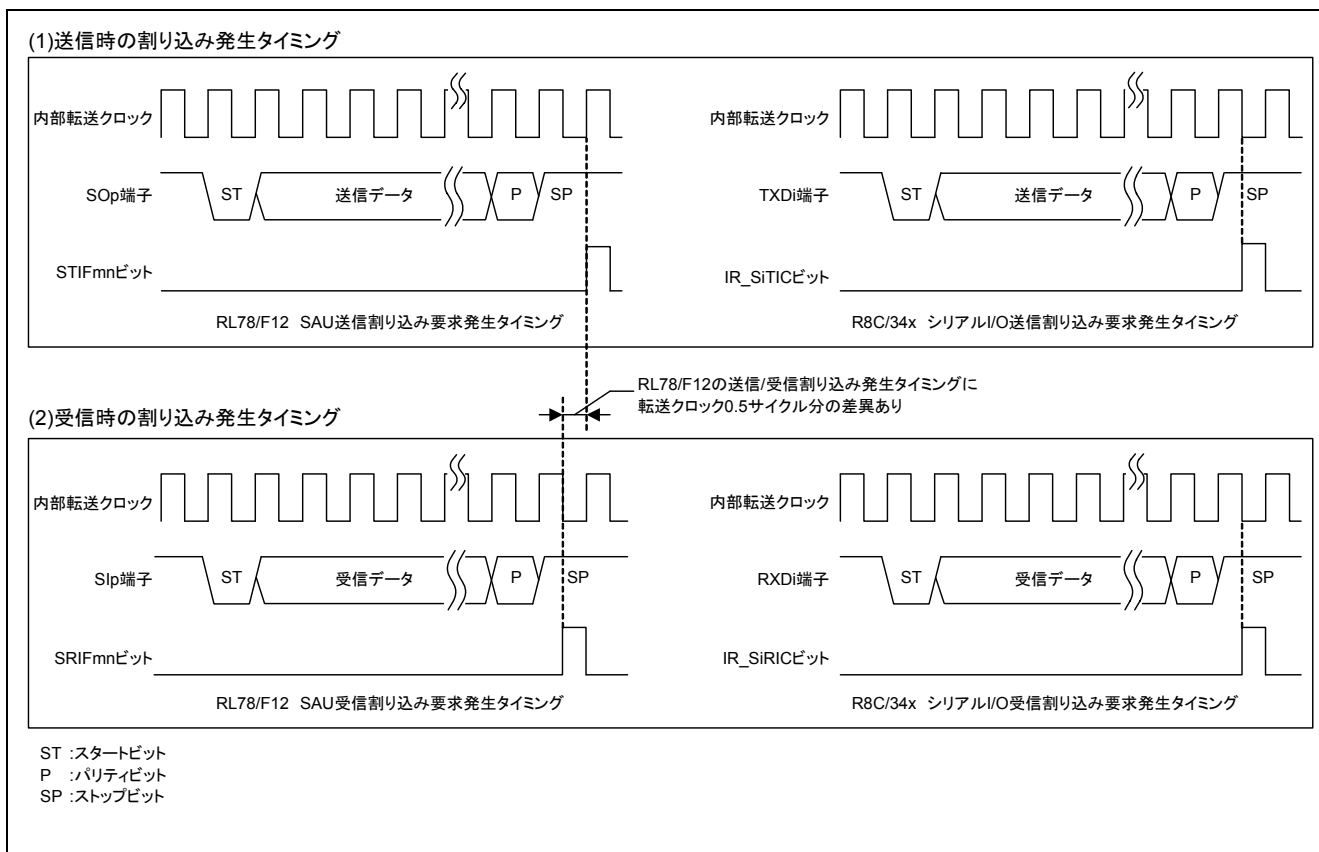


図 15.4 RL78/F12 SAU(UART)と R8C/34x シリアル I/O(UART)割り込み発生タイミング

- エラーフラグ

RL78/F12 には、R8C/34x のエラーサムフラグに相当するフラグがありませんが、受信の通信エラー割り込み要求フラグをエラーサムフラグの代わりにすることが可能です。

注 1 : UART0 受信の通信エラー発生と TAU のチャンネル 1(8 ビット・タイマ動作時)の割り込みは兼用です。TAU のチャンネル 1 で割り込みを使用する場合は、UART0 受信の通信エラー発生割り込みを使用することができません。

注 2 : UART1 受信の通信エラー発生と TAU のチャンネル 3 (8 ビット・タイマ動作時) の割り込みは兼用です。TAU のチャンネル 3 で割り込みを使用する場合は、UART1 受信の通信エラー発生割り込みを使用することができません。

15.4 SSU から SAU へのポーティング

R8C/34x の SSU(クロック同期式通信モード、4 線式バス通信モード)から RL78/F12 の SAU(UARTS)の 3 線シリアル I/O へポーティングする際のポイントを以下に説明します。

<ポーティングのポイント>

- **機能禁止/許可設定**

RL78/F12 の SAU(UARTS)には、SAU モジュールへのクロック供給許可/禁止を制御することで、機能をアクティブ/非アクティブの状態に切り替える機能があります。その設定は、周辺イネーブル・レジスタ X(PERX)の SAUSEN ビット(注 1、注 2)で行います。SAU 関連レジスタにアクセスする前に SAUSEN ビットでクロック供給を許可に設定してください。

注 1：周辺イネーブル・レジスタ X(PERX)の SAUSEN ビット

0：SAU への入力クロック供給停止 (SAU 関連レジスタはリセット後の値)

1：SAU への入力クロック供給 (SAU 関連レジスタへのリード/ライト可)

リセット後の値は“0” (クロック供給停止)となっており、SAU は非アクティブ状態です。

注 2：R8C/34x の SSU では、モジュールスタンバイ制御レジスタ (MSTCR)の MSTIC ビットが

SAUSEN ビットに相当します。リセット後、MSTIC ビットは“0” (アクティブ)となっており、

SSU はアクティブ状態です。

- **UART0 のチャンネル 0 と UARTS のチャンネル 0 の端子**

RL78/F12 では、UART0 のチャンネル 0 と UARTS のチャンネル 0 の端子が兼用になっています。そのため、UART0 のチャンネル 0 を 3 線シリアル I/O や簡易 I²C で使用すると、UARTS のチャンネル 0 の端子と重なってしまい、UARTS を使用することができなくなります。仕様検討時に注意が必要です。

- **クロック同期式通信モード**

R8C/34x の SSU のクロック同期式モードで行っていた 9 ビット以上のデータ通信を、RL78/F12 の SAU(UARTS)にポーティングしようとする、送信、または受信の半二重通信になります。

- **4 線式バス通信モードのチップセレクト端子**

RL78/F12 の SAU(UARTS)には、R8C/34x の SSU のチップセレクト端子(SCS端子)に相当する端子がありません。R8C/34x の SSU の 4 線式バス通信モードを SAU で実現しようとする場合は、ポート機能を使用してチップセレクト端子の制御を行う必要があります。

- **4 線式バス通信モードのポーティングできない機能**

RL78/F12 の SAU では、R8C/34x の SSU の 4 線式バス通信モードの双方向通信モードやアービトレーションに該当する機能がありません。

16. A/D コンバータ

16.1 RL78/F12 A/D コンバータへのポーティング

図 16.1 に RL78/F12 と R8C/34x の A/D コンバータの各モードの対応を示します。

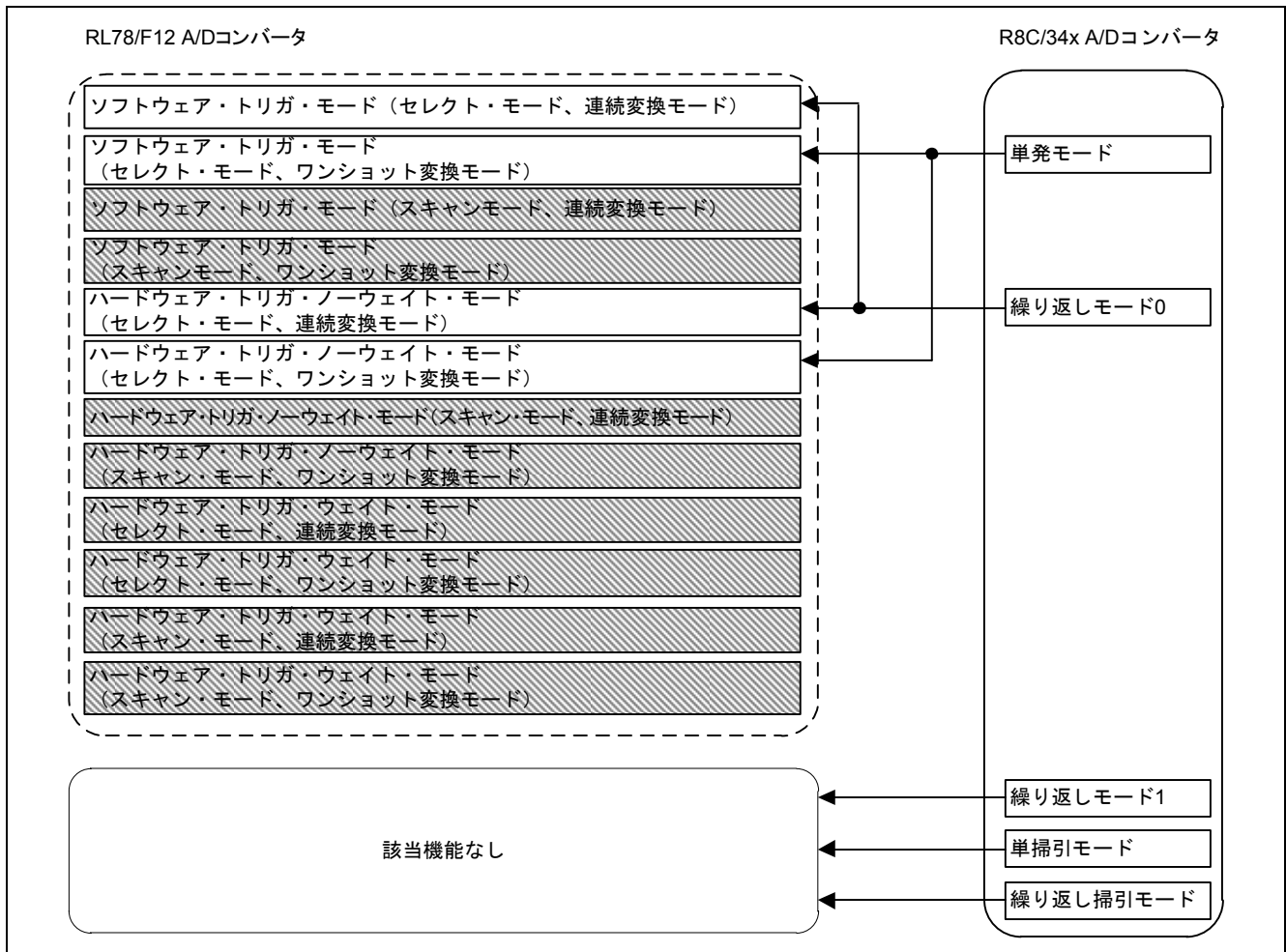


図 16.1 RL78/F12 と R8C/34x の A/D コンバータの各モードの対応

<ポーティングのポイント>

- **アナログ基準電圧とアナログ入力端子数**

アナログ基準電圧を入力する端子は、R8C/34x では VREF 端子が専用の端子として独立していますが、RL78/F12 では AV_{REFM}(一側の基準電圧)、AV_{REFP}(+側の基準電圧)端子の 2 本が必要で、それぞれアナログ入力端子の ANI0、ANI1 と兼用になっています。RL78/F12 で±3LSB の A/D 変換精度を実現するには、AV_{REFM}、AV_{REFP} 端子に基準電圧を印可する必要があります。この場合、ANI0、ANI1 が使用できなくなるため、±3LSB に対応できるアナログ入力端子が 2 本減少して ANI2~ANI7 の 6 本となり、R8C/34x の 12 本の半数になります。RL78/F12 へのポーティングの際は、アナログ入力端子の本数に問題がないことを確認してください。

- **A/D 変換精度**

RL78/F12 のアナログ端子は V_{DD} 系と EV_{DD} 系の 2 種類に分けられます。EV_{DD} 系のアナログ端子は V_{DD} 系のアナログ端子よりも精度が低いため、高精度な変換を必要とする場合は V_{DD} 系のアナログ端子を使用してください。

48 ピン版には EV_{DD0} 端子がないため、V_{DD} を EV_{DD} 系端子の電源として使用します。ただし EV_{DD} 系アナログ入力端子(ANI18、ANI19)の A/D 変換精度はユーザーズマニュアルの通り、±4.5LSB(4.0V ≤ V_{DD} ≤ 5.5V 時)です。

- **A/D 断線検出アシスト機能**

RL78/F12 の A/D コンバータには、R8C/34x の A/D 断線検出アシスト機能がありません。このことが問題にならないことを確認してください。

- **アナログ入力端子の割り当て**

RL78/F12 では、A/D ポート・コンフィギュレーション・レジスタ(ADPC)で、アナログ入力として使用する端子を設定します。ADPC レジスタでアナログ入力端子を選択する場合、ANI0 を先頭に ANI1、ANI2・・・と順番にアナログ入力端子を設定していきます。R8C/34x のようにアナログ入力端子を自由に選択することができないため、ピンの割り当てを検討する場合は、最初にアナログ入力端子の配置を決めることをお勧めします。

- **機能禁止/許可設定**

RL78/F12 の A/D コンバータには、A/D モジュールへのクロック供給許可/禁止を制御することで、機能をアクティブ/非アクティブの状態に切り替える機能があります。その設定は、周辺イネーブル・レジスタ 0(PER0)の ADCEN ビット(注)で行います。A/D 関連レジスタにアクセスする前に ADCEN ビットでクロック供給を許可に設定してください。

R8C/34x の A/D コンバータには、クロック供給/停止を制御する機能がありません。A/D コンバータは常にアクティブ状態になります。

注：周辺イネーブル・レジスタ 0(PER0)の ADCEN ビット

0：A/D コンバータへの入力クロック供給停止 (A/D コンバータ関連レジスタはリセット後の値)

1：A/D コンバータへの入力クロック供給 (A/D コンバータ関連レジスタへのリード/ライト可)

リセット後の値は“0” (クロック供給停止)となっており、A/D コンバータは非アクティブ状態です。

- **A/D 変換結果**

R8C/34x では、A/D レジスタ i(ADi)に A/D 変換結果が格納され、ワード長で読み出したデータを A/D 変換結果として使用できました。RL78/F12 では A/D 変換結果レジスタ(ADCR)に A/D 変換結果が格納されますが、ワード長で読み出した場合、上位 8 ビットに A/D 変換結果の上位 8 ビットが格納され、下位 8 ビットの上位 2 ビットに A/D 変換結果の下位 2 ビットが配置されます。RL78/F12 では、ADCR レジスタを読み出してもそのままの値が使用できないため、データの加工が必要です。

17. DMA

17.1 DTC から DMA へのポーティング

図 17.1 に RL78/F12 の DMA コントローラと R8C/34x の DTC の各モードの対応を示します。

また、表 17.1 に RL78/F12 の DMA コントローラと R8C/34x の DTC の機能比較を、図 17.2 に RL78/F12 の DMA コントローラと R8C/34x の DTC の起動要因の対応を、図 17.3 に RL78/F12 の DMA コントローラと R8C/34x の DTC の動作比較を示します。

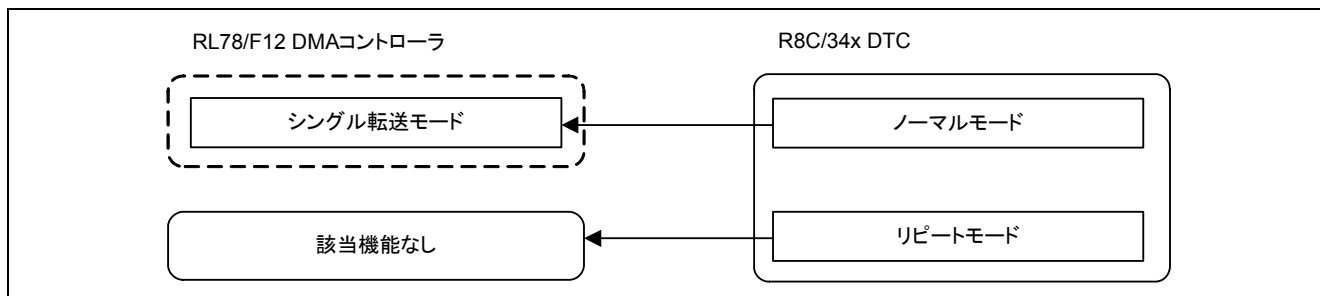


図 17.1 RL78/F12 DMA コントローラと R8C/34x DTC の各モードの対応

表 17.1 RL78/F12 DMA コントローラと R8C/34x DTC の機能比較

比較対象	RL78/F12(DMA)	R8C/34x(DTC)
チャンネル数	2 チャンネル	1 チャンネル
転送方向	<ul style="list-style-type: none"> ・ SFR → RAM ・ RAM → SFR 	<ul style="list-style-type: none"> ・ SFR → SFR ・ SFR → RAM ・ RAM → SFR ・ RAM → RAM ・ プログラム ROM → SFR ・ プログラム ROM → RAM ・ データフラッシュ → SFR ・ データフラッシュ → RAM
転送サイズ	<ul style="list-style-type: none"> ・ 8 ビット ・ 16 ビット 	<ul style="list-style-type: none"> ・ 8 ビット ・ 16 ビット
起動要因	11 要因 (注 1)	31 要因 (注 2)
転送回数	1~1024 回	1~256 回
チェイン転送	非対応	対応
割り込み発生タイミング	DMA 転送完了後	転送回数が 1 回のとき : DTC 転送完了後 転送回数が 2 回以上のとき : DTC 転送完了の 1 つ前の転送が行われたタイミング
転送サイクル数	転送回数 1 回あたり : 2 サイクル	転送回数 1 回あたり : 18 サイクル(MAX.) (注 3)
転送アドレス	<ul style="list-style-type: none"> ・ 転送元固定、転送先加算(SFR→RAM) ・ 転送元加算、転送先固定(RAM→SFR) 	<ul style="list-style-type: none"> ・ 転送元固定、転送先固定 ・ 転送元固定、転送先加算 ・ 転送元加算、転送先固定 ・ 転送元加算、転送先加算
転送保留	対応	非対応

注 1 : 1 チャンネル 1 要因選択

注 2 : 1 チャンネル最大 24 要因まで選択可能

注 3 : 使用条件によりサイクル数が変わります。

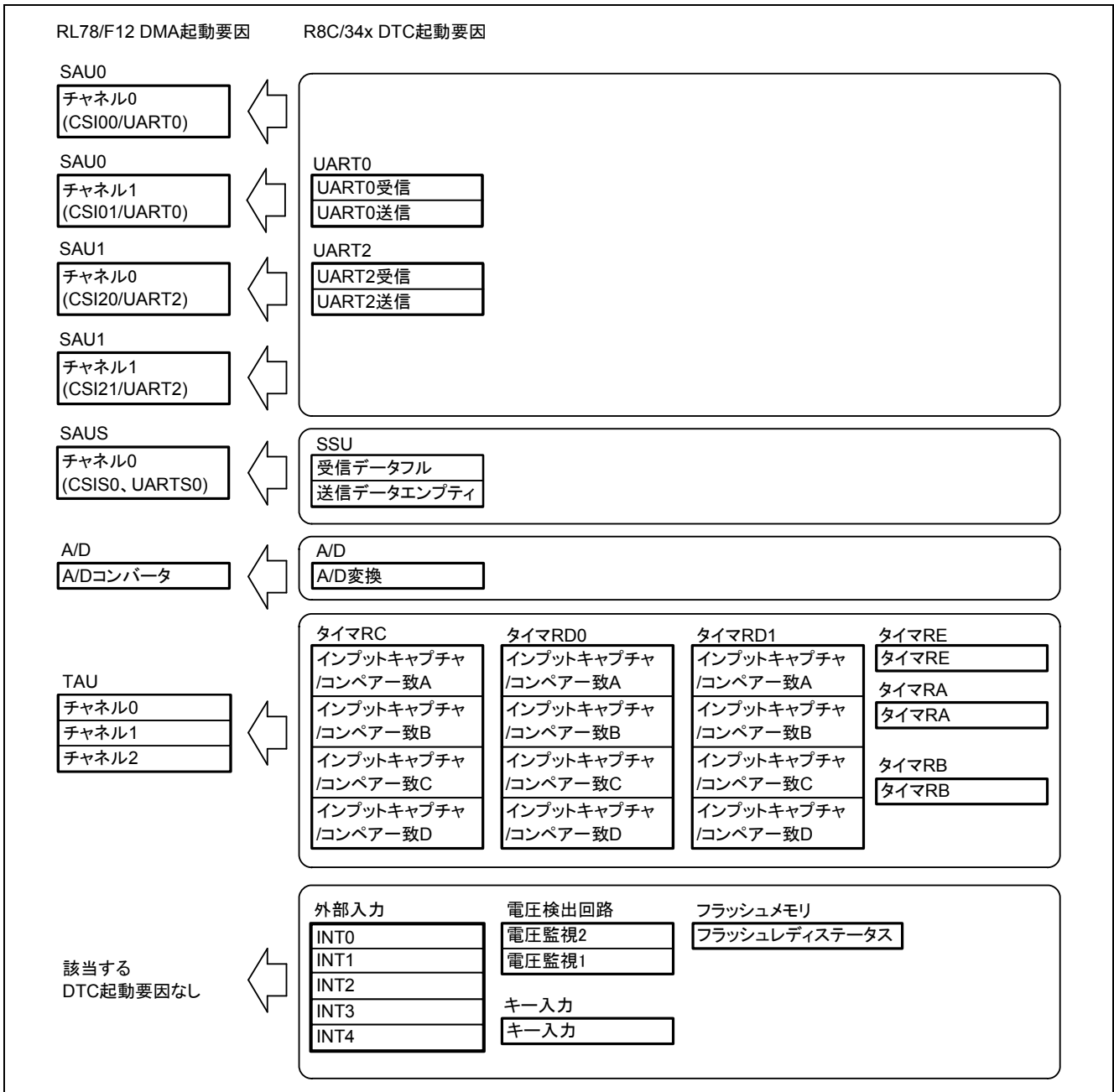


図 17.2 RL78/F12 DMA コントローラと R8C/34x DTC の起動要因の対応

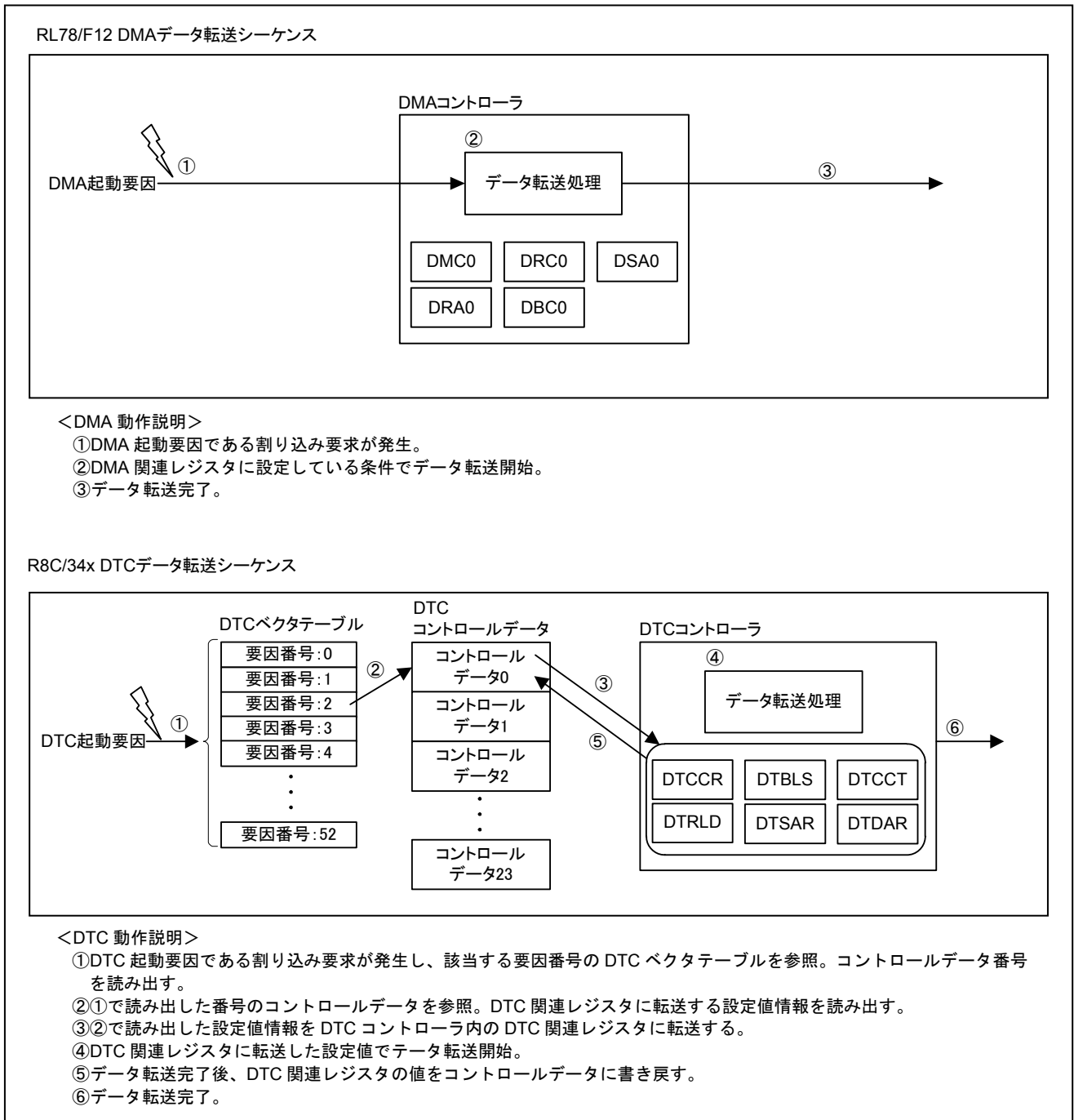


図 17.3 RL78/F12 DMA コントローラと R8C/34x DTC の動作比較

<ポーティングのポイント>

● 機能禁止/許可設定

RL78/F12 の DMA コントローラには、DMA モジュールへのクロック供給許可/禁止を制御することで、機能をアクティブ/非アクティブの状態に切り替える機能があります。その設定は、DMA 動作コントロール・レジスタ 0、1(DRC0、DRC1)の DENn ビット(n : DMA チャンネル番号(n=0,1)) (注)で行います。DMA 関連レジスタにアクセスする前に DENn ビットでクロック供給を許可に設定してください。

R8C/34x の DTC には、クロック供給/停止を制御する機能がありません。DTC は常にアクティブ状態になります。

注 : DMA 動作コントロール・レジスタ 0、1(DRC0、DRC1)の DENn ビット

0 : DMA チャンネル n の動作禁止(DMA の動作クロック停止)

1 : DMA チャンネル n の動作許可

リセット後の値は“0”(クロック供給停止)となっており、DMA は非アクティブ状態です。

● 転送完了の割り込み発生タイミング

図 17.4 に RL78/F12 DMA コントローラと R8C/34x DTC の割り込み発生のタイミング例を示します。

図 17.4 が示すように DMA と DTC では割り込み発生タイミングが異なります。2 回以上転送する場合、DMA では最後のデータが転送完了した後に DMA 割り込みが発生しますが、DTC では最終データの 1 つ前の転送が完了すると DTC 起動要因となっている割り込みが発生します。その後、周辺機能による割り込みが 1 回発生し、合計 2 回発生します。ポーティングする際は、割り込み発生タイミングが問題にならないことを確認してください。

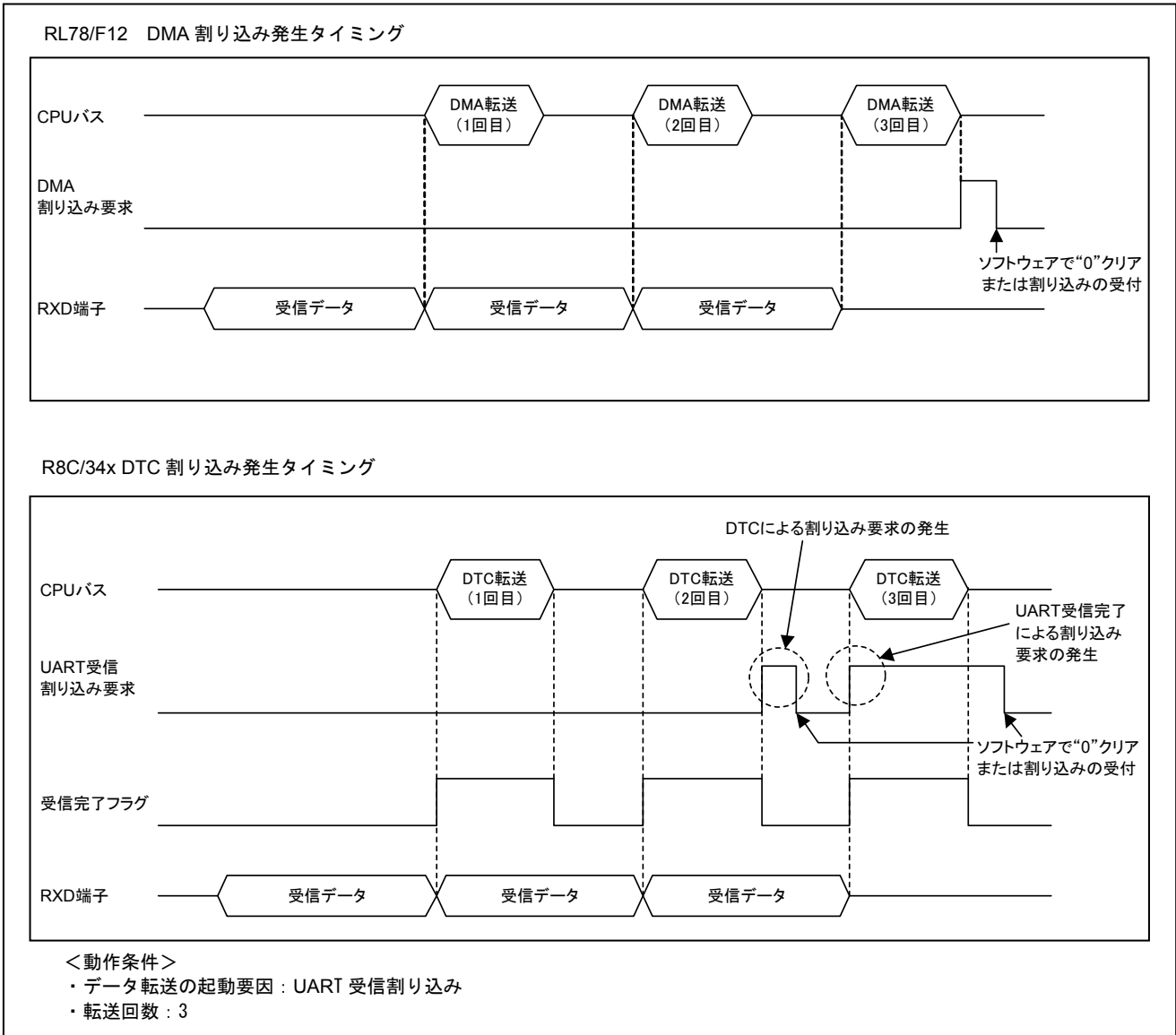


図 17.4 RL78/F12 DMA コントローラと R8C/34x DTC の割り込み発生タイミング例

18. 参考資料

RL78/F12ユーザーズマニュアルハードウェア編Rev.1.01

R8C/34Wグループ、R8C/34Xグループ、R8C/34Yグループ、R8C/34Zグループユーザーズマニュアル
ハードウェア編Rev.1.10

(最新版をルネサスエレクトロニクスホームページから入手してください。)

E1/E20エミュレータユーザーズマニュアル別冊(RL78接続時の注意事項)Rev.1.00

(最新版をルネサスエレクトロニクスホームページから入手してください。)

RL78ファミリユーザーズマニュアルソフトウェア編Rev.2.00

(最新版をルネサスエレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2013.03.29	—	初版発行
1.01	2013.08.23	1	対象デバイス RL78/F12 → RL78/F12(48pin)
		2	表 1.1 オンチップ・オシレータの参照ページを訂正
		4	RL78/F12 基本命令数 80 命令 → 75 命令
		5	ポーティングのポイント「RAM 容量」の項目を追加
		7	「RAM 容量」の項目を削除
		21	表 11.1 の注記を追加
		28	「WDT 検出時の動作」の内容を追加
		30,44	8 ビットタイマ→8 ビットプリスケラ付き 8 ビットタイマ
		31	「タイマカウント開始/停止処理」の内容を修正
		36	図 14.4 TDR0n レジスタの波形を修正
		37	図 14.5 TDR0n レジスタの波形を修正、注記を削除
		48	図 14.10 TS0p ビットと TE0p ビットの波形を修正 n と p の補足説明を追加
		52	図 14.12 TS0p ビット、TE0p ビット、TSTART ビット、TCSTF ビットの波形を修正 n と p の補足説明を追加
		53	図 14.13 R8C/34x のタイマモードの注記番号を訂正
		56	図 14.15 注記を追加
		57	図 14.16 TDR0n レジスタ、TSTART ビット、TRCGRA レジスタ の波形を修正 注記を追加
		59	図 14.17 TDR0n レジスタ、TSTART ビット、TRCGRA レジスタ の波形を修正 TO0n 端子、TRCIOA 端子の波形を追加 注記を削除、追加
		62	図 14.18 TRCmn レジスタ → TCR0n レジスタ 注記を追加
		64	図 14.19 注記を追加
		66	図 14.20 TS0p ビットと TE0p ビットの波形を修正 R8C/34x 割り込み要求 IMFA ビット → IMFB ビット n と p の補足説明を追加、注記を追加
		69	図 14.22 注記を追加
		70	図 14.22 注記を追加
		71	図 14.24 TDR0n レジスタ、TSTART ビット、TRDGRAi の波形 を修正。注記を追加
		73	図 14.25 TRDGRA0 レジスタ → TRDGRAi レジスタ、 TRD0 → TRDi、TRDIOA0 → TRDIOAi TDR0n レジスタ、TSTART ビット、TRDGRAi レジスタの波形 を修正。注記を削除、追加
		76	図 14.26 注記を追加
		78	図 14.27 注記を追加
		80	図 14.28 TS0p ビットと TE0p ビットの波形を修正 R8C/34x 割り込み要求 IMFA ビット → IMFB ビット n と p の補足説明を追加、注記を追加
		81	図 14.29 注記を追加
		86	図 15.2 CSIIFmm ビット → CSIIFmn ビット

		89	「割り込み発生タイミング」の項目の内容を変更 図 15.4 内部転送クロックの波形図を追加 STIFmm ビット → STIFm ビット
		93	「アナログ入力端子 → 「アナログ基準電圧とアナログ入力端子数」項目名と内容変更 「A/D 変換精度」「アナログ入力端子の割り当て」項目追加
		95	表 17.1 R8C/34x 転送方向の誤記訂正
		96	RL78/F12 DMA 起動要因のチャンネル番号、CSI 番号を訂正
		100	RL78 ファミリユーザーズマニュアルソフトウェア編 Rev. 2.00 を追加
1.02	2014.04.11	3,11	表現変更: J,K グレード → J,K バージョン
		4	RL78/F12 最小命令実行時間: (誤)41.67ns ($f_{IH} = 32\text{MHz}$, $-40^{\circ}\text{C} \sim 105^{\circ}\text{C}$) (正)41.67ns ($f_{IH} = 24\text{MHz}$, $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$)
		14	「HALT モードに移行」 → 「HALT モードに遷移」表現変更
		15	上から 2 行目の記述を変更 表 7.2 ストップモードへの「遷移」に変更
		16	題名を「消費電流低減方法」に変更し、Wait モード ⇒ ウェイトモードに修正 R8C/34x ウェイトモードの「設定条件」に変更 <ポーティングのポイント>の記述を変更
		17	図 8.1 RL78/F12 の注釈文章修正 OFS レジスタ シンボル誤り: WETRCS1 → (正)WDTRCS1
		18	パワーオンリセット:文章修正
		21	11.1 章名を変更 ポート端子 ⇒ ポートの構成 11.1 表名を変更 ポート端子 ⇒ I/O ポート一覧 <ポーティングのポイント> 文章変更 タイトル変更: ポートの構成 → 出力タイミング
		22	表 11.2 -機能項目 入出力ポートの閾値切り替え ⇒ 入出力ポートの閾値設定 ポート読み出し選択 ⇒ ポート入出力モード設定 -R8C/34x ポート入出力モード設定欄の各 0、1 の文章を変更 ポート読み出し選択 文章修正
		23	「ポート機能設定」章名(変更前:ポート機能の選択)、文章変更 「出力専用ポート」の文章変更 「周辺機能の出力設定」文章変更 ポート・モード選択レジスタ(PMS)に関する注意事項 項目追加
		24	表 11.3 両機種の表現を統一 「端子ごとに抵抗を介して」
		25	「割り込み許可/禁止設定」の文章を変更
		26	「多重割り込み」の文章を変更 タイトル変更: 兼用の割り込み ⇒ 割り込みベクタ・テーブル
		27	表 13.1 「HALT モード(ウェイトモード)時の動作」「STOP モード(ストップモード)時の動作」表現変更 シンボル修正 $f_{IL} \rightarrow f_{WDT}$ 、ACH → ACh
		28	「WDT 検出時の動作」「WDT 検出までの周期」文章変更 「ウインドウ機能」の 2 行目を一部削除

		29	ポーティングのポイント、タイトルを変更 (前)タイマ出力端子を兼用するポートの設定 (後)ポートの設定
		31	「機能禁止/許可設定」 1 文目: モジュール機能を切り替ええる → <機能>を削除 他 p45, 54, 68, 81, 85, 91, 93, 98 を同様に変更 「タイマ設定値」の記述内容を変更 カウント方法が異なる → タイマの構成が違うため、設定値も異なります 「タイマカウント開始/停止処理」「カウントソース」文章変更
		32	表現変更: ～として使用可能 → ～チャンネル設定 他 p32, 35, 37, 46, 49, 55, 57, 59, 69, 71, 73, 82 を同様に変更
		33	表現変更: ～として使用可能 → ～出力設定チャンネル 他 p33, 47, 51, 56, 65, 70, 79, 83 を同様に変更
		38	表現変更: 測定として使用可能なチャンネル → 測定チャンネル 他 p41, 61, 63, 75, 77 を同様に変更
		40	「カウント動作」の記述内容を変更 カウント方法が異なる → タイマの構成が違うため、設定値も異なります タイトル「割り込みと割り込み内で確認するフラグ」⇒「割り込み発生要因」、文章も変更 「測定可能なパルス幅」の文章を変更
		43	「カウント動作」の記述内容を変更 カウント動作に違いがある → タイマの構成が違うため、設定値も異なります タイトル「割り込みと割り込み内で確認するフラグ」⇒「割り込み発生要因」、文章も変更 「測定可能なパルス幅」の文章を変更
		44	図 14.8 表現変更、注 1, 3 duty に関する表現を変更
		45	「カウンタの分解能とタイマ設定値」の記述内容を変更 カウント方法が異なる → タイマの構成が違うため、設定値も異なります
		49-52	ページ入れ替え(図・表番号含む)、文章を一部変更 図中表の INTO 端子に上付き線を追加 14.2.3 章を削除し、補足として記載
		54	注 2 の記述を変更
		55 他	図中表内の注釈番号記載漏れを修正: P55, 56, 57, 59, 62, 64, 66, 69, 70, 71, 73, 76, 78, 80
		56 他	図中注釈文章を変更: p56, 57, 59, 61, 71, 72, 73, 75, 84, 85 R8C/34x タイマ Rx ではコンペー一致の値 → (修正後)R8C/34x は、タイマ Rx の**レジスタにコンペー一致の値を設定します
		59	TO0n 端子、TRCIOA 端子の波形を追加
		64,78	「測定可能なパルス周期間隔」の文章を変更 (前)オーバフロー用に OVF ビットを持っていますが、1 回分のオーバフローの状態しか判断することができないため、2 回以上のオーバフローが発生するパルス周期の測定ができません (後) OVF ビットを使用したオーバフロー検出は 1 回のみ有効のため、2 回オーバフローが発生すると、以降のオーバフロー発生時のパルス周期は測定できません

		68	注2の記述を変更
		87	「端子のシリアル I/O 機能としての出力タイミング」内の表現を変更:ポートからシリアル I/O の端子に切り替わります → (修正後)汎用ポートからシリアル I/O 端子機能に切り替わります
		91	「機能禁止/許可設定」注2の記述を変更

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れ、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違っていると、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問い合わせください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町 2-6-2（日本ビル）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>