

SH7254R グループ

R01AN1169JJ0100

Rev.1.00

2012.05.08

A-DMAC を使用した ATU-Ⅲ動作例

要旨

本アプリケーションノートは、専用ダイレクトアクセスコントローラ(A-DMAC)を使用したアドバンスドタイマユニットⅢ(ATU-Ⅲ)動作例をまとめたものです。A-DMAC を用いることによって、CPU を介さずに内蔵周辺モジュールと内蔵 RAM 間のデータ転送を行うことが可能となります。

本アプリケーションノートに掲載されているタスク例及びアプリケーション例は確認済みですが、実際にご使用になる場合には、必ず動作環境を確認の上ご使用くださいますようお願いいたします。

動作確認デバイス

SH72546R

適用条件

- ・ 統合開発環境 : ルネサス エレクトロニクス製
High-performance Embedded Workshop Ver.4.09.00
- ・ C コンパイラ : ルネサス エレクトロニクス製 SuperH RISC engine ファミリ
C/C++ コンパイラパッケージ Ver.9.04.00 Release 00
- ・ コンパイルオプション : High-performance Embedded Workshop でのデフォルト設定
-cpu=sh2afpu -object="\$(CONFIGDIR)¥\$(FILELEAF).obj"
-debug -gbr=auto -chgincpath -errorpath -global_volatile=0
-opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1
-nologo

目次

1.	A-DMAC を使用したパルスの High 幅測定 [タイマ A].....	3
1.1	仕様.....	3
1.2	使用機能説明.....	4
1.3	動作説明.....	8
1.4	ソフトウェア説明.....	9
1.5	フローチャート.....	11
1.6	サンプルプログラム.....	13
2.	A-DMAC を使用したパルスの周期測定 [タイマ C].....	17
2.1	仕様.....	17
2.2	使用機能説明.....	18
2.3	動作説明.....	22
2.4	ソフトウェア説明.....	23
2.5	フローチャート.....	25
2.6	サンプルプログラム.....	27
3.	A-DMAC を使用した PWM 入力波形計測 [タイマ F].....	32
3.1	仕様.....	32
3.2	使用機能説明.....	33
3.3	動作説明.....	37
3.4	ソフトウェア説明.....	38
3.5	フローチャート.....	39
3.6	サンプルプログラム.....	41

1. A-DMAC を使用したパルスの High 幅測定 [タイマ A]

1.1 仕様

1. A-DMAC および ATU-Ⅲタイマ A のインプットキャプチャ機能を使用して、対応する外部入力端子 (TIA00) に入力されたパルスの High 幅を測定します。

2. パルスの立ち上がり／立ち下がり両エッジでインプットキャプチャ動作を行い、インプットキャプチャレジスタ A(ICRA)の値を A-DMAC によるデータ転送にて、内蔵 RAM 上のエイリアス領域(タイマ A 用：8 バイト)に保存します。1 回の転送要求に対して A-DMAC バッファレジスタ(ADMABUF)に保持した前回の ICRA の値とタイマ A から読み出した現在の ICRA の値を、それぞれエイリアス領域の上位 32 ビットと下位 32 ビットへ転送します。これらの値の差からパルスの High 幅を算出します。

3. パルスの High 幅は以下の式にて求めます。

[パルスの High 幅(ns)=(エイリアスの下位ビットの値－エイリアスの上位ビットの値)×(TCNTA 入力クロック周期)]

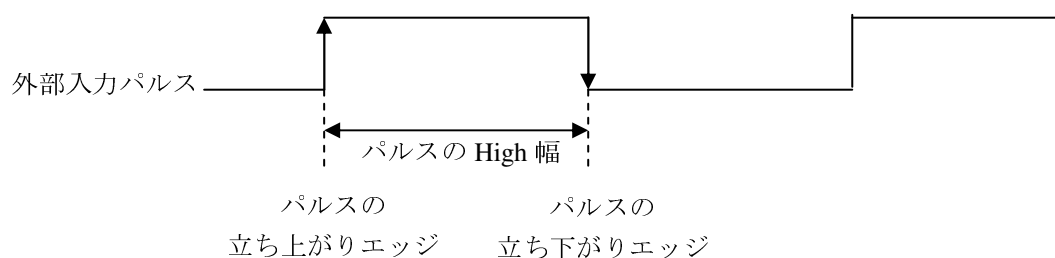


図 1.1 パルスの High 幅計測

1.2 使用機能説明

1.2.1 機能説明

本タスク例では、A-DMAC および ATU-III タイマ A のインプットキャプチャ機能を使用して、TIA00 に入力されたパルスの High 幅を測定します。以下、使用機能について説明を記します。

A-DMAC 使用機能

- 専用ダイレクトアクセスコントローラ(A-DMAC)

A-DMAC は、対応する内蔵周辺モジュール(本タスク例では ATU-III)と内蔵 RAM 間のデータ転送を CPU に代わって高速で行う機能です。A-DMAC を使用すると、CPU の負担を減らすとともに LSI の動作効率を上げることができます。本タスク例で用いた ATU-III(タイマ A、C、F)用チャネルは、インプットキャプチャ割り込みを A-DMAC の転送要求として用いており、レジスタ読み出しをサポートします。またタイマ A 用チャネルは、インプットキャプチャレジスタの読み出しを行い、読み出された値と A-DMAC にバッファされていた前回値を内蔵 RAM に転送します。

- エイリアス領域

A-DMAC によるデータ転送で転送先となる内蔵 RAM 上の領域をエイリアス領域と呼びます。エイリアス領域の先頭アドレスは変更することも可能ですが、本タスク例では内蔵 RAM の先頭(H'FFF80000)としています。エイリアス領域の先頭アドレスを基準としたオフセットは ATU-III(タイマ A、C、F)用チャネルでは固定であり、本タスク例のタイマ A 用チャネル(ch2)では H'FFF80000~H'FFF80007 までの 8 バイトをエイリアス領域として用いています。エイリアス領域の上位 32 ビットに ADMABUF に保持した前回の ICRA の値、下位 32 ビットにタイマ A から読み出された現在の ICRA の値が転送されます。

- 転送完了割り込み

転送許可状態の場合、ATU-III からのインプットキャプチャ割り込み要求信号は A-DMAC の転送起動要因として利用され、割り込みコントローラ(INTC)側に通知されません。その代わりに、その割り込み要因を用いた A-DMAC による転送が完了し、A-DMAC データ有効レジスタ(ADMADV)の DV ビットが 1 にセットされるタイミングで、INTC に転送完了を通知し転送完了割り込みが発生します。ADMADV の DV ビットをクリアすることで、転送完了割り込みはクリアされます。また転送完了割り込みは、A-DMAC 割り込みコントロールレジスタ(ADMAIE)の各チャネルに対応した IE ビットを 0 に設定することで禁止することができます。

- A-DMAC オペレーションレジスタ(ADMAOR)

ADMAOR は、全てのチャンネルの DMA 転送を許可または禁止するレジスタです。DME ビットおよび各チャンネルに対応した A-DMAC イネーブルレジスタ(ADMADE)の ビットを 1 に設定すると、DMA 転送が許可されます。また、DME ビットをクリアすると、全てのチャンネルの DMA 転送が中断されます。

- A-DMAC エイリアススペースレジスタ(ADMAABR)

ADMAABR は、A-DMAC 用のエイリアス領域の先頭アドレスを指定するレジスタです。

- A-DMAC 割り込みコントロールレジスタ(ADMAIE)

ADMAIE は、チャンネルごとの CPU への割り込みを許可または禁止するレジスタです。IE ビットを 1 に設定した場合、対応するチャンネルの A-DMAC データ有効レジスタ(ADMADV)の DV ビットがセットされると転送完了割り込みを要求します。

- A-DMAC データ有効レジスタ(ADMADV)

ADMADV は、対応するチャンネルごとの DMA 転送の状態を示すレジスタです。ADMADV の DV ビットは、A-DMAC イネーブルレジスタ(ADMADE)の DE ビットが 1 にセットされた後に 1 回の転送が終了すると 1 にセットされ、エイリアス領域のデータが有効であることを示します。

- A-DMAC イネーブルレジスタ(ADMADE)

ADMADE は、ATU-III (タイマ A、C、F) 用チャンネル、RCAN 用チャンネルの DMA 転送を許可または禁止するレジスタです。各チャンネルに対応した DE ビットおよび ADMAOR の DME ビットを 1 に設定すると、DMA 転送を許可します。

- A-DMAC バッファレジスタ(ADMABUF)

ADMABUF レジスタは、タイマ A からの転送要求に応じて読み出されたインプットキャプチャレジスタ A(ICRA)の値を保持します。タイマ A からの転送要求をトリガとして、ADMABUF に保持した値(前回の転送要求でタイマ A から読み出された ICRA の値)がエイリアス領域の上位 32 ビットに転送され、読み出された ICRA の値が下位 32 ビットに転送されます。なお、最初にエイリアス領域に転送された ADMABUF の値はインプットキャプチャされた値ではないので値に意味がありません。

ATU-III 使用機能

● ATU-III マスタイネーブルレジスタ (ATUENR)

ATUENR は、ATU-III モジュールに含まれる各タイマのカウンタ動作を制御します。対応するイネーブルビットがセットされている場合、各タイマのカウンタ動作を許可し、クリアされている場合は停止します。

● プリスケアラレジスタ 0 (PSCR0)

プリスケアラの分周比を設定します。

● タイマコントロールレジスタ A (TCRA)

TCRA は、外部入力エッジのイベント出力設定、カウンタクロックの選択を行うレジスタです。

● タイマ I/O コントロールレジスタ A (TIOR1A)

TIOR1A は、インプットキャプチャのトリガとなる外部入力のエッジ検出の設定を行うレジスタです。選択したエッジを検出すると、フリーランニングカウンタ A (TCNTA) の値が対応するインプットキャプチャレジスタ A (ICRA) に転送されます。

● タイマステータスレジスタ A (TSRA)

TSRA は、フリーランニングカウンタ A (TCNTA) のオーバーフローの発生、インプットキャプチャレジスタ A (ICRA) でのインプットキャプチャの発生を示すレジスタです。これらのフラグは割り込み要因であり、タイマインタラプトイネーブルレジスタ A (TIERA) の対応するビットの設定によって割り込みが許可されていれば、A-DMAC へ DMA 転送を要求したり、A-DMAC 経由で CPU に割り込みを要求することが可能です。

● タイマインタラプトイネーブルレジスタ A (TIERA)

TIERA は、フリーランニングカウンタ A (TCNTA) のオーバーフロー割り込み要求、インプットキャプチャレジスタ A のインプットキャプチャ割り込み要求の許可/禁止を制御します。A-DMAC を設定することにより、このインプットキャプチャ割り込み要求で、インプットキャプチャレジスタ A (ICRA) から内蔵 RAM 間への DMA 転送の起動が可能です。

● インプットキャプチャレジスタ A (ICRA)

ICRA は、外部からのインプットキャプチャ信号を検出して、フリーランニングカウンタ A (TCNTA) の値を格納するレジスタです。インプットキャプチャが発生すると、対応するタイマステータスレジスタ A (TSRA) の ICFA ビットが 1 にセットされます。また、このレジスタ値が A-DMAC アクセスによって読み出されると、TSRA の対応するインプットキャプチャフラグが 0 にクリアされます。インプットキャプチャ信号の検出エッジは TIOR1A の IOA ビットにより設定します。

● フリーランニングカウンタ A (TCNTA)

TCNTA は、クロックバス経由で入力されるプリスケアラ出力、外部入力クロック、タイマ B 出力の倍周補正クロックのいずれかでカウンタ動作を行います。入力するクロックは、TCRA の CKSELA ビットにより選択します。

1.2.2 機能割り付け

表 1.1 に本タスク例の機能割り付けを示します。

表 1.1 機能割り付け

使用端子		機能
端子	TIA00	High 幅測定対象のパルスを入力します。
A-DMAC 機能		機能
レジスタ	ADMAOR	全てのチャンネルの DMA 転送を許可または禁止します。
	ADMAABR	エイリアス領域の先頭アドレスを指定します。
	ADMAIE	チャンネルごとに CPU への転送完了割り込みを許可または禁止します。
	ADMADV	ATU-III 用チャンネルの DMA 転送の状態を示します。
	ADMADE	ATU-III チャンネル、RCAN 用チャンネルの DMA 転送を許可または禁止します。
	ADMABUF	前回の DMA 転送要求で読み出された ICRA の値を保持します。
ATU-III 機能		機能
ATU-III 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ A レジスタ	TCRA	TCNTA のクロックバスを選択します。
	TIOR1A	インプットキャプチャのトリガとなる TIA00 のエッジ検出を設定します。
	TSRA	インプットキャプチャが発生した場合、ICFA フラグがセットされます。
	TIERA	TIA00 のインプットキャプチャ割り込みを許可または禁止します。
	ICRA	インプットキャプチャ発生時の TCNTA の値を格納します。
	TCNTA	選択したクロックバスでカウント動作を行います。
PFC レジスタ	PECR1	端子機能を設定します。
	PEIOR	PE0 を入力に設定します。
INTC レジスタ	IPR06	転送完了割り込みの優先度を設定します。

1.3 動作説明

図 1.2 に動作原理を示します。図 1.2 に示すようなハードウェア処理、およびソフトウェア処理により A-DMAC およびタイマ A を用いてパルスの High 幅測定を行います。

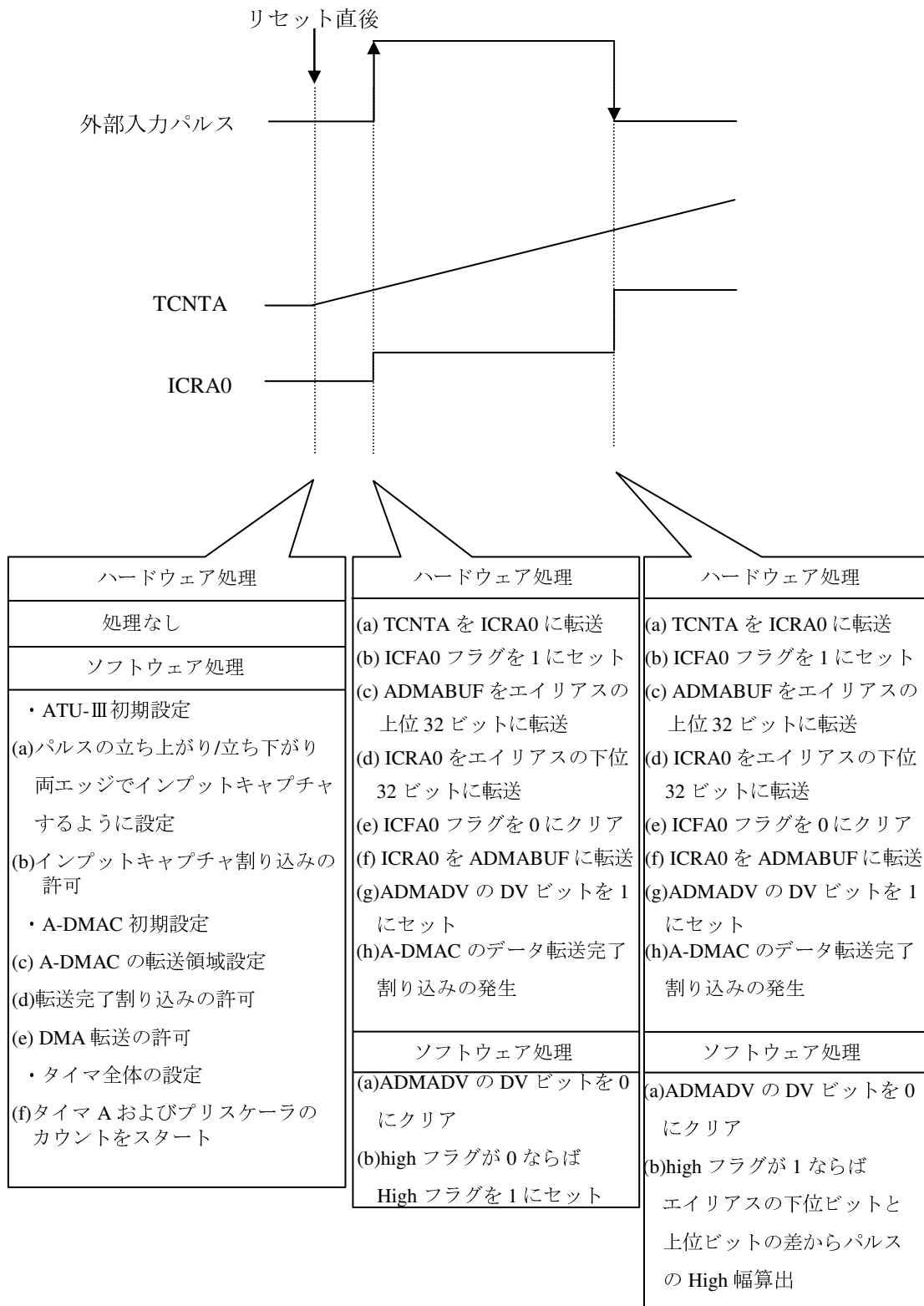


図 1.2 パルスの High 幅計測動作原理

1.4 ソフトウェア説明

1.4.1 モジュール説明

本タスク例のモジュールを表 1.2 に示します。

表 1.2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	ATU-Ⅲのインプットキャプチャ機能の設定、A-DMAC の初期設定、割り込みの許可を行います。
パルスの High 幅測定	ICIA0	タイマ A の割り込み処理ルーチンです。A-DMAC によるデータ転送完了後に ADMADV の DV ビットが 1 にセットされると発生し、エイリアス領域に転送された ICRA0 および ADMABUF の値からパルスの High 幅を算出します。

1.4.2 使用変数の説明

本タスク例の使用変数を表 1.3 に示します。

表 1.3 使用変数の説明

ラベル名	機能	データ長	モジュール名
duty	パルスの High 幅に相当するカウント値を格納します。 エイリアス領域に転送されたインプットキャプチャレジスタの値の差から、パルスの High 幅を算出します。	unsigned long	パルスの High 幅測定
edge1,2	エイリアス領域の先頭アドレスは、ADMAABR を用いて指定します。ATU-Ⅲ用チャンネルは相対アドレスが固定であり、本タスク例では H'FFF80000~H'FFF80007 までをエイリアス領域として使用しています。edge1 はエイリアス領域の上位 32 ビット、edge2 は下位 32 ビットを表しています。		
high	1 回目の転送完了割り込み発生時にセットされ、割り込み発生回数を判断するフラグになります。割り込み発生時に high = 0 なら 1 回目の割り込みなので high に 1 をセットします。割り込み発生時に high = 1 なら、2 回目以降の割り込みであることを示します。		

1.4.3 使用内部レジスタの説明

本タスク例の使用内部レジスタを表 1.4 に示します。

表 1.4 使用内部レジスタの説明

レジスタ名	機 能	設定値	モジュール名
PORTE.CR1	ポート E 0 端子を入力端子 TIA00 に設定します。	0x0001	メインルーチン
PORTE.IOR	ポート E 0 端子を入力に設定します。	0x0000	
PSCR0	ATU-Ⅲのプリスケアラの分周比を 10 分周に設定します。	0x0009	
ATUENR	ATU-Ⅲタイマ A 及びプリスケアラのカウント動作を設定します。	0x0003	
TCRA	クロックバス 0 でカウントするように設定します。	0x00	
TIOR1A	TIA00 からの入力信号の立ち上がり／立ち下がり両エッジで インプットキャプチャをするように設定します。	0x0003	
TIERA	TIA00 のインプットキャプチャ割り込み要求を許可します。	0x01	
TCNTA	ATUENR の TAE ビットを 1 にセットすると、アップカウント動 作を開始します。	—	
ADMAOR	全てのチャンネルの DMA 転送を許可します。	0x01	
ADMAABR	エイリアス領域の先頭アドレスを H'FFF80000 に指定します。	0x00	
ADMAIE0	ATU-Ⅲ用チャンネル(ch2)の CPU への転送完了割り込みを許可し ます。	0x04	
ADMADV0	1 回の DMA 転送が終了すると 1 にセットされます。	—	
ADMADE0	ATU-Ⅲ用チャンネル(ch2)の DMA 転送を許可します。	0x04	
IPR06	転送完了割り込みの優先レベルを 15 に設定します。	0xF000	

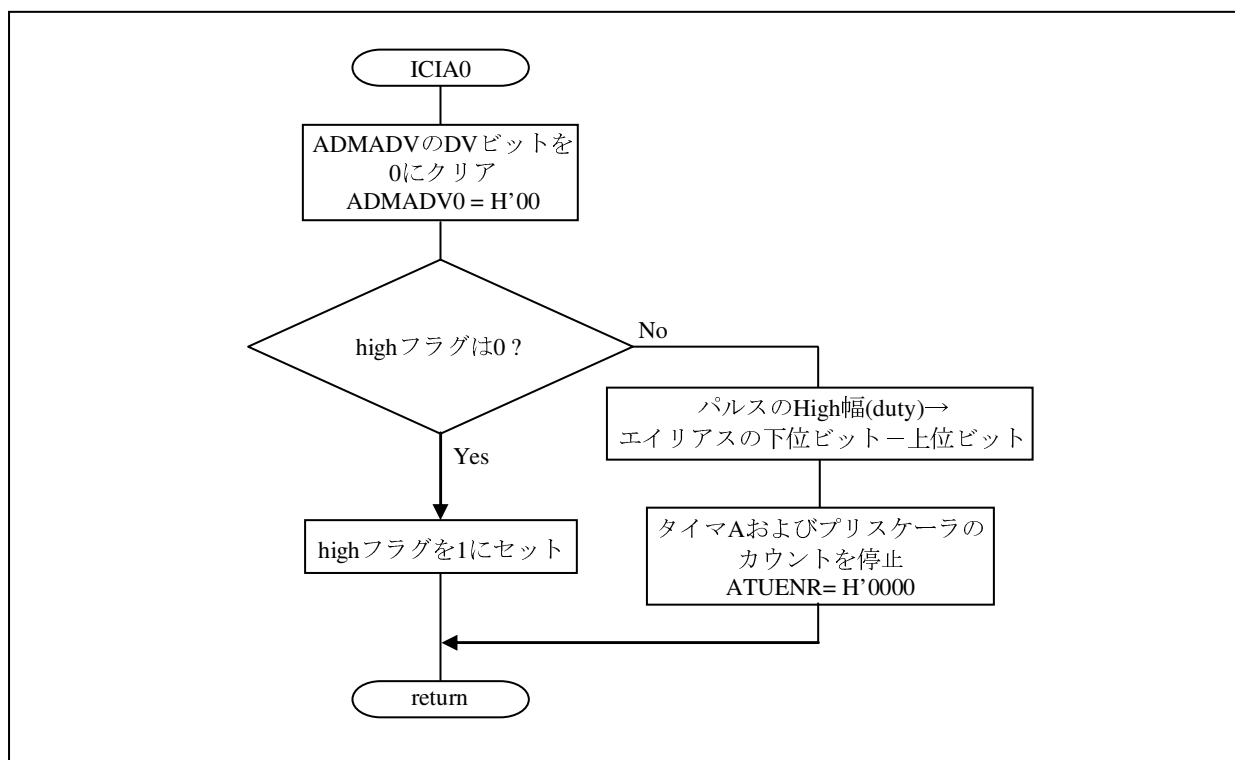
1.5 フローチャート

1.5.1 メインルーチン



(*)サンプルコードでは、レジスタの初期値を使用するため、レジスタ書き換えをしていません。

1.5.2 パルスの High 幅測定ルーチン



1.6 サンプルプログラム

```

/*****
* DISCLAIMER
* This software is supplied by Renesas Electronics Corporation and is only
* intended for use with Renesas products. No other uses are authorized. This
* software is owned by Renesas Electronics Corporation and is protected under
* all applicable laws, including copyright laws.
* THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES REGARDING
* THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY, INCLUDING BUT NOT
* LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE
* AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY DISCLAIMED.
* TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
* ELECTRONICS CORPORATION NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
* FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES FOR
* ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS AFFILIATES HAVE
* BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
* Renesas reserves the right, without notice, to make changes to this software
* and to discontinue the availability of this software. By using this software,
* you agree to the additional terms and conditions found by accessing the
* following link:
* http://www.renesas.com/disclaimer *
* Copyright (C) 2011 Renesas Electronics Corporation. All rights reserved.
*****/
/*****
* File Name      : SH7254R.c
* Version        : 1.00
* Device(s)      : SH72546R
* Tool-Chain     : High-performance Embedded Workshop (Ver.4.08.00).
* OS             : None
* H/W Platform   : SH7254R
* Description     : This is the main tutorial code.
* Operation      : ADMAC_ATUA
* Limitations    : None
*****/
/*****
* History : DD.MM.YYYY Version Description
*         : 06.01.2012 1.00   First Release
*****/
/*****
Includes <System Includes> , "Project Includes"
*****/
#include <machine.h> /* ライブラリ関数用ヘッダファイル */
#include "iodefine.h" /* 周辺レジスタ定義ヘッダファイル */
/*****
Macro definitions
*****/
#define edge1 (*(volatile unsigned long *)0xFFF80000)
#define edge2 (*(volatile unsigned long *)0xFFF80004)
#define duty (*(volatile unsigned long *)0xFFF90000)
/*****
Private global variables and functions
*****/
void main(void );
unsigned char high;
/*****
* Function Name: main
* Description   : The main loop

```

```

* Arguments      : none
* Return Value  : none
*****/
void main(void)
{
    high = 0;

    /* ポートの設定 */
    /* Configure PECCR1
b15,14 PE7MD[1:0] = 0 PE7 入出力 (ポート)
b13,12 PE6MD[1:0] = 0 PE6 入出力 (ポート)
b11     リザーブビット
b10     PE5MD = 0      PE5 入出力 (ポート)
b9      リザーブビット
b8      PE4MD = 0      PE4 入出力 (ポート)
b7      リザーブビット
b6      PE3MD = 0      PE3 入出力 (ポート)
b5,4 PE2MD[1:0] = 0 PE2 入出力 (ポート)
b3,2 PE1MD[1:0] = 0 PE1 入出力 (ポート)
b1      リザーブビット
b0      PE0MD = 1      TIA00 入力 (ATU-III*/
PORTE.CR1.BIT.MD0 = 1;          /* PE0 を TIA00 入力に設定
*/

    /* Configure PEIOR
b15,14 リザーブビット
b13     PE13IOR = 0 PE13 入力
b12     PE12IOR = 0 PE12 入力
b11     PE11IOR = 0 PE11 入力
b10     PE10IOR = 0 PE10 入力
b9      PE9IOR = 0     PE9 入力
b8      PE8IOR = 0     PE8 入力
b7      PE7IOR = 0     PE7 入力
b6      PE6IOR = 0     PE6 入力
b5      PE5IOR = 0     PE5 入力
b4      PE4IOR = 0     PE4 入力
b3      PE4IOR = 0     PE3 入力
b2      PE2IOR = 0     PE2 入力
b1      PE1IOR = 0     PE1 入力
b0      PE0IOR = 0     PE0 入力*/
PORTE.IOR.BIT.IOR0 = 0;          /* PE0 を入力 */

    /* ATUA に関する設定 */
    /* Configure TIOR1A
b15-12 リザーブビット
b11-10 IOA5 = 0      TIA05 インプットキャプチャ禁止
b9-8 IOA4 = 0       TIA04 インプットキャプチャ禁止
b7-6 IOA3 = 0       TIA03 インプットキャプチャ禁止
b5-4 IOA2 = 0       TIA02 インプットキャプチャ禁止
b3-2 IOA1 = 0       TIA01 インプットキャプチャ禁止
b1-0 IOA0 = 3       TIA00 立ち上がり/立ち下がり両エッジで ICRA にキャプチャ*/
ATUA.TIOR1A.BIT.IOA0 = 3;      /* 立ち上がり/立ち下がり両エッジでインプットキャプチャ
*/

    /* Configure TIERA

```

```

b7    OVEA = 0    オーバフロー割り込み A 要求の出力を禁止する
b6    リザーブビット
b5    ICEA5 = 0    インพุットキャプチャ割り込み An 要求の出力を禁止する
b4    ICEA4 = 0    インพุットキャプチャ割り込み An 要求の出力を禁止する
b3    ICEA3 = 0    インพุットキャプチャ割り込み An 要求の出力を禁止する
b2    ICEA2 = 0    インพุットキャプチャ割り込み An 要求の出力を禁止する
b1    ICEA1 = 0    インพุットキャプチャ割り込み An 要求の出力を禁止する
b0    ICEA0 = 1    インพุットキャプチャ割り込み An 要求の出力を許可する*/
ATUA.TIERA.BIT.ICEA0 = 1;                /* インพุットキャプチャ割り込みを許可 */

/* タイマ全体の設定 */
/* Configure PSCR0
b15-10 リザーブビット
b9-0 PSCn[9:0] = 9 分周比*/
ATUCTRL.PSCR0.BIT.PSC0 = 9;            /* プリスケラの分周比を 10 分周に設定 */

/* A-DMAC に関する設定 */
/* Configure ADMAOR
b7-1 リザーブビット
b0    DME = 1      DMA マスタイネーブルフラグ*/
ADMAC.ADMAOR.BIT.DME = 1;              /* 全ての DMA 転送を許可 */

/* Configure ADMAIE0
b7    Ch7 = 0      割り込みの禁止
b6    Ch6 = 0      割り込みの禁止
b5    Ch5 = 0      割り込みの禁止
b4    Ch4 = 0      割り込みの禁止
b3    Ch3 = 0      割り込みの禁止
b2    Ch2 = 1      割り込みの許可
b1    リザーブビット
b0    リザーブビット*/
ADMAC.ADMAIE0.BYTE = 0x04;            /* 転送完了割り込みを許可 */

/* Configure ADMAD0
b7    Ch7 = 0      DMA 転送の禁止
b6    Ch6 = 0      DMA 転送の禁止
b5    Ch5 = 0      DMA 転送の禁止
b4    Ch4 = 0      DMA 転送の禁止
b3    Ch3 = 0      DMA 転送の禁止
b2    Ch2 = 1      DMA 転送の許可
b1    リザーブビット
b0    リザーブビット*/
ADMAC.ADMAD0.BIT.Channel2 = 1;        /* ATU 用チャネルの DMA 転送(ch2)を許可 */

/* Configure IPR06
b15-12 ICIA0_1 = H'F 割り込みの優先順位
b11-8  ICIA2_3 = 0  割り込みの優先順位
b7-4  ICIA4_5 = 0  割り込みの優先順位
b3-0  OVIA = 0     割り込みの優先順位*/
INTC.IPR06.WORD = 0xF000;            /* A-DMAC の割り込み(ICIA0)優先度を設定 */

set_imask(0);                        /* 割り込み優先度の下限を設定 */

/* Configure ATUENR

```

```

b15-10 リザーブビット
b9      TJE = 0          タイマ J のカウント動作を停止
b8      THE = 0          タイマ H のカウント動作を停止
b7      TGE = 0          タイマ G のカウント動作を停止
b6      TFE = 0          タイマ F のカウント動作を停止
b5      TEE = 0          タイマ E のカウント動作を停止
b4      TDE = 0          タイマ D のカウント動作を停止
b3      TCE = 0          タイマ C のカウント動作を停止
b2      TBE = 0          タイマ B のカウント動作を停止
b1      TAE = 1          タイマ A のカウント動作を許可
b0      PSCE = 1        プリスケアラのカウント動作を許可*/
ATUCTRL.ATUENR.WORD = 0x0003;          /* タイマおよびプリスケアラのカウントをスタート */

while(1);
} /* End of function main() */

/*****
* Function Name: ICIA0
* Description   : パルスの high 幅測定
* Arguments    : none
* Return Value  : none
*****/
void ICIA0(void)
{
    /* Configure ADMADV
b7      Ch7 = 0          エイリアス領域のデータが無効
b6      Ch6 = 0          エイリアス領域のデータが無効
b5      Ch5 = 0          エイリアス領域のデータが無効
b4      Ch4 = 0          エイリアス領域のデータが無効
b3      Ch3 = 0          エイリアス領域のデータが無効
b2      Ch2 = 0          エイリアス領域のデータが無効
b1      リザーブビット
b0      リザーブビット*/
    ADMAC.ADMADV0.BYTE ^= 0x04;          /* ADMADV の DVビットをクリア */

    if(high == 0)
    {
        high = 1;                    /* high フラグを 1 にセット */
    }
    else
    {
        duty = edge2 - edge1;          /* エイリアス領域の下位ビットと上位ビットの差からパルスの
high 幅を算出 */
    }
} /* End of function ICIA0() */

```


2. A-DMAC を使用したパルスの周期測定 [タイマ C]

2.1 仕様

1. A-DMAC および ATU-III タイマ C インพุットキャプチャ機能を使用して、対応する外部入力端子(TIOC00)に入力されたパルスの周期を測定します。

2. パルスの立ち上がりエッジでインพุットキャプチャ動作を行い、カウンタ値が汎用レジスタ C(GRC)に転送されます。さらに A-DMAC によるデータ転送にて、GRC の値を内蔵 RAM 上のエイリアス領域(タイマ C 用: 4 バイト)に保存し、前回と現在のエイリアス領域の値の差からパルスの周期を算出します。

3. パルスの周期は以下の式にて求めます。

[パルスの周期(ns)=(エイリアスの値-1 回目の DMA 転送時のエイリアスの値)×(TCNTC 入力クロック周期)]

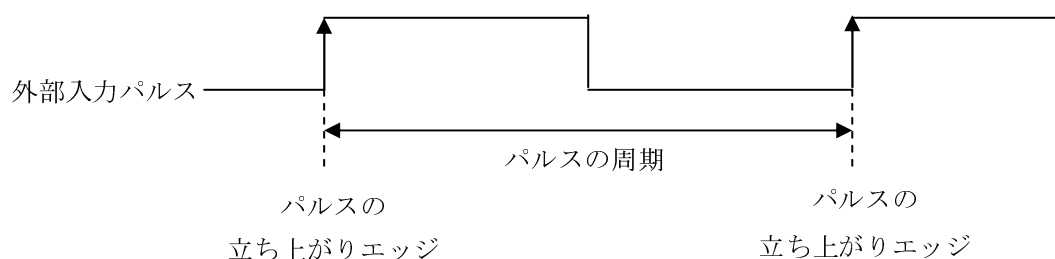


図 2.1 パルスの周期計測

2.2 使用機能説明

2.2.1 機能説明

本タスク例では、A-DMAC および ATU-III タイマ C のインプットキャプチャ機能を使用して、TIOC00 に入力されたパルスの周期を測定します。以下、使用機能について説明を記します。

A-DMAC 使用機能

- 専用ダイレクトアクセスコントローラ(A-DMAC)

A-DMAC は、対応する内蔵周辺モジュール(本タスク例では ATU-III)と内蔵 RAM 間のデータ転送を CPU に代わって高速で行う機能です。A-DMAC を使用すると、CPU の負担を減らすとともに LSI の動作効率を上げることができます。本タスク例で用いた ATU-III(タイマ A、C、F)用チャネルは、インプットキャプチャ割り込みを A-DMAC の転送要求として用いており、レジスタ読み出しをサポートします。またタイマ C 用チャネルは、インプットキャプチャレジスタから内蔵 RAM に転送します。

- エイリアス領域

A-DMAC によるデータ転送で、転送先となる内蔵 RAM 上の領域をエイリアス領域と呼びます。エイリアス領域の先頭アドレスは変更することも可能ですが、本タスク例では内蔵 RAM の先頭(H'FFF80000)としています。エイリアス領域の先頭アドレスを基準としたオフセットは ATU-III(タイマ A、C、F)用チャネルでは固定であり、本タスク例のタイマ C 用チャネル(ch8)では H'FFF80030~H'FFF80033 までの 4 バイトをエイリアス領域として用いています。エイリアス領域には GRC の値が転送されます。

- 転送完了割り込み

転送許可状態の場合、ATU-IIIからのインプットキャプチャ割り込み要求信号は A-DMAC の転送起動要因として利用され、割り込みコントローラ(INTC)側に通知されません。その代わりに、その割り込み要因を用いた A-DMAC による転送が完了し、A-DMAC データ有効レジスタ(ADMADV)の DV ビットが 1 にセットされるタイミングで、INTC に転送完了を通知し転送完了割り込みが発生します。ADMADV の DV ビットをクリアすることで、転送完了割り込みはクリアされます。また転送完了割り込みは、A-DMAC 割り込みコントロールレジスタ(ADMAIE)の各チャネルに対応した IE ビットを 0 に設定することで禁止することができます。

- A-DMAC オペレーションレジスタ(ADMAOR)

ADMAOR は、全てのチャンネルの DMA 転送を許可または禁止するレジスタです。DME ビットおよび各チャンネルの DE ビットを 1 に設定すると、DMA 転送が許可されます。また、DME ビットをクリアすると、全てのチャンネルの DMA 転送が中断されます。

- A-DMAC エイリアススペースレジスタ(ADMAABR)

ADMAABR は、A-DMAC 用のエイリアス領域の先頭アドレスを指定するレジスタです。

- A-DMAC 割り込みコントロールレジスタ(ADMAIE)

ADMAIE は、チャンネルごとの CPU への割り込みを許可または禁止するレジスタです。IE ビットを 1 に設定した場合、対応するチャンネルの A-DMAC データ有効レジスタ(ADMADV)の DV ビットがセットされると転送完了割り込みを要求します。

- A-DMAC データ有効レジスタ(ADMADV)

ADMADV は、対応するチャンネルごとの DMA 転送の状態を示すレジスタです。ADMADV の DV ビットは、A-DMAC イネーブルレジスタ(ADMADE)の DE ビットが 1 にセットされた後に 1 回の転送が終了すると 1 にセットされ、エイリアス領域のデータが有効であることを示します。

- A-DMAC イネーブルレジスタ(ADMADE)

ADMADE は、ATU-III (タイマ A、C、F) 用チャンネル、RCAN 用チャンネルの DMA 転送を許可または禁止するレジスタです。各チャンネルに対応した DE ビットおよび ADMAOR の DME ビットを 1 に設定すると、DMA 転送を許可します。

ATU-III 使用機能

- ATU-III マスタイネーブルレジスタ (ATUENR)

ATUENR は、ATU-III モジュールに含まれる各タイマのカウンタ動作を制御します。対応するイネーブルビットがセットされている場合、各タイマのカウンタ動作を許可し、クリアされている場合は停止します。

- プリスケアラレジスタ 0 (PSCR0)

プリスケアラの分周比を設定します。

- タイマスタートレジスタ C (TSTRC)

TSTRC は、5 つのサブブロック C0~C4 のタイマカウンタ C (TCNTC) の動作/停止を設定するレジスタです。

- タイマコントロールレジスタ C (TCRC)

TCRC は、サブブロックのカウンタクロックの選択、動作モードの設定、および強制コンペアマッチの設定を行うレジスタです。

- タイマ I/O コントロールレジスタ C (TIORC)

TIORC は、コンペアマッチモード/インプットキャプチャモードの切り替えを行うレジスタです。コンペアマッチモードの場合はコンペアマッチ出力設定を行い、インプットキャプチャモードの場合はエッジ検出の設定を行うことが可能です。

- タイマステータスレジスタ C (TSRC)

TSRC は、サブブロック C0~C4 の持つ TCNTC のオーバーフローの発生、汎用レジスタ C (GRC) でのインプットキャプチャ、コンペアマッチの発生を示すレジスタです。これらのフラグは割り込み要因であり、タイマインタラプトイネーブルレジスタ C (TIERC) の対応するビットにより割り込みが許可されていれば、割り込み要求を出力します。

- タイマインタラプトイネーブルレジスタ C (TIERC)

TIERC は、タイマ C へのインプットキャプチャ、アウトプットコンペア、およびオーバーフロー割り込み要求の許可/禁止を制御します。A-DMAC を設定することにより、このインプットキャプチャ割り込み要求でインプットキャプチャレジスタ、内蔵 RAM 間の DMA 転送の起動が可能です。

- タイマカウンタ C (TCNTC)

TCNTC は、入力したクロックによりカウンタ動作を行い、TSTRC の対応するビットを 1 にセットすることによりカウンタを開始します。入力するクロックは TCRC の CKSEL ビットによって設定します。

- 汎用レジスタ C (GRC)

GRC は、インプットキャプチャレジスタとアウトプットコンペアレジスタ両方の機能を持っています。機能の切り替えは TIORC により行います。インプットキャプチャレジスタとして使用するときは、外部からのインプットキャプチャ信号を検出して TCNTC の値を格納します。インプットキャプチャが発生すると、対応するタイマステータスレジスタ C (TSRC) の IMFC ビットが 1 にセットされます。インプットキャプチャ信号の検出エッジは TIORC により設定します。

2.2.2 機能割り付け

表 2.1 に本タスク例の機能割り付けを示します。

表 2.1 機能割り付け

使用端子		機能
端子	TIOC00	周期測定対象のパルスを入力します。
A-DMAC 機能		機能
レジスタ	ADMAOR	全てのチャンネルの DMA 転送を許可または禁止します。
	ADMAABR	エイリアス領域の先頭アドレスを指定します。
	ADMAIE	チャンネルごとに CPU への転送完了割り込みを許可または禁止します。
	ADMADV	ATU-Ⅲ用チャンネルの DMA 転送の状態を示します。
	ADMADE	ATU-Ⅲチャンネル、RCAN 用チャンネルの DMA 転送を許可または禁止します。
ATU-Ⅲ機能		機能
ATU-Ⅲ 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ C レジスタ	TSTRC	サブブロック C0~C4 の TCNTC のカウント動作を許可または停止します。
	TCRC	サブブロック C0 の TCNTC のクロックバスを選択します。
	TIORC	インプットキャプチャのトリガとなる TIOC00 のエッジ検出を設定します。
	TSRC	インプットキャプチャが発生した場合に IMFC フラグがセットされます。
	TIERC	TIOC00 のインプットキャプチャ割り込みを許可または禁止します。
	TCNTC	選択したクロックバスでカウント動作を行います。
	GRC	インプットキャプチャ発生時の TCNTC の値を格納します。
PFC レジスタ	PDCR1	端子機能を設定します。
	PDIOR	PD0 を入力に設定します。
INTC レジスタ	IPR07	転送完了割り込みの優先度を設定します。

2.3 動作説明

図 2.2 に動作原理を示します。図 2.2 に示すようなハードウェア処理、およびソフトウェア処理により A-DMAC およびタイマ C を用いてパルスの周期測定を行います。

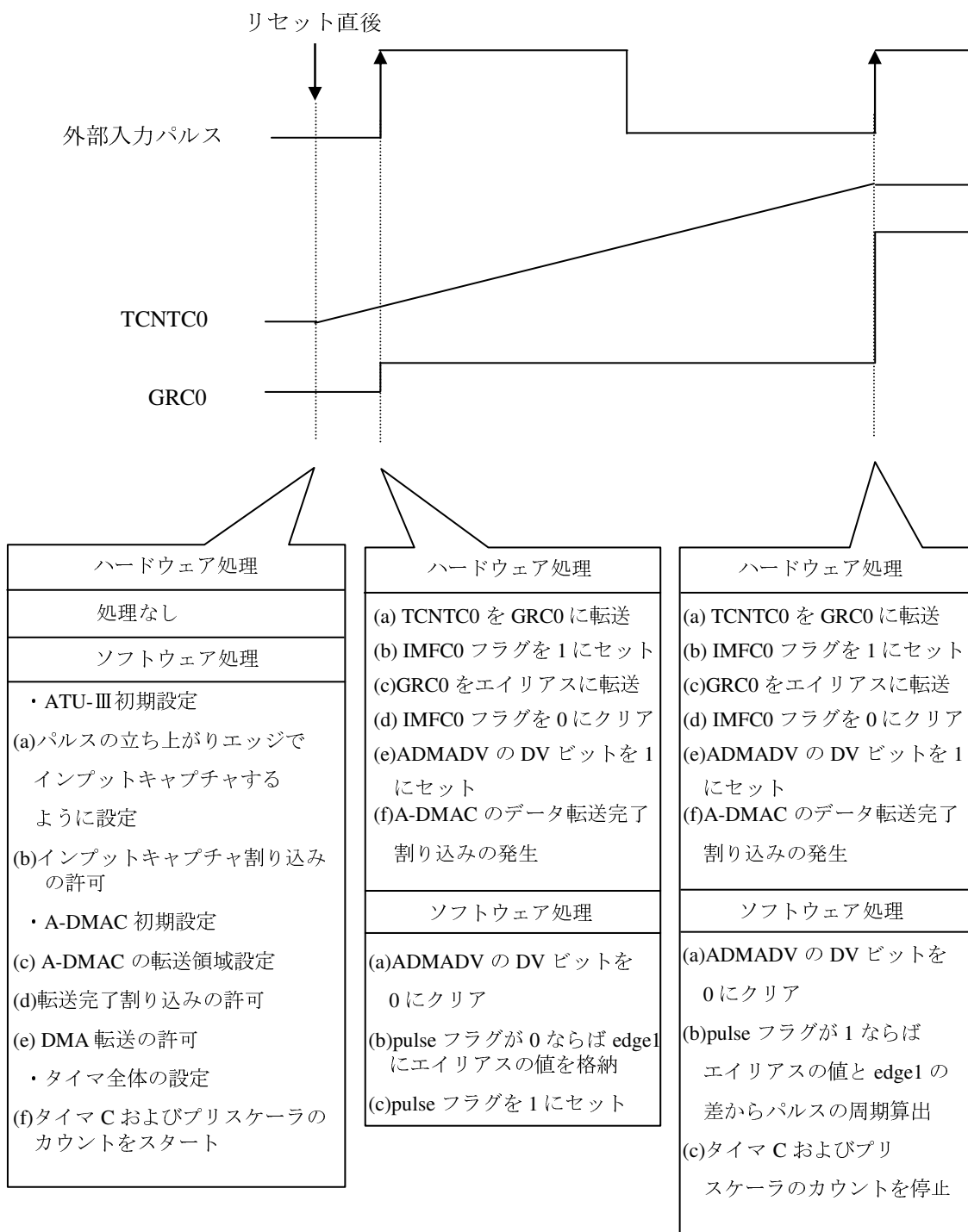


図 2.2 パルスの High 幅計測動作原理

2.4 ソフトウェア説明

2.4.1 モジュール説明

本タスク例のモジュールを表 2.2 に示します。

表 2.2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	A-DMAC の初期設定、ATU-Ⅲのインプットキャプチャ機能の設定、割り込みの許可を行います。
パルスの周期測定	IMIC00	タイマ C の割り込み処理ルーチンです。A-DMAC によるデータ転送完了後に ADMADV の DV ビットが 1 にセットされると発生し、エイリアス領域に転送された GRC0 の値からパルスの周期を算出します。

2.4.2 使用変数の説明

本タスク例の使用変数を表 2.3 に示します。

表 2.3 使用変数の説明

ラベル名	機能	データ長	使用モジュール
cycle	パルスの周期に相当するタイマ値を設定します。 パルスの立ち上がりエッジでインプットキャプチャした値の差からパルスの周期を算出します。	unsigned long	パルスの周期測定
edge1	1 回目の DMA 転送時のエイリアスの値を保存します。		
edge2	エイリアス領域の先頭アドレスは、ADMAABR を用いて指定します。ATU-Ⅲ用チャンネルは相対アドレスが固定であり、本タスク例では H'FFF80030~H'FFF80033 までをエイリアス領域として使用しています。edge2 はエイリアス領域の値を表しています。		
pulse	1 回目の転送完了割り込み発生時にセットされ、割り込み発生回数を判断するフラグになります。割り込み発生時に pulse = 0 なら 1 回目の割り込みなので pulse に 1 をセットします。割り込み発生時に pulse = 1 なら、2 回目以降の割り込みであることを示します。	unsigned char	

2.4.3 使用内部レジスタの説明

本タスク例の使用内部レジスタを表 2.4 に示します。

表 2.4 使用内部レジスタの説明

レジスタ名	機能	設定値	モジュール名
PORTD.CR1	ポート D0 端子を入力端子 TIOC00 に設定します。	0x0001	メインルーチン
PORTD.IOR	ポート D0 端子を入力に設定します。	0x0000	
PSCR0	ATU-Ⅲのプリスケアラの分周比 10 分周に設定します。	0x0009	
ATUENR	ATU-Ⅲタイマ C 及びプリスケアラのカウンタ動作を設定します。	0x0009	
TSTRC	サブブロック C0 のカウンタ動作を許可します。	0x01	
SUBBLOCK[0].TCRC	サブブロック C0 の TCNTC をクロックバス 0 でカウントするように設定します。	0x00	
SUBBLOCK[0].TIORC	TIOC00 からの入力信号の立ち上がりエッジでインプットキャプチャをするように設定します。	0x0005	
SUBBLOCK[0].TIERC	TIOC00 のインプットキャプチャ割り込み要求を許可します。	0x01	
SUBBLOCK[0].TCNTC	ATUENR の TCE ビットを 1 にセットすると、アップカウンタ動作を開始します。	—	
ADMAOR	全てのチャンネルの DMA 転送を許可します。	0x01	
ADMAABR	エイリアス領域の先頭アドレスを H'FFF80000 に指定します。	0x00	
ADMAIE1	ATU-Ⅲ用チャンネル(ch8)の CPU への転送完了割り込みを許可します。	0x01	
ADMADV1	1 回の DMA 転送が終了すると 1 にセットされます。	—	
ADMADE1	ATU-Ⅲ用チャンネル(ch8)の DMA 転送を許可します。	0x01	
IPR07	転送完了割り込みの優先レベルを 15 に設定します。	0x00F0	

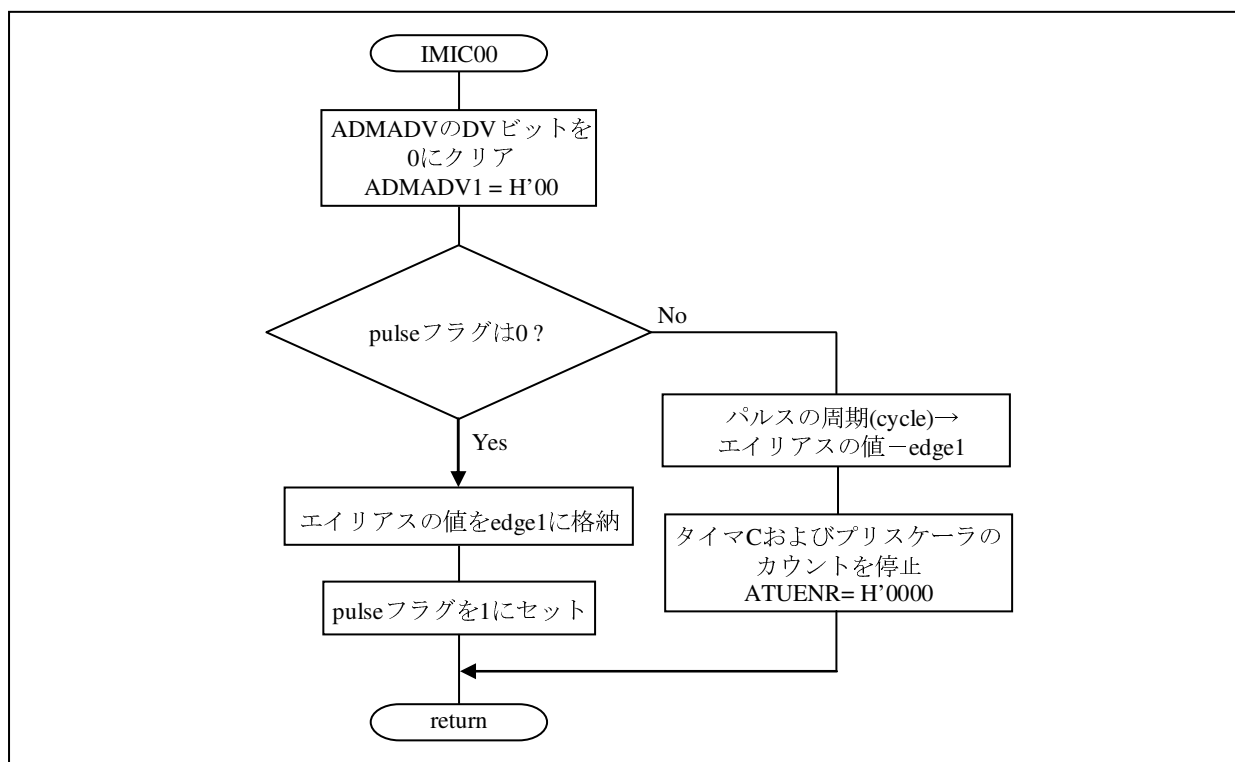
2.5 フローチャート

2.5.1 メインルーチン



(*)サンプルコードでは、レジスタ初期値を使用するため、レジスタ書き換えをしていません。

2.5.2 パルスの周期測定ルーチン



2.6 サンプルプログラム

```

/*****
* DISCLAIMER
* This software is supplied by Renesas Electronics Corporation and is only
* intended for use with Renesas products. No other uses are authorized. This
* software is owned by Renesas Electronics Corporation and is protected under
* all applicable laws, including copyright laws.
* THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES REGARDING
* THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY, INCLUDING BUT NOT
* LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE
* AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY DISCLAIMED.
* TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
* ELECTRONICS CORPORATION NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
* FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES FOR
* ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS AFFILIATES HAVE
* BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
* Renesas reserves the right, without notice, to make changes to this software
* and to discontinue the availability of this software. By using this software,
* you agree to the additional terms and conditions found by accessing the
* following link:
* http://www.renesas.com/disclaimer *
* Copyright (C) 2011 Renesas Electronics Corporation. All rights reserved.
*****/
/*****
* File Name      : SH7254R.c
* Version        : 1.00
* Device(s)      : SH72546R
* Tool-Chain     : High-performance Embedded Workshop (Ver.4.08.00).
* OS             : None
* H/W Platform   : SH7254R
* Description    : This is the main tutorial code.
* Operation      : ADMAC_ATUC
* Limitations    : None
*****/
/*****
* History : DD.MM.YYYY Version Description
*         : 06.01.2012 1.00   First Release
*****/
/*****
Includes <System Includes> , "Project Includes"
*****/
#include <machine.h> /* ライブライ関数用ヘッダファイル */
#include "iodefine.h" /* 周辺レジスタ定義ヘッダファイル */
/*****
Macro definitions
*****/
#define edge1 (*(volatile unsigned long *)0xFFF81200)
#define edge2 (*(volatile unsigned long *)0xFFF80030)
#define cycle (*(volatile unsigned long *)0xFFF90000)
/*****
Private global variables and functions
*****/
void main(void );
unsigned long pulse;
/*****
* Function Name: main
* Description  : The main loop
*****/

```

```

* Arguments      : none
* Return Value  : none
*****/
void main(void)
{
    pulse = 0;

    /* ポートの設定 */
    /* Configure PDCR1
b15,14 PD7MD[1:0] = 0 PD7 入出力 (ポート)
b13,12 PD6MD[1:0] = 0 PD6 入出力 (ポート)
b11,10 PD5MD[1:0] = 0 PD5 入出力 (ポート)
b9,8 PD4MD[1:0] = 0 PD4 入出力 (ポート)
b7,6 PD3MD[1:0] = 0 PD3 入出力 (ポート)
b5,4 PD2MD[1:0] = 0 PD2 入出力 (ポート)
b3,2 PD1MD[1:0] = 0 PD1 入出力 (ポート)
b1,0 PD0MD[1:0] = 1 TIIOC00 入出力 (ATU-III) */
PORTD.CR1.BIT.MD0 = 1; /* PD0 を TIIOC 入力に設定 */

    /* Configure PDIOR
b15,14 リザーブビット
b13 PD13IOR = 0 PD13 入力
b12 PD12IOR = 0 PD12 入力
b11 PD11IOR = 0 PD11 入力
b10 PD10IOR = 0 PD10 入力
b9 PD9IOR = 0 PD9 入力
b8 PD8IOR = 0 PD8 入力
b7 PD7IOR = 0 PD7 入力
b6 PD6IOR = 0 PD6 入力
b5 PD5IOR = 0 PD5 入力
b4 PD4IOR = 0 PD4 入力
b3 PD3IOR = 0 PD3 入力
b2 PD2IOR = 0 PD2 入力
b1 PD1IOR = 0 PD1 入力
b0 PD0IOR = 0 PD0 入力*/
PORTD.IOR.BIT.IOR0 = 0; /* PD0 を入力 */

    /* ATUC に関する設定 */
    /* Configure TIORC
b15 リザーブビット
b14-12 IOcn3[2:0] = 0 コンペアマッチ禁止
b11 リザーブビット
b10-8 IOcn2[2:0] = 0 コンペアマッチ禁止
b7 リザーブビット
b6-4 IOcn1[2:0] = 0 コンペアマッチ禁止
b3 リザーブビット
b2-0 IOcn0[2:0] = 5 立ち上がりエッジでキャプチャ*/
ATUC.SUBBLOCK[0].TIORC.BIT.IOC0 = 5; /* 立ち上がりエッジでインプットキャプチャ */

    /* Configure TIERC
b7-5 リザーブビット
b4 OVECn = 0 割り込み要求を禁止
b3 IMECn3 = 0 割り込み要求を禁止
b2 IMECn2 = 0 割り込み要求を禁止
b1 IMECn1 = 0 割り込み要求を禁止

```

```

b0      IMECn0 = 1      割り込み要求を許可*/
ATUC.SUBBLOCK[0].TIERC.BIT.IMEC0 = 1;      /* インプットキャプチャ割り込みを許可      */

/* タイマ全体の設定      */
/* Configure PSCR0
b15-10 リザーブビット
b9-0 PSCn[9:0] = 9 分周比*/
ATUCTRL.PSCR0.BIT.PSC0 = 9;      /* プリスケラの分周比を 10 分周に設定      */

/* Configure TSTRC
b7-5 リザーブビット
b4      STRC4 = 0      TCNTC4 のカウント動作を許可
b3      STRC3 = 0      TCNTC3 のカウント動作を許可
b2      STRC2 = 0      TCNTC2 のカウント動作を許可
b1      STRC1 = 0      TCNTC1 のカウント動作を許可
b0      STRC0 = 1      TCNTC0 のカウント動作を許可*/
ATUC.TSTRC.BIT.STRC0 = 1;

/* Configure ADMAOR
b7-1 リザーブビット
b0      DME = 1      DMA マスタイネーブルフラグ*/
ADMAC.ADMAOR.BIT.DME = 1;      /* 全ての DMA 転送を許可      */

/* A-DMAC に関する設定 */
/* Configure ADMAIE1
b7      Ch15 = 0      割り込みの禁止
b6      Ch14 = 0      割り込みの禁止
b5      Ch13 = 0      割り込みの禁止
b4      Ch12 = 0      割り込みの禁止
b3      Ch11 = 0      割り込みの禁止
b2      Ch10 = 0      割り込みの禁止
b1      Ch9 = 0      割り込みの禁止
b0      Ch8 = 1      割り込みの許可*/
ADMAC.ADMAIE1.BIT.Channel8 = 0x01;      /* 転送完了割り込みを許可      */

/* Configure ADMAD1
b7      Ch15 = 0      DMA 転送の禁止
b6      Ch14 = 0      DMA 転送の禁止
b5      Ch13 = 0      DMA 転送の禁止
b4      Ch12 = 0      DMA 転送の禁止
b3      Ch11 = 0      DMA 転送の禁止
b2      Ch10 = 0      DMA 転送の禁止
b1      Ch9 = 0      DMA 転送の禁止
b0      Ch8 = 1      DMA 転送の許可*/
ADMAC.ADMAD1.BIT.Channel8 = 1;      /* ATU 用チャネルの DMA 転送を許可      */

/* Configure IPR07
b15-12 CMIB0_1 = 0      割り込みの優先順位
b11-8  CMIB6_ICIB0 = 0 割り込みの優先順位
b7-4  IMIC00_03 = H'F 割り込みの優先順位
b3-0  OVIC0 = 0      割り込みの優先順位*/
INTC.IPR07.WORD = 0x00F0;      /* A-DMAC の割り込み (ICIC00) 優先度を設定      */

set_imask(0);      /* 割り込み優先度の下限を設定      */

```

```

/* Configure ATUENR
b15-10 リザーブビット
b9     TJE = 0      タイマ J のカウント動作を停止
b8     THE = 0      タイマ H のカウント動作を停止
b7     TGE = 0      タイマ G のカウント動作を停止
b6     TFE = 0      タイマ F のカウント動作を停止
b5     TEE = 0      タイマ E のカウント動作を停止
b4     TDE = 0      タイマ D のカウント動作を停止
b3     TCE = 1      タイマ C のカウント動作を許可
b2     TBE = 0      タイマ B のカウント動作を停止
b1     TAE = 0      タイマ A のカウント動作を停止
b0     PSCE = 1     プリスケアラのカウント動作を許可*/
ATUCTRL.ATUENR.WORD = 0x0009;          /* タイマ C およびプリスケアラのカウントをスタート */

while(1);
} /* End of function main() */
/*****
* Function Name: IMIC00
* Description   : パルスの周期測定
* Arguments    : none
* Return Value  : none
*****/
void IMIC00(void)
{
/* Configure ADMADV
b7     Ch15 = 0     エイリアス領域のデータが無効
b6     Ch14 = 0     エイリアス領域のデータが無効
b5     Ch13 = 0     エイリアス領域のデータが無効
b4     Ch12 = 0     エイリアス領域のデータが無効
b3     Ch11 = 0     エイリアス領域のデータが無効
b2     Ch10 = 0     エイリアス領域のデータが無効
b1     Ch9  = 0     エイリアス領域のデータが無効
b0     Ch8  = 0     エイリアス領域のデータが無効*/
ADMAC.ADMADV1.BYTE ^= 0x01;          /* DVビットを 0 にクリア */

if(pulse == 0)                       /* pulse フラグが 0 ならば */
{
    edge1 = edge2;                   /* エイリアスの値を edge1 に代入 */
    pulse = 1;                       /* pulse フラグを 1 にセット */
}
else
{
    cycle = edge2 - edge1;           /* エイリアスと edge1 の値の差からパルスの周期算出*/

/* Configure ATUENR
b15-10 リザーブビット
b9     TJE = 0      タイマ J のカウント動作を停止
b8     THE = 0      タイマ H のカウント動作を停止
b7     TGE = 0      タイマ G のカウント動作を停止
b6     TFE = 0      タイマ F のカウント動作を停止
b5     TEE = 0      タイマ E のカウント動作を停止
b4     TDE = 0      タイマ D のカウント動作を停止
b3     TCE = 0      タイマ C のカウント動作を停止
b2     TBE = 0      タイマ B のカウント動作を停止
b1     TAE = 0      タイマ A のカウント動作を停止

```

```
b0    PSCE = 0    プリスケアラのカウンタ動作を停止*/  
ATUCTRL.ATUENR.WORD = 0x0000;    /* タイマC およびプリスケアラのカウンタを停止    */  
}  
} /* End of function IMIC00() */
```

3. A-DMAC を使用した PWM 入力波形計測 [タイマ F]

3.1 仕様

1. A-DMAC および ATU-Ⅲタイマ F の PWM 入力波形計測モードを使用して、汎用レジスタ BF(GRBF)で与えられた数(本タスク例では 15 回)の PWM 波形が対応する外部入力端子(TIF0A)に入力されるまでに要する全体の期間と、ローレベルが与えられた期間の合計(オフデューティ)を計測します。

2. イベントカウンタ F(ECNTBF)はパルスの立ち上がりエッジをカウントし、時間計測カウンタ AF(ECNTAF)はオフデューティ、時間計測カウンタ CF(ECNTCF)は全体の時間を計測します。そして ECNTBF のカウント値が GRBF の値に一致するとコンペアマッチを検出して、汎用レジスタ AF(GRAF)は ECNTAF のカウント値、汎用レジスタ CF(GRCF)は ECNTCF のカウント値をキャプチャします。さらに A-DMAC によるデータ転送にて、キャプチャ出力レジスタ F(CDRF)と GRCF の値を内蔵 RAM 上のエイリアス領域(タイマ F 用: 8 バイト)に保存します。エイリアス領域の上位 32 ビットにオフデューティ、下位 32 ビットに全体の期間が転送されます。

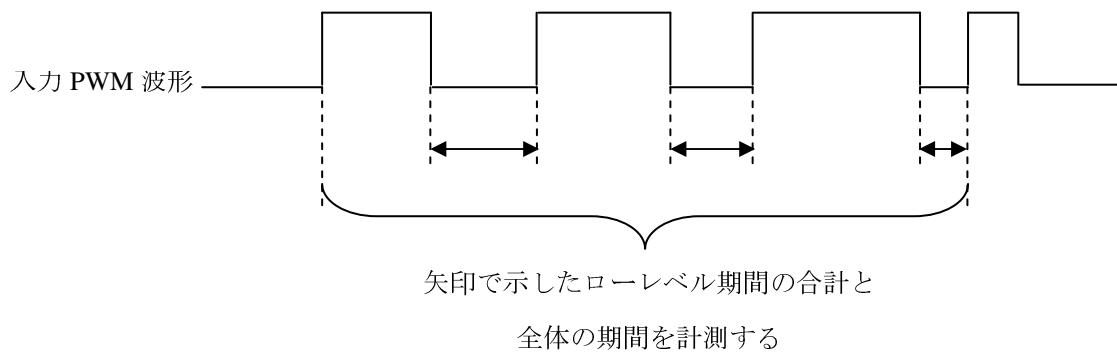


図 3.1 PWM 入力波形計測

3.2 使用機能説明

3.2.1 機能説明

本タスク例では、A-DMAC および ATU-III タイマ F の PWM 入力波形計測モードを使用して、TIF0A に入力された PWM 波形のオフデューティと PWM サイクルを計測します。以下、使用機能について説明を記します。

A-DMAC 使用機能

- 専用ダイレクトアクセスコントローラ(A-DMAC)

A-DMAC は、対応する内蔵周辺モジュール(本タスク例では ATU-III)と内蔵 RAM 間のデータ転送を CPU に代わって高速で行う機能です。A-DMAC を使用すると、CPU の負担を減らすとともに LSI の動作効率を上げることができます。本タスク例で用いた ATU-III(タイマ A、C、F)用チャンネルは、インプットキャプチャ割り込みを A-DMAC の転送要求として用いており、レジスタ読み出しをサポートします。またタイマ F は、インプットキャプチャレジスタから内蔵 RAM に転送します。

- エイリアス領域

A-DMAC によるデータ転送で、転送先となる内蔵 RAM 上の領域をエイリアス領域と呼びます。エイリアス領域の先頭アドレスは変更することも可能ですが、本タスク例では内蔵 RAM の先頭(H'FFF80000)としています。エイリアス領域の先頭アドレスを基準としたオフセットは ATU-III(タイマ A、C、F)用チャンネルでは固定であり、本タスク例のタイマ F 用チャンネル(ch28)では H'FFF80080~H'FFF80087 までの 8 バイトをエイリアス領域として用いています。エイリアス領域の上位 32 ビットに CDRF の値、下位 32 ビットに GRCF の値が転送されます。

- A-DMAC オペレーションレジスタ(ADMAOR)

ADMAOR は、全てのチャンネルの DMA 転送を許可または禁止するレジスタです。DME ビットおよび各チャンネルに対応した A-DMAC イネーブルレジスタ(ADMADE)の ビットを 1 に設定すると、DMA 転送が許可されます。また、DME ビットをクリアすると、全てのチャンネルの DMA 転送が中断されます。

- A-DMAC エイリアスペースレジスタ(ADMAABR)

ADMAABR は、A-DMAC 用のエイリアス領域の先頭アドレスを指定するレジスタです。

- A-DMAC イネーブルレジスタ(ADMADE)

ADMADE は、ATU-III (タイマ A、C、F) 用チャンネル、RCAN 用チャンネルの DMA 転送を許可または禁止するレジスタです。各チャンネルに対応した DE ビットおよび ADMAOR の DME ビットを 1 に設定すると、DMA 転送を許可します。

- A-DMAC 転送モードレジスタ(ADMAMODE)

ADMAMODE は、ATU-III (タイマ F) 用チャンネルの転送モードをチャンネル単位で設定するレジスタです。タイマ F を PWM 入力波形計測モードで用いる場合は 1 を、それ以外は 0 を設定します。

ATU-III 使用機能

● ATU-III マスタイネーブルレジスタ(ATUENR)

ATUENR は、ATU-III モジュールに含まれる各タイマのカウンタ動作を制御します。対応するイネーブルビットがセットされている場合、各タイマのカウンタ動作を許可し、クリアされている場合は停止します。

● プリスケアラレジスタ 0 (PSCR0)

プリスケアラの分周比を設定します。

● タイマスタートレジスタ F(TSTRF)

TSTRF は、タイマ F に含まれる各サブブロック(タイマ F0~タイマ F19)の動作/停止を設定するレジスタです。本レジスタの STRF ビットを 1 にセットしていても、ATUENR の TFE ビットがイネーブルに設定されていなければカウンタ動作は行われません。

● タイマコントロールレジスタ F(TCRF)

TCRF は、サブブロックのカウンタクロックの選択、動作モードの設定、および外部入力信号のエッジ検出の設定を行います。

● タイマインタラプトイネーブルレジスタ F(TIERF)

TIERF は、タイマ F へのインプットキャプチャ、オーバーフロー割り込み要求の許可/禁止を制御します。A-DMAC を設定することにより、このインプットキャプチャ割り込み要求で DMA 転送の起動が可能です。

● タイマステータスレジスタ F(TSRF)

TSRF は、時間計測カウンタ AF、CF(ECNTAF、ECNTCF)のオーバーフローの発生やイベントカウンタ F(ECNTBF)のオーバーフローあるいはアンダーフローの発生、およびインプットキャプチャの発生を示すレジスタです。

PWM 入力波形計測モード時の使用機能

● 時間計測カウンタ AF (ECNTAF)

ECNTAF は、クロックバス 0~5 のいずれかをカウントソースとし、TIF0A の入力レベルに同期してカウントアップを行います。すなわち、TIF0A にローレベルが与えられている時間を計測します。イベントカウンタ F(ECNTBF)のコンペアマッチ検出後、カウント値をクリアします。

● イベントカウンタ F (ECNTBF)

ECNTBF は、TIF0A の立ち上がりエッジの回数をカウントします。コンペアマッチを検出するとカウント値をクリアし、タイマステータスレジスタ F(TSRF)の ICF フラグをセットします。

● 時間計測カウンタ CF (ECNTCF)

ECNTCF は、ECNTAF と同じカウントソースで時間を計測します。ECNTBF のコンペアマッチ検出後、カウント値をクリアします。

● 汎用レジスタ AF (GRAF)

GRAF は、ECNTAF に対するインプットキャプチャレジスタとしての機能を持っています。ECNTBF のコンペアマッチ検出後、ECNTAF のカウント値を格納します。

● 汎用レジスタ BF (GRBF)

GRBF には、対象とするエッジの回数を設定します。ECNTBF に対するコンペアマッチレジスタの機能を持ち、ECNTBF のカウント値が GRBF と一致するとコンペアマッチを検出します。

● 汎用レジスタ CF (GRCF)

GRCF は、ECNTCF に対するインプットキャプチャレジスタとしての機能を持っています。ECNTBF のコンペアマッチ検出後、ECNTCF のカウント値を格納します。

● キャプチャ出力レジスタ F (CDRF)

CDRF は、タイマ F の動作モードに応じて GRAF、GRBF または ECNTBF に保持している値を読み出すことが可能です。本タスク例の PWM 入力波形計測モードでは、GRAF の値が読み出されます。

3.2.2 機能割り付け

表 3.1 に本タスク例の機能割り付けを示します。

表 3.1 機能割り付け

使用端子		機能
端子	TIF0A	オフデューティおよびPWMサイクル測定対象のPWM波形を入力します。
A-DMAC 機能		機能
レジスタ	ADMAOR	全てのチャンネルの DMA 転送を許可または禁止します。
	ADMAABR	エイリアス領域の先頭アドレスを指定します。
	ADMADE	ATU-Ⅲチャンネル、RCAN 用チャンネルの DMA 転送を許可または禁止します。
	ADMAMODE	ATU-Ⅲ(タイマ F 用)チャンネルの転送モードを設定します。
ATU-Ⅲ機能		機能
ATU-Ⅲ 共通レジスタ	ATUENR	各タイマやプリスケララの動作を設定します。
	PSCR0	プリスケララ 0 の分周比を設定します。
タイマ F レジスタ	TSTRF	タイマ F 各サブブロックのカウンタ動作を許可または停止します。
	TCRF	タイマ F 各サブブロックの動作モードを設定します。
	TIERF	TIF0A のインプットキャプチャ割り込みを許可または禁止します。
	TSRF	インプットキャプチャが発生した場合に ICFF フラグがセットされます。
	ECNTAF	TIF0A にローレベルが入力されている期間を計測します。
	ECNTBF	TIF0A の立ち上がりエッジの回数をカウントします。
	ECNTCF	ECNTAF と同じカウントソースで時間を計測します。
	GRAF	ECNTBF のコンペアマッチ発生時の ECNTAF の値を格納します。
	GRBF	対象とするエッジの回数を設定します。
	GRCF	ECNTBF のコンペアマッチ発生時の ECNTCF の値を格納します。
CDRF	GRAF に保持している値を格納します。	
PFC レジスタ	PHCR	端子機能を設定します。
	PHIOR	PH0 を入力に設定します。
INTC レジスタ	IPR16	転送完了割り込みの優先度を設定します。

3.3 動作説明

図 3.2 に動作原理を示します。図 3.2 に示すようなハードウェア処理、およびソフトウェア処理により A-DMAC およびタイマ F を用いて PWM 入力波形計測を行います。

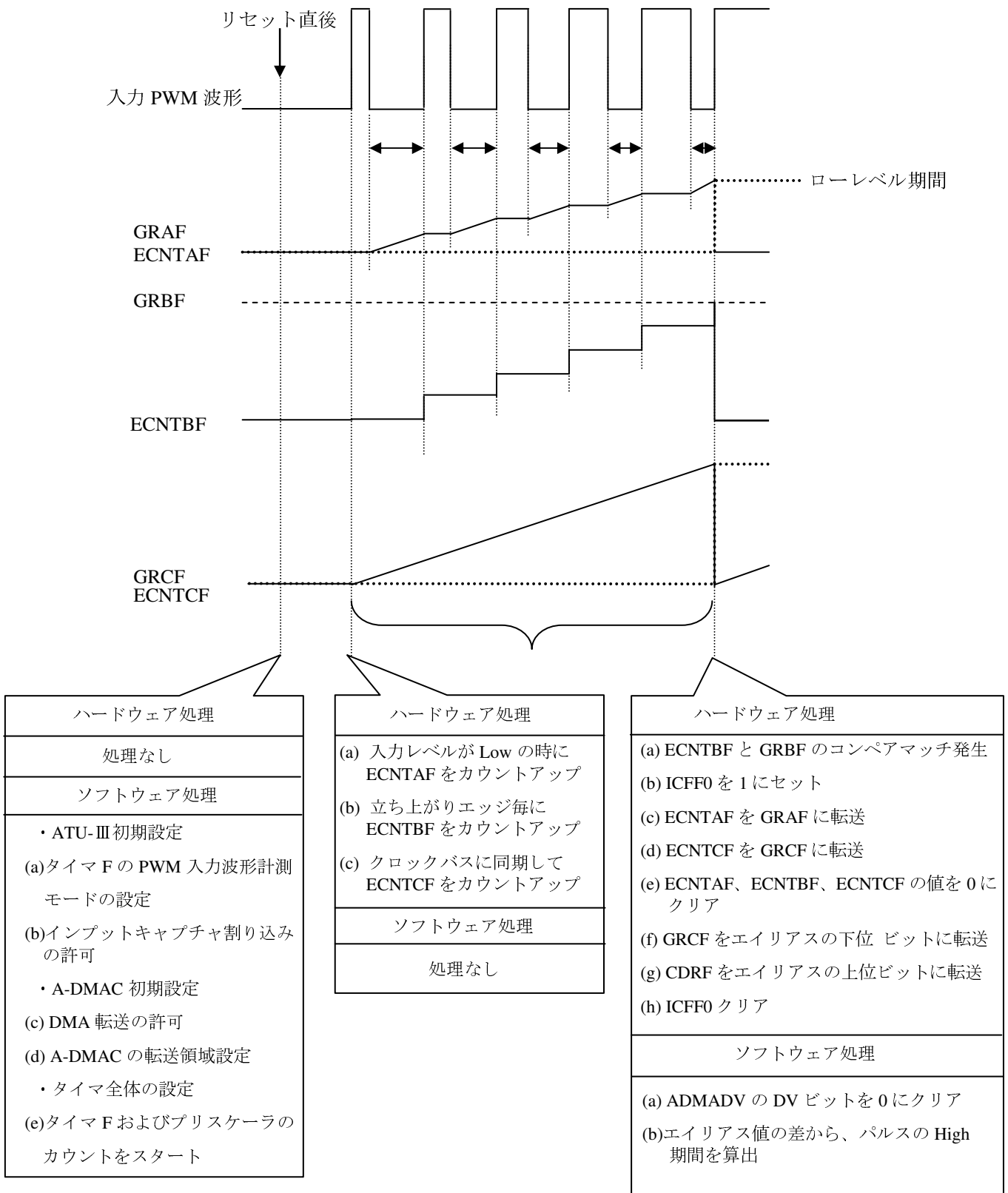


図 3.2 パルスの High 幅計測動作原理

3.4 ソフトウェア説明

3.4.1 モジュール説明

本タスク例のモジュールを表 3.2 に示します。

表 3.2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	A-DMAC の初期設定、ATU-Ⅲの PWM 入力波形計測モードの設定、割り込みの許可を行います。
計測値の保存ルーチン	ICIF0	割り込みまでのカウント値から、Low 期間のカウント値の差分を取り、入力パルスの High 期間を計算します。

3.4.2 使用内部レジスタの説明

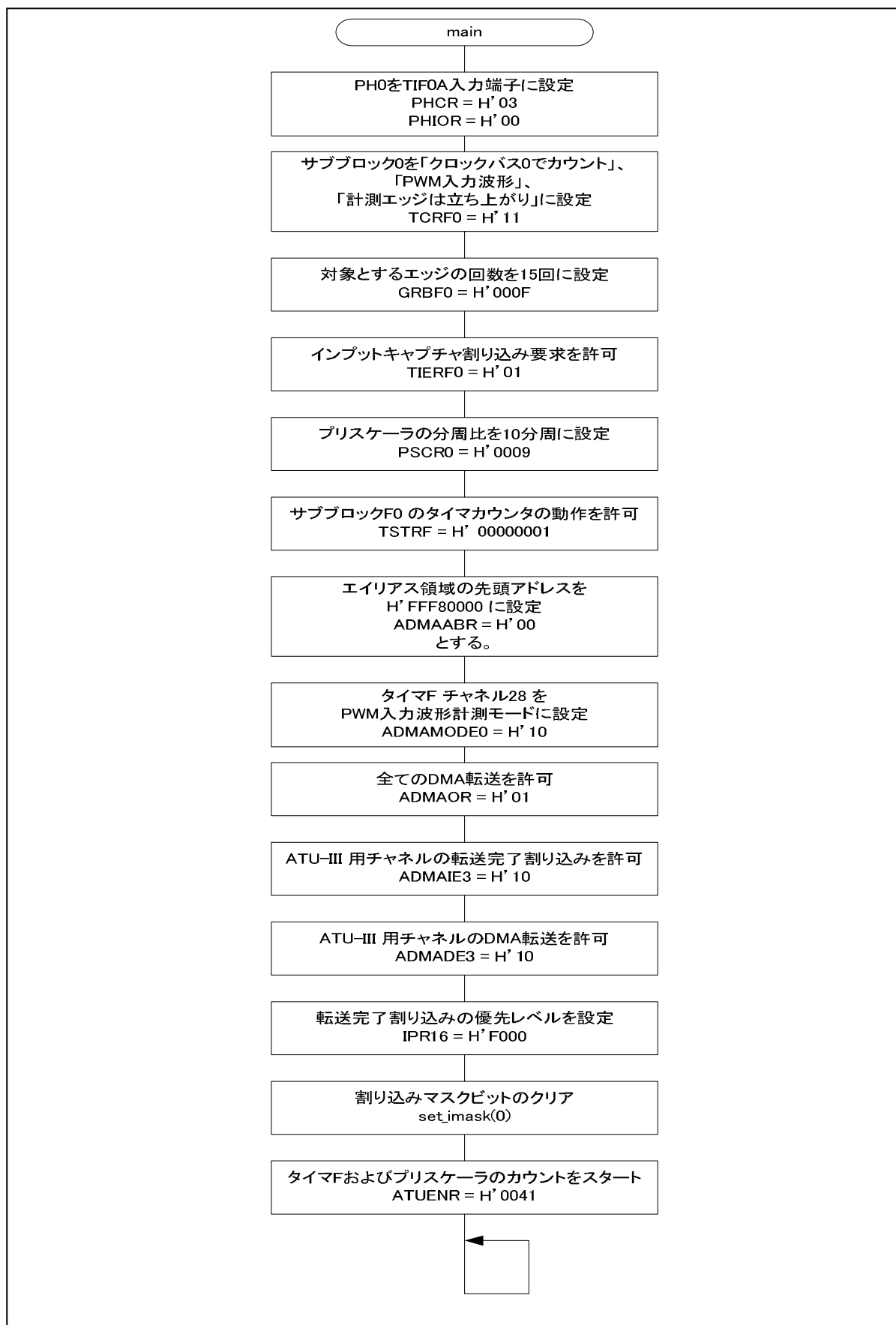
本タスク例の使用内部レジスタを表 3.3 に示します。

表 3.3 使用内部レジスタの説明

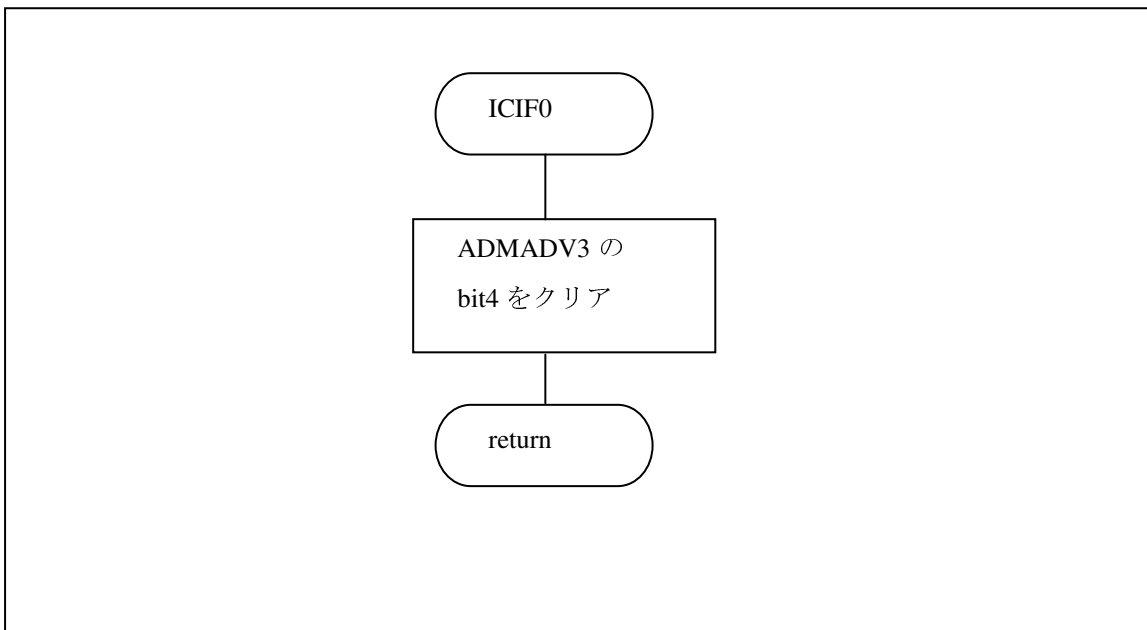
レジスタ名	機能	設定値	使用モジュール名
PORTH.CR	PH0 端子を TIF0A に設定します。	0x0003	メインルーチン
PORTH.IOR	PH0 端子を入力に設定します。	0x0000	
PSCR0	ATU-Ⅲのプリスケラ 0 の分周比を 10 分周に設定します。	0x0009	
ATUENR	ATU-Ⅲのタイマ F およびプリスケラのカウンタ開始を許可します。	0x0041	
TSTRF	タイマ F サブブロック 0 のカウンタをスタートさせます。	0x00000001	
SUBBLOCK[0].TCRF	サブブロック 0 を「クロックバス 0 でカウンタ」、「PWM 入力波形計測」、「計測エッジは立ち上がり」に設定します。	0x11	
SUBBLOCK[0].TIERF	ICFF0 による割り込み要求を許可します。	0x01	
SUBBLOCK[0].GRBF	対象とするエッジの回数を 15 回に設定します。	0x000F	
ADMAOR	全てのチャンネルの DMA 転送を許可します。	0x01	
ADMAABR	エイリアス領域の先頭アドレスを H'FFF80000 に指定します。	0x00	
ADMAIE3	ATU-Ⅲ用チャンネル(ch28)の CPU への転送完了割り込みを許可します。	0x01	
ADMADE3	ATU-Ⅲ用チャンネル(ch28)の DMA 転送を許可します。	0x10	
ADMAMODE0	ATU-Ⅲ(タイマ F 用)チャンネルの転送モードを PWM 計測モードに設定します。	0x10	

3.5 フローチャート

3.5.1 3.5.1 メインルーチン



3.5.2 転送完了割り込みの要求クリアルーチン



3.6 サンプルプログラム

```

/*****
* DISCLAIMER
* This software is supplied by Renesas Electronics Corporation and is only
* intended for use with Renesas products. No other uses are authorized. This
* software is owned by Renesas Electronics Corporation and is protected under
* all applicable laws, including copyright laws.
* THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES REGARDING
* THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY, INCLUDING BUT NOT
* LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE
* AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY DISCLAIMED.
* TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
* ELECTRONICS CORPORATION NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
* FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES FOR
* ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS AFFILIATES HAVE
* BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
* Renesas reserves the right, without notice, to make changes to this software
* and to discontinue the availability of this software. By using this software,
* you agree to the additional terms and conditions found by accessing the
* following link:
* http://www.renesas.com/disclaimer *
* Copyright (C) 2011 Renesas Electronics Corporation. All rights reserved.
*****/
/*****
* File Name      : SH7254R.c
* Version        : 1.00
* Device(s)      : SH72546R
* Tool-Chain     : High-performance Embedded Workshop (Ver.4.08.00).
* OS             : None
* H/W Platform  : SH7254R
* Description    : This is the main tutorial code.
* Operation     : ADMAC_ATUF
* Limitations   : None
*****/
/*****
* History : DD.MM.YYYY Version Description
*          : 06.01.2012 1.00   First Release
*****/
/*****
Includes <System Includes> , "Project Includes"
*****/
#include <machine.h> /* ライブラリ関数用ヘッダファイル */
#include "iodefine.h" /* 周辺レジスタ定義ヘッダファイル */
/*****
Macro definitions
*****/
#define CDRF (*(volatile unsigned long *)0xFFFF80080)
#define GRCF (*(volatile unsigned long *)0xFFFF80084)
#define H_duty (*(volatile unsigned long *)0xFFFF90000)
/*****
Private global variables and functions
*****/
void main(void );
/*****
* Function Name: main
* Description  : The main loop
* Arguments   : none
*****/

```

```

* Return Value : none
*****/
void main(void)
{
  /* ポートの設定 */
  /* Configure PHCR
  b15-12 リザーブビット
  b11,10 PH5MD[1:0] = 0 PH5 入出力 (ポート)
  b9,8 PH4MD[1:0] = 0 PH4 入出力 (ポート)
  b7,6 PH3MD[1:0] = 0 PH3 入出力 (ポート)
  b5,4 PH2MD[1:0] = 0 PH2 入出力 (ポート)
  b3,2 PH1MD[1:0] = 0 PH1 入出力 (ポート)
  b1,0 PH0MD[1:0] = 11 TIF0A 入力 (ATU-Ⅲ) */
  PORTH.CR.BIT.MD0 = 3; /* PH0 を TIF0A 入力に設定 */

  /* Configure PHIOR
  b15-6 リザーブビット
  b5 PH5IOR = 0 PH5 入力
  b4 PH4IOR = 0 PH4 入力
  b3 PH3IOR = 0 PH3 入力
  b2 PH2IOR = 0 PH2 入力
  b1 PH1IOR = 0 PH1 入力
  b0 PH0IOR = 0 PH0 入力*/
  PORTH.IOR.BIT.IOR0 = 0; /* PH0 を入力 */

  /* ATU に関する設定 */
  /* Configure TCRF0
  b7-5 CKSELEFn[2:0] = 0 クロックバス 0
  b4-2 MDFn[2:0] = 0 クロックバス 4
  b1,0 EGSELEFn[1:0] = 1 立ち上がりエッジ*/
  ATUF.SUBBLOCK[0].TCRF.BYTE = 0x11; /* PWM 入力波形計測/立ち上がりインプットキャプチャ */

  /* Configure GRBF0
  b15-0 GRBFn[15:0] = H'F イベントカウンタのインプットキャプチャ値またはアウトプットコン
  ペア値*/
  ATUF.SUBBLOCK[0].GRBF = 0x000F; /* 対象とするエッジの回数を 15 回に設定 */

  /* Configure TIERF0
  b7-4 リザーブビット
  b3 OVECFn = 0 割り込みを禁止
  b2 OVEBFn = 0 割り込みを禁止
  b1 OVEAFn = 0 割り込みを禁止
  b0 ICEFn = 1 割り込みを許可*/
  ATUF.SUBBLOCK[0].TIERF.BYTE = 0x01; /* ICEF0 のインプットキャプチャ割り込みを許可*/

  /* タイマ全体の設定 */
  /* Configure PSCR0
  b15-10 リザーブビット
  b9-0 PSCn[9:0] = 9 分周比*/
  ATUCTRL.PSCR0.BIT.PSC0 = 9; /* プリスケラの分周比を 10 分周に設定 */

  /* Configure TSTRF
  b31-20 リザーブビット
  b19 STRF19 = 0 カウント動作を停止
  b18 STRF18 = 0 カウント動作を停止

```

```

b17   STRF17 = 0   カウント動作を停止
b16   STRF16 = 0   カウント動作を停止
b15   STRF15 = 0   カウント動作を停止
b14   STRF14 = 0   カウント動作を停止
b13   STRF13 = 0   カウント動作を停止
b12   STRF12 = 0   カウント動作を停止
b11   STRF11 = 0   カウント動作を停止
b10   STRF10 = 0   カウント動作を停止
b9    STRF9  = 0   カウント動作を停止
b8    STRF8  = 0   カウント動作を停止
b7    STRF7  = 0   カウント動作を停止
b6    STRF6  = 0   カウント動作を停止
b5    STRF5  = 0   カウント動作を停止
b4    STRF4  = 0   カウント動作を停止
b3    STRF3  = 0   カウント動作を停止
b2    STRF2  = 0   カウント動作を停止
b1    STRF1  = 0   カウント動作を停止
b0    STRF0  = 1   カウント動作を許可*/
ATUF.TSTRF.BIT.STRF0 = 1;

/* A-DMAC に関する設定 */
/* Configure ADMAABR
b7-3 リザーブビット
b2-0 AA[2:0] = 0   エイリアス領域アドレス*/
ADMAC.ADMAABR.BIT.AA = 0;      /* エイリアス領域の先頭アドレスを H'FFF80000 に設定 */

/* Configure ADMAMODE
b7    Ch31 = 0
b6    Ch30 = 0
b5    Ch29 = 0
b4    Ch28 = 1   PWM 入力波形計測モード
b3    リザーブビット
b2    リザーブビット
b1    リザーブビット
b0    リザーブビット*/
ADMAC.ADMAMODE0.BYTE = 0x10;   /* 転送モードを PWM 入力波形計測モードに設定 */

/* Configure ADMAOR
b7-1 リザーブビット
b0    DME = 1     DMA マスタイネーブルフラグ*/
ADMAC.ADMAOR.BIT.DME = 1;     /* 全ての DMA 転送を許可 */

/* Configure ADMAIE3
b7    Ch31 = 0   割り込みの禁止
b6    Ch30 = 0   割り込みの禁止
b5    Ch29 = 0   割り込みの禁止
b4    Ch28 = 1   割り込みの許可
b3    Ch27 = 0   割り込みの禁止
b2    Ch26 = 0   割り込みの禁止
b1    Ch25 = 0   割り込みの禁止
b0    Ch24 = 0   割り込みの禁止*/
ADMAC.ADMAIE3.BYTE = 0x10;    /* 転送完了割り込みを許可 */

/* Configure ADMADE
b7    Ch31 = 0   DMA 転送の禁止

```

```

b6      Ch30 = 0      DMA 転送の禁止
b5      Ch29 = 0      DMA 転送の禁止
b4      Ch28 = 1      DMA 転送の許可
b3      Ch27 = 0      DMA 転送の禁止
b2      Ch26 = 0      DMA 転送の禁止
b1      Ch25 = 0      DMA 転送の禁止
b0      Ch24 = 0      DMA 転送の禁止*/
ADMAC.ADMAD3.BIT.Channel28 = 1; /* ATU用チャネルのDMA転送を許可 */

/* Configure IPR16
b15-12 ICIF0_3 = H'F 割り込みの優先順位
b11-8  ICIF4_7 = 0 割り込みの優先順位
b7-4  ICIF8_11 = 0割り込みの優先順位
b3-0  ICIF12_15 = 0 割り込みの優先順位*/
INTC.IPR16.WORD = 0xF000; /* ICIF0の割り込み優先度を設定します */

set_imask(0);

/* Configure ATUENR
b15-10 リザーブビット
b9      TJE = 0      タイマ J のカウント動作を停止
b8      THE = 0      タイマ H のカウント動作を停止
b7      TGE = 0      タイマ G のカウント動作を停止
b6      TFE = 1      タイマ F のカウント動作を許可
b5      TEE = 0      タイマ E のカウント動作を停止
b4      TDE = 0      タイマ D のカウント動作を停止
b3      TCE = 0      タイマ C のカウント動作を停止
b2      TBE = 0      タイマ B のカウント動作を停止
b1      TAE = 0      タイマ A のカウント動作を停止
b0      PSCE = 1     プリスケアラのカウント動作を許可*/
ATUCTRL.ATUENR.WORD = 0x0041; /* タイマ F およびプリスケアラのカウントをスタート */

while(1);
} /* End of function main() */

/*****
* Function Name: IMIC00
* Description : 計測値の保存ルーチン
* Arguments : none
* Return Value : none
*****/
void ICIF0(void)
{
    /* コンパイルエラーが発生したらここに割り込みます */
    /* Configure ADMADV
b7      Ch31 = 0      エイリアス領域のデータが無効
b6      Ch30 = 0      エイリアス領域のデータが無効
b5      Ch29 = 0      エイリアス領域のデータが無効
b4      Ch28 = 0      エイリアス領域のデータが無効
b3      Ch27 = 0      エイリアス領域のデータが無効
b2      Ch26 = 0      エイリアス領域のデータが無効
b1      Ch25 = 0      エイリアス領域のデータが無効
b0      Ch24 = 0      エイリアス領域のデータが無効*/
ADMAC.ADMADV3.BYTE ^= 0x10; /* 転送完了割り込みを要求をクリア */

H_duty = (GRCF - CDRF);

```

```
} /* End of function ICIF0() */
```

ホームページとサポート窓口

- ルネサス エレクトロニクスホームページ
<http://japan.renesas.com/>
- お問い合わせ先
<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違っていると、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っていません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/contact/>