
SH7216 グループ

RJJ06B1073-0101

Rev.1.01

初期設定例

2010.04.27

要旨

本アプリケーションノートは、SH7216 を起動する際に必要な初期設定例について説明しています。

動作確認デバイス

SH7216

目次

1. はじめに.....	2
2. 応用例の説明.....	3
3. 参考プログラムリスト.....	13
4. 参考ドキュメント.....	26

1. はじめに

1.1 仕様

リセット解除後に、クロックパルス発振器（CPG）の初期設定を行います。

1.2 使用機能

- クロックパルス発振器（CPG）

1.3 適用条件

マイコン	SH7216
動作周波数	内部クロック： 200 MHz バスクロック： 50 MHz 周辺クロック： 50 MHz
統合開発環境	ルネサス エレクトロニクス製 High-performance Embedded Workshop Ver.4.07.00
C コンパイラ	ルネサス エレクトロニクス製 SuperH RISC engine ファミリ C/C++コンパイラパッケージ Ver.9.03 Release 00
コンパイルオプション	High-performance Embedded Workshop でのデフォルト設定 (-cpu=sh2afpu -fpu=single -debug -gbr=auto -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1)

2. 応用例の説明

C 言語で作成された main 関数を実行するためには、リセット解除後に、CPG の設定など最低限のハードウェア初期化処理を行う初期設定プログラムが必要です。

SH7216 の各アプリケーションノートでは、本アプリケーションノートで説明する参考プログラムを初期設定プログラムとして使用することを前提としています。

2.1 参考プログラムの説明

初期設定プログラムは、PowerON_Reset_PC 関数が記述された resetprg.c と、ハードウェア初期化処理を行う HardwareSetup 関数が記述された hwsetup.c などの複数のソースファイルで構成されています。

初期設定プログラムを構成する主なソースファイルを以下に示します。

- resetprg.c
- hwsetup.c
- cpg.c

resetprg.c は、High-performance Embedded Workshop の自動生成ファイルを元に作成したもので、PowerON_Reset_PC 関数が記述されています。PowerON_Reset_PC 関数とは、リセット解除後最初に実行する関数で、vecttbl.c で定義するリセットベクタに関数の先頭アドレスが設定されています。

hwsetup.c は、PowerON_Reset_PC 関数からコールされる HardwareSetup 関数が記述されています。HardwareSetup 関数では、CPG の設定処理を行う io_set_cpg 関数をコールします。また、SDRAM の接続など、外部バスインタフェースを使用する場合は、io_set_cpg 関数コール後、必要に応じてバスステートコントローラ (BSC) 等の設定処理を HardwareSetup 関数に追加してください。

cpg.c は、HardwareSetup 関数からコールされる io_set_cpg 関数が記述されています。io_set_cpg 関数では、最初に周波数制御レジスタ (FRQCR) の設定を行います。FRQCR の設定は、内蔵 RAM 上のプログラムで行います (テクニカルアップデート「TN-SH7-A769A/J」参照)。参考プログラムでは、io_set_cpg 関数の先頭で、FRQCR 設定用のプログラムセクション (セクション名: PURAM) を内蔵 ROM から内蔵 RAM にコピーする処理 (_secncpy 関数) を実行した後、FRQCR 設定処理 (io_set_cpg_frqcr 関数) を実行しています。FRQCR 設定後は、MTU2S クロック周波数制御レジスタ (MCLKCR) および AD クロック周波数制御レジスタ (ACLKCR) を設定し、各内蔵周辺モジュールのモジュールスタンバイ機能を解除します。

図 1～図 4 に、本応用例で使用する、上記ソースファイル内の初期設定プログラムの処理フローを示します。

【補足】スタック領域について

SH7216 の内蔵 RAM 領域の内、ページ 0～3 に対してはリード/ライトともに CPU が 1 サイクルでアクセスできます。本応用例では、この高速アクセス性能を考慮して、スタック領域を内蔵 RAM のページ 3 (アドレス: H'FFF8 C000 ~ H'FFF8 FFFF) の最後尾の領域に割り当てています。

スタック領域は「S セクション」として割り当てており、High-performance Embedded Workshop 上のメニュー「ビルド」→「SuperH RISC engine Standard Toolchain」→「最適化リンク」タブ内のカテゴリ「セクション」にて設定できます。高速アクセス性能を特に考慮しない場合はスタック領域を内蔵 RAM のページ 4～7 に割り当てることができます (内蔵 ROM 768 K バイト版ではページ 4～5)。スタック領域のセクション配置はシステムに応じて適宜変更してください。

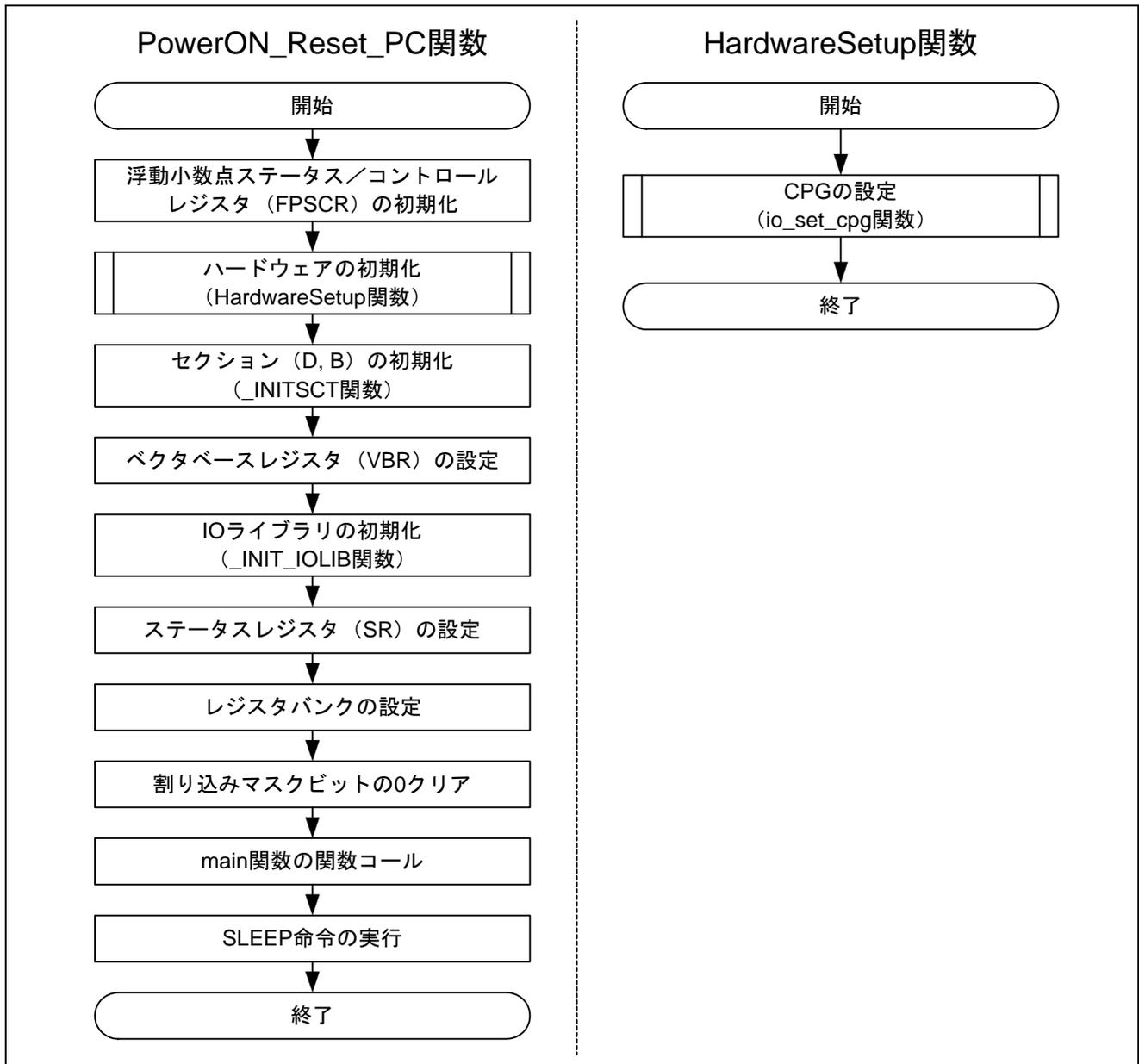


図1 PowerON_Reset_PC 関数およびハードウェア初期化処理 (HardwareSetup 関数) フロー

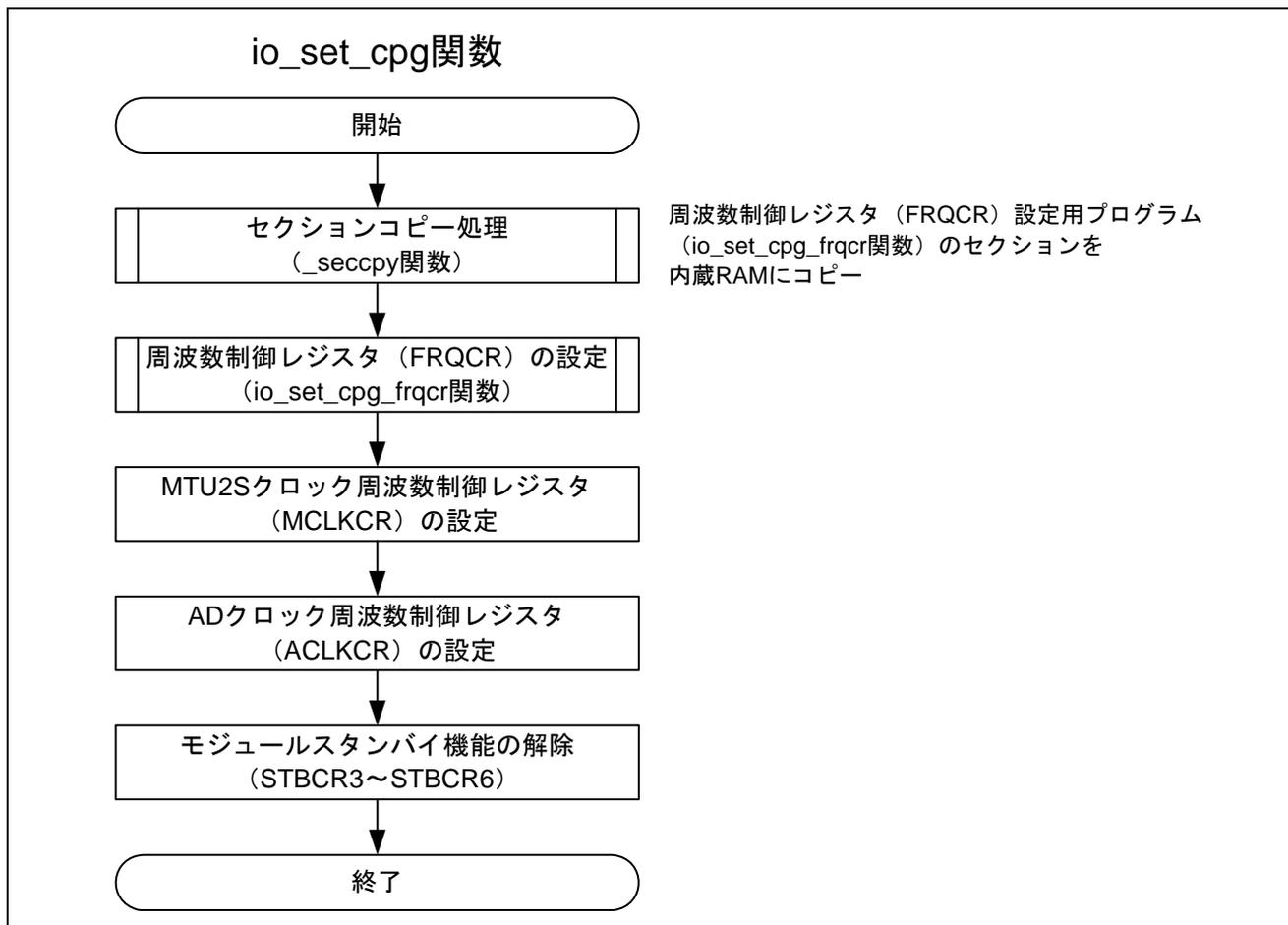


図2 CPG 設定処理 (io_set_cpg 関数) フロー

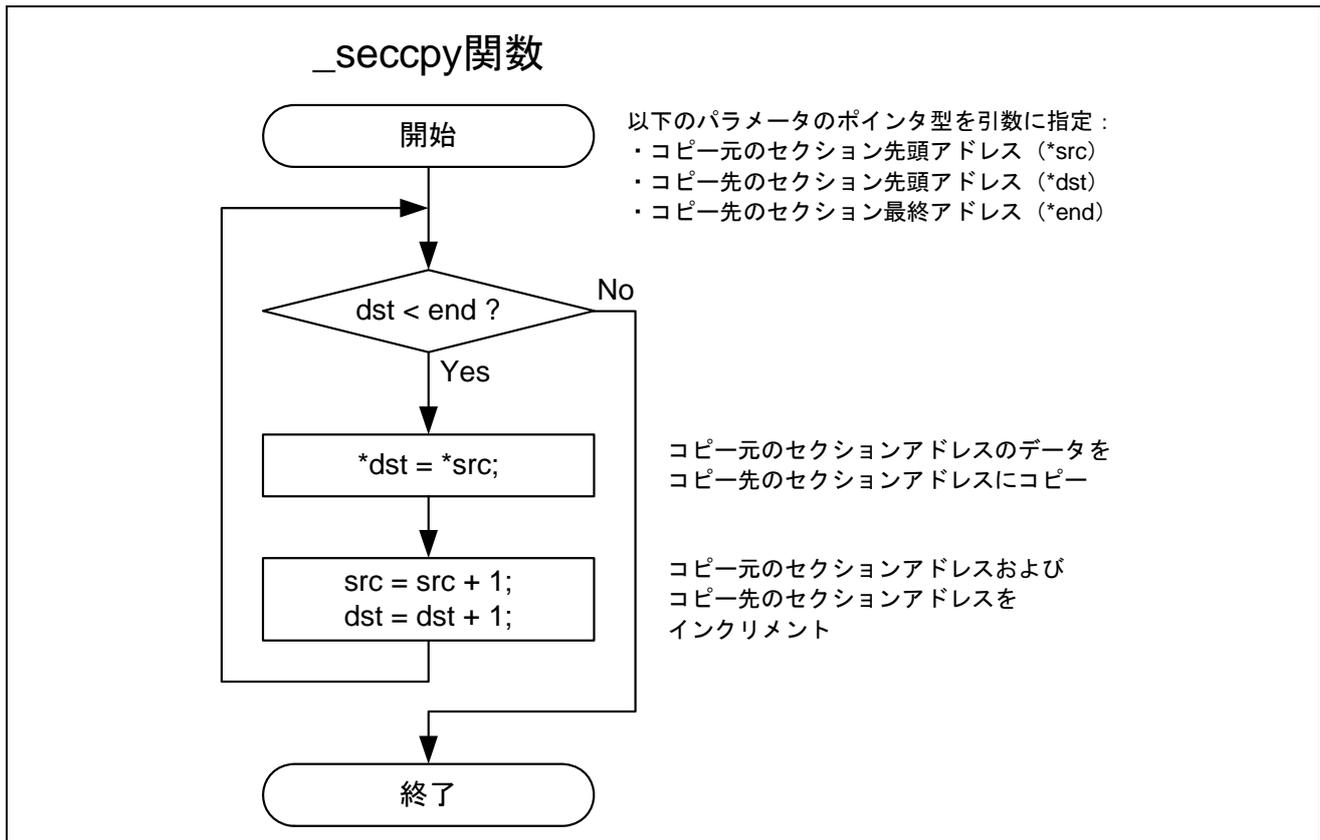


図3 セクションコピー処理 (_seccpy 関数) フロー

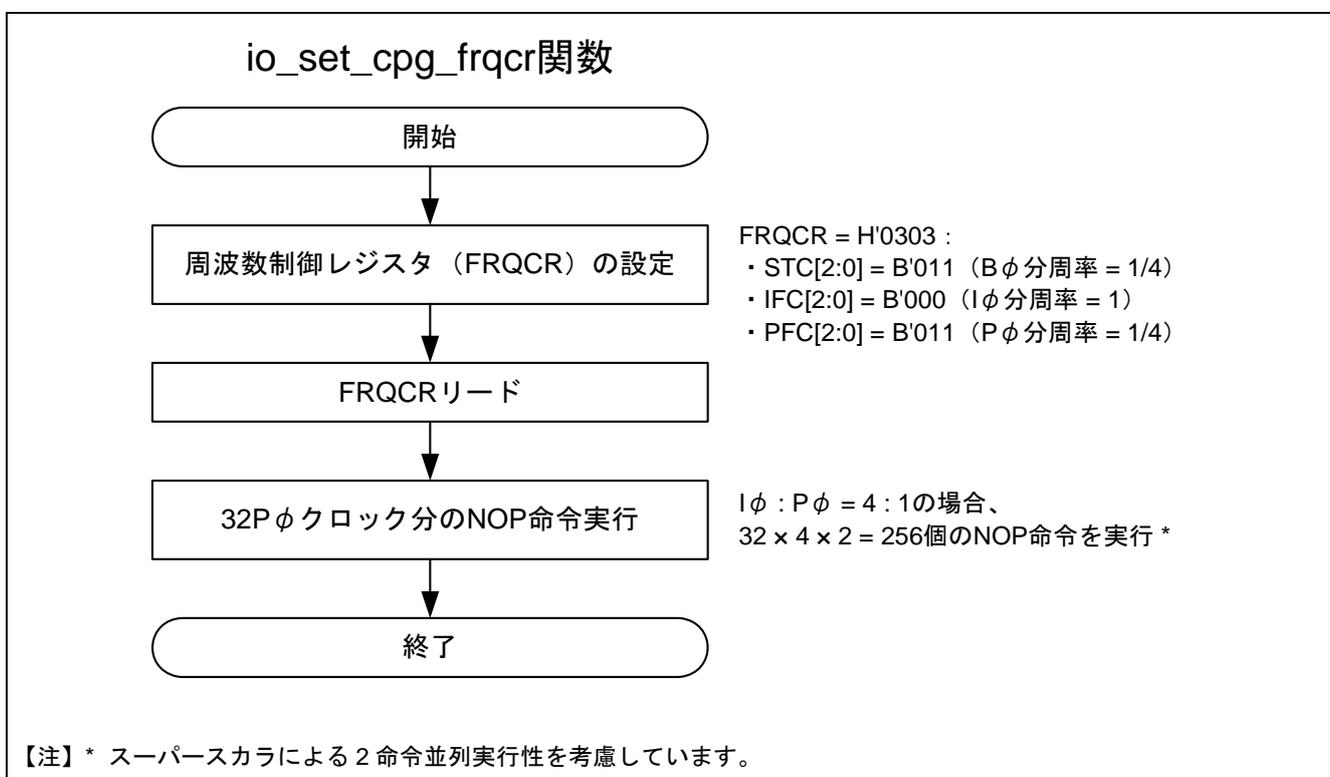


図4 FRQCR 設定処理 (io_set_cpg_frqcr 関数) フロー

2.2 使用機能の動作概要

CPG は、内部クロック (I ϕ)、バスクロック (B ϕ)、周辺クロック (P ϕ)、MTU2S クロック (M ϕ)、および AD クロック (A ϕ) の生成と、低消費電力モードの制御を行います。

表 1 に CPG の概要を示します。また、図 5 に CPG のブロック図を示します。

表1 CPG の概要

項目	内容
生成クロック	<ul style="list-style-type: none">● 内部クロック (Iϕ) : CPU で使用● バスクロック (Bϕ) : 外部バスインタフェースで使用● 周辺クロック (Pϕ) : 内蔵周辺モジュールで使用● MTU2S クロック (Mϕ) : MTU2S モジュールで使用● AD クロック (Aϕ) : ADC モジュールで使用
周波数変更機能	<ul style="list-style-type: none">● CPG 内部の PLL (Phase Locked Loop) 回路や分周回路により、生成クロックの周波数をそれぞれ独立して設定可能● 周波数の変更は、周波数制御レジスタ (FRQCR, MCLKCR, ACLKCR) の設定により、ソフトウェアで行う
低消費電力モードの制御	スリープモード、スタンバイモードでのクロック停止、またモジュールスタンバイ機能での指定モジュールの停止が可能

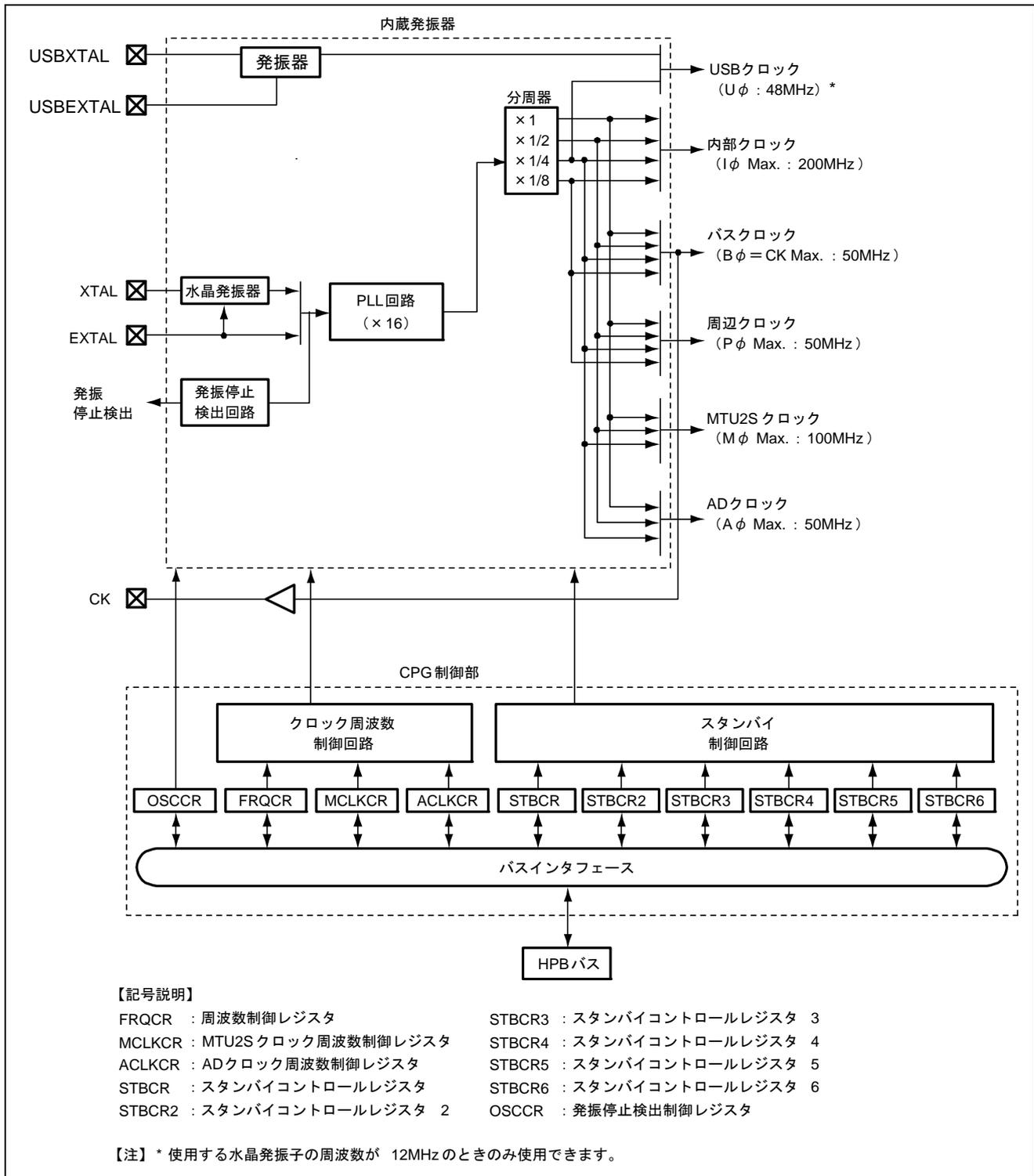


図5 CPG のブロック図

2.3 使用機能の設定手順

図 6に、CPGの設定フロー例を示します。リセット解除後、各内蔵周辺モジュールはモジュールスタンバイモードとなっています。参考プログラムでは、周波数制御レジスタ (FRQCR)、MTU2Sクロック周波数制御レジスタ (MCLKCR)、およびADクロック周波数制御レジスタ (ACLKCR) の設定後に各内蔵周辺モジュールのモジュールスタンバイ機能を解除します。

各レジスタの詳細については、「SH7216 グループ ハードウェアマニュアル」を参照してください。

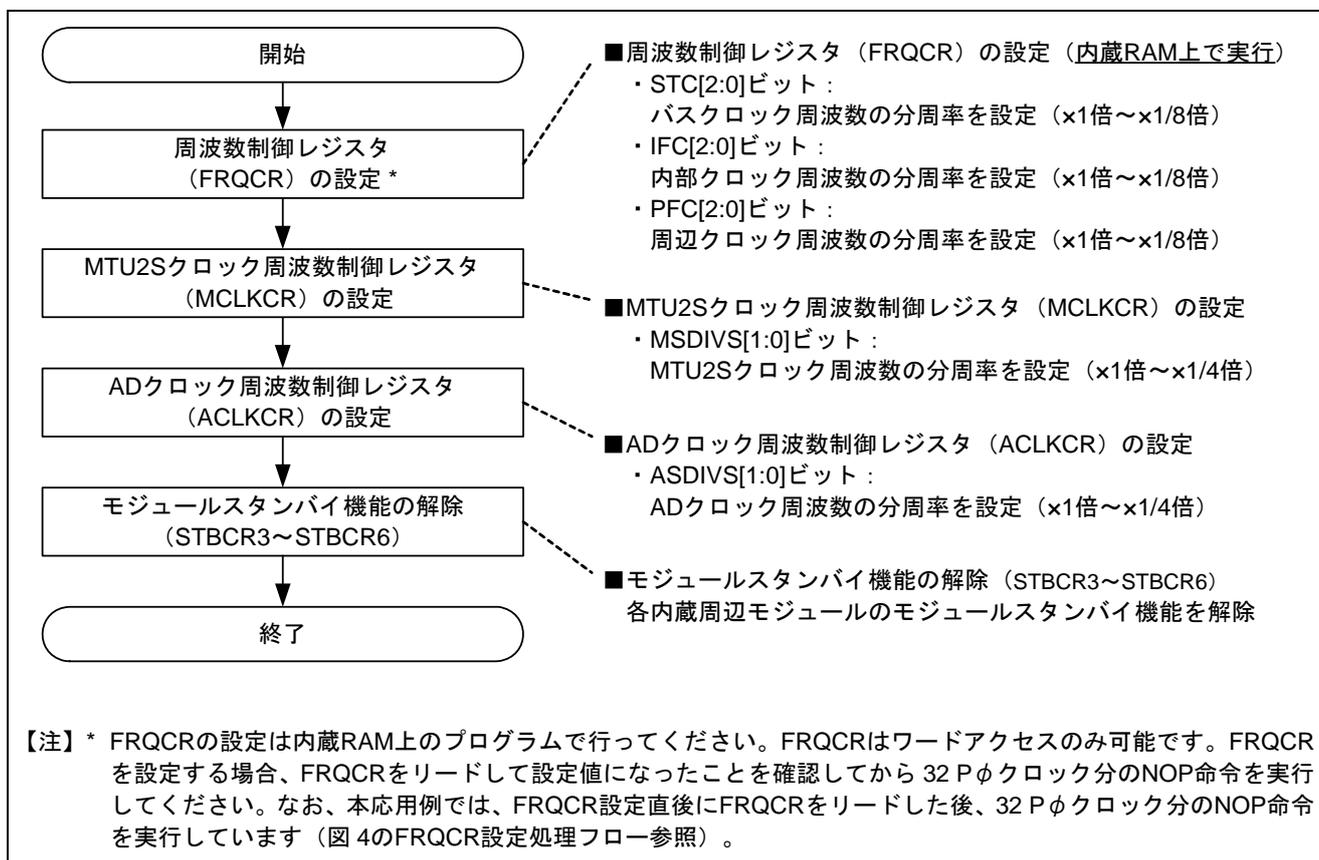


図6 CPG の設定フロー例

2.4 参考プログラムの設定内容

表 2に参考プログラムにおける使用機能の設定内容を、また 表 3および 表 4に参考プログラムにおける使用機能のレジスタ設定内容を示します。

表2 参考プログラムにおける使用機能の設定内容

モジュール	設定内容
浮動小数点ユニット (FPU)	<ul style="list-style-type: none"> ● 精度モード 浮動小数点命令を単精度で実行 ● 丸めモード 0 方向への丸め
クロックパルス発振器 (CPG)	<ul style="list-style-type: none"> ● 生成クロック周波数 (入力クロック=12.5 MHz) : <ul style="list-style-type: none"> — 内部クロック : 200 MHz — バスクロック : 50 MHz — 周辺クロック : 50 MHz — MTU2S クロック : 100 MHz — AD クロック : 50 MHz ● モジュールスタンバイ機能を解除するモジュール : MTU2S, MTU2, IIC3, ADC0, ADC1, CMT, E-DMAC, EtherC, SCIF3, SCI0, SCI1, SCI2, SCI4, RSPI, USB, RCAN-ET

表3 参考プログラムにおける使用機能のレジスタ設定内容 (1)

レジスタ	アドレス	設定値	設定内容
周波数制御レジスタ (FRQCR)	H'FFFE 0010	H'0303	<ul style="list-style-type: none"> ● STC[2:0] = "B'011" : バスクロック周波数 (Bϕ) の分周率 = 1/4 倍 ● IFC[2:0] = "B'000" : 内部クロック周波数 (Iϕ) の分周率 = 1 倍 ● PFC[2:0] = "B'011" : 周辺クロック周波数 (Pϕ) の分周率 = 1/4 倍
MTU2S クロック周波数制御レジスタ (MCLKCR)	H'FFFE 0410	H'41	<ul style="list-style-type: none"> ● MSDIVS[1:0] = "B'01" : MTU2S クロック周波数 (Mϕ) の分周率 = 1/2 倍
AD クロック周波数制御レジスタ (ACLKCR)	H'FFFE 0414	H'43	<ul style="list-style-type: none"> ● ASDIVS[1:0] = "B'11" : AD クロック周波数 (Aϕ) の分周率 = 1/4 倍

表4 参考プログラムにおける使用機能のレジスタ設定内容 (2)

レジスタ	アドレス	設定値	設定内容
スタンバイコントロール レジスタ 3 (STBCR3)	H'FFFE 0408	H'12	<ul style="list-style-type: none"> • HIZ = "0" : ソフトウェアスタンバイモード時に、 端子状態を保持 • MSTP36 = "0" : MTU2S は動作 • MSTP35 = "0" : MTU2 は動作 • MSTP33 = "0" : IIC3 は動作 • MSTP32 = "0" : ADC0 は動作 • MSTP30 = "0" : フラッシュメモリは動作
スタンバイコントロール レジスタ 4 (STBCR4)	H'FFFE 040C	H'E2	<ul style="list-style-type: none"> • MSTP44 = "0" : SCIF3 は動作 • MSTP42 = "0" : CMT は動作 • MSTP40 = "0" : E-DMAC, Ether-C は動作
スタンバイコントロール レジスタ 5 (STBCR5)	H'FFFE 0418	H'12	<ul style="list-style-type: none"> • MSTP57 = "0" : SCI0 は動作 • MSTP56 = "0" : SCI1 は動作 • MSTP55 = "0" : SCI2 は動作 • MSTP53 = "0" : SCI4 は動作 • MSTP52 = "0" : ADC1 は動作 • MSTP50 = "0" : RSPI は動作
スタンバイコントロール レジスタ 6 (STBCR6)	H'FFFE 041C	H'8F	<ul style="list-style-type: none"> • USBSEL = "1" : USB クロックは USB 発振器 • MSTP66 = "0" : USB は動作 • USBCLK = "0" : USB 専用発振器動作 • MSTP64 = "0" : RCAN-ET は動作

【補足】ROM 化支援オプションについて

本応用例では、FRQCR 設定処理 (io_set_cpg_frqcr 関数) 用のプログラムセクションを、内蔵 ROM から内蔵 RAM にコピーしています。このようなセクションコピー処理を追加する場合、C コンパイラの最適化リネージエディタにて ROM 化支援オプションを設定する必要があります。

ROM 化支援オプションを設定する場合、High-performance Embedded Workshop 上のメニュー「ビルド」→「SuperH RISC engine Standard Toolchain」→「最適化リンカ」タブ内のカテゴリ「出力」にて、オプション項目「ROM から RAM へマップするセクション」を選択します。ここで「追加」ボタンをクリックし、「ROM セクション」にはコピー元のセクションを指定し、「RAM セクション」にはコピー先のセクションを指定します。このとき、あらかじめ「最適化リンカ」タブ内のカテゴリ「セクション」にて、コピー元およびコピー先のセクション配置場所を設定しておきます。本応用例では、FRQCR 設定処理用のプログラムセクションを "PURAM" とし、そのコピー先の RAM セクションを "RPURAM" としてそれぞれ配置場所を設定しています。

図 7 に、ROM 化支援オプション設定例を示します。ROM 化支援オプションの詳細は、「SuperH C/C++コンパイラパッケージ V.9.01 ユーザーズマニュアル」を参照してください。

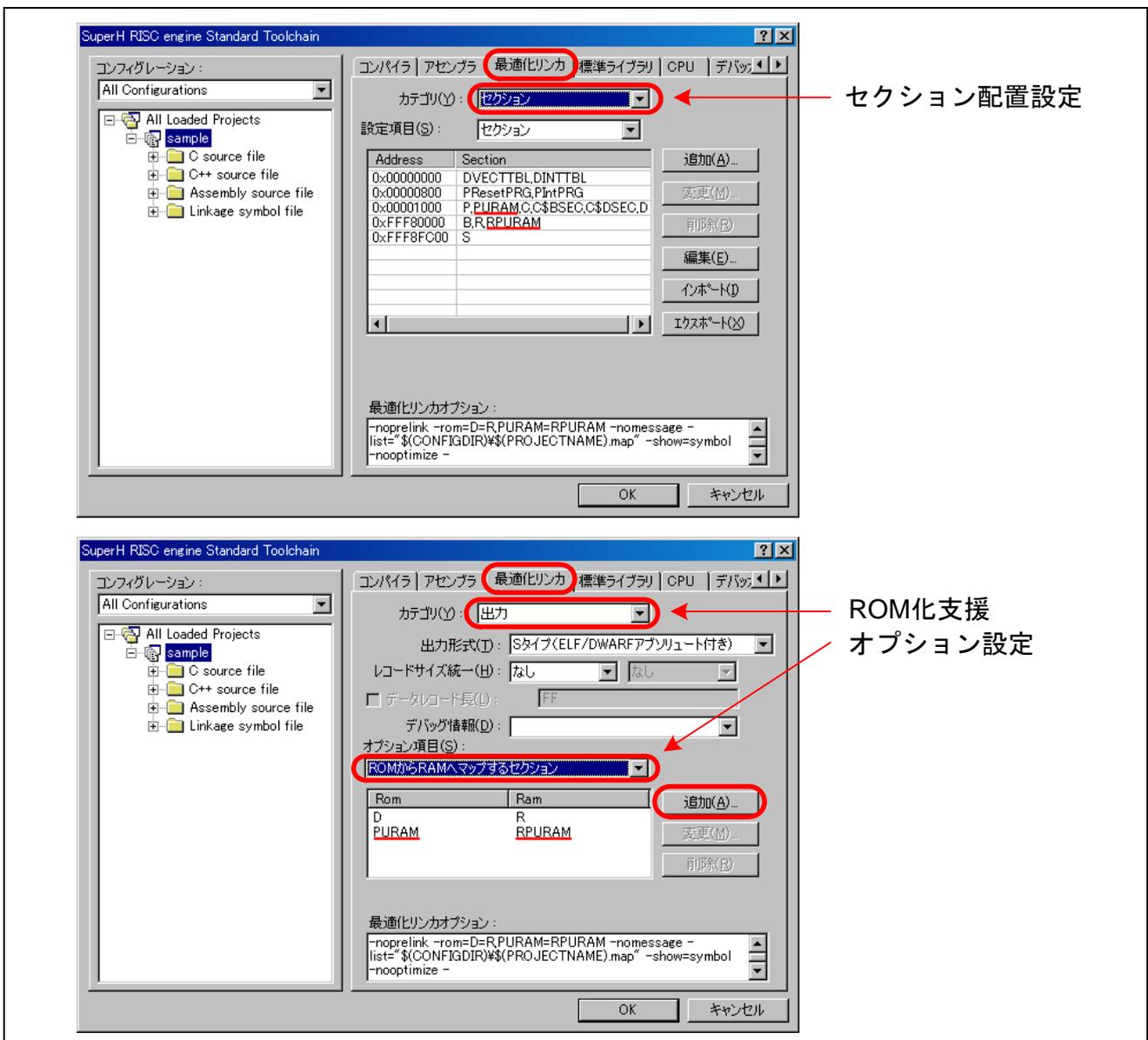


図7 ROM 化支援オプション設定例

3. 参考プログラムリスト

3.1 サンプルプログラムリスト "resetprg.c" (1)

```
1  /*****
2  *   DISCLAIMER
3  *
4  *   This software is supplied by Renesas Electronics Corp. and is only
5  *   intended for use with Renesas products. No other uses are authorized.
6  *
7  *   This software is owned by Renesas Electronics Corp. and is protected under
8  *   all applicable laws, including copyright laws.
9  *
10 *   THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 *   REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 *   INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 *   PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 *   DISCLAIMED.
15 *
16 *   TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 *   ELECTRONICS CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 *   FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 *   FOR ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 *   AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21 *
22 *   Renesas reserves the right, without notice, to make changes to this
23 *   software and to discontinue the availability of this software.
24 *   By using this software, you agree to the additional terms and
25 *   conditions found by accessing the following link:
26 *   http://www.renesas.com/disclaimer
27 *****/
28 *   (C) 2009(2010) Renesas Electronics Corporation. All rights reserved.
29 * "FILE COMMENT"***** Technical reference data *****
30 *   System Name : SH7216 Sample Program
31 *   File Name   : resetprg.c
32 *   Abstract    : SH7216 Initial Setting
33 *   Version     : 1.04.00
34 *   Device      : SH7216
35 *   Tool-Chain  : High-performance Embedded Workshop (Ver.4.07.00).
36 *               : C/C++ compiler package for the SuperH RISC engine family
37 *               :                               (Ver.9.03 Release00).
38 *   OS          : None
39 *   H/W Platform: R0K572167 (CPU board)
40 *   Description :
41 *****/
42 *   History     : Jul.29,2009 Ver.1.00.00
43 *               : Dec.28,2009 Ver.1.01.00 Comment correction
44 *               : Jan.28,2010 Ver.1.02.00 - Comment correction (Tool-Chain Ver.)
45 *               :                               - Era name update (2009 -> 2010)
46 *               : Apr.06,2010 Ver.1.03.00 Changing the corporate name and
47 *               :                               the copyright format
48 *               : Apr.23,2010 Ver.1.04.00 Comment correction
49 * "FILE COMMENT END"*****/
```

3.2 サンプルプログラムリスト "resetprg.c" (2)

```
50  #include <machine.h>
51  #include <_h_c_lib.h>
52  #include "stacksct.h"
53  #include "iodefine.h"
54
55  /* ==== Macro definition ==== */
56  #define FPSCR_Init  0x00040001
57  #define SR_Init     0x000000F0
58  #define INT_OFFSET  0x10
59
60  /* ==== Prototype declaration ==== */
61  void PowerON_Reset_PC(void);
62  void Manual_Reset_PC(void);
63
64  /* ==== External reference declaration ==== */
65  /* ---- Function prototype ---- */
66  extern void main(void);
67  extern void HardwareSetup(void);
68  /* ---- Global variable ---- */
69  extern unsigned int INT_Vectors;
70
71  /* ==== Section name changed to ResetPRG ==== */
72  #pragma section ResetPRG
73
74  /* ==== Entry function specified ==== */
75  #pragma entry PowerON_Reset_PC
76
77  /*"FUNC COMMENT"*****
78  * ID          :
79  * Outline     : CPU initialization
80  *-----
81  * Include     : <machine.h>, <_h_c_lib.h>, and "iodefine.h"
82  *-----
83  * Declaration : void PowerON_Reset_PC(void);
84  *-----
85  * Description : Executes the CPU initialization processing to register
86  *              : the power-on reset vector to the exception vector table.
87  *-----
88  * Argument    : void
89  *-----
90  * Return Value : void
91  *-----
92  * Note        : This function is executed first after power-on reset.
93  *"FUNC COMMENT END"*****
```

3.3 サンプルプログラムリスト "resetprg.c" (3)

```
94 void PowerON_Reset_PC(void)
95 {
96     /* ==== Floating Point Status/Control Register setting ==== */
97     set_fpscr(FPSCR_Init);
98
99     /* ==== Hardware initialization ==== */
100    HardwareSetup();          /* HardwareSetup function */
101
102    /* ==== Sections initialization ==== */
103    _INITSCT();
104
105    /* ==== Vector Base Register setting ==== */
106    set_vbr((void *)((char *)&INT_Vectors - INT_OFFSET));
107
108    /* ==== IO library initialization ==== */
109    _INIT_IOLIB();
110
111    /* ==== Status Register setting ==== */
112    set_cr(SR_Init);
113    nop();
114
115    /* ==== Bunk Number Register setting ==== */
116    INTC.IBNR.BIT.BE = 1;     /* Use of register banks enabled for all */
117                               /* interrupts except NMI and user break */
118
119    /* ==== Interrupt mask bits clear ==== */
120    set_imask(0);
121
122    /* ==== Main function call ==== */
123    main();
124
125    /* ==== Sleep instruction execution ==== */
126    sleep();
127 }
128
```

3.4 サンプルプログラムリスト "resetprg.c" (4)

```
129 // #pragma entry Manual_Reset_PC /* Remove the comment when you use Manual Reset */
130 /* "FUNC COMMENT" *****
131 * ID :
132 * Outline : Manual reset processing
133 *-----
134 * Include :
135 *-----
136 * Declaration : void Manual_Reset_PC(void);
137 *-----
138 * Description : Registers the manual reset vector to the exception vector table.
139 *-----
140 * Argument : void
141 *-----
142 * Return Value : void
143 *-----
144 * Note : This sample does not describe the processing content at all.
145 * : Add the program in this function as needed.
146 /* "FUNC COMMENT END" *****/
147 void Manual_Reset_PC(void)
148 {
149 /* NOP */
150 }
151
152 /* END of File */
```

3.5 サンプルプログラムリスト "hwsetup.c" (1)

```
1  /*****
2  *   DISCLAIMER
3  *
4  *   This software is supplied by Renesas Electronics Corp. and is only
5  *   intended for use with Renesas products. No other uses are authorized.
6  *
7  *   This software is owned by Renesas Electronics Corp. and is protected under
8  *   all applicable laws, including copyright laws.
9  *
10 *   THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 *   REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 *   INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 *   PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 *   DISCLAIMED.
15 *
16 *   TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 *   ELECTRONICS CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 *   FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 *   FOR ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 *   AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21 *
22 *   Renesas reserves the right, without notice, to make changes to this
23 *   software and to discontinue the availability of this software.
24 *   By using this software, you agree to the additional terms and
25 *   conditions found by accessing the following link:
26 *   http://www.renesas.com/disclaimer
27 *****/
28 *   (C) 2009(2010) Renesas Electronics Corporation. All rights reserved.
29 *"FILE COMMENT"***** Technical reference data *****
30 *   System Name   : SH7216 Sample Program
31 *   File Name    : hwsetup.c
32 *   Abstract     : Hardware Function Initial Setting
33 *   Version      : 1.03.00
34 *   Device       : SH7216
35 *   Tool-Chain   : High-performance Embedded Workshop (Ver.4.07.00).
36 *                 : C/C++ compiler package for the SuperH RISC engine family
37 *                 :                               (Ver.9.03 Release00).
38 *   OS           : None
39 *   H/W Platform: R0K572167 (CPU board)
40 *   Description  :
41 *****/
42 *   History      : Jul.28,2009 Ver.1.00.00
43 *                 : Dec.28,2009 Ver.1.01.00 Comment correction
44 *                 : Jan.28,2010 Ver.1.02.00 - Comment correction (Tool-Chain Ver.)
45 *                 :                               - Era name update (2009 -> 2010)
46 *                 : Apr.06,2010 Ver.1.03.00 Changing the corporate name and
47 *                 :                               the copyright format
48 *"FILE COMMENT END"*****/
49 #include "iodefine.h"
50
```

3.6 サンプルプログラムリスト "hwsetup.c" (2)

```
51  /* ==== Prototype declaration ==== */
52  void HardwareSetup(void);
53
54  /* ==== External reference ==== */
55  /* ---- Function prototype ---- */
56  extern void io_set_cpg(void);
57  extern void io_init_sdram(void);
58
59  /*"FUNC COMMENT"*****
60  * ID          :
61  * Outline    : Hardware initialization
62  *-----
63  * Include    :
64  *-----
65  * Declaration : void HardwareSetup(void);
66  *-----
67  * Description : Initializes the hardware function.
68  *-----
69  * Argument   : void
70  *-----
71  * Return Value : void
72  *-----
73  * Note       : None
74  *"FUNC COMMENT END"*****/
75  void HardwareSetup(void)
76  {
77  /* ==== CPG setting ==== */
78  io_set_cpg();
79
80  #if 0 /* Enable this line when you use external SDRAM */
81  /* ==== SDRAM area setting ==== */
82  io_init_sdram();
83  #endif
84  }
85
86  /* End of File */
```

3.7 サンプルプログラムリスト "cpg.c" (1)

```
1  /*****
2  *   DISCLAIMER
3  *
4  *   This software is supplied by Renesas Electronics Corp. and is only
5  *   intended for use with Renesas products. No other uses are authorized.
6  *
7  *   This software is owned by Renesas Electronics Corp. and is protected under
8  *   all applicable laws, including copyright laws.
9  *
10 *   THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 *   REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 *   INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 *   PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 *   DISCLAIMED.
15 *
16 *   TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 *   ELECTRONICS CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 *   FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 *   FOR ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 *   AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21 *
22 *   Renesas reserves the right, without notice, to make changes to this
23 *   software and to discontinue the availability of this software.
24 *   By using this software, you agree to the additional terms and
25 *   conditions found by accessing the following link:
26 *   http://www.renesas.com/disclaimer
27 *****/
28 *   (C) 2009(2010) Renesas Electronics Corporation. All rights reserved.
29 * "FILE COMMENT"***** Technical reference data *****
30 *   System Name : SH7216 Sample Program
31 *   File Name   : cpg.c
32 *   Abstract    : CPG Setting Processing
33 *   Version     : 1.04.00
34 *   Device      : SH7216
35 *   Tool-Chain  : High-performance Embedded Workshop (Ver.4.07.00).
36 *               : C/C++ compiler package for the SuperH RISC engine family
37 *               :                               (Ver.9.03 Release00).
38 *   OS          : None
39 *   H/W Platform: R0K572167 (CPU board)
40 *   Description :
41 *****/
42 *   History     : Jun.29,2009 Ver.1.00.00
43 *               : Dec.28,2009 Ver.1.01.00 Comment correction
44 *               : Apr.02,2010 Ver.1.02.00 - Correcting the MSTP34 bit to
45 *               :                               a reserve bit in STBCR3
46 *               :                               - Comment correction (Tool-Chain Ver.)
47 *               :                               - Era name update (2009 -> 2010)
48 *               : Apr.06,2010 Ver.1.03.00 Changing the corporate name and
49 *               :                               the copyright format
```

3.8 サンプルプログラムリスト "cpg.c" (2)

```

50  *           : Apr.23,2010 Ver.1.04.00 - Dividing FRQCR setting into
51  *           :                               subroutine "io_set_cpg_frqcr"
52  *           :                               which is allocated to on-chip RAM
53  *           :                               - Adding processing of section copy
54  *           :                               function "_seccpy"
55  * "FILE COMMENT END"*****/
56  #include <machine.h>
57  #include "iodefine.h"
58
59  /* ==== Prototype declaration ==== */
60  void io_set_cpg(void);
61  void io_set_cpg_frqcr(void);
62  static void _seccpy(unsigned long *src, unsigned long *dst, unsigned long *end);
63
64  /* "FUNC COMMENT"*****
65  * ID           :
66  * Outline      : CPG setting
67  *-----
68  * Include      : "iodefine.h"
69  *-----
70  * Declaration  : void io_set_cpg(void);
71  *-----
72  * Description  : Initializes the clock pulse generator (CPG) as follows:
73  *               : I-clock = 200MHz, B-clock = 50MHz, P-clock = 50MHz,
74  *               : M-clock = 100MHz, and A-clock = 50MHz.
75  *               : And then supplies clock to all peripheral modules except USB.
76  *-----
77  * Argument     : void
78  *-----
79  * Return Value : void
80  *-----
81  * Note         : This function is an example of CPG setting at the input clock
82  *               : of 12.5MHz.
83  * "FUNC COMMENT END"*****/
84  void io_set_cpg(void)
85  {
86  /* ==== CPG setting ==== */
87  /* ---- Program section initialization for FRQCR setting ---- */
88  _seccpy((unsigned long *)__sectop("PURAM"), (unsigned long *)__sectop("RPURAM"),
89  (unsigned long *)__secend("RPURAM"));
90  /* Program section copying from "PURAM" to on-chip RAM */
91  /* ---- FRQCR setting (Running on-chip RAM) ---- */
92  io_set_cpg_frqcr();           /* Clock-in = 12.5MHz */
93  /* - I-clock = 200MHz */
94  /* - B-clock = 50MHz */
95  /* - P-clock = 50MHz */
96  /* ---- MCLKCR setting ---- */
97  CPG.MCLKCR.BYTE = 0x41;      /* M-clock = 100MHz */
98  /* ---- ACLKCR setting ---- */
99  CPG.ACLKCR.BYTE = 0x43;      /* A-clock = 50MHz */
100
101

```

3.9 サンプルプログラムリスト "cpg.c" (3)

```

102  /* ==== Module standby clear ==== */
103  /* ---- STBCR3 setting ---- */
104  STB.CR3.BYTE = 0x12;          /* HIZ, MTU2S, MTU2, Reserve(1), */
105                                /* IIC3, ADC0, Reserve(1), FLASH */
106  /* ---- STBCR4 setting ---- */
107  STB.CR4.BYTE = 0xe2;          /* Reserve(1), Reserve(1), Reserve(1), SCIF3, */
108                                /* Reserve(0), CMT, Reserve(1), EtherC      */
109  /* ---- STBCR5 setting ---- */
110  STB.CR5.BYTE = 0x12;          /* SCI0, SCI1, SCI2, Reserve(1), */
111                                /* SCI4, ADC1, Reserve(1), RSPI */
112  /* ---- STBCR6 setting ---- */
113  STB.CR6.BYTE = 0x8f;          /* USB: Using USBXTAL/USBEXTAL for USBCLK. */
114                                /* RCAN-ET */
115  }
116
117  /* ==== Section name changed to URAM ==== */
118  #pragma section URAM
119  /*"FUNC COMMENT"*****
120  * ID          :
121  * Outline     : FRQCR register setting
122  *-----
123  * Include     : <machine.h> and "iodefine.h"
124  *-----
125  * Declaration : void io_set_cpg_frqcr(void);
126  *-----
127  * Description : Initializes the clock pulse generator (CPG) as follows:
128  *               : I-clock = 200MHz, B-clock = 50MHz, P-clock = 50MHz.
129  *-----
130  * Argument    : void
131  *-----
132  * Return Value : void
133  *-----
134  * Note        : - This function needs to be run on internal RAM.
135  *               : - This function is also an example of CPG setting at the
136  *               :   input clock of 12.5MHz.
137  *"FUNC COMMENT END"*****/
138  void io_set_cpg_frqcr(void)
139  {
140    volatile unsigned short dummy;
141
142    /* ==== FRQCR setting ==== */
143    CPG.FRQCR.WORD = 0x0303;      /* Clock-in = 12.5MHz */
144                                    /* - I-clock = 200MHz */
145                                    /* - B-clock = 50MHz */
146                                    /* - P-clock = 50MHz */
147    dummy = CPG.FRQCR.WORD;      /* FRQCR readout */

```

3.10 サンプルプログラムリスト "cpg.c" (4)

```
148     /* ---- 256 NOPs for 32 x P-clock (I:P = 4:1) ---- */
149     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
150     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
151     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
152     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
153     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
154     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
155     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
156     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
157     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
158     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
159     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
160     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
161     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
162     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
163     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
164     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
165     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
166     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
167     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
168     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
169     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
170     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
171     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
172     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
173     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
174     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
175     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
176     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
177     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
178     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
179     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
180     nop(); nop(); nop(); nop(); nop(); nop(); nop(); nop();
181 }
182 #pragma section      /* End of "URAM" section */
183
```

3.11 サンプルプログラムリスト "cpg.c" (5)

```
184  /*"FUNC COMMENT"*****  
185  * ID      :  
186  * Outline : Section copy function  
187  *-----  
188  * Include :  
189  *-----  
190  * Declaration : static void _seccpy(unsigned long *src, unsigned long *dst,  
191  *              :              unsigned long *end);  
192  *-----  
193  * Description : Copies a source section to specified target.  
194  *-----  
195  * Argument   : unsigned long *src ; Initial address of source section  
196  *             : unsigned long *dst ; Initial address of target section  
197  *             : unsigned long *end ; Final address of target section  
198  *-----  
199  * Return Value : void  
200  *-----  
201  * Note        : None  
202  /*"FUNC COMMENT END"*****/  
203  static void _seccpy(unsigned long *src, unsigned long *dst, unsigned long *end)  
204  {  
205     while(dst < end){  
206         *dst++ = *src++;  
207     }  
208 }  
209  
210 /* End of File */
```

3.12 サンプルプログラムリスト "vecttbl.c" (1)

```
1  /*****
2  *   DISCLAIMER
3  *
4  *   This software is supplied by Renesas Electronics Corp. and is only
5  *   intended for use with Renesas products. No other uses are authorized.
6  *
7  *   This software is owned by Renesas Electronics Corp. and is protected under
8  *   all applicable laws, including copyright laws.
9  *
10 *   THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11 *   REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12 *   INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13 *   PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14 *   DISCLAIMED.
15 *
16 *   TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17 *   ELECTRONICS CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18 *   FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19 *   FOR ANY REASON RELATED TO THIS SOFTWARE, EVEN IF RENESAS OR ITS
20 *   AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21 *
22 *   Renesas reserves the right, without notice, to make changes to this
23 *   software and to discontinue the availability of this software.
24 *   By using this software, you agree to the additional terms and
25 *   conditions found by accessing the following link:
26 *   http://www.renesas.com/disclaimer
27 *****/
28 *   (C) 2009(2010) Renesas Electronics Corporation. All rights reserved.
29 *"FILE COMMENT"***** Technical reference data *****
30 *   System Name : SH7216 Sample Program
31 *   File Name   : vecttbl.c
32 *   Abstract    : Initialization for Vector Table
33 *   Version     : 1.04.00
34 *   Device      : SH7216
35 *   Tool-Chain  : High-performance Embedded Workshop (Ver.4.07.00).
36 *                : C/C++ compiler package for the SuperH RISC engine family
37 *                :                               (Ver.9.03 Release00).
38 *   OS          : None
39 *   H/W Platform: R0K572167 (CPU board)
40 *   Description :
41 *****/
42 *   History     : Jun.18,2009 Ver.1.00.00
43 *                : Dec.17,2009 Ver.1.01.00 Spelling correction of the inline
44 *                :                               comment: "Vecter" -> "Vector"
45 *                : Dec.28,2009 Ver.1.02.00 Comment correction
46 *                : Jan.28,2010 Ver.1.03.00 - Comment correction (Tool-Chain Ver.)
47 *                :                               - Era name update (2009 -> 2010)
48 *                : Apr.06,2010 Ver.1.04.00 Changing the corporate name and
49 *                :                               the copyright format
50 *"FILE COMMENT END"*****/
51 #include "vect.h"
52
```

3.13 サンプルプログラムリスト "vecttbl.c" (2)

```
53     #pragma section VECTTBL
54     void *RESET_Vectors[] = {
55         // <<VECTOR DATA START (POWER ON RESET)>>
56         // 0 Power On Reset PC
57         (void *)PowerON_Reset_PC,
58         // <<VECTOR DATA END (POWER ON RESET)>>
59         // 1 Power On Reset SP
60         __secend("S"),
61         // <<VECTOR DATA START (MANUAL RESET)>>
62         // 2 Manual Reset PC
63         (void *)Manual_Reset_PC,
64         // <<VECTOR DATA END (MANUAL RESET)>>
65         // 3 Manual Reset SP
66         __secend("S")
67     };
68
69     #pragma section INTTBL
70     void *INT_Vectors[] = {
71         // 4 Illegal code
72         (void *)INT_Illegal_code,
73
74     ...
75
76     ...
77
78     ...
79
80     ...
81
82     ...
83
84     ...
85
86     ...
87
88     ...
89
90     ...
91
92     ...
93
94     ...
95
96     ...
97
98     ...
99
100    ...
101
102    ...
103
104    ...
105
106    ...
107
108    ...
109
110    ...
111
112    ...
113
114    ...
115
116    ...
117
118    ...
119
120    ...
121
122    ...
123
124    ...
125
126    ...
127
128    ...
129
130    ...
131
132    ...
133
134    ...
135
136    ...
137
138    ...
139
140    ...
141
142    ...
143
144    ...
145
146    ...
147
148    ...
149
150    ...
151
152    ...
153
154    ...
155
156    ...
157
158    ...
159
160    ...
161
162    ...
163
164    ...
165
166    ...
167
168    ...
169
170    ...
171
172    ...
173
174    ...
175
176    ...
177
178    ...
179
180    ...
181
182    ...
183
184    ...
185
186    ...
187
188    ...
189
190    ...
191
192    ...
193
194    ...
195
196    ...
197
198    ...
199
200    ...
201
202    ...
203
204    ...
205
206    ...
207
208    ...
209
210    ...
211
212    ...
213
214    ...
215
216    ...
217
218    ...
219
220    ...
221
222    ...
223
224    ...
225
226    ...
227
228    ...
229
230    ...
231
232    ...
233
234    ...
235
236    ...
237
238    ...
239
240    ...
241
242    ...
243
244    ...
245
246    ...
247
248    ...
249
250    ...
251
252    ...
253
254    ...
255
256    ...
257
258    ...
259
260    ...
261
262    ...
263
264    ...
265
266    ...
267
268    ...
269
270    ...
271
272    ...
273
274    ...
275
276    ...
277
278    ...
279
280    ...
281
282    ...
283
284    ...
285
286    ...
287
288    ...
289
290    ...
291
292    ...
293
294    ...
295
296    ...
297
298    ...
299
300    ...
301
302    ...
303
304    ...
305
306    ...
307
308    ...
309
310    ...
311
312    ...
313
314    ...
315
316    ...
317
318    ...
319
320    ...
321
322    ...
323
324    ...
325
326    ...
327
328    ...
329
330    ...
331
332    ...
333
334    ...
335
336    ...
337
338    ...
339
340    ...
341
342    ...
343
344    ...
345
346    ...
347
348    ...
349
350    ...
351
352    ...
353
354    ...
355
356    ...
357
358    ...
359
360    ...
361
362    ...
363
364    ...
365
366    ...
367
368    ...
369
370    ...
371
372    ...
373
374    ...
375
376    ...
377
378    ...
379
380    ...
381
382    ...
383
384    ...
385
386    ...
387
388    ...
389
390    ...
391
392    ...
393
394    ...
395
396    ...
397
398    ...
399
400    ...
401
402    ...
403
404    ...
405
406    ...
407
408    ...
409
410    ...
411
412    ...
413
414    ...
415
416    ...
417
418    ...
419
420    ...
421
422    ...
423
424    ...
425
426    ...
427
428    ...
429
430    ...
431
432    ...
433
434    ...
435
436    ...
437
438    ...
439
440    ...
441
442    ...
443
444    ...
445
446    ...
447
448    ...
449
450    ...
451
452    ...
453
454    ...
455
456    ...
457
458    ...
459
460    ...
461
462    ...
463
464    ...
465
466    ...
467
468    ...
469
470    ...
471
472    ...
473
474    ...
475
476    ...
477
478    ...
479
480    ...
481
482    ...
483
484    ...
485
486    ...
487
488    ...
489
490    ...
491
492    ...
493
494    ...
495
496    ...
497
498    ...
499
500    ...
501
502    ...
503
504    ...
505
506    ...
507
508    ...
509
510    ...
511
512    ...
513
514    ...
515
516    ...
517
518    ...
519
520    ...
521
522    ...
523
524    ...
525
526    ...
527
528    ...
529
530    ...
531
532    ...
533
534    ...
535
536    ...
537
538    ...
539
540    ...
541
542    ...
543
544    ...
545
546    ...
547
548    ...
549
550    ...
551
552    ...
553
554    ...
555
556    ...
557
558    ...
559
560    ...
561
562    ...
563
564    ...
565
566    ...
567
568    ...
569
570    ...
571
572    ...
573    // 255 SCIF SCIF3 TXI3
574        (void *)INT_SCIF_SCIF3_TXI3,
575    // xx Reserved
576        (void *)Dummy
577    };
578
579    /* End of File */
```

4. 参考ドキュメント

- ソフトウェアマニュアル
SH-2A、SH2A-FPU ソフトウェアマニュアル Rev.3.00
(最新版をルネサス エレクトロニクス ホームページから入手してください。)
- ハードウェアマニュアル
SH7216 グループ ハードウェアマニュアル Rev.1.01
(最新版をルネサス エレクトロニクス ホームページから入手してください。)
- テクニカルアップデート
SH7280 及び SH7216 グループ ハードウェアマニュアル誤記訂正 (TN-SH7-A727A/J)
SH7216 グループ ハードウェアマニュアル誤記訂正 (TN-SH7-A747A/J)
SH7216 グループ ハードウェアマニュアル誤記訂正 (TN-SH7-A754A/J)
SH7216 グループ ハードウェアマニュアル誤記訂正 (TN-SH7-A761A/J)
SH7216/SH7214 グループ ハードウェアマニュアル訂正 (TN-SH7-A762A/J)
周波数制御レジスタ変更時の制限事項及びハードウェアマニュアル誤記訂正 (TN-SH7-A769A/J)
ハードウェアマニュアル誤記訂正 (TN-SH7-A771A/J)
(最新版をルネサス エレクトロニクス ホームページから入手してください。)
- 開発環境マニュアル
SuperH C/C++コンパイラパッケージ V.9.01 ユーザーズマニュアル Rev.1.01
(最新版をルネサス エレクトロニクス ホームページから入手してください。)

ホームページとサポート窓口

- ルネサス エレクトロニクス ホームページ
<http://japan.renesas.com/>
- お問い合わせ先
<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.06.18	—	初版発行
1.01	2010.04.27	3	本文追加修正
		3, 12	補足説明追加
		4~6	フローチャート追加修正
		9	図 6の注意事項修正
		13~25	サンプルプログラムリスト改訂
		26	テクニカルアップデート追加

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違っていると、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更することがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/inquiry>