

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8S / 2200 シリーズ

外部割り込みトリガによるカウントスタート

要旨

外部割り込み (IRQ) 端子へのエッジ入力によりウォッチドッグタイマの動作を開始させます。同タイマがオーバーフローする毎にソフトカウンタ (8 ビット) をインクリメントします。

動作確認デバイス

H8S / 2215

目次

| | |
|--------------------|---|
| 1. 仕様 | 2 |
| 2. 使用機能説明 | 2 |
| 3. 動作説明 | 4 |
| 4. ソフトウェア説明 | 5 |
| 5. フローチャート説明 | 8 |

1. 仕様

- 図 1 に示すように、IRQ0 (39pin) 端子へのエッジ入力により、ウォッチドッグタイマが動作します。
- ウォッチドッグタイマがオーバーフローする事により、割り込みが発生し、RAM 上の 8 ビットカウンタ cnt 内容をインクリメントします。
- cnt が H'FF になると H'00 にセットされ、ウォッチドッグタイマおよび、cnt のカウントアップを繰り返します。

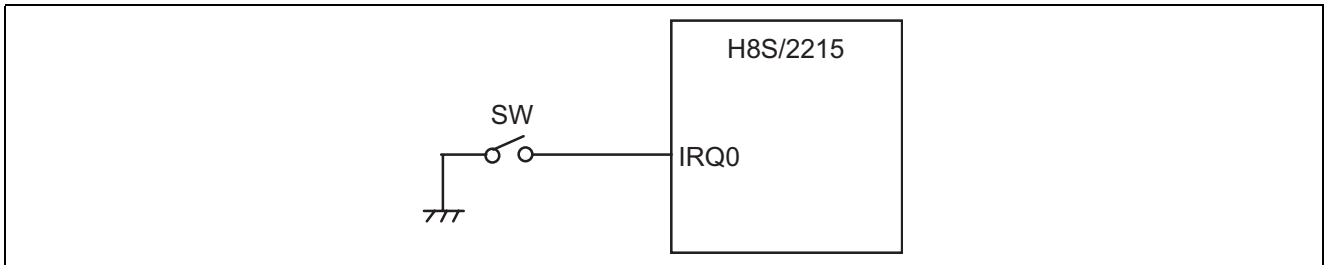


図 1 $\overline{\text{IRQ0}}$ 端子へのエッジ信号入力の一例

2. 使用機能説明

(1) 割り込みコントローラのブロック図を図 2 に示し、以下に割り込みコントローラのレジスタについて説明します。

- システムコントロールレジスタ (SYSCR)
SYSCR は割り込み制御モードの選択、NMI の検出エッジの選択、 $\overline{\text{MRES}}$ 端子入力の許可 / 禁止の選択、内蔵 RAM の有効 / 無効の選択を行います。
- インタラプトプライオリティレジスタ x (IPR x)
IPR は NMI を除く割り込み要因の優先順位 (レベル 7~0) を設定します。各割り込み要因と IPR の対応についてはハードウェアマニュアルを参照願います。ビット 6~4, ビット 2~0 の各 3 ビットに H'0 から H'7 の範囲の値を設定することによって、対応する割り込み要求の優先順位が決まります。
(x : A ~ G, I ~ K, M に対応)
- IRQ イネーブルレジスタ (IER)
IER は IRQ7 ~ IRQ0 割り込み要求をイネーブルにします。
- IRQ センスコントロールレジスタ L (ISCRL)
ISCRL は $\overline{\text{IRQ7}} \sim \overline{\text{IRQ0}}$ 端子から割り込み要求を発生させる要因を選択します。
- IRQ ステータスレジスタ (ISR)
ISR は IRQ7 ~ IRQ0 割り込み要求フラグレジスタです。

【注】 主に本タスクで使用するレジスタについて記述。

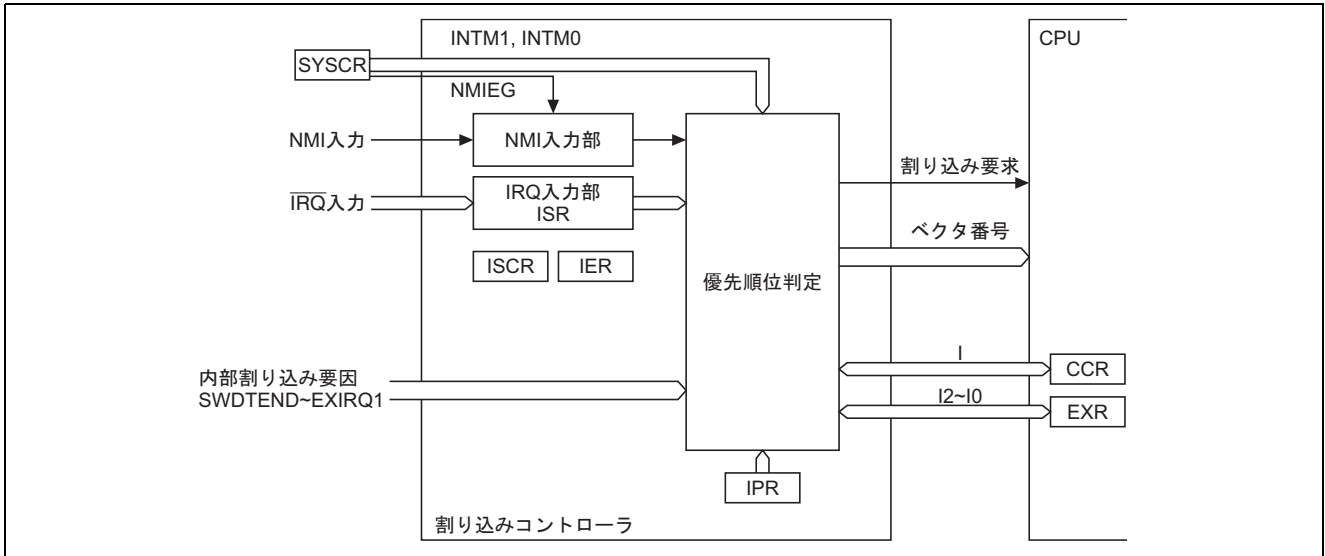


図2 割り込みコントローラのブロック図

(2) 表1に本タスク例の割り込み関連の機能割り付けを示します。

表1 機能割り付け

| 機能 | 機能割り付け |
|-------|---------------------------------------|
| SYSCR | 内蔵RAMを有効, マニュアルリセットを有効に設定 |
| IPRx | 割り込み優先順位を7~0の範囲で設定 初期値は, 最高レベルの7 |
| IER | IRQ0による割り込みをイネーブルに設定 |
| ISCR | IRQ0入力は, 両エッジで割り込み発生に設定 |
| ISR | IRQ0端子からの外部入力信号により割り込みが発生した時, フラグをセット |

3. 動作説明

図3に本タスク例におけるカウント動作を示します。また、図3の動作説明として、ソフトウェアおよび、ハードウェア処理の内容を記します。

- (1) リセット後は、インターバルタイマ等のレジスタ設定し、SWONF = 1 待ちの状態となります。
- (2) IRQ0 (39pin) 端子へエッジ信号 (立ち上がりまたは 立ち下がり) を入力する事により、SWONF に "1" がセットされます。
- (3) ウォッチドッグのインターバルタイマ TCNT がカウントを開始し、オーバフローが発生する事で 8 ビットカウンタ cnt がインクリメントされます。
- (4) cnt = H'FF 後、H'00 にセットされ TCNT および、cnt のカウント動作が繰り返されます。

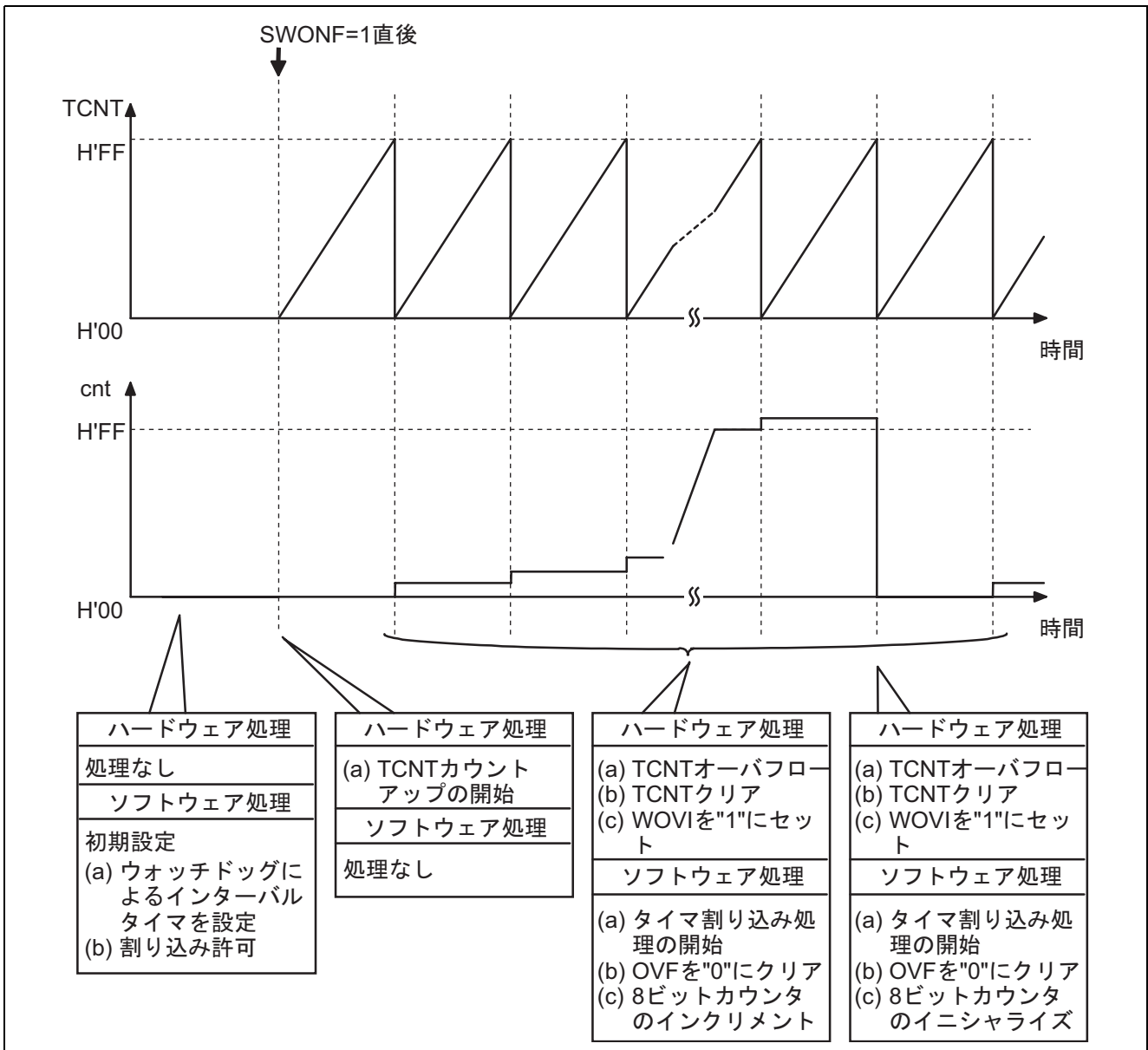


図3 外部割り込みによるカウント動作

4. ソフトウェア説明

4.1 モジュール説明

表 2 に本タスク例のモジュールを示します。

表 2 モジュール説明

| モジュール名 | ラベル名 | 機能 |
|---------|---------|--|
| メインルーチン | main | IRQ0 入力による割り込み許可および、ウォッチドッグタイマの設定後、IRQ0 入力待ち状態となる |
| カウントアップ | intval | ウォッチドッグのインターバル割り込みで、8 ビットカウンタ (cnt) のインクリメント、またはイニシャライズを行う |
| スイッチオン | irq0int | IRQ0 割り込み処理ルーチンで、SWONF を "1" にセット |

4.2 引数の説明

本タスク例では、引数を使用していません。

4.3 使用内部レジスタ説明

本タスク例の割り込み関連の使用内部レジスタを表 3 に示します。

表 3 使用内部レジスタ説明

| レジスタ名 | | 機能 | アドレス | 設定値 |
|-------|--|--|----------------------------|------|
| SYSCR | INTM1 INTM0 | システムコントロールレジスタ 割り込みコントローラの割り込み制御モードを選択します。 : INTM1, 0 = 00 割り込み制御モード 0 : INTM1, 0 = 10 割り込み制御モード 2 注. 01, 11 は, 設定禁止 | H'FFFDE5 ビット 5 ビット 4 | 0, 0 |
| | NMIEG | システムコントロールレジスタ (NMI エッジセレクト) : NMIEG = 0 NMI 入力の立ち下がりエッジで割り込み要求を発生 : NMIEG = 1 NMI 入力の立ち上がりエッジで割り込み要求を発生 | H'FFFDE5 ビット 3 | 0 |
| | MRESE | システムコントロールレジスタ (マニュアルリセット選択ビット) : MRESE = 0 マニュアルリセットを禁止 : MRESE = 1 マニュアルリセットを許可 | H'FFFDE5 ビット 2 | 1 |
| | RAME | システムコントロールレジスタ (RAM イネーブル) : RAME = 0 内蔵 RAM 無効 : RAME = 1 内蔵 RAM 有効 | H'FFFDE5 ビット 0 | 1 |
| IPRA | インタラプトプライオリティレジスタ A : IPR6 ~ 4 = "111 ~ 000" "111" = 優先レベル 7 (最高), "000" = 優先レベル 0 (最低) 対応する IRQ0 割り込み要因の優先順位を設定します | H'FFFEC0 ビット 6 - 4 | 1, 1, 1 (初期値) | |
| IER | IRQ イネーブルレジスタ : IRQnE = 0 のとき, 割り込み要求がディセーブル状態 : IRQnE = 1 のとき, 割り込み要求がイネーブル状態 n = "7 ~ 0" | H'FFFE14 | H'04 | |

表 3 使用内部レジスタ説明 (つづき)

| レジスタ名 | 機能 | アドレス | 設定値 |
|-------|--|-----------------------|--------|
| ISCRL | IRQ センスコントロールレジスタ L : IRQ0SCB, IRQ0SCA = 11 のとき, $\overline{\text{IRQ0}}$ 入力の立ち下がりが, 立ち上がりの両エッジで割り込み要求が発生 | H'FFFE13 | H'03 |
| ISR | IRQ ステータスレジスタ : IRQ nF = 0 のとき, 割り込み要因がなし : IRQ nF = 1 のとき, ISCR で選択した割り込み要因が発生 n = "7 ~ 0" | H'FFFE15 ビット 7 - 0 | 各ビット 0 |

【注】 (初期値) の表示は, 本プログラム内での "設定なし" であり, 初期状態の値を示すものです。

4.4 使用 RAM 説明

本タスク例の使用 RAM を表 4 に示します。

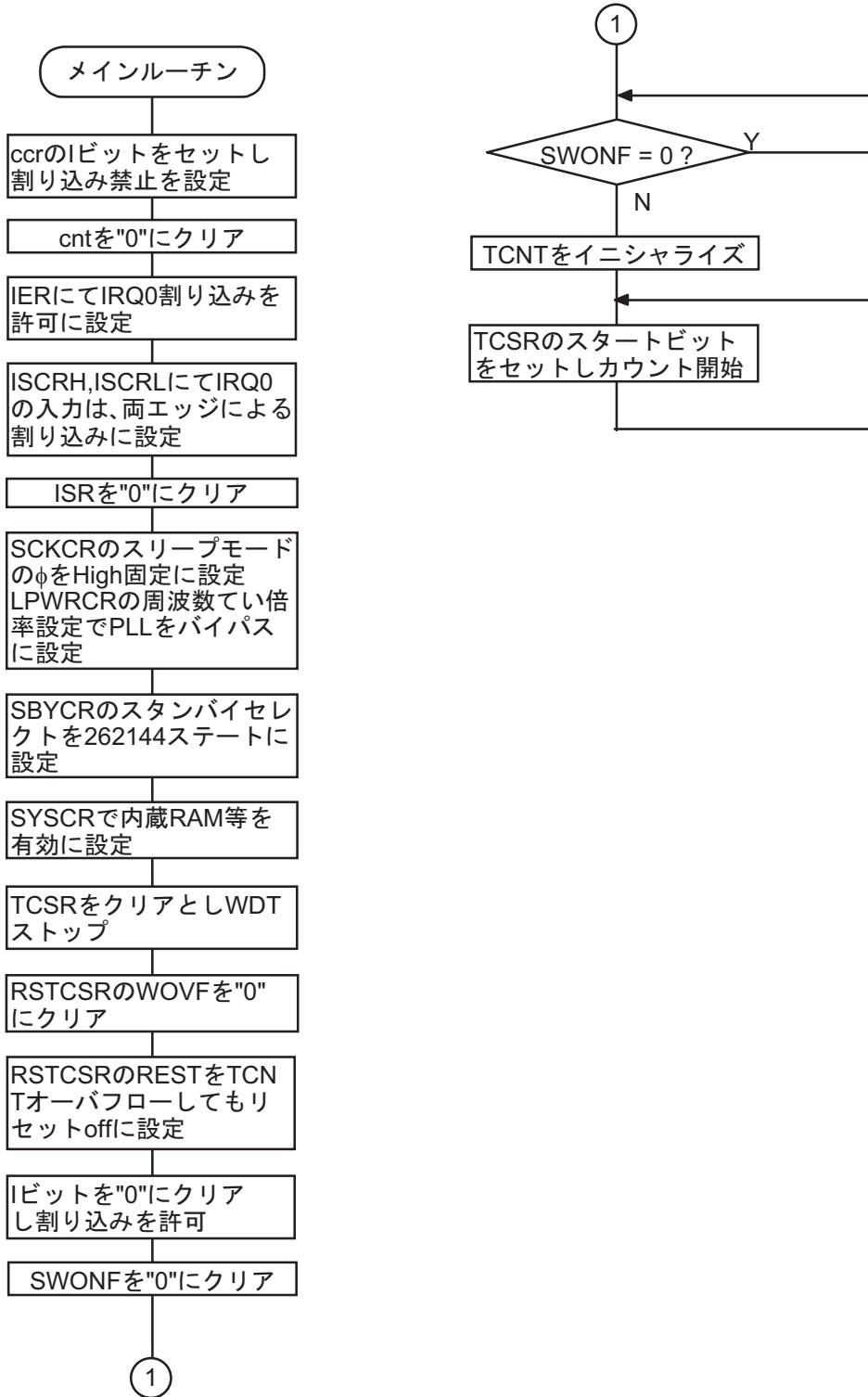
表 4 使用 RAM 説明

| ラベル名 | | 機能 | アドレス | 使用モジュール名 |
|------|-------|---------------------------|-------------------|-------------------|
| cnt | | 割り込み回数カウント用 8 ビットカウンタ | H'FFB000 | カウントアップ |
| USRF | SWONF | スイッチ入力の ON / OFF を判定するフラグ | H'FFB001 ビット 0 | メインルーチン スイッチオン |

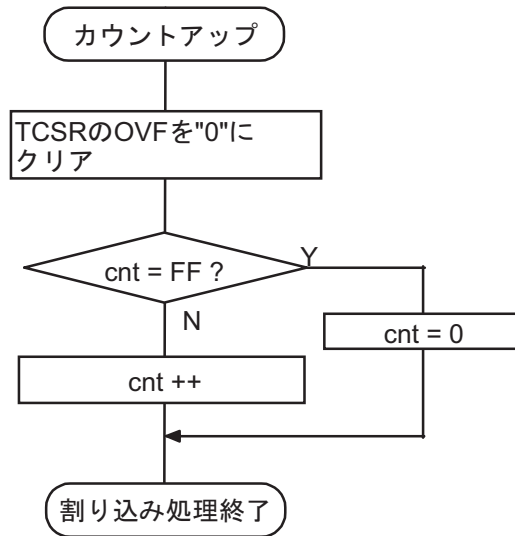
5. フローチャート説明

5.1 メインルーチンおよび、割り込みルーチン

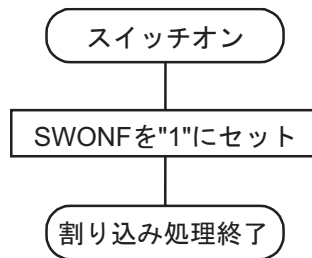
(1) メインルーチン



(2) インターバル割り込み処理ルーチン



(3) IRQ0 割り込み処理ルーチン



改訂記録

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|------|
| | | ページ | ポイント |
| 1.00 | 2004.03.16 | — | 初版発行 |
| | | | |
| | | | |

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。