

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

M16C/80、M32C/8B グループ

M16C/80 と M32C/8B の相違点

1. 要約

この資料は、M16C/80 144ピン版とM32C/8B 144ピン版との機能の相違点を確認する為の参考資料です。各機能の詳細については、ハードウェアマニュアルまたはソフトウェアマニュアルを参照ください。

2. はじめに

この資料は次のマイコンに適用されます。

- マイコン : M16C/80 144ピン版、M32C/8B 144ピン版

このアプリケーションのご利用に際しては、ハードウェアマニュアル、テクニカルアップデートの最新版を参照してください。

3. 概要比較

3.1 機能の概要比較

表 3.1~表 3.2に機能の相違点を示します。

表 3.1 機能の相違点(1)

項目		M16C/80	M32C/8B
基本命令数		106命令	108命令
最小命令実行時間		50ns(f(XIN)=20MHz)	31.3ns(f(CPU)=32MHz / VCC1=3.0~5.5V)
電源系統		1系統(VCC)	2系統(VCC1、VCC2)
電源電圧		4.2V~5.5V(f(XIN)=20MHz時) 2.7V~5.5V(f(XIN)=10MHz時)	VCC1=3.0V~5.5V、VCC2=3.0V~VCC1
消費電流		45mA(5V、f(XIN)=20MHz時) 14mA(3.0V、f(XIN)=10MHz時) 1.5μA(3.0V、f(XCIN)=32kHz、発振能力Low)	26mA(32MHz/VCC1=VCC2=5V) 23mA(32MHz/VCC1=VCC2=3.3V) 110μA(約1MHz/VCC1=VCC2=3.3V、オンチップオシレータ低消費電力モード→ウェイトモード) 8μA(約32kHz/VCC1=VCC2=3.3V、低消費電力モード→ウェイトモード) 4μA(VCC1=VCC2=3.3V、ストップモード)
クロック発生回路	回路数	2回路 ・メインクロック ・サブクロック	4回路 ・メインクロック ・サブクロック ・オンチップオシレータ ・PLL周波数シンセサイザ
	メインクロック最大周波数	20MHz	16MHz
	発振停止検出	なし	メインクロック発振停止
	システムクロック保護機能	なし	あり
パワーコントロール	フラッシュメモリ低速アクセス	なし	あり(フラッシュメモリ版)
	メイン電源回路の停止機能	なし	あり
電圧検出機能		なし	電圧監視割り込み(オプション)(注1)
バス	バスウェイト	ウェイトなし~3ウェイト	1ウェイト~7ウェイト
	リカバリサイクル	なし	挿入可能
	ページモード制御機能	なし	あり(ROMレス版)
ウォッチドッグタイマ	カウントソース	・BCLK (メインクロック、サブクロック)	・CPUクロック (メインクロック、サブクロック、PLL周波数シンセサイザ) ・オンチップオシレータクロック
DMACII		なし	あり
タイマ	カウントソース	f1、f8、f32、fC32	f1、f8、f2n、fC32 (n=0~15、ただしn=0のとき分周なし)

注1. オプション機能をご使用になる場合は、弊社営業窓口までお問い合わせください。

表 3.2 機能の相違点(2)

項目		M16C/80	M32C/8B
三相モータ 制御用タイマ	カウントソース	f1、f8、f32、fC32	f1
	短絡防止時間	あり	あり/なし選択可能
	短絡防止トリガ	固定	選択可能
シリアル インタフェース	動作モード	(クロック同期モード、クロック非同期モード)×2チャンネル (クロック同期モード、クロック非同期モード、I ² C-bus、IEBus(注1)(オプション(注2))、SIMインタフェース)×3チャンネル	(クロック同期モード、クロック非同期モード、I ² C-bus、特殊モード2、GCIモード、SIMモード、IEBus(注1)(オプション(注2)))×5チャンネル
	カウントソース	f1、f8、f32	f1、f8、f2n (n=0~15、ただしn=0のとき分周なし)
A/Dコンバータ	動作クロック φAD	VCC=5VのときfAD、fADの2分周、 fADの4分周、fAD=f(XIN) VCC=3VのときfADの2分周、fADの4分周、fAD=f(XIN)	fAD、fADの2分周、fADの3分周、 fADの4分周、fADの6分周、fADの8分周
	動作モード	5種類	7種類
	アナログ入力 端子	10本 AN_0~AN_7の8本、 拡張入力(ANEX0、ANEX1)	34本 AN_0~AN_7の8本、 AN0_0~AN0_7の8本、 AN2_0~AN2_7の8本、 AN15_0~AN15_7の8本、 拡張入力(ANEX0、ANEX1)
DRAMコントローラ		あり	なし
フラッシュ メモリ(注3)	書き換えモード	CPU書き換えモード (EW0モード)	・EW0モード ・EW1モード
	プログラム方式	ページ単位(256バイト単位)	4バイト単位
	イレーズ方式	一括消去/ブロック消去	ブロック消去
	ソフトウェア コマンド数	8コマンド	9コマンド
	データフラッシュ	なし	4Kバイト×2(ブロックA、ブロックB)
	ユーザROM	64Kバイト×3 32Kバイト×1 16Kバイト×1 8Kバイト×2	64Kバイト×4

注1. IEBus はNEC エレクトロニクス株式会社の商標です。

注2. オプション機能をご使用になる場合は、弊社営業窓口までお問い合わせください。

注3. フラッシュメモリ版のみ

3.2 端子機能比較

表 3.3 に端子機能の相違点を示します。

表 3.3 端子機能の相違点

M16C/80	M32C/8B	相違点
VCC	VCC1,VCC2	【削除】 VCC 【追加】 VCC1/VCC2
P7_3/CTS2/RTS2/TA1IN/ \bar{V}	P7_3/TA1IN/ \bar{V} /CTS2/RTS2/SS2	【追加】 SS2
P7_1/RXD2/SCL2/TA0IN/TB5IN	P7_1/TA0IN/TB5IN/RXD2/SCL2/STXD2	【追加】 STXD2
P7_0/TXD2/SDA2/TA0OUT	P7_0/TA0OUT/TXD2/SDA2/SRXD2	【追加】 SRXD2
P6_7/TXD1	P6_7/TXD1/SDA1/SRXD1	【追加】 SDA1/SRXD1
P6_6/RXD1	P6_6/RXD1/SCL1/STXD1	【追加】 SCL1/STXD1
P6_4/CTS1/RTS1/CTS0/CLKS1	P6_4/CTS1/RTS1/SS1	【削除】 CTS0/CLKS1 【追加】 SS1
P6_3/TXD0	P6_3/TXD0/SDA0/SRXD0	【追加】 SDA0/SRXD0
P6_2/RXD0	P6_2/RXD0/SCL0/STXD0	【追加】 SCL0/STXD0
P6_0/CTS0/RTS0	P6_0/CTS0/RTS0/SS0	【追加】 SS0
P5_6/ALE/ \bar{RAS}	P5_6/ALE	【削除】 \bar{RAS}
P5_2/ \bar{RD} /DW	P5_2/ \bar{RD}	【削除】 DW
P5_1/ \bar{WRH} / \bar{BHE} / \bar{CASH}	P5_1/ \bar{WRH} / \bar{BHE}	【削除】 \bar{CASH}
P5_0/ \bar{WRL} / \bar{WR} / \bar{CASL}	P5_0/ \bar{WRL} / \bar{WR}	【削除】 \bar{CASL}
P4_4/ $\bar{CS3}$ /A20(MA12)	P4_4/ $\bar{CS3}$ /A20	【削除】 MA12
P4_3/A19(MA11)	P4_3/A19	【削除】 MA11
P4_2/A18(MA10)	P4_2/A18	【削除】 MA10
P4_1/A17(MA9)	P4_1/A17	【削除】 MA9
P4_0/A16(MA8)	P4_0/A16	【削除】 MA8
P3_7/A15(MA7)/(D15)	P3_7/A15,[A15/D15]	【削除】 MA7
P3_6/A14(MA6)/(D14)	P3_6/A14,[A14/D14]	【削除】 MA6
P3_5/A13(MA5)/(D13)	P3_5/A13,[A13/D13]	【削除】 MA5
P3_4/A12(MA4)/(D12)	P3_4/A12,[A12/D12]	【削除】 MA4
P3_3/A11(MA3)/(D11)	P3_3/A11,[A11/D11]	【削除】 MA3
P3_2/A10(MA2)/(D10)	P3_2/A10,[A10/D10]	【削除】 MA2
P3_1/A9(MA1)/(D9)	P3_1/A9,[A9/D9]	【削除】 MA1
P3_0/A8(MA0)/(D8)	P3_0/A8,[A8/D8]	【削除】 MA0
P0_7/D7	P0_7/AN0_7/D7	【追加】 AN0_7
P0_6/D6	P0_6/AN0_6/D6	【追加】 AN0_6
P0_5/D5	P0_5/AN0_5/D5	【追加】 AN0_5
P0_4/D4	P0_4/AN0_4/D4	【追加】 AN0_4
P0_3/D3	P0_3/AN0_3/D3	【追加】 AN0_3
P0_2/D2	P0_2/AN0_2/D2	【追加】 AN0_2
P0_1/D1	P0_1/AN0_1/D1	【追加】 AN0_1
P0_0/D0	P0_0/AN0_0/D0	【追加】 AN0_0
P15_7	P15_7/AN15_7	【追加】 AN15_7
P15_6	P15_6/AN15_6	【追加】 AN15_6
P15_5	P15_5/AN15_5	【追加】 AN15_5
P15_4	P15_4/AN15_4	【追加】 AN15_4
P15_3	P15_3/AN15_3	【追加】 AN15_3
P15_2	P15_2/AN15_2	【追加】 AN15_2
P15_1	P15_1/AN15_1	【追加】 AN15_1
P15_0	P15_0/AN15_0	【追加】 AN15_0

4. 詳細比較

4.1 プロセッサモードの相違点

表 4.1 にプロセッサモード関連 SFR の相違点を示します。

表 4.1 プロセッサモード関連 SFR の相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
PM1	0005h		3	予約ビット	SFR 領域ウェイトビット 0: 1 ウェイト 1: 2 ウェイト
			7-6	予約ビット “1” にしてください(フラッシュメモリ版)	予約ビット “0” にしてください

4.2 バスの相違点

表 4.2 にバスの相違点を、表 4.3 にバス関連 SFR の相違点示します。

表 4.2 バスの相違点

項目	M16C/80	M32C/8B
バスウェイト	ウェイトなし~3ウェイト	1ウェイト~7ウェイト
リカバリサイクル	なし	挿入可能
ページモード制御機能	なし	あり (ROM レス版)

表 4.3 バス関連 SFR の相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
WCR	0008h	—	—	M16C/80 のみ	—
EWCR0 EWCR1 EWCR2 EWCR3	—	0048h 0049h 004Ah 004Bh	—	—	M32C/8B のみ
PWCR0	—	004Ch	—	—	M32C/8B のみ (ROM レス版)
PWCR1	—	004Dh	—	—	M32C/8B のみ (ROM レス版)

4.3 クロックの相違点

表 4.4 にクロックの相違点を、表 4.5 にクロック関連SFRの相違点を示します。

表 4.4 クロックの相違点

項目	M16C/80	M32C/8B
クロック発生回路	2回路 ・メインクロック ・サブクロック	4回路 ・メインクロック ・サブクロック ・オンチップオシレータ ・PLL周波数シンセサイザ
メインクロック最大周波数	20MHz	16MHz
発振停止検出機能	なし	あり
XIN-XOUT 駆動能力選択	選択可能	なし
システムクロック保護機能	なし	あり
フラッシュメモリ低速アクセス	なし	あり(フラッシュメモリ版)
メイン電源回路の停止機能	なし	あり

表 4.5 クロック関連SFRの相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
CM0	0006h		7	システムクロック選択ビット 0: XIN、XOUT 選択 1: XCIN、XCOUT 選択	CPUクロック選択ビット0 0: CM21 ビットで選択したクロックを MCDレジスタで分周したクロック 1: サブクロック
CM1	0007h		5	XIN-XOUT 駆動能力選択ビット 0: LOW 1: HIGH	予約ビット “1” にしてください
			7	予約ビット	CPUクロック選択ビット1 0: メインクロック 1: PLLクロック
CM2	—	000Dh	—	—	M32C/8Bのみ
PLC0	—	0026h	—	—	M32C/8Bのみ
PM2	—	0013h	—	—	M32C/8Bのみ
TCSPR	—	035Fh	—	—	M32C/8Bのみ
FMR4	—	0059h	—	—	M32C/8Bのみ(フラッシュメモリ版)
VRCR	—	001Fh	—	—	M32C/8Bのみ

4.4 プロテクトの相違点

表 4.6 にプロテクト関連 SFR の相違点を示します。

表 4.6 プロテクト関連 SFR の相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
PRCR	000Ah		0	CM0、CM1、MCD レジスタへの書き込み許可	CM0、CM1、CM2、MCD、PLC0 レジスタに対する書き込み許可
			1	PM0、PM1 レジスタへの書き込み許可	PM0、PM1、PM2、INVC0、INVC1 レジスタに対する書き込み許可
			3	何も配置されていない	DVCR、LVDC、VR CR レジスタに対する書き込み許可

4.5 割り込みの相違点

表 4.7 に割り込みの相違点、表 4.8 に割り込みベクタの相違点を、表 4.9 に割り込み関連 SFR の相違点を示します。

表 4.7 割り込みの相違点

項目	M16C/80	M32C/8B
特殊割り込みの種類	リセット NMI ウォッチドッグタイマ シングルステップ(注1) アドレス一致	リセット NMI ウォッチドッグタイマ シングルステップ(注1) アドレス一致 発振停止検出 電圧監視 DMACII 転送完了
アドレス一致割り込み	4 アドレス	8 アドレス

注1. 開発ツール専用の割り込みですので、使用しないでください。

表 4.8 割り込みベクタの相違点

ソフトウェア 割り込み番号	ベクタ番号	M16C/80	M32C/8B
17	+68~+71(0044h~0047h)	UART0 送信	UART0 送信、NACK(注1)
18	+72~+75(0048h~004Bh)	UART0 受信	UART0 受信、ACK(注1)
19	+76~+79(004Ch~004Fh)	UART1 送信	UART1 送信、NACK(注1)
20	+80~+83(0050h~0053h)	UART1 受信	UART1 受信、ACK(注1)

注1. I²C モード時、NACK、ACK、スタートコンディション検出、ストップコンディション検出が割り込み要因になります。

表 4.9 割り込み関連SFRの相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
BCN0IC	—	0071h	—	—	M32C/8Bのみ
BCN1IC	—	0091h	—	—	M32C/8Bのみ
ADIC (AD0IC)	0073h		—	シンボル名をADICからAD0ICに変更	
RLVL	009Fh		5	何も配置されていない	DMACII選択ビット 0: 割り込み優先レベル7は割り込みに使用 1: 割り込み優先レベル7はDMACII転送に使用
IFSR	031Fh		6	何も配置されていない	UART0, UART3割り込み要因選択ビット 0: UART3のバス衝突検出、 スタートコンディション検出、 ストップコンディション検出 1: UART0のバス衝突検出、 スタートコンディション検出、 ストップコンディション検出
			7		UART0, UART4割り込み要因選択ビット 0: UART4のバス衝突検出、 スタートコンディション検出、 ストップコンディション検出 1: UART1のバス衝突検出、 スタートコンディション検出、 ストップコンディション検出
RMAD4	—	0028h~ 002Ah	—	—	M32C/8Bのみ
RMAD5	—	002Ch~ 002Eh	—	—	M32C/8Bのみ
RMAD6	—	0038h~ 003Ah	—	—	M32C/8Bのみ
RMAD7	—	003Ch~ 003Eh	—	—	M32C/8Bのみ
AIER	0009h		4	何も配置されていない	アドレス一致割り込み4許可ビット 0: 禁止 1: 許可
			5		アドレス一致割り込み5許可ビット 0: 禁止 1: 許可
			6		アドレス一致割り込み6許可ビット 0: 禁止 1: 許可
			7		アドレス一致割り込み7許可ビット 0: 禁止 1: 許可

4.6 ウォッチドッグタイマの相違点

表 4.10 にウォッチドッグタイマの相違点、表 4.11 にウォッチドッグタイマ関連 SFR の相違点を示します。

表 4.10 ウォッチドッグタイマの相違点

項目	M16C/80	M32C/8B
カウントソース	・ BCLK(メインクロック、サブクロック)	・ CPUクロック(メインクロック、サブクロック、PLL周波数シンセサイザ) ・ オンチップオシレータクロック

表 4.11 ウォッチドッグタイマ関連 SFR の相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
PM2	—	0013h	2	—	WDT カウントソース選択ビット 0: ウォッチドッグタイマの カウントソースは CPU クロック 1: ウォッチドッグタイマの カウントソースは オンチップオシレータクロック

4.7 DMAC の相違点

表 4.12 に DMAC 関連 SFR の相違点を示します。

表 4.12 DMAC 関連 SFR の相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
DM0SL~ DM3SL	0378h~037Bh		4-0	DMA 要求要因選択ビット 01111: UART0 受信 10001: UART1 受信	DMA 要求要因選択ビット 01111: UART0 受信または ACK 割り込み み要求 10001: UART1 受信または ACK 割り込み み要求

4.8 タイマAの相違点

表 4.13にタイマAの相違点を、表 4.14にタイマA関連SFRの相違点を示します。

表 4.13 タイマAの相違点

項目	M16C/80	M32C/8B
カウントソース	f1、f8、f32、fC32	f1、f8、f2n(注1)、fC32

注1. TCSPRレジスタのCNT3~CNT0ビットで分周なし(n=0)または2n分周(n=1~15)を選択できます。

表 4.14 タイマA関連SFRの相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
TAiMR (i=0~4)	0356h~035Ah		7-6	カウントソース選択ビット 00: f1 01: f8 10: f32 11: fC32	カウントソース選択ビット 00: f1 01: f8 10: f2n(注1) 11: fC32
TCSPR	—	035Fh	—	—	M32C/8Bのみ

注1. TCSPRレジスタのCNT3~CNT0ビットで分周なし(n=0)または2n分周(n=1~15)を選択できます。f2nを選択する場合は、TCSPRレジスタのCSTビットを“1”にした後、TCK1~TCK0ビットを“10b”にしてください。

4.9 タイマBの相違点

表 4.15にタイマBの相違点を、表 4.16にタイマB関連SFRの相違点を示します。

表 4.15 タイマBの相違点

項目	M16C/80	M32C/8B
カウントソース	f1、f8、f32、fC32	f1、f8、f2n(注1)、fC32

注1. TCSPRレジスタのCNT3~CNT0ビットで分周なし(n=0)または2n分周(n=1~15)を選択できます。

表 4.16 タイマB関連SFRの相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
TBiMR (i=0~5)	035Bh~035Dh、 031Bh~031Dh		7-6	カウントソース選択ビット 00: f1 01: f8 10: f32 11: fC32	カウントソース選択ビット 00: f1 01: f8 10: f2n(注1) 11: fC32
TCSPR	—	035Fh	—	—	M32C/8Bのみ

注1. TCSPRレジスタのCNT3~CNT0ビットで分周なし(n=0)または2n分周(n=1~15)を選択できます。f2nを選択する場合は、TCSPRレジスタのCSTビットを“1”にした後、TCK1~TC0ビットを“10b”にしてください。

4.10 三相モータ制御用タイマ機能

表 4.17 に三相モータ制御用タイマ機能の相違点を、表 4.18 に三相モータ制御用タイマ機能関連 SFR の相違点を示します。

表 4.17 三相モータ制御用タイマ機能の相違点

項目	M16C/80	M32C/8B
カウントソース	f1、f8、f32、fC32	f1
短絡防止時間	あり	あり/なし選択可能
短絡防止トリガ	固定	選択可能

表 4.18 三相モータ制御用タイマ機能関連 SFR の相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
INVC1	0309h		5	何も配置されていない	短絡防止時間無効ビット 0: 短絡防止時間有効 1: 短絡防止時間無効
			6		短絡防止時間タイマトリガ選択ビット 0: タイマ(A4、A1、A2)のワンショットパルスの立ち下がり 1: 三相出力シフトレジスタ(U、V、W相)出力の立ち上がり
			7		予約ビット
TA1MR TA2MR TA4MR	0357h 0358h 035Ah		7-6	カウントソース選択ビット 00: f1 01: f8 10: f32 11: fC32	カウントソース選択ビット 三相モータ制御用タイマ機能では "00b" (f1)にしてください
TB2MR	035Dh		7-6	カウントソース選択ビット 00: f1 01: f8 10: f32 11: fC32	カウントソース選択ビット 三相モータ制御用タイマ機能では "00b" (f1)にしてください

4.11 シリアルインタフェースの相違点

表 4.19 にシリアルインタフェースの相違点を、表 4.20~表 4.24 にシリアルインタフェース関連 SFR の相違点を示します。

表 4.19 シリアルインタフェースの相違点

項目	M16C/80	M32C/8B
動作モード	UART0、UART1 ・クロック同期モード ・クロック非同期モード(UARTモード) UART2~UART4 ・クロック同期モード ・クロック非同期モード ・I ² C-bus、IEBus(注1)(オプション(注2)) ・SIMインタフェース	UART0~UART4 ・クロック同期モード ・クロック非同期モード(UARTモード) ・I ² C-bus、特殊モード2 ・GCIモード ・SIMモード ・IEBus(注1)(オプション(注2))
カウントソース	f1、f8、f32	f1、f8、f2n (n=0~15、ただしn=0のとき分周なし)
LSBファースト/ MSBファースト選択	・UART0、UART1 クロック同期モード時に選択可能 ・UART2~UART4 クロック同期/UARTモード時に 選択可能	・UART0~UART4 クロック同期/UARTモード時に 選択可能
転送クロック複数端子出力選択	1チャンネル(UART1)	なし
CTS / RTS分離	1チャンネル(UART0)	なし
シリアルデータ論理切り替え	3チャンネル(UART2~UART4)	5チャンネル(UART0~UART4)
スリープモード選択	2チャンネル(UART0、UART1)	なし
TXD、RXD入出力極性切り替え	3チャンネル(UART2~UART4)	5チャンネル(UART0~UART4)
バス衝突検出	3チャンネル(UART2~UART4)	5チャンネル(UART0~UART4)
オーバランエラーの 発生タイミング	・クロック同期/UARTモード UiRBレジスタ(i=0~4)を読む前に次の データがそろった時に発生	・クロック同期モード UiRBレジスタを読む前に次のデータの 7ビット目を受信すると発生 ・UARTモード UiRBレジスタを読む前に次のデータの 最終ストップビットの1つ前のビットを 受信すると発生(2ストップビット選択 時は1ストップビット目)
UARTモード時の RTSi端子“L”出力タイミング	受信完了時	受信バッファ読み出し時
I ² Cモード時のスタートコンディ ション、ストップコンディ ションの自動生成	なし	あり
SDAi遅延のカウントソース	1/f(XIN)	UiBRGカウントソース

注1. IEBus は NEC エレクトロニクス株式会社の商標です。

注2. オプション機能をご使用になる場合は、弊社営業窓口までお問い合わせください。

表 4.20 シリアルインタフェース関連SFRの相違点(1)

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
UCON	0370h	—	—	M16C/80のみ	—
U0TB	0362h~ 0363h	036Ah~ 036Bh	—	アドレス変更	
U1TB	036Ah~ 036Bh	02EAh~ 02EBh	—	アドレス変更	
U0RB	0366h~ 0367h	036Eh~ 036Fh	—	アドレス変更	
			11	何も配置されていない	アービトレーションロスト検出フラグ 0: 未検出(勝) 1: 検出(負)
U1RB	036Eh~ 036Fh	02EEh~ 02EFh	—	アドレス変更	
			11	何も配置されていない	アービトレーションロスト検出フラグ 0: 未検出(勝) 1: 検出(負)
U0MR U1MR	0360h 0368h	0368h 02E8h	—	アドレス変更	
			2-0	シリアルI/Oモード選択ビット 010: 設定しないでください	シリアルインタフェースモード 選択ビット 010: I ² Cモード
			7	スリープ選択ビット 【クロック同期形 シリアルI/Oモード時】 “0”を設定してください 【クロック非同期形 シリアルI/Oモード時】 0: スリープモード解除 1: スリープモード選択	TXD、RXD入出力極性切り替えビット 0: 反転なし 1: 反転あり
U0SMR	—	0367h	—	—	M32C/8Bのみ
U1SMR	—	02E7h	—	—	M32C/8Bのみ
U2SMR U3SMR U4SMR	0337h 0327h 02F7h		3	SCLL同期出力許可ビット 0: 禁止 1: 許可	予約ビット
			7	何も配置されていない	クロック分周同期化ビット 0: 外部クロックを分周しない 1: 外部クロックを2分周する
U0SMR2	—	0366h	—	—	M32C/8Bのみ
U1SMR2	—	02E6h	—	—	M32C/8Bのみ
U2SMR2 U3SMR2 U4SMR2	0336h 0326h 02F6h		7	スタート/ストップコンディション 条件制御ビット I ² Cモード選択時、 “1”に設定してください	外部クロック同期化有効ビット 0: 同期化しない 1: 同期化する
U0SMR3	—	0365h	—	—	M32C/8Bのみ
U1SMR3	—	02E5h	—	—	M32C/8Bのみ

表 4.21 シリアルインタフェース関連SFRの相違点(2)

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
U2SMR3	0335h		0	何も配置されていない	SS機能選択ビット 0: SS機能を使用しない 1: SS機能を使用する
			1		クロック位相設定ビット 0: クロック遅れなし 1: クロック遅れあり
			2		シリアル入出力端子設定ビット 0: TXD2、RXD2を選択(マスターモード) 1: STXD2、SRXD2を選択(スレーブモード)
			3		クロック出力選択ビット 0: CLK2はCMOS出力 1: CLK2はNチャンネルオープンドレイン出力
			4		【特殊モード2】 モードエラーフラグ 0: モードエラーなし 1: モードエラーあり
			7-5		SDA2(TXD2) デジタル遅延値設定ビット 000: 遅延なし 001: 1/f(XIN)の1~2サイクル 010: 1/f(XIN)の2~3サイクル ~ 111: 1/f(XIN)の7~8サイクル
U3SMR3	0325h		7-5	SDA3(TXD3) デジタル遅延値設定ビット 000: 遅延なし 001: 1/f(XIN)の1~2サイクル 010: 1/f(XIN)の2~3サイクル ~ 111: 1/f(XIN)の7~8サイクル	SDA3デジタル遅延値設定ビット BRGカウントソースを基準にSDA3出力を以下のサイクル数遅延します 000: 遅延なし 001: 1~2サイクル ~ 111: 7~8サイクル
U4SMR3	02F5h		7-5	SDA4(TXD4) デジタル遅延値設定ビット 000: 遅延なし 001: 1/f(XIN)の1~2サイクル 010: 1/f(XIN)の2~3サイクル ~ 111: 1/f(XIN)の7~8サイクル	SDA4デジタル遅延値設定ビット BRGカウントソースを基準にSDA4出力を以下のサイクル数遅延します 000: 遅延なし 001: 1~2サイクル ~ 111: 7~8サイクル
U0SMR4	—	0364h	—	—	M32C/8Bのみ
U1SMR4	—	02E4h	—	—	M32C/8Bのみ
U2SMR4	—	0334h	—	—	M32C/8Bのみ
U3SMR4	—	0324h	—	—	M32C/8Bのみ
U4SMR4	—	02F4h	—	—	M32C/8Bのみ

表 4.22 シリアルインタフェース関連SFRの相違点(3)

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
U0C0	0364h	036Ch	—	アドレス変更	
			1-0	BRGカウントソース選択ビット 10: f32を選択	U0BRGカウントソース選択ビット 10: f2nを選択
			2	CTS/RTS機能選択ビット 0: CTS機能を選択 1: RTS機能を選択	CTS機能選択ビット 0: CTS機能を選択する 1: CTS機能を選択しない
			4	CTS/RTS禁止ビット 0: CTS/RTS機能許可 1: CTS/RTS機能禁止	CTS機能禁止ビット 0: CTS機能許可 1: CTS機能禁止
			7	【クロック非同期形 シリアルI/Oモード時】 “0”を設定してください	【UARTモード データ長8ビット時】 ビットオーダ選択ビット 0: LSBファースト 1: MSBファースト
U1C0	036Ch	02ECh	—	アドレス変更	
			1-0	BRGカウントソース選択ビット 10: f32を選択	U1BRGカウントソース選択ビット 10: f2nを選択
			2	CTS/RTS機能選択ビット 0: CTS機能を選択 1: RTS機能を選択	CTS機能選択ビット 0: CTS機能を選択する 1: CTS機能を選択しない
			4	CTS/RTS禁止ビット 0: CTS/RTS機能許可 1: CTS/RTS機能禁止	CTS機能禁止ビット 0: CTS機能許可 1: CTS機能禁止
			7	転送フォーマット選択ビット 【クロック非同期形 シリアルI/Oモード時】 “0”を設定してください	【UARTモード データ長8ビット時】 ビットオーダ選択ビット 0: LSBファースト 1: MSBファースト
U2C0	033Ch		1-0	BRGカウントソース選択ビット 10: f32を選択	U2BRGカウントソース選択ビット 10: f2nを選択
			2	CTS/RTS機能選択ビット 0: CTS機能を選択 1: RTS機能を選択	CTS機能選択ビット 0: CTS機能を選択する 1: CTS機能を選択しない
			4	CTS/RTS禁止ビット 0: CTS/RTS機能許可 1: CTS/RTS機能禁止	CTS機能禁止ビット 0: CTS機能許可 1: CTS機能禁止
			5	何も配置されていない	データ出力選択ビット 0: TXD2 / SDA2端子、SCL2端子は CMOS出力 1: TXD2 / SDA2端子、SCL2端子は Nチャネルオープンドレイン出力
U3C0	032Ch		1-0	BRGカウントソース選択ビット 10: f32を選択	U3BRGカウントソース選択ビット 10: f2nを選択
			2	CTS/RTS機能選択ビット 0: CTS機能を選択 1: RTS機能を選択	CTS機能選択ビット 0: CTS機能を選択する 1: CTS機能を選択しない
			4	CTS/RTS禁止ビット 0: CTS/RTS機能許可 1: CTS/RTS機能禁止	CTS機能禁止ビット 0: CTS機能許可 1: CTS機能禁止

表 4.23 シリアルインタフェース関連SFRの相違点(4)

シンボル	アドレス		Bit	変更箇所			
	M16C/80	M32C/8B		M16C/80	M32C/8B		
U4C0	02FCh		1-0	BRG カウントソース選択ビット 10: f32 を選択	U4BRG カウントソース選択ビット 10: f2n を選択		
			2	CTS/RTS 機能選択ビット 0: CTS 機能を選択 1: RTS 機能を選択	CTS 機能選択ビット 0: CTS 機能を選択する 1: CTS 機能を選択しない		
			4	CTS/RTS 禁止ビット 0: CTS/RTS 機能許可 1: CTS/RTS 機能禁止	CTS 機能禁止ビット 0: CTS 機能許可 1: CTS 機能禁止		
U0BRG	0361h	0369h	—	アドレス変更			
U1BRG	0369h	02E9h	—	アドレス変更			
U0C1	0365h		036Dh		—	アドレス変更	
					4	何も配置されていない	送信割り込み要因選択ビット 0: U0TB レジスタ空 (TI=1) 1: 送信完了 (TXEPT=1)
					5		連続受信モード許可ビット 0: 連続受信モード禁止 1: 連続受信モード許可
					6		データ論理選択ビット 0: 反転なし 1: 反転あり
					7		【特殊モード3】 クロック分周同期化停止ビット 0: 同期化停止 1: 同期化開始 【特殊モード4】 エラー信号出力許可ビット 0: 出力しない 1: 出力する
U1C1	036Dh		02EDh		—	アドレス変更	
					4	何も配置されていない	送信割り込み要因選択ビット 0: U1TB レジスタ空 (TI=1) 1: 送信完了 (TXEPT=1)
					5		連続受信モード許可ビット 0: 連続受信モード禁止 1: 連続受信モード許可
					6		データ論理選択ビット 0: 反転なし 1: 反転あり
					7		【特殊モード3】 クロック分周同期化停止ビット 0: 同期化停止 1: 同期化開始 【特殊モード4】 エラー信号出力許可ビット 0: 出力しない 1: 出力する

表 4.24 シリアルインタフェース関連SFRの相違点(5)

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
U2C1	033Dh		5	UART2連続受信モード許可ビット 【クロック非同期形 シリアルI/Oモード時】 “0”を設定してください	連続受信モード許可ビット 0: 連続受信モード禁止 1: 連続受信モード許可
			7	エラー信号出力許可ビット 【クロック同期形 シリアルI/Oモード時】 “0”を設定してください 【クロック非同期形 シリアルI/Oモード時】 0: 出力しない 1: 出力する	【特殊モード3】 クロック分周同期化停止ビット 0: 同期化停止 1: 同期化開始 【特殊モード4】 エラー信号出力許可ビット 0: 出力しない 1: 出力する
U3C1	032Dh		5	UART3連続受信モード許可ビット 【クロック非同期形 シリアルI/Oモード時】 “0”を設定してください	連続受信モード許可ビット 0: 連続受信モード禁止 1: 連続受信モード許可
			7	エラー信号出力許可ビット 【クロック同期形 シリアルI/Oモード時】 “0”を設定してください 【クロック非同期形 シリアルI/Oモード時】 0: 出力しない 1: 出力する	【特殊モード3】 クロック分周同期化停止ビット 0: 同期化停止 1: 同期化開始 【特殊モード4】 エラー信号出力許可ビット 0: 出力しない 1: 出力する
U4C1	02FDh		5	UART4連続受信モード許可ビット 【クロック非同期形 シリアルI/Oモード時】 “0”を設定してください	連続受信モード許可ビット 0: 連続受信モード禁止 1: 連続受信モード許可
			7	エラー信号出力許可ビット 【クロック同期形 シリアルI/Oモード時】 “0”を設定してください 【クロック非同期形 シリアルI/Oモード時】 0: 出力しない 1: 出力する	【特殊モード3】 クロック分周同期化停止ビット 0: 同期化停止 1: 同期化開始 【特殊モード4】 エラー信号出力許可ビット 0: 出力しない 1: 出力する
IFSR	031Fh		6	何も配置されていない	UART0、UART3割り込み要因 選択ビット 0: UART3のバス衝突検出、 スタートコンディション検出、 ストップコンディション検出 1: UART0のバス衝突検出、 スタートコンディション検出、 ストップコンディション検出
			7		UART0、UART3割り込み要因 選択ビット 0: UART4のバス衝突検出、 スタートコンディション検出、 ストップコンディション検出 1: UART1のバス衝突検出、 スタートコンディション検出、 ストップコンディション検出

4.12 A/Dコンバータ

表 4.25 に A/D コンバータの相違点を、表 4.26~表 4.27 に A/D コンバータ関連 SFR の相違点を示します。

表 4.25 A/Dコンバータの相違点

項目	M16C/80	M32C/8B
最大動作周波数	10MHz	16MHz(VCC1=VCC2=5.0V)
動作クロック φAD	VCC=5V のとき fAD、fAD の 2 分周、 fAD の 4 分周、fAD=f(XIN) VCC=3V のとき fAD の 2 分周、fAD の 4 分周、 fAD=f(XIN)	fAD、fAD の 2 分周、fAD の 3 分周、 fAD の 4 分周、fAD の 6 分周、fAD の 8 分周
動作モード	5種類 ・単発モード ・繰り返しモード ・単掃引モード ・繰り返し掃引モード0 ・繰り返し掃引モード1	7種類 ・単発モード ・繰り返しモード ・単掃引モード ・繰り返し掃引モード0 ・繰り返し掃引モード1 ・マルチポート単掃引モード ・マルチポート繰り返し掃引モード0
アナログ入力端子	10本 AN_0~AN_7の8本、 拡張入力(ANEX0、ANEX1)	34本 AN_0~AN_7の8本、 AN0_0~AN0_7の8本、 AN2_0~AN2_7の8本、 AN15_0~AN15_7の8本、 拡張入力(ANEX0、ANEX1)
A/D変換開始条件	・ソフトウェアトリガ ・外部トリガ(再トリガ可能)	・ソフトウェアトリガ ・外部トリガ(再トリガ可能) ・ハードウェアトリガ(再トリガ可能)
DMAC利用モード	なし	あり

表 4.26 A/Dコンバータ関連 SFR の相違点(1)

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
ADCON0 (AD0CON0)	0396h		—	シンボル名を ADCON0 から AD0CON0 に変更	
			0	アナログ入力端子選択ビット	アナログ入力端子選択ビット
			1	000: AN_0 を選択	000: ANi_0(i=なし,0,2,15)
			2	~	~
				111: AN_7 を選択	111: ANi_7
			3	A/D動作モード選択ビット0 00: 単発モード 01: 繰り返しモード	A/D動作モード選択ビット0 AD0CON3 レジスタの MSS ビット=1 00: 設定しないでください 01: 設定しないでください
			4	10: 単掃引モード 11: 繰り返し掃引モード0、 繰り返し掃引モード1	10: マルチポート単掃引モード 11: マルチポート繰り返し掃引モード0
5	トリガ選択ビット 0: ソフトウェアトリガ 1: ADTRG によるトリガ	トリガ選択ビット 0: ソフトウェアトリガ 1: 外部トリガ、ハードウェアトリガ			
7	周波数選択ビット0 0: fAD/4 を選択 1: fAD/2 を選択	周波数選択ビット0(注1)			

注1. φAD は、AD0CON0 レジスタの周波数選択ビット0、AD0CON1 レジスタの周波数選択ビット1、AD0CON3 レジスタの周波数選択ビット2の組み合わせで選択できます。詳細はハードウェアマニュアルを参照してください。

表 4.27 A/Dコンバータ関連SFRの相違点(2)

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
ADCON1 (AD0CON1)	0397h		—	シンボル名をADCON1からAD0CON1に変更	
			0	A/D掃引端子選択ビット 単掃引、繰り返し掃引モード0 選択時 00: AN_0、AN_1(2端子) ~ 11: AN_0~AN_7(8端子)	A/D掃引端子選択ビット 単掃引モード、繰り返し掃引モード0 選択時 00: ANi_0、ANi_1(i=なし,0,2,15) ~ 11: ANi_0~ANi_7
			1	繰り返し掃引モード1 選択時 00: AN_0(1端子) ~ 11: AN_0~AN_3(4端子)	繰り返し掃引モード1 選択時 00: ANi_0 ~ 11: ANi_0~ANi_3 マルチポート単掃引モード、 マルチポート繰り返し掃引 モード0選択時 “11b”にしてください
			4	周波数選択ビット1 0: fAD/2またはfAD/4を選択 1: fADを選択	周波数選択ビット1(注1)
ADCON2 (AD0CON2)	0394h		—	シンボル名をADCON2からAD0CON2に変更	
			1	予約ビット	アナログ入力ポート選択ビット AD0CON3レジスタのMSSビットが “0”の場合 00: AN_0~AN_7、ANEX0、ANEX1 01: AN15_0~AN15_7 10: AN0_0~AN0_7 11: AN2_0~AN2_7
			2		AD0CON3レジスタのMSSビットが “1”の場合 “01b”にしてください
			5	何も配置されていない	外部トリガ要因選択ビット 0: ADTRGを選択 1: 三相モータ制御用タイマ (ICTB2レジスタカウンタ後)の タイマB2割り込み要求を選択
AD0CON3	—	0395h	—	—	M32C/8Bのみ
AD0CON4	—	0392h	—	—	M32C/8Bのみ

注1. φADは、AD0CON0レジスタの周波数選択ビット0、AD0CON1レジスタの周波数選択ビット1、AD0CON3レジスタの周波数選択ビット2の組み合わせで選択できます。詳細はハードウェアマニュアルを参照してください。

4.13 プログラマブル入出力ポートの相違点

表 4.28~表 4.30 にプログラマブル入出力ポート関連SFRの相違点を示します。

表 4.28 プログラマブル入出力ポート関連SFRの相違点 (1)

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
PS0	03B0h		0	ポートP6_0出力機能選択ビット 0: 入出力ポート 1: RTS0出力	ポートP6_0出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL0_0ビットで選択
			1	ポートP6_1出力機能選択ビット 0: 入出力ポート 1: CLK0出力	ポートP6_1出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL0_1ビットで選択
			2	何も配置されていない	ポートP6_2出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL0_2ビットで選択
			3	ポートP6_3出力機能選択ビット 0: 入出力ポート 1: TXD0出力	ポートP6_3出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL0_3ビットで選択
			4	ポートP6_4出力機能選択ビット 0: 入出力ポート 1: 周辺機能出力(PSL0_4有効)	ポートP6_4出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL0_4ビットで選択
			5	ポートP6_5出力機能選択ビット 0: 入出力ポート 1: CLK1出力	ポートP6_5出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL0_5ビットで選択
			6	何も配置されていない	ポートP6_6出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL0_6ビットで選択
			7	ポートP6_7出力機能選択ビット 0: 入出力ポート 1: TXD1出力	ポートP6_7出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL0_7ビットで選択
PS1	03B1h		0	ポートP7_0出力機能選択ビット 0: 入出力ポート 1: 周辺機能出力(PSL1_0有効)	ポートP7_0出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL1_0ビットで選択
			1	ポートP7_1出力機能選択ビット 0: 入出力ポート 1: SCL2出力	ポートP7_1出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL1_1ビットで選択
			2	ポートP7_2出力機能選択ビット 0: 入出力ポート 1: 周辺機能出力(PSL1_2、PSC_0有効)	ポートP7_2出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL1_2ビットで選択
			3	ポートP7_3出力機能選択ビット 0: 入出力ポート 1: 周辺機能出力(PSL1_3有効)	ポートP7_3出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL1_3ビットで選択
			4	ポートP7_4出力機能選択ビット 0: 入出力ポート 1: 周辺機能出力(PSL1_4有効)	ポートP7_4出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL1_4ビットで選択
			5	ポートP7_5出力機能選択ビット 0: 入出力ポート 1: W相出力	ポートP7_5出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL1_5ビットで選択
			6	ポートP7_6出力機能選択ビット 0: 入出力ポート 1: TA3OUT出力	ポートP7_6出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL1_6ビットで選択
			7	何も配置されていない	ポートP7_7出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: 設定しないでください

表 4.29 プログラマブル入出力ポート関連SFRの相違点(2)

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
PS2	03B4h		1	ポートP8_1出力機能選択ビット 0: 入出力ポート 1: \bar{U} 相出力	ポートP8_1出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL2_1ビットで選択
PS3	03B5h		0	ポートP9_0出力機能選択ビット 0: 入出力ポート 1: CLK3出力	ポートP9_0出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL3_0ビットで選択
			2	ポートP9_2出力機能選択ビット 0: 入出力ポート 1: TXD3(SDA3)出力	ポートP9_2出力機能選択ビット 0: 入出力ポート/周辺機能入力 1: PSL3_2ビットで選択
PSL0	03B2h		0	何も配置されていない	ポートP6_0出力周辺機能選択ビット 0: RTS0 1: 設定しないでください
			1		ポートP6_1出力周辺機能選択ビット 0: CLK0出力 1: 設定しないでください
			2		ポートP6_2出力周辺機能選択ビット 0: SCL0出力 1: STXD0
			3		ポートP6_3出力周辺機能選択ビット 0: TXD0/SDA0出力 1: 設定しないでください
			4	ポートP6_4出力周辺機能選択ビット 0: $\overline{RTS1}$ 出力 1: CLK5出力	ポートP6_4出力周辺機能選択ビット 0: RTS1 1: 設定しないでください
			5	何も配置されていない	ポートP6_5出力周辺機能選択ビット 0: CLK1出力 1: 設定しないでください
			6		ポートP6_6出力周辺機能選択ビット 0: SCL1出力 1: STXD1
			7		ポートP6_7出力周辺機能選択ビット 0: TXD1/SDA1出力 1: 設定しないでください

表 4.30 プログラマブル入出力ポート関連SFRの相違点(3)

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
PSL1	03B3h		0	ポートP7_0出力周辺機能選択ビット 0: TXD2(SDA2)出力 1: TA0OUT出力	ポートP7_0出力周辺機能選択ビット 0: PSC_0ビットで選択 1: TA0OUT出力
			1	何も配置されていない	ポートP7_1出力周辺機能選択ビット 0: PSC_1ビットで選択 1: STXD2
			2	ポートP7_2出力周辺機能選択ビット 0: ポートP7_2出力周辺機能第二選択ビット(PSC_0)有効 1: TA1OUT出力	ポートP7_2出力周辺機能選択ビット 0: PSC_2ビットで選択 1: TA1OUT出力
			3	ポートP7_3出力周辺機能選択ビット 0: $\overline{\text{RTS2}}$ 出力 1: $\overline{\text{V}}$ 相出力	ポートP7_3出力周辺機能選択ビット 0: $\overline{\text{PSC_3}}$ ビットで選択 1: $\overline{\text{V}}$
			4	ポートP7_4出力周辺機能選択ビット 0: TA2OUT出力 1: W相出力	ポートP7_4出力周辺機能選択ビット 0: PSC_4ビットで選択 1: W
			5	何も配置されていない	ポートP7_5出力周辺機能選択ビット 0: $\overline{\text{W}}$ 1: 設定しないでください
			6		ポートP7_6出力周辺機能選択ビット 0: 設定しないでください 1: TA3OUT出力
PSL2	03B6h		1	何も配置されていない	ポートP8_1出力周辺機能選択ビット 0: $\overline{\text{U}}$ 1: 設定しないでください
PSL3	03B7h		0	何も配置されていない	ポートP9_0出力周辺機能選択ビット 0: CLK3出力 1: 設定しないでください
			2	何も配置されていない	ポートP9_2出力周辺機能選択ビット 0: TXD3/SDA3出力 1: 設定しないでください
PSC	03AFh		0	ポートP7_2出力周辺機能第二選択ビット(PS1_2=1、PSL1_2=0のとき有効) 0: CLK2出力 1: V相出力	ポートP7_0出力周辺機能選択ビット 0: TXD2/SDA2出力 1: 設定しないでください
			1	何も配置されていない	ポートP7_1出力周辺機能選択ビット 0: SCL2出力 1: 設定しないでください
			2		ポートP7_2出力周辺機能選択ビット 0: CLK2出力 1: V
			3		ポートP7_3出力周辺機能選択ビット 0: RTS2 1: 設定しないでください
			4		ポートP7_4出力周辺機能選択ビット 0: TA2OUT出力 1: 設定しないでください
			7	キー入力割り込み禁止ビット 0: キー入力割り込み信号の入力許可 1: キー入力割り込み信号の入力禁止	ポートP10_4~P10_7入力周辺機能選択ビット 0: P10_4~P10_7または $\overline{\text{KI0}}\sim\overline{\text{KI3}}$ 1: AN_4~AN_7

表 4.31 に未使用端子の処理例の相違点を示します。

表 4.31 未使用端子の処理例の相違点

動作モード	端子名	M16C80	M32C8B
シングルチップモード	NMI	抵抗を介してVCCに接続	抵抗を介してVCC1に接続
	AVCC	VCCに接続	VCC1に接続
メモリ拡張モード、 マイクロプロセッサ モード	HOLD	抵抗を介してVCCに接続	抵抗を介してVCC2に接続
	RDY		
	NMI		抵抗を介してVCC1に接続
	AVCC	VCCに接続	VCC1に接続

4.14 フラッシュメモリの相違点(フラッシュメモリ版)

4.14.1 フラッシュメモリの相違点

表 4.32 にフラッシュメモリの相違点、表 4.33 にフラッシュメモリ関連SFRの相違点、表 4.34 にソフトウェアコマンドの相違点を示します。

表 4.32 フラッシュメモリの相違点

項目	M16C/80	M32C/8B
書き換えモード	・EW0モード(CPU書き換えモード)	・EW0モード ・EW1モード
プログラム方式	ページ単位(256バイト単位)	4バイト単位
イレーズ方式	一括消去/ブロック消去	ブロック消去
ソフトウェアコマンド数	8コマンド	9コマンド
データフラッシュ	なし	4Kバイト×2(ブロックA、ブロックB)
ユーザROM	64Kバイト×3 32Kバイト×1 16Kバイト×1 8Kバイト×2	64Kバイト×4
ステータスレジスタ	ビット3: ブロックステータスアフトプログラム	ビット3: 予約ビット

表 4.33 フラッシュメモリ関連SFRの相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
FMR0	0377h	0057h	—	アドレス変更	
			3	フラッシュメモリリセットビット 0: 通常動作 1: リセット	フラッシュメモリ停止ビット 0: フラッシュメモリ動作 1: フラッシュメモリ停止 (低消費電力状態、 フラッシュメモリ初期化)
			6	何も配置されていない	プログラムステータスフラグ 0: 正常終了 1: エラー終了
			7		イレーズステータスフラグ 0: 正常終了 1: エラー終了
FMR1	0376h	0055h	—	アドレス変更	
			3	フラッシュメモリ供給電源offビット 0: フラッシュメモリ供給電源接続 1: フラッシュメモリ供給電源off	予約ビット
			6	予約ビット	ロックビットステータスフラグ 0: ロック 1: 非ロック
FMR2	—	0052h	—	—	M32C/8Bのみ
FMR3	—	0050h	—	—	M32C/8Bのみ

表 4.34 ソフトウェアコマンドの相違点

ソフトウェア コマンド	マイコン	第1バスサイクル		第2バスサイクル		第3バスサイクル	
		アドレス	データ	アドレス	データ	アドレス	データ
ページプログラム	M16C/80	FA	xx41h	WA0	WD0	WD1	WD1
	M32C/8B	—					
プログラム	M16C/80	—					
	M32C/8B	WA0	xx41h	WA0	WD0	WA1	WD1
イレーズ全アン ロックブロック	M16C/80	FA	xxA7h	FA	xxD0h		
	M32C/8B	—					
ロックビット プログラム	M16C/80	FA	xx77h	BA	xxD0h		
	M32C/8B	BA0	xx77h	BA0	xxD0h		
リードロック ビットステータス	M16C/80	FA	xx71h	BA	D6		
	M32C/8B (注1)	FA	xx71h	BA0	xxD0h		
	M32C/8B (注2)	FA	xx71h	BA1	RD0		
プロテクトビット プログラム	M16C/80	—					
	M32C/8B	PBA	xx67h	PBA	xxD0h		
リードプロテクト ビットステータス	M16C/80	—					
	M32C/8B	FA	xx61h	PBA	RD1		

注1. FMR3レジスタのFMR31ビットが“1”(FMR1レジスタのFMR16ビットで読み出し)の場合です。

注2. FMR3レジスタのFMR31ビットが“0”(データバス経由で読み出し)の場合です。

FA : ユーザROM領域内の任意の偶数番地

xx : コマンドコード上位8ビット(無視されます)

WA : ライトアドレス

WD : ライトデータ

WAとWDは00hからFEh(バイトアドレス。ただし、偶数アドレス)へ順番に設定してください。

ページサイズは256バイトです。

BA : ブロックアドレス(各ブロックの最大アドレスを入力してください。ただし、偶数アドレス)

D6 : ブロックロックステータスに対応します。D6=1:非ブロックロック、D6=0:ブロックロック

WA0 : 下位16ビット書き込み番地

・番地の最下位2ビットを“00b”にしてください。

・第1バスサイクルのアドレスは、第2バスサイクルのアドレスと同一偶数番地にしてください。

WA1 : 上位16ビット書き込み番地

・番地の最下位2ビットを“10b”にしてください。

・WA0とWA1は連続した偶数番地にしてください。

WD0 : 書き込みデータ下位16ビット

WD1 : 書き込みデータ上位16ビット

BA0 : ブロックの最上位偶数番地

BA1 : ブロック内の任意の偶数番地

PBA : プロテクトビットのアドレス

RD0 : 読み出しデータ(ビット6がロックビットデータ)

RD1 : 読み出しデータ(ビット6がプロテクトビットデータ)

4.14.2フラッシュメモリブロックの相違点

図 4.1 にブロック構成の相違点を示します。

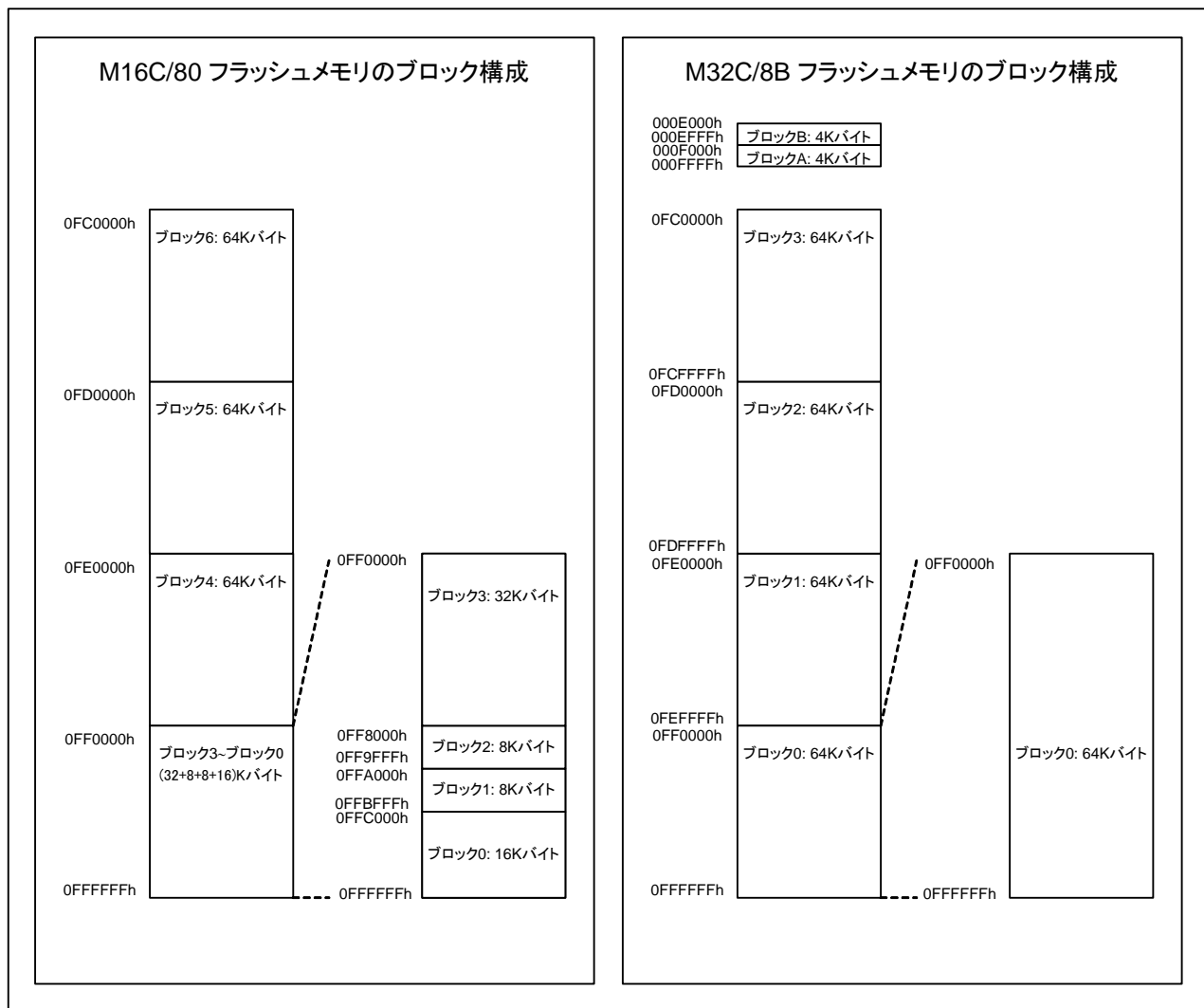


図 4.1 ブロック構成の相違点

4.14.3 ROMコードプロテクトの相違点

表 4.35にROMコードプロテクトSFRの相違点を示します。

表 4.35 ROMコードプロテクトSFRの相違点

シンボル	アドレス		Bit	変更箇所	
	M16C/80	M32C/8B		M16C/80	M32C/8B
ROMCP	0FFFFFFh	—	—	M16C/80のみ	—

M32C/8B フラッシュメモリは、各ブロックにプロテクトビットが2ビットずつあります。表 4.36にプロテクトビットのアドレスを示します。表 4.36に示すプロテクトビットのうち、いずれか1つでも“0”（プロテクト状態）にすると、全ブロックがプロテクトされます。

プロテクトビットを“0”にするには、プロテクトビットプログラムコマンドを実行してください。また、セキュリティ向上のため、ROMコードプロテクト機能を使用する場合は、表 4.36に示しているすべてのプロテクトビットを“0”にしてください。

表 4.36 M32C/8B ROMコードプロテクト機能

ブロック	プロテクトビット1	プロテクトビット0
ブロックB	00E300h	00E100h
ブロックA	00F300h	00F100h
ブロック3	FC0300h	FC0100h
ブロック2	FD0300h	FD0100h
ブロック1	FE0300h	FE0100h
ブロック0	FF0300h	FF0100h

4.15 M32C/8Bで追加された機能

M32C/8Bで追加された周辺機能は次のとおりです。

- ・電圧監視機能
- ・DMACII

4.16 開発ツールの相違点

表 4.37に開発ツールの相違点を示します。

表 4.37 開発ツールの相違点

ツール種類名	M16C/80	M32C/8B
シミュレータデバッグ	M3T-PD308SIM	M32Cシリーズ用Cコンパイラパッケージ(M3T-NC308WA)に含まれる
エミュレータデバッグ	M3T-PD308	PC7501エミュレータデバッグ
エミュレータ	PC4701U	PC7501
エミュレーションポッド、エミュレーションプローブ	M30803T-RPD-E	R0E3308B0EPB00
コンパクトエミュレータ	M30800T-CPE	—
オンチップデバッグエミュレータ	M3A-0665 FoUSB	E8a

5. 参考ドキュメント

ハードウェアマニュアル

M16C/80 グループハードウェアマニュアルRev.1.00

M32C/8B グループハードウェアマニュアルRev.1.00

(最新版をルネサス テクノロジホームページから入手してください。)

テクニカルニュース/テクニカルアップデート

(最新の情報をルネサス テクノロジホームページから入手してください。)

ホームページとサポート窓口

ルネサス テクノロジホームページ
<http://japan.renesas.com/>

お問合せ先
<http://japan.renesas.com/inquiry>
csc@renesas.com

改訂記録	M16C/80、M32C/8B グループ M16C/80 と M32C/8B の相違点
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2010.02.01	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444