

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

アプリケーション・ノート

78K0/Kx2-L

サンプル・プログラム(シリアル・インタフェースIICA)

マスタ通信編

この資料は、サンプル・プログラムの動作概要や使用方法、およびシリアル・インタフェースIICAの設定方法や活用方法を説明したものです。サンプル・プログラムでは、I²Cバスでのマスタ動作で、16バイトのデータの送受信を行います。なお、通信開始のタイミングは約5 ms周期とし、送信と受信を交互に行います。

対象デバイス

78K0/KY2-Lマイクロコントローラ
 78K0/KA2-Lマイクロコントローラ
 78K0/KB2-Lマイクロコントローラ
 78K0/KC2-Lマイクロコントローラ

目次

第1章 概要 ... 3	
1.1 初期設定の主な内容 ... 4	
1.2 メイン・ループ以降の内容 ... 4	
第2章 回路イメージ ... 5	
2.1 回路イメージ ... 5	
2.2 マイコン以外の使用デバイス ... 6	
第3章 ソフトウェアについて ... 7	
3.1 ファイル構成 ... 7	
3.2 使用する内蔵周辺機能 ... 7	
3.3 初期設定と動作概要 ... 8	
3.4 フロー・チャート ... 9	
第4章 設定方法について ... 12	
4.1 シリアル・インタフェースIICAの設定... 12	
4.2 ソフトウェア記述例 ... 24	
第5章 関連資料 ... 30	
付録A プログラム・リスト ... 31	
付録B 78K0/KC2-Lの44ピン製品を使用する場合 ... 62	
付録C 改版履歴 ... 63	

- 本資料に記載されている内容は2009年5月現在のものです、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っていません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないように、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

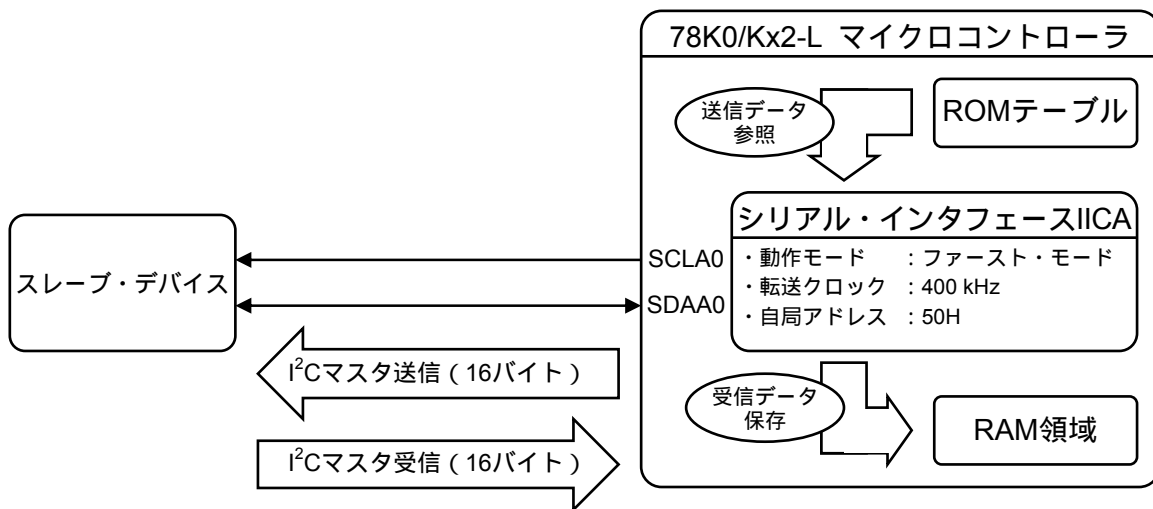
- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E0710J

第1章 概 要

このサンプル・プログラムは、シリアル・インタフェースIICAの使用例を示しています。I²Cバスでのマスタ動作で、16バイトのデータの送受信を行います。なお、通信開始のタイミングは約5 ms周期とし、送信と受信を交互に行います。

【 動作概要 】



注意 I²Cバスの定義については、[78K0/Kx2-L ユーザーズ・マニュアル](#)を参照してください。

1.1 初期設定の主な内容

初期設定の主な内容は、次のとおりです。

< オプション・バイトでの設定 >

低速内蔵発振器の動作をソフトウェアにより停止可能に設定

ウォッチドッグ・タイマの動作禁止

高速内蔵発振クロック周波数を8 MHzに設定

LVIデフォルト・スタート機能停止

< リセット解除後の初期化処理での設定 >

ROM/RAMサイズの設定

入出力ポートの設定

低電圧検出回路^{注1}を使用した2.7 V V_{DD}の確認

CPUクロックおよび周辺ハードウェア・クロックを高速内蔵発振クロック動作に設定（8 MHz）

使用しない周辺ハードウェアの動作禁止

シリアル・インタフェースIICAの設定

- ・動作モードをファースト・モード，転送クロックを400 kHzに設定

- ・自局アドレスを50Hに設定

- ・P60/SCLA0，P61/SDAA0をI²C用に設定

- ・INTIICA0割り込み許可^{注2}

8ビット・タイマH1^{注3}をI²Cの通信動作のトリガ用に約5 msのインターバル動作に設定

注1. 低電圧検出回路についての詳細は、[78K0/Kx2-L ユーザーズ・マニュアル](#)を参照してください。

2. このサンプル・プログラムでは、データ通信完了待ちの間、HALTモードに移行し、データ通信完了時のINTIICA0割り込みにより、HALTモードの解除を行っています。このサンプル・プログラムに別の割り込みを追加する場合、INTIICA0割り込みによるHALTモードの解除に影響が出ないようにしてください。

3. 8ビット・タイマH1についての詳細は、[78K0/Kx2-L ユーザーズ・マニュアル](#)を参照してください。

1.2 メイン・ループ以降の内容

初期設定完了後は、STOPモードに移行します。STOPモードに移行したあと、約5 ms周期のINTTMH1割り込みにより、STOPモードを解除し、I²Cの送信動作を開始します。送信データは16バイト、送信先のスレーブ・アドレスはA0Hとしています。なお、送信が正常に完了しなかった場合、送信動作のリスタートを行います。リスタートの回数は3回までとしています。送信動作完了後、再びSTOPモードへの移行と約5 ms周期のINTTMH1割り込みによる解除を行い、I²Cの受信動作を開始します。受信動作では、16バイトまでデータ受信を行い、受信データはRAMに保存します。

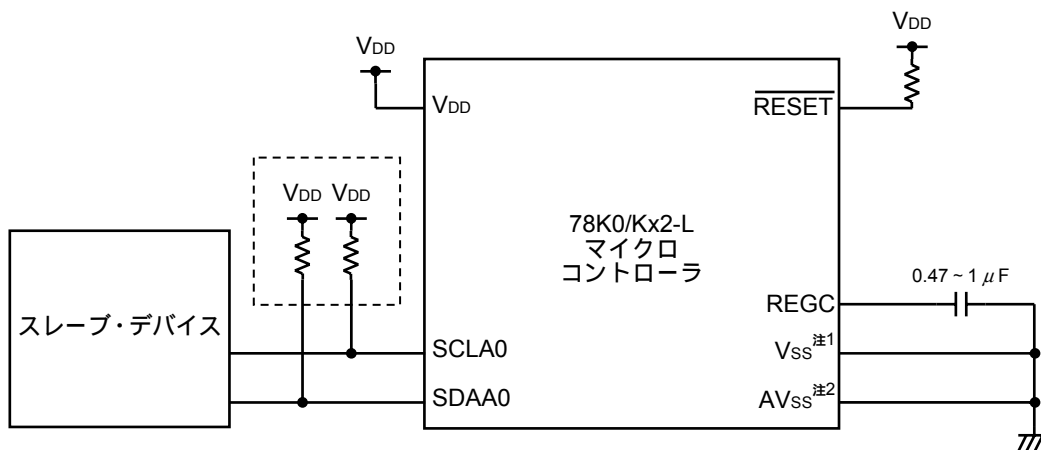
以降は、同様に約5 ms周期で送信動作と受信動作を交互に行います。

第2章 回路イメージ

この章では、このサンプル・プログラムで使用する場合の回路イメージを説明します。

2.1 回路イメージ

回路イメージを次に示します。



- 注1. 78K0/KY2-L, 78K0/KA2-Lの場合はAV_{SS}と兼用しています。
2. 78K0/KB2-L, 78K0/KC2-Lのみ。

注意1. 2.94 V V_{DD} 5.5 Vの電圧範囲で使用してください。

- REGCはコンデンサ (0.47 ~ 1 μ F) を介し、 V_{SS} に接続してください。
- 78K0/KY2-Lと78K0/KA2-Lの V_{SS} は、A/Dコンバータのグランド電位と兼用しています。 V_{SS} を必ず安定しているGNDに接続してください。
- AV_{SS}端子は V_{SS} と同電位にし、GNDに直接接続してください (78K0/KB2-L, 78K0/KC2-Lマイクロコントローラのみ)。
- AV_{REF}端子は V_{DD} に直接接続してください。
- 回路イメージ中に記載のない未使用端子は以下のように処理してください。
 - ・出力ポート : 出力モードに設定し、オープン (未接続) にしてください
 - ・入力ポート : 個別に抵抗を介して、 V_{DD} または V_{SS} に接続してください
- シリアル・クロック・ラインおよびシリアル・データ・バス・ラインに接続するプルアップ抵抗 (図中の破線の部分) の抵抗値は、 I^2C バスの電圧、 I^2C バスの静電容量、および転送クロックに応じて調整してください。なお、このサンプル・プログラムでは、2 ~ 10 k の抵抗を使用します。
- このサンプル・プログラムでは、P121/X1/TOOLC0端子、およびP122/X2/EXCLK/TOOLD0端子をオンチップ・デバッグ用に使用します。

2.2 マイコン以外の使用デバイス

マイコン以外の使用デバイスを次に示します。

(1) スレーブ・デバイス



I²Cのマスタ通信の相手として、スレーブ送受信を行うデバイスを使用します。

第3章 ソフトウェアについて

この章では、ダウンロードする圧縮ファイルのファイル構成、使用するマイコンの内蔵周辺機能、サンプル・プログラムの初期設定と動作概要、およびフロー・チャートを説明します。

3.1 ファイル構成

ダウンロードする圧縮ファイルのファイル構成は、次のようになっています。

ファイル名	説明	同封圧縮 (*.zip) ファイル	
			
main.asm (アセンブリ言語版) ----- main.c (C言語版)	マイコンのハードウェア初期化処理とメイン処理のソース・ファイル	注	注
op.asm	オプション・バイト設定用アセンブラ・ソース・ファイル (ウォッチドッグ・タイマの設定, 低速内蔵発振器の設定, 高速内蔵発振クロック周波数の選択などを行います)		
Kx2-L_IICAM.prw	統合開発環境 PM+用ワーク・スペース・ファイル		
Kx2-L_IICAM.prj	統合開発環境 PM+用プロジェクト・ファイル		

注 アセンブリ言語版には「main.asm」、C言語版には「main.c」が同封されています。

備考



: ソース・ファイルのみ同封



: 統合開発環境 PM+で使用するファイルを同封

3.2 使用する内蔵周辺機能

このサンプル・プログラムでは、マイコンに内蔵する次の周辺機能を使用します。

(1) 周辺ハードウェア

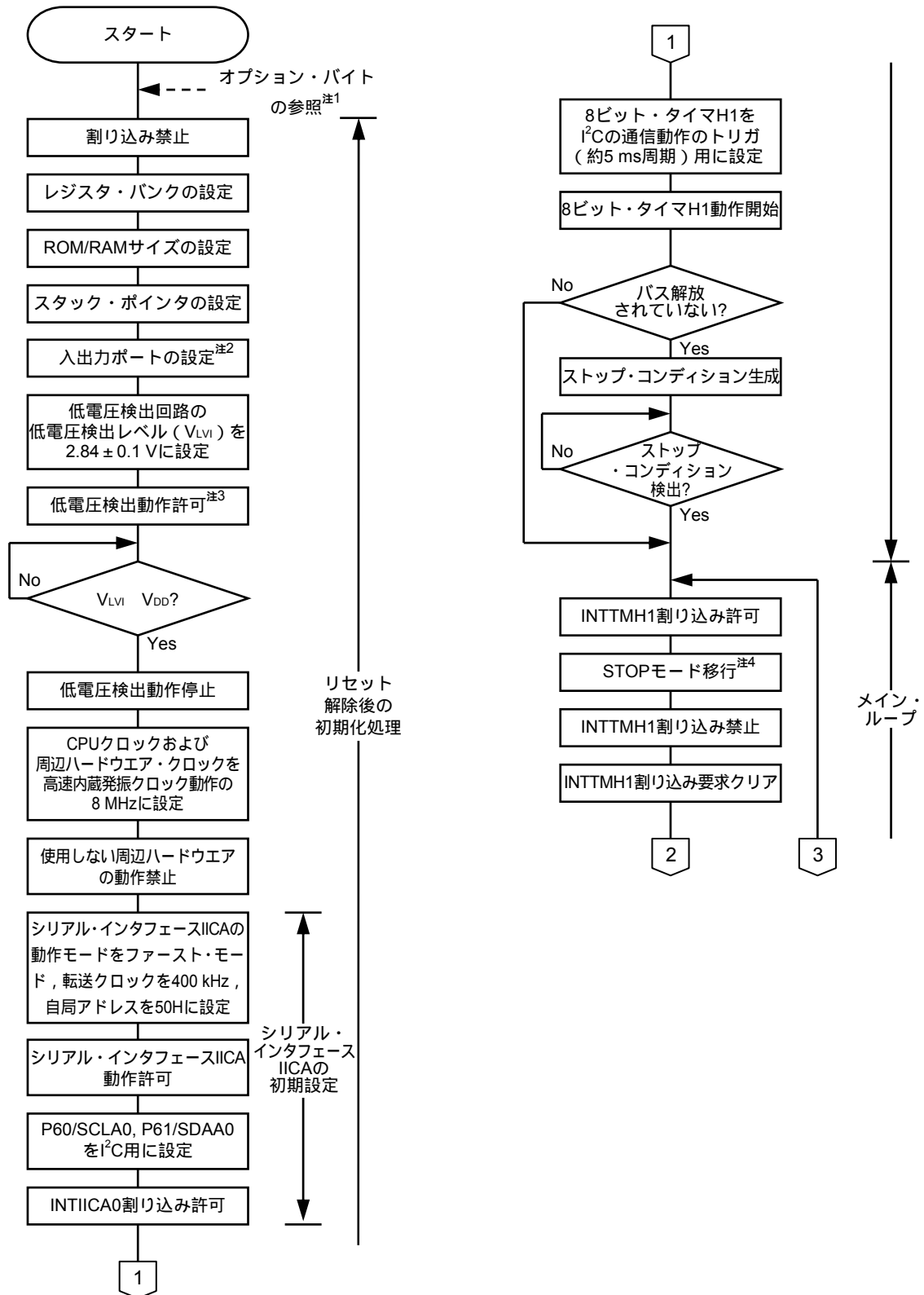
- ・ シリアル・インタフェースIICA : I²Cのマスタ通信を行います。
- ・ 8ビット・タイマH1 : I²Cの通信動作のトリガ用に使用します。
- ・ 低電圧検出回路 : 2.7 V V_{DD}の確認用に使用します。

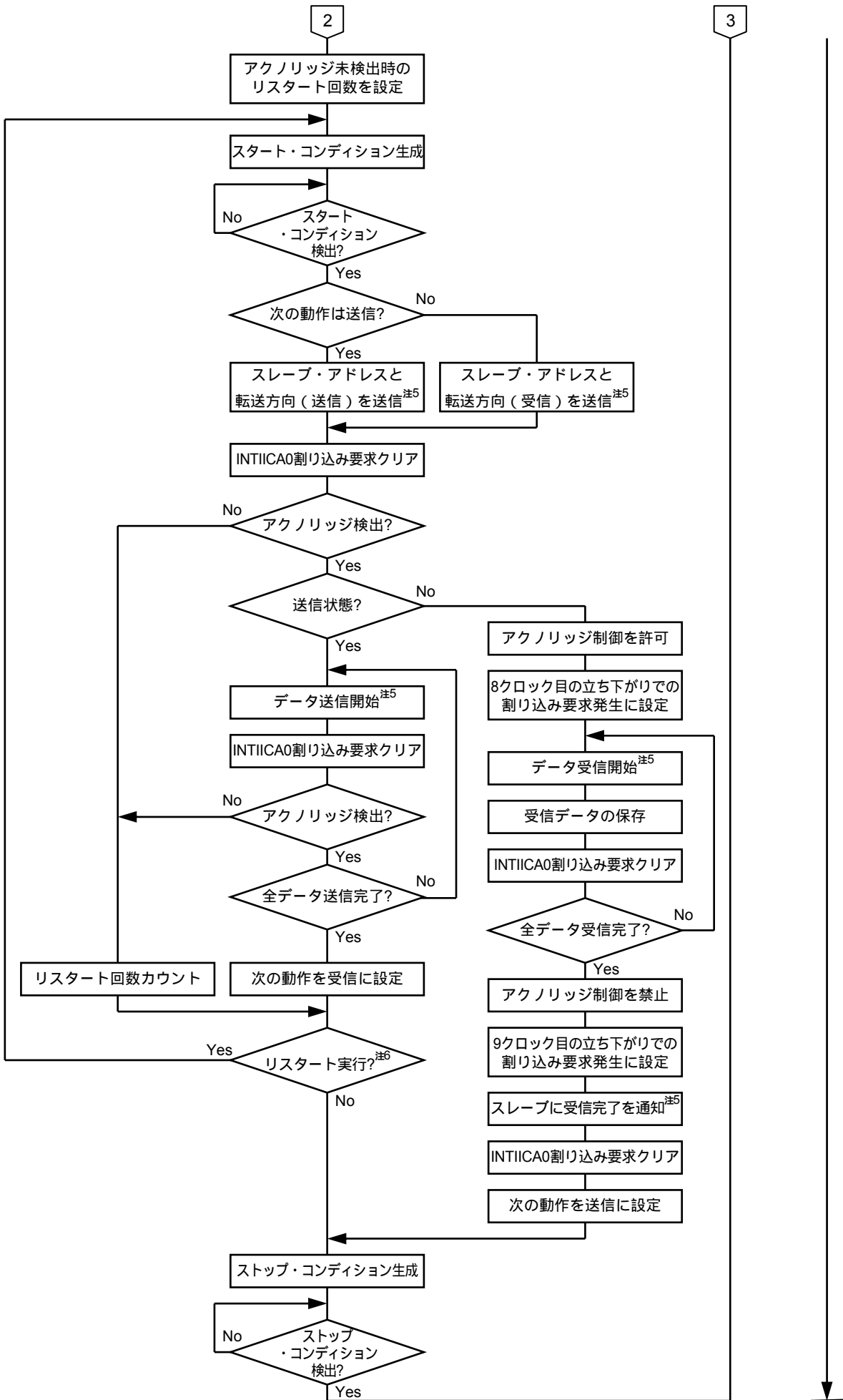
(2) 端子機能

- ・ SCLA0/P60 : I²Cのシリアル・クロック端子として使用します。
- ・ SDAA0/P61 : I²Cのシリアル・データ・バス端子として使用します。

3.4 フロー・チャート

このサンプル・プログラムのフロー・チャートを次に示します。





- 注1. オプション・バイトの参照は、リセット解除後にマイコンが自動的に行います。このサンプル・プログラムでは、オプション・バイトで以下の設定を行います。
- ・低速内蔵発振器の動作をソフトウェアにより停止可能に設定
 - ・ウォッチドッグ・タイマの動作禁止
 - ・高速内蔵発振クロック周波数を8 MHzに設定
 - ・LVIデフォルト・スタート機能停止
2. ポート出力が²Cバスに影響しないよう、P60/SCLA0, P61/SDAA0を入力ポートに設定します。
 3. 低電圧検出動作を許可したあと、低電圧検出回路の動作安定待ち用に10 μ s以上のウエイト処理を行います。
 4. 8ビット・タイマH1を使用した約5 ms周期のINTTMH1割り込みにより解除します。
 5. 通信中はHALTモードに移行し、通信完了時のINTIICA0割り込みによりHALTモードを解除します。
 6. リスタートする場合、リスタート前に約10 μ sのウエイト処理を行います。

第4章 設定方法について

この章では、シリアル・インタフェースIICAの設定，およびソフトウェア記述例について説明します。

その他の初期設定については、[78K0/Kx2-L サンプル・プログラム\(初期設定\) LED点灯のスイッチ制御編 アプリケーション・ノート](#)を参照してください。

レジスタ設定方法の詳細については、[78K0/Kx2-L ユーザーズ・マニュアル](#)を参照してください。

アセンブラ命令については、[78K/0シリーズ 命令編 ユーザーズ・マニュアル](#)を参照してください。

4.1 シリアル・インタフェースIICAの設定

シリアル・インタフェースIICAは、次の8種類のレジスタを使用します。

- ・ IICAコントロール・レジスタ0 (IICACTL0)
- ・ IICAフラグ・レジスタ0 (IICAF0)
- ・ IICAコントロール・レジスタ1 (IICACTL1)
- ・ IICAロウ・レベル幅設定レジスタ (IICWL)
- ・ IICAハイ・レベル幅設定レジスタ (IICWH)
- ・ ポート出力モード・レジスタ6 (POM6)
- ・ ポート・モード・レジスタ6 (PM6)
- ・ ポート・レジスタ6 (P6)

【シリアル・インタフェースIICAをI²Cのマスタ通信に使用する場合の設定手順例】

(サンプル・プログラムと同内容)

PM6のビット0, 1 (PM60, PM61) に “ 1 ” (入力モード) を設定する[※]

IICWL, およびIICWHで転送クロックを設定する

SVA0で自局アドレスを設定する

IICAF0のビット1 (STCEN) でI²Cの開始条件を設定する

IICACTL0のビット2 (ACKE0) に “ 1 ” (アクノリッジを許可) を設定する

IICACTL0のビット3 (WTIM0) に “ 1 ” (9クロック目の立ち下がりで割り込み要求発生) を設定する

IICACTL1のビット3 (SMC0) で動作モードを, ビット2 (DFC0) でデジタル・フィルタの動作を設定する

IICACTL0のビット7 (IICE0) に “ 1 ” (I²Cの動作許可) を設定する

POM6のビット0, 1 (POM60, POM61) に “ 1 ” (N-chオープン・ドレイン出力 (V_{DD}耐圧) モード) を設定する

P6のビット0, 1 (P60, P61) に “ 1 ” (1を出力) を設定する

PM6のビット0, 1 (PM60, PM61) に “ 0 ” (出力モード) を設定する

INTIICA0割り込み要求クリア (IICAIF0 = 0)

INTIICA0割り込み許可 (IICAMK0 = 0)

注 ポート出力がI²Cバスに影響しないよう, P60/SCLA0, P61/SDAA0を入力ポートに設定します。

(1) IICAコントロール・レジスタ0 (IICACTL0)

I²Cの動作許可/停止, ウェイト・タイミングの設定, その他I²Cの動作を設定するレジスタです。

図4 - 1 IICAコントロール・レジスタ0 (IICACTL0) のフォーマット (1/4)

IICE0	LRELO	WRELO	SPIE0	WTIM0	ACKE0	STT0	SPT0
		ウェイト解除					
		WRELO ^{注1}					
		0	ウェイトを解除しない。				
		1	ウェイトを解除する。ウェイト解除後, 自動的にクリアされる。				
送信状態(TRC0 = 1)で, 9クロック目のウェイト期間中にWRELOをセット(ウェイトを解除)した場合, SDAA0ラインをハイ・インピーダンス(TRC0 = 0) にします。							
クリアされる条件 (WRELO = 0)				セットされる条件 (WRELO = 1)			
・実行後, 自動的にクリア ・リセット時				・命令によるセット			
		通信退避					
		LRELO ^{注1}					
		0	通常動作。				
		1	現在行っている通信から退避し, 待機状態。実行後自動的にクリア(0) される。 自局に関係ない拡張コードを受信したときなどに使用する。 SCLA0, SDAA0ラインはハイ・インピーダンス状態になる。 IICAコントロール・レジスタ0 (IICACTL0) , IICAステータス・レジスタ0 (IICAS0) のうち, 次のフラグがクリア(0) される。 ・ STT0 ・ SPT0 ・ MSTS0 ・ EXC0 ・ COI0 ・ TRC0 ・ ACKD0 ・ STD0				
次の通信参加条件が満たされるまでは, 通信から退避した待機状態となる。 ・ストップ・コンディション検出後, マスタとしての起動 ・スタート・コンディション後のアドレス一致または拡張コード受信							
クリアされる条件 (LRELO = 0)				セットされる条件 (LRELO = 1)			
・実行後, 自動的にクリア ・リセット時				・命令によるセット			
IICE0		I ² Cの動作許可					
		0	動作停止。IICAステータス・レジスタ0 (IICAS0) をリセット ^{注2} 。内部動作も停止。				
		1	動作許可。				
このビットのセット(1) は, 必ずSCLA0, SDAA0ラインがハイ・レベルの状態で行ってください。							
クリアされる条件 (IICE0 = 0)				セットされる条件 (IICE0 = 1)			
・命令によるクリア ・リセット時				・命令によるセット			

注1. IICE0 = 0の状態では, このビットの信号は無効になります。

- リセットされるのは, IICAS0レジスタ, IICAF0レジスタのSTCF, IICBSYビット, IICACTL1レジスタのCLD0, DAD0ビットです。

注意 SCLA0ラインがハイ・レベル, SDAA0ラインがロウ・レベルの状態, I²Cを動作許可(IICE0 = 1) した場合, 直後にスタート・コンディションを検出してしまいます。I²Cを動作許可(IICE0 = 1) したあと, 連続して1ビット・メモリ操作命令により, LRELOをセット(1) してください。

備考 図の赤字部分がサンプル・プログラムでの設定値となります。

図4 - 1 IICAコントロール・レジスタ0 (IICACTL0) のフォーマット (2/4)

IICE0	LRELO	WRELO	SPIE0	WTIMO	ACKE0	STT0	SPT0
-------	-------	-------	-------	-------	-------	------	------

ACKE0 ^{注1, 2}	アクノリッジ制御	
0	アクノリッジを禁止。	
1	アクノリッジを許可。9クロック期間中にSDAA0ラインをロウ・レベルにする。	
クリアされる条件 (ACKE0 = 0)		セットされる条件 (ACKE0 = 1)
・ 命令によるクリア ・ リセット時		・ 命令によるセット

WTIMO ^{注1}	ウェイトおよび割り込み要求発生制御	
0	8クロック目の立ち下がりで割り込み要求発生。 マスタの場合 : 8クロック出力後, クロック出力をロウ・レベルにしたままウェイトスレーブの場合 : 8クロック入力後, クロックをロウ・レベルにしてマスタをウェイト	
1	9クロック目の立ち下がりで割り込み要求発生。 マスタの場合 : 9クロック出力後, クロック出力をロウ・レベルにしたままウェイトスレーブの場合 : 9クロック入力後, クロックをロウ・レベルにしてマスタをウェイト	
アドレス転送中はこのビットの設定にかかわらず, 9クロック目の立ち下がりで割り込みが発生します。アドレス転送終了後このビットの設定が有効になります。またマスタ時, アドレス転送中は9クロックの立ち下がりにウェイトが入ります。自局アドレスを受信したスレーブは, アクノリッジ (ACK) 発生後の9クロック目の立ち下がりウェイトに入ります。ただし拡張コードを受信したスレーブは, 8クロック目の立ち下がりウェイトに入ります。		
クリアされる条件 (WTIMO = 0)		セットされる条件 (WTIMO = 1)
・ 命令によるクリア ・ リセット時		・ 命令によるセット

SPIE0 ^{注1}	ストップ・コンディション検出による割り込み要求発生許可 / 禁止	
0	禁止	
1	許可	
クリアされる条件 (SPIE0 = 0)		セットされる条件 (SPIE0 = 1)
・ 命令によるクリア ・ リセット時		・ 命令によるセット

- 注1. IICE0 = 0の状態では, このビットの信号は無効になります。その期間にビットの設定を行ってください。
2. アドレス転送中で, かつ拡張コードでない場合, 設定値は無効です。
スレーブかつアドレスが一致した場合は, 設定値に関係なくアクノリッジを生成します。

図4 - 1 IICAコントロール・レジスタ0 (IICACTL0) のフォーマット (3/4)

IICE0	LREL0	WREL0	SPIE0	WTIM0	ACKE0	STT0	SPT0
-------	-------	-------	-------	-------	-------	------	------

STT0 ^注	スタート・コンディション・トリガ				
0	スタート・コンディションを生成しない。				
1	<p>バスが解放されているとき (ストップ状態) :</p> <p>スタート・コンディションを生成する (マスタとしての起動)。SCLA0ラインがハイ・レベルの状態、SDAA0ラインをハイ・レベルからロウ・レベルに変化させ、スタート・コンディションを生成する。その後、規格の時間を確保し、SCLA0をロウ・レベル (ウェイト状態) にする。</p> <p>第三者が通信中のとき :</p> <ul style="list-style-type: none"> 通信予約機能許可の場合 (IICRSV = 0) スタート・コンディション予約フラグとして機能。セット (1) されると、バスが解放されたあと自動的にスタート・コンディションを生成する。 通信予約機能禁止の場合 (IICRSV = 1) STCFをセット (1) し、STT0にセット (1) した情報をクリアします。スタート・コンディションは生成しない。 <p>ウェイト状態 (マスタ時) :</p> <p>ウェイトを解除してリスタート・コンディションを生成する。</p>				
<p>セット・タイミングに関する注意</p> <ul style="list-style-type: none"> マスタ受信の場合 : 転送中のセット (1) は禁止です。ACKE0 = 0に設定し、受信の最後であることをスレープに伝えたあとのウェイト期間中にだけセット (1) 可能です。 マスタ送信の場合 : アクノリッジ期間中は、正常にスタート・コンディションが生成されないことがあります。9クロック目出力後のウェイト期間中にセット (1) してください。 SPT0と同時セット (1) することは禁止です。 STT0をセット (1) 後、クリア (0) される前に再度セット (1) することは禁止です。 					
<table border="1"> <thead> <tr> <th>クリアされる条件 (STT0 = 0)</th> <th>セットされる条件 (STT0 = 1)</th> </tr> </thead> <tbody> <tr> <td> <ul style="list-style-type: none"> 通信予約禁止状態でのSTT0のセット (1) アービトレーションに負けたとき マスタでのスタート・コンディション生成 LREL0 = 1 (通信退避) によるクリア IICE0 = 0 (動作停止) のとき リセット時 </td> <td> <ul style="list-style-type: none"> 命令によるセット </td> </tr> </tbody> </table>		クリアされる条件 (STT0 = 0)	セットされる条件 (STT0 = 1)	<ul style="list-style-type: none"> 通信予約禁止状態でのSTT0のセット (1) アービトレーションに負けたとき マスタでのスタート・コンディション生成 LREL0 = 1 (通信退避) によるクリア IICE0 = 0 (動作停止) のとき リセット時 	<ul style="list-style-type: none"> 命令によるセット
クリアされる条件 (STT0 = 0)	セットされる条件 (STT0 = 1)				
<ul style="list-style-type: none"> 通信予約禁止状態でのSTT0のセット (1) アービトレーションに負けたとき マスタでのスタート・コンディション生成 LREL0 = 1 (通信退避) によるクリア IICE0 = 0 (動作停止) のとき リセット時 	<ul style="list-style-type: none"> 命令によるセット 				

注 IICE0 = 0の状態では、このビットの信号は無効になります。

備考1. ビット1 (STT0) は、データ設定後に読み出すと0になっています。

- IICRSV : IICAフラグ・レジスタ0 (IICAF0) のビット0
STCF : IICAフラグ・レジスタ0 (IICAF0) のビット7

図4 - 1 IICAコントロール・レジスタ0 (IICACTL0) のフォーマット (4/4)

IICE0	LREL0	WREL0	SPIE0	WTIM0	ACKE0	STT0	SPT0
-------	-------	-------	-------	-------	-------	------	------

SPT0	ストップ・コンディション・トリガ				
0	ストップ・コンディションを生成しない。				
1	ストップ・コンディションを生成する (マスタとしての転送終了)。 SDAA0ラインをロウ・レベルにしたあと、SCLA0ラインをハイ・レベルにするか、またはSCLA0がハイ・レベルになるのを待つ。そのあと、規格の時間を確保し、SDAA0ラインをロウ・レベルからハイ・レベルに変化させ、ストップ・コンディションを生成する。				
セット・タイミングに関する注意 <ul style="list-style-type: none"> マスタ受信の場合： 転送中のセット (1) は禁止です。 ACKE0 = 0に設定し、受信の最後であることをスレーブに伝えたあとのウエイト期間中にだけセット (1) 可能です。 マスタ送信の場合： アクノリッジ期間中は、正常にストップ・コンディションが生成されないことがあります。9クロック出力後のウエイト期間中にセットしてください。 STT0と同時にセット (1) することは禁止です。 SPT0のセット (1) は、マスタのときのみ行ってください。^注 WTIM0 = 0設定時に、8クロック出力後のウエイト期間中にSPT0をセット (1) すると、ウエイト解除後、9クロック目のハイ・レベル期間中にストップ・コンディションを生成するので注意してください。8クロック出力後のウエイト期間中にWTIM0 = 0 1に設定し、9クロック目出力後のウエイト期間中にSPT0をセット (1) してください。 SPT0をセット (1) 後、クリア (0) する前に、再度セット (1) することは禁止です。 					
<table border="1"> <thead> <tr> <th>クリアされる条件 (SPT0 = 0)</th> <th>セットされる条件 (SPT0 = 1)</th> </tr> </thead> <tbody> <tr> <td> <ul style="list-style-type: none"> アービトレーションに負けたとき ストップ・コンディション検出後、自動的にクリア LREL0 = 1 (通信退避) によるクリア IICE0 = 0 (動作停止) のとき リセット時 </td> <td> <ul style="list-style-type: none"> 命令によるセット </td> </tr> </tbody> </table>		クリアされる条件 (SPT0 = 0)	セットされる条件 (SPT0 = 1)	<ul style="list-style-type: none"> アービトレーションに負けたとき ストップ・コンディション検出後、自動的にクリア LREL0 = 1 (通信退避) によるクリア IICE0 = 0 (動作停止) のとき リセット時 	<ul style="list-style-type: none"> 命令によるセット
クリアされる条件 (SPT0 = 0)	セットされる条件 (SPT0 = 1)				
<ul style="list-style-type: none"> アービトレーションに負けたとき ストップ・コンディション検出後、自動的にクリア LREL0 = 1 (通信退避) によるクリア IICE0 = 0 (動作停止) のとき リセット時 	<ul style="list-style-type: none"> 命令によるセット 				

注 SPT0のセット (1) は、マスタのときのみ行ってください。ただし、動作許可後最初のストップ・コンディションを検出する前にマスタ動作を行うには、一度SPT0をセット (1) してストップ・コンディションを生成する必要があります。

注意 IICAステータス・レジスタ0 (IICAS0) のビット3 (TRC0) = 1のとき、9クロック目にWREL0をセット (1) してウエイト解除すると、TRC0をクリアしてSDAA0ラインをハイ・インピーダンスにします。

備考 ビット0 (SPT0) は、データ設定後に読み出すと0になっています。

(2) IICAフラグ・レジスタ0 (IICAF0)

I²Cの動作モードの設定と、I²Cバスの状態を表すレジスタです。

図4-2 IICAフラグ・レジスタ0 (IICAF0) のフォーマット

STCF ^注	IICBSY ^注	0	0	0	0	STCEN	IICRSV
		通信予約機能禁止ビット					
		0	通信予約許可				
		1	通信予約禁止				
		クリアされる条件 (IICRSV = 0)			セットされる条件 (IICRSV = 1)		
		・ 命令によるクリア ・ リセット時			・ 命令によるセット		
		初期スタート許可トリガ					
		0	動作許可 (IICE0 = 1) 後、ストップ・コンディションの検出により、スタート・コンディションを生成許可				
		1	動作許可 (IICE0 = 1) 後、ストップ・コンディションを検出せずに、スタート・コンディションを生成許可				
		クリアされる条件 (STCEN = 0)			セットされる条件 (STCEN = 1)		
		・ 命令によるクリア ・ スタート・コンディション検出時 ・ リセット時			・ 命令によるセット		
		I ² Cバス状態フラグ					
		0	バス解放状態 (STCEN = 1時の通信初期状態)				
		1	バス通信状態 (STCEN = 0時の通信初期状態)				
		クリアされる条件 (IICBSY = 0)			セットされる条件 (IICBSY = 1)		
		・ ストップ・コンディション検出時 ・ IICE0 = 0 (動作停止) のとき ・ リセット時			・ スタート・コンディション検出時 ・ STCEN = 0時のIICE0のセット		
		STT0クリア・フラグ					
		0	スタート・コンディション発行				
		1	スタート・コンディション発行できず、STT0フラグ・クリア				
		クリアされる条件 (STCF = 0)			セットされる条件 (STCF = 1)		
		・ STT0 = 1によるクリア ・ IICE0 = 0 (動作停止) のとき ・ リセット時			・ 通信予約禁止 (IICRSV = 1) 設定時にスタート・コンディション発行できず、STT0がクリア (0) されたとき		

注 ビット7, 6はRead onlyです。

注意1. STCENへの書き込みは動作停止 (IICE0 = 0) 時のみ行ってください。

2. STCEN = 1とした場合、実際のバス状態にかかわらずバス解放状態 (IICBSY = 0) と認識しますので、1回目のスタート・コンディションを発行 (STT0 = 1) する場合は他の通信を破壊しないように第三者の通信が行われていないことを確認する必要があります。
3. IICRSVへの書き込みは動作停止 (IICE0 = 0) 時のみ行ってください。
4. ビット5-2には必ず0を設定してください。

備考1. STT0 : IICAコントロール・レジスタ0 (IICACTL0) のビット1

IICE0 : IICAコントロール・レジスタ0 (IICACTL0) のビット7

2. 図の赤字部分がサンプル・プログラムでの設定値となります。

(3) IICAコントロール・レジスタ1 (IICACTL1)

I²Cの動作モードの設定やSCLA0, SDAA0端子状態を検出するためのレジスタです。

図4-3 IICAコントロール・レジスタ1 (IICACTL1) のフォーマット

WUP	0	CLD0 ^{注1}	DAD0 ^{注1}	SMC0	DFC0	0	0
-----	---	--------------------	--------------------	------	------	---	---

DFC0	デジタル・フィルタの動作の制御	
0	デジタル・フィルタ・オフ	
1	デジタル・フィルタ・オン	
デジタル・フィルタは、ファースト・モード時にのみ使用できます。 ファースト・モード時はDFC0のセット(1)/クリア(0)により、転送クロックが変化することはありません。 デジタル・フィルタは、ファースト・モード時にノイズ除去のために使用します。		

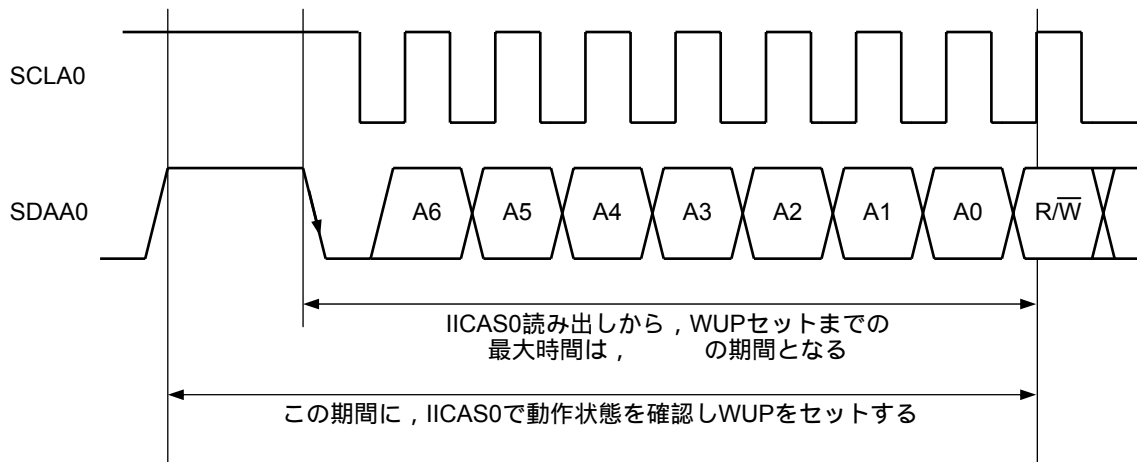
SMC0	動作モードの切り替え	
0	標準モードで動作	
1	ファースト・モードで動作	

DAD0	SDAA0端子のレベル検出 (IICE0 = 1のときのみ有効)	
0	SDAA0端子がロウ・レベルであることを検出	
1	SDAA0端子がハイ・レベルであることを検出	
クリアされる条件 (DAD0 = 0)		セットされる条件 (DAD0 = 1)
<ul style="list-style-type: none"> SDAA0端子がロウ・レベルのとき IICE0 = 0 (動作停止) のとき リセット時 		<ul style="list-style-type: none"> SDAA0端子がハイ・レベルのとき

CLD0	SCLA0端子のレベル検出 (IICE0 = 1のときのみ有効)	
0	SCLA0端子がロウ・レベルであることを検出	
1	SCLA0端子がハイ・レベルであることを検出	
クリアされる条件 (CLD0 = 0)		セットされる条件 (CLD0 = 1)
<ul style="list-style-type: none"> SCLA0端子がロウ・レベルのとき IICE0 = 0 (動作停止) のとき リセット時 		<ul style="list-style-type: none"> SCLA0端子がハイ・レベルのとき

WUP	アドレス一致ウエイク・アップの制御	
0	STOPモード状態時のアドレス一致ウエイク・アップ機能動作停止	
1	STOPモード状態時のアドレス一致ウエイク・アップ機能動作許可	
アドレス一致、または拡張コード受信後はWUPをクリア(0)してください。WUPをクリア(0)することで、その後の通信に参加することができます(ウエイト解除および送信データ書き込みは、WUPをクリア(0)したあとに行う必要があります)。 WUP = 1の状態における、アドレス一致および拡張コード受信時の割り込みタイミングは、WUP = 0の場合の割り込みタイミングと同じです(クロックによるサンプリング誤差分の遅延差は生じます)。また、WUP = 1の場合には、SPIE0 = 1にしてもストップ・コンディション割り込みは発生しません。 また、シリアル・インタフェースIICAからの割り込み以外の要因でWUP = 0と設定する場合には、その後のスタート・コンディション検出もしくはストップ・コンディション検出まで、マスタとして動作できません。スタート・コンディション/ストップ・コンディション検出を待たずにSTT0をセット(1)してスタート・コンディションを出力させないでください。		
クリアされる条件 (WUP = 0)		セットされる条件 (WUP = 1)
<ul style="list-style-type: none"> 命令によるクリア (アドレス一致もしくは拡張コード受信後) 		<ul style="list-style-type: none"> 命令によるセット (MSTS0, EXC0, COI0が“0”であり、STD0も“0” (通信に不参加であること) のとき)^{注2}

- 注1. ビット5, 4はRead Onlyです。
 2. 次に示す期間に, IICAS0の状態を確認しセットする必要があります。



注意 ビット6, 1, 0には必ず0を設定してください。

- 備考1. IICE0 : IICAコントロール・レジスタ0 (IICACTL0) のビット7
 2. 図の赤字部分がサンプル・プログラムでの設定値となります。

(4) IICAロウ・レベル幅設定レジスタ (IICWL) , IICAハイ・レベル幅設定レジスタ (IICWH)

IICAロウ・レベル幅設定レジスタ (IICWL) は, シリアル・インタフェースIICAが, マスタ時に出力する SCLA0端子信号のロウ・レベル幅 (t_{LOW}) を設定するレジスタです。

IICAハイ・レベル幅設定レジスタ (IICWH) は, シリアル・インタフェースIICAが, マスタ時に出力する SCLA0端子信号のハイ・レベル幅 (t_{HIGH}) を設定するレジスタです。

図4 - 4 IICAロウ・レベル幅設定レジスタ (IICWL) のフォーマット



図4 - 5 IICAハイ・レベル幅設定レジスタ (IICWH) のフォーマット



なお, IICWL, IICWHレジスタによるマスタ側の転送クロック設定方法は次のとおりです。

$$\text{転送クロック} = \frac{\text{IICWL} + \text{IICWH} + f_{\text{PRS}} (t_{\text{R}} + t_{\text{F}})}{f_{\text{PRS}}}$$

このとき, 最適なIICWLとIICWHの設定値は次のようになります。

(設定値はすべて小数点以下切り上げ)

・ファースト・モード時

$$\text{IICWL} = \frac{0.52}{\text{転送クロック}} \times f_{\text{PRS}}$$

$$\text{IICWH} = \left(\frac{0.48}{\text{転送クロック}} - t_{\text{R}} - t_{\text{F}} \right) \times f_{\text{PRS}}$$

・標準モード時

$$\text{IICWL} = \frac{0.47}{\text{転送クロック}} \times f_{\text{PRS}}$$

$$\text{IICWH} = \left(\frac{0.53}{\text{転送クロック}} - t_{\text{R}} - t_{\text{F}} \right) \times f_{\text{PRS}}$$

注意 動作モードによって設定可能な転送クロックの範囲が異なります。

標準モード : 0 ~ 100 kHz

ファースト・モード : 0 ~ 400 kHz

備考1. t_F : SDAA0, SCLA0信号の立ち下がり時間

t_R : SDAA0, SCLA0信号の立ち上がり時間

(t_F, t_Rの詳細については, [78K0/Kx2-L ユーザーズ・マニュアル](#)の電気的特性の章を参照してください)

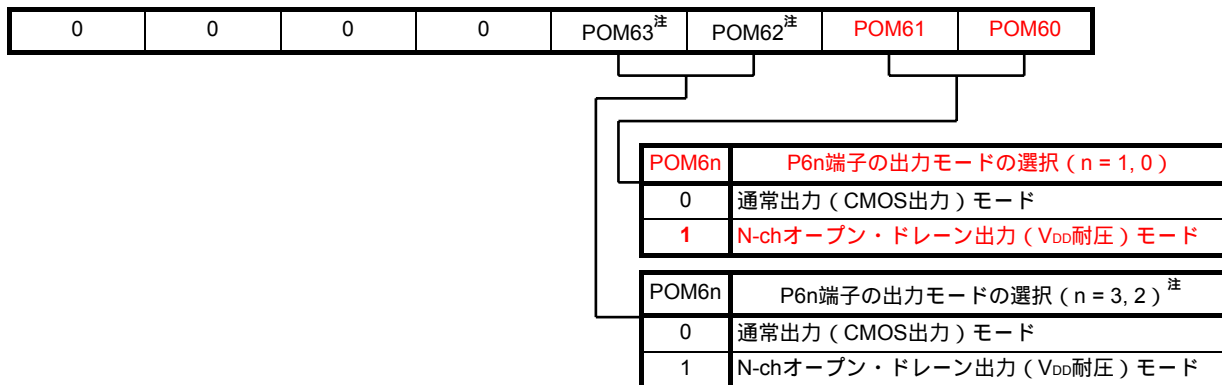
f_{PRS} : 周辺ハードウェア・クロック周波数

2. このサンプル・プログラムでは, IICWLに11, IICWHに8を設定します。

(5) ポート出力モード・レジスタ6 (POM6)

P60, P61の出力モードを1ビット単位で設定するレジスタです。I²C通信時には, SCLA0/P60, SDAA0/P61をN-chオープン・ドレイン出力モード (V_{DD}耐圧) に設定してください。

図4 - 6 ポート出力モード・レジスタ6 (POM6) のフォーマット



注 78K0/KC2-Lのみ。

注意 次のビットには必ず0を設定してください。

78K0/KY2-L, 78K0/KA2-L, 78K0/KB2-Lの場合 : ビット7-2

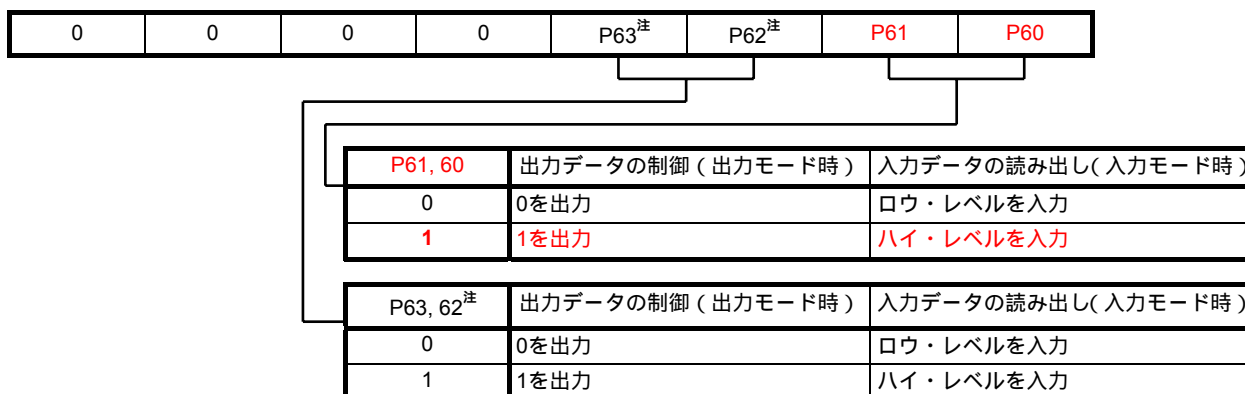
78K0/KC2-Lの場合 : ビット7-4

(6) ポート・レジスタ6 (P6)

ポート6のポート出力時にチップ外に出力するデータをライトするレジスタです。

P60/SCLA0端子をクロック入出力, P61/SDAA0端子をシリアル・データ入出力として使用するとき, P60, P61の出力ラッチに1を設定してください。

図4 - 7 ポート・レジスタ6 (P6) のフォーマット



注 78K0/KC2-Lのみ。

注意 次のビットには必ず0を設定してください。

78K0/KY2-L, 78K0/KA2-L, 78K0/KB2-Lの場合 : ビット7-2

78K0/KC2-Lの場合 : ビット7-4

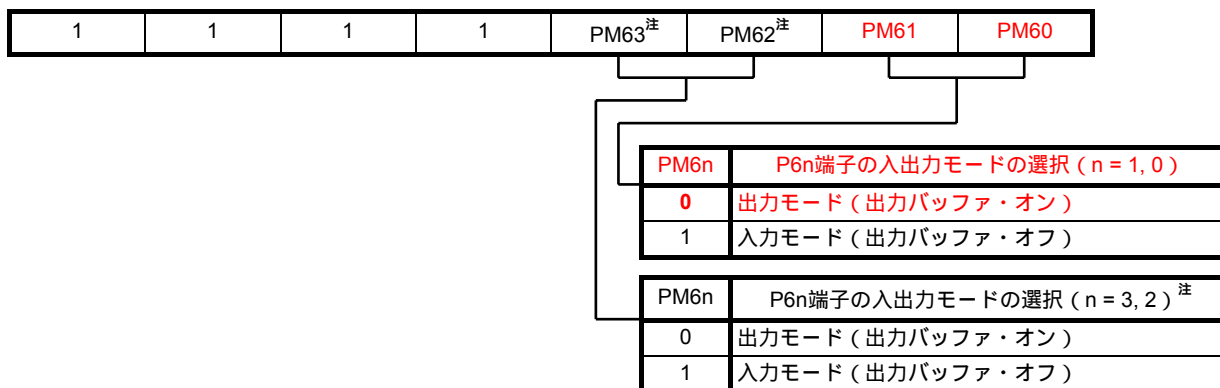
(7) ポート・モード・レジスタ6 (PM6)

ポート6の入力 / 出力を1ビット単位で設定するレジスタです。

P60/SCLA0端子をクロック入出力, P61/SDAA0端子をシリアル・データ入出力として使用するとき, PM60, PM61に0を設定してください。

IICE0 (IICAコントロール・レジスタ0 (IICACTL0) のビット7) が0の場合, P60/SCLA0端子および P61/SDAA0端子はロウ・レベル出力 (固定) となるため, 出力モードへの切り替えは, IICE0に1を設定してから, 行ってください。

図4 - 8 ポート・モード・レジスタ6 (PM6) のフォーマット



注 78K0/KC2-Lのみ。

注意 次のビットには必ず1を設定してください。

78K0/KY2-L, 78K0/KA2-L, 78K0/KB2-Lの場合 : ビット7-2

78K0/KC2-Lの場合 : ビット7-4

4.2 ソフトウェア記述例

ソフトウェアでの記述例として、78K0/KC2-Lのソース・プログラムで行うシリアル・インタフェースIICAの初期設定、マスタ送信処理、マスタ受信処理を以下に示します。

(1) アセンブリ言語

シリアル・インタフェースIICAの初期設定（マスタ送信処理、マスタ受信処理共通）

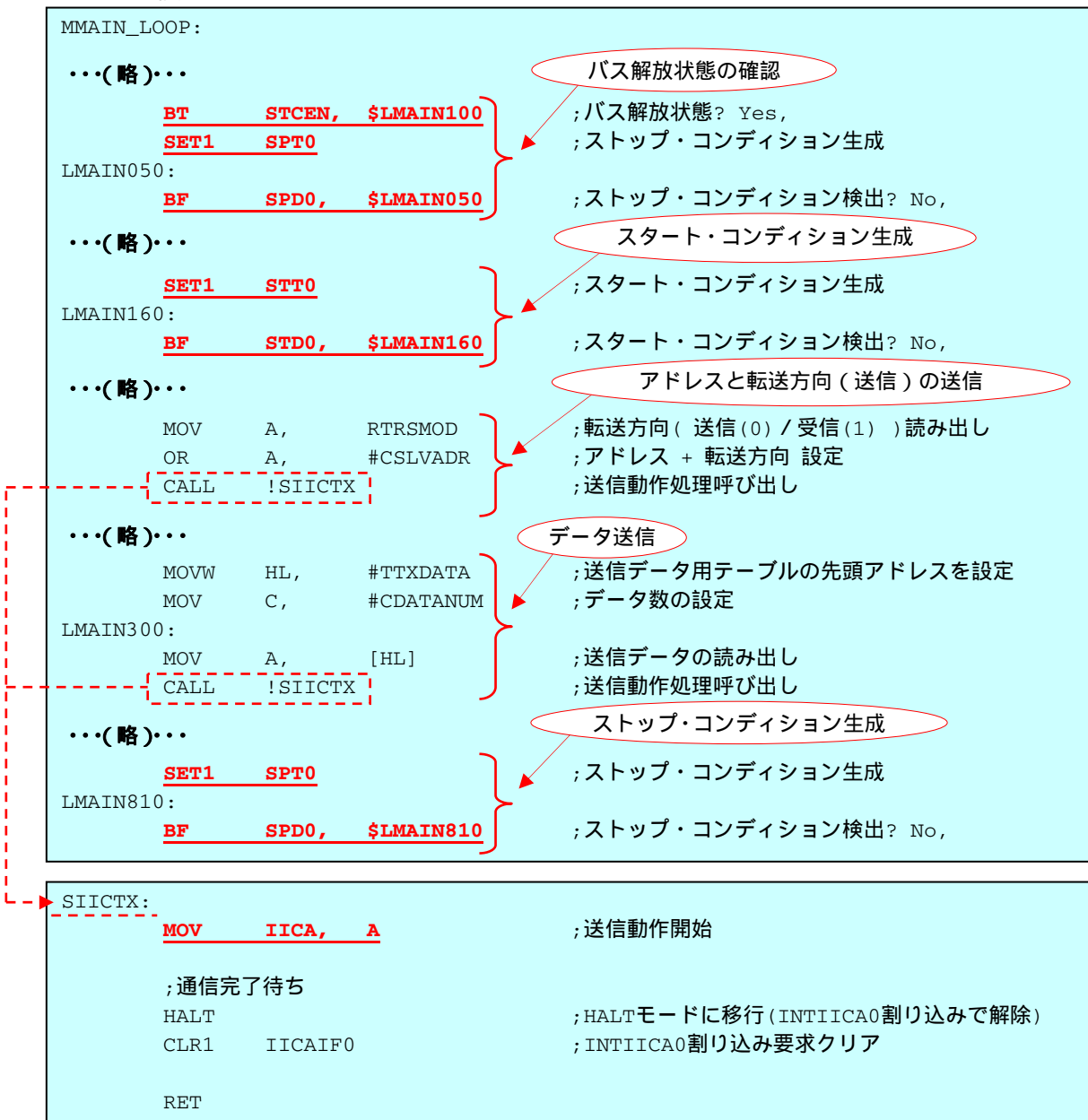
```

XMAIN  CSEG  UNIT
IRESET:
... (略) ...
MOV    PM6, #11110011B ; P60-P61を入力ポートに設定 (I2Cバスへの影響回避)
... (略) ...
MOV    IICWL, #11 ; ロー・レベル幅の設定
MOV    IICWH, #8 ; ハイ・レベル幅の設定
MOV    SVA0, #50H ; 自局アドレスの設定
MOV    IICAF0, #00000000B ; IICAフラグ・レジスタ0
... (略) ...
MOV    IICACTL0, #00001100B ; IICAコントロール・レジスタ0
... (略) ...
MOV    IICACTL1, #00001100B ; IICAコントロール・レジスタ1
... (略) ...
SET1   IICE0 ; I2C動作許可
; I2Cバスの出力許可
MOV    POM6, #00000011B ; P60/SCLA0, P61/SDAA0をN-chオープン・ドレイン出力モードに設定
MOV    P6, #00000011B ; P60/SCLA0, P61/SDAA0の出力ラッチHigh
MOV    PM6, #11110000B ; P60/SCLA0, P61/SDAA0を出力ポートに設定
CLR1   IICAIF0 ; INTIICA0割り込み要求クリア
CLR1   IICAMK0 ; INTIICA0割り込み許可

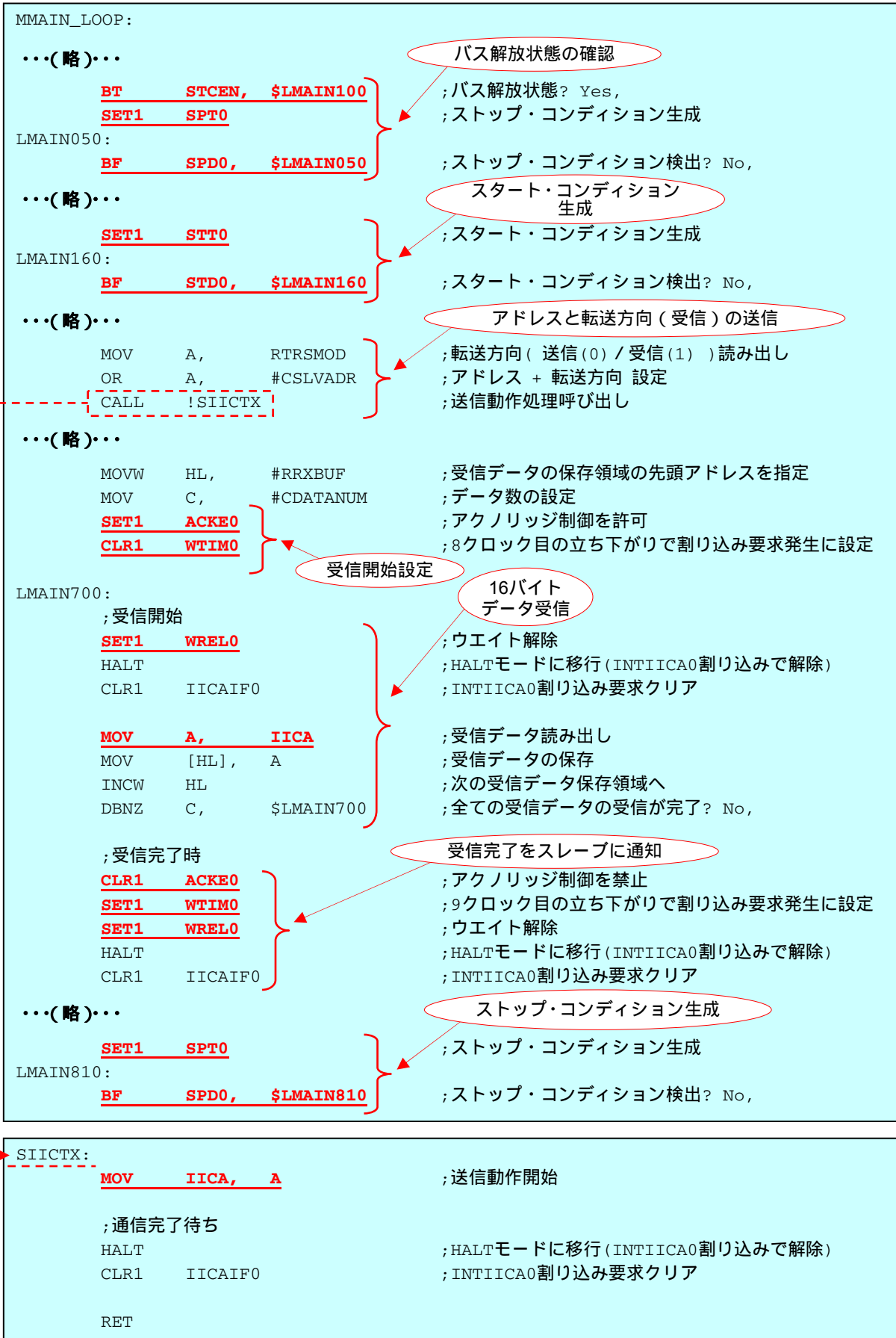
```

ポート出力がI²Cバスに影響しないよう、P60/SCLA0, P61/SDAA0を入力ポートに設定
 転送クロックを400 kHzに設定
 自局アドレスを50Hに設定
 I²Cの開始条件を設定
 アクノリッジの許可と9クロック目の立ち下がりでの割り込み要求発生を設定
 動作モードをファースト・モード、デジタル・フィルタをオンに設定
 I²C動作許可
 P60/SCLA0, P61/SDAA0をI²C用に設定
 INTIICA0割り込み許可

マスタ送信処理



マスタ受信処理



(2) C言語

シリアル・インタフェースIICAの初期設定（マスタ送信処理，マスタ受信処理共通）

```

void hdwinit(void) {
    ... (略) ...
    PM6 = 0b11110011; /* P60-P61を入力ポートに設定 (I2Cバスへの影響回避) */
    ... (略) ...
    IICWL = 11; /* ロー・レベル幅の設定 */
    IICWH = 8; /* ハイ・レベル幅の設定 */
    SVA0 = 0x50; /* 自局アドレスの設定 */
    IICAF0 = 0b00000000; /* IICAフラグ・レジスタ0 */
    ... (略) ...
    IICACTL0 = 0b00001100; /* IICAコントロール・レジスタ0 */
    ... (略) ...
    IICACTL1 = 0b00001100; /* IICAコントロール・レジスタ1 */
    ... (略) ...
    IICE0 = 1; /* I2C動作許可 */
    /* I2Cバスの出力許可 */
    POM6 = 0b00000011; /* P60/SCLA0, P61/SDAA0をN-chオープン */
    P6 = 0b00000011; /* ・ドレーン出力モードに設定 */
    PM6 = 0b11110000; /* P60/SCLA0, P61/SDAA0の出力ラッチHigh */
    /* P60/SCLA0, P61/SDAA0を出力ポートに設定 */
    IICAIF0 = 0; /* INTIICA0割り込み要求クリア */
    IICAMK0 = 0; /* INTIICA0割り込み許可 */
}
    
```

ポート出力がI²Cバスに影響しないよう、P60/SCLA0, P61/SDAA0を入力ポートに設定
 転送クロックを400 kHzに設定
 自局アドレスを50Hに設定
 I²Cの開始条件を設定
 アクノリッジの許可と9クロック目の立ち下がりでの割り込み要求発生を設定
 動作モードをファースト・モード、デジタル・フィルタをオンに設定
 I²C動作許可
 P60/SCLA0, P61/SDAA0をI²C用に設定
 INTIICA0割り込み許可

マスタ送信処理

```

void main(void)
{
    ... (略) ...
    if( !STCEN ){
        SPT0 = 1;
        while( !SPD0 ){
            NOP();
        }
    }
    ... (略) ...
    /* 通信開始準備( スタート・コンディション生成 ) */
    STT0 = 1;
    while( !STD0 ){
        NOP();
    }
    ... (略) ...
    fn_IICTx( CSLAVEADDR ); /* アドレス + W(0:データ送信)送信 */
    ... (略) ...
    fn_IICTx( aTxData[ucDataCounter] ); /* データ送信 */
    ... (略) ...
    SPT0 = 1;
    while( !SPD0 ){
        NOP();
    }
}

static void fn_IICTx(unsigned char ucTxData)
{
    IICA = ucTxData; /* 送信動作開始 */

    /* 通信完了待ち */
    HALT(); /* HALTモードに移行(INTIICA0割り込みで解除) */
    IICAIF0 = 0; /* INTIICA0割り込み要求クリア */
}

```

バス解放状態の確認

/* ストップ・コンディション生成 */

/* ストップ・コンディション検出待ち */

スタート・コンディション生成

アドレスと転送方向(送信)の送信

データ送信

ストップ・コンディション生成

/* ストップ・コンディション生成 */

/* ストップ・コンディション検出待ち */

データ送信

マスタ受信処理

```

void main(void)
{
    ... (略) ...
    if( !STCEN ){
        SPT0 = 1;
        while( !SPD0 ){
            NOP();
        }
    }
    ... (略) ...
    /* 通信開始準備(スタート・コンディション生成) */
    STT0 = 1;
    while( !STD0 ){
        NOP();
    }
    ... (略) ...
    fn_IICTx( (CSLAVEADDR + 1) ); /* アドレス + R(1:データ受信)送信 */
    ... (略) ...
    ACKE0 = 1; /* アクノリッジ制御を許可 */
    WTIMO = 0; /* 8クロック目の立ち下がりで割り込み要求発生に設定 */
    /* 指定されたバイト数の受信を行う */
    for( ucDataCounter = 0; ucDataCounter < 16; ucDataCounter++ ){
        /* 受信開始 */
        WRELO = 1; /* ウェイト解除 */
        HALT(); /* HALTモードに移行(INTIICA0割り込みで解除) */
        IICAIF0 = 0; /* INTIICA0割り込み要求クリア */
        ucRxBuffer[ucDataCounter] = IICA; /* 受信データ読み出し */
    }
    /* 受信完了時 */
    ACKE0 = 0; /* アクノリッジ制御を禁止 */
    WTIMO = 1; /* 9クロック目の立ち下がりで割り込み要求発生に設定 */
    WRELO = 1; /* ウェイト解除 */
    HALT(); /* HALTモードに移行(INTIICA0割り込みで解除) */
    IICAIF0 = 0; /* INTIICA0割り込み要求クリア */
    ... (略) ...
    SPT0 = 1;
    while( !SPD0 ){
        NOP();
    }
}
    
```

バス解放状態の確認

/* ストップ・コンディション生成 */
 /* ストップ・コンディション検出待ち */

スタート・コンディション生成

アドレスと転送方向(受信)の送信

受信開始設定

16バイトデータ受信

受信完了をスレーブに通知

ストップ・コンディション生成

```

static void fn_IICTx(unsigned char ucTxData)
{
    IICA = ucTxData; /* 送信動作開始 */
    /* 通信完了待ち */
    HALT(); /* HALTモードに移行(INTIICA0割り込みで解除) */
    IICAIF0 = 0; /* INTIICA0割り込み要求クリア */
}
    
```

第5章 関連資料

関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

資料名		和文 / 英文
78K0/Kx2-L ユーザーズ・マニュアル		PDF
78K/0シリーズ 命令編 ユーザーズ・マニュアル		PDF
RA78K0 アセンブラ・パッケージ ユーザーズ・マニュアル	言語編	PDF
	操作編	PDF
CC78K0 Cコンパイラ ユーザーズ・マニュアル	言語編	PDF
	操作編	PDF
PM+ プロジェクト・マネージャ ユーザーズ・マニュアル		PDF
78K0/Kx2-L アプリケーション・ ノート	サンプル・プログラム（初期設定） LED点灯のスイッチ制御編	PDF

付録A プログラム・リスト

プログラム・リスト例として、78K0/KC2-Lマイクロコントローラのソース・プログラムを次に示します。

```
main.asm (アセンブリ言語版)
;*****
;
;
;   NEC Electronics   78K0/KC2-Lシリーズ
;
;*****
;
;   78K0/KC2-Lシリーズ   サンプル・プログラム (シリアル・インタフェースIICA)
;*****
;
;   マスタ通信編
;*****
;
; 【履歴】
;
;   2009.1.--   新規作成
;*****
;
;
; 【概要】
;
; このサンプル・プログラムは、シリアル・インタフェースIICAの使用例を示しています。
; I2Cバスでのマスタ動作で、16バイトのデータの送受信を行います。なお、通信開始の
; タイミングは約5ms周期とし、送信と受信を交互に行います。
;
;
;
; <初期設定の主な内容>
;
; (オプション・バイトでの設定)
;
;   ・低速内蔵発振器の動作をソフトウェアにより停止可能に設定
;
;   ・ウォッチドッグ・タイマの動作禁止
;
;   ・高速内蔵発振クロック周波数を8MHzに設定
;
;   ・LVIデフォルト・スタート機能停止
;
; (リセット解除後の初期化処理での設定)
;
;   ・ROM/RAMサイズの設定
;
;   ・入出力ポートの設定
;
;   ・低電圧検出回路を使用した2.7V VDDの確認
;
;   ・CPUクロックおよび周辺ハードウェア・クロックを高速内蔵発振クロック動作
;     に設定 (8MHz)
;
;   ・使用しない周辺ハードウェアの動作禁止
;
;   ・シリアル・インタフェースIICAの設定
```

```

;      動作モードをファースト・モード，転送クロックを400kHzに設定
;      自局アドレスを 50H に設定
;      P60/SCLA0, P61/SDAA0をI2C用に設定
;      INT1ICA0割り込み許可
;      ・8ビット・タイマH1をI2Cの通信動作のトリガ用に約5msのインターバル動作に設定
;
;
;
; <通信フォーマット>
;
; [送信時] ST + ADR/W + DT*16 + SP
; [受信時] ST + ADR/R + DT*16 + SP
;
; ST   : スタート・コンディション
; SP   : ストップ・コンディション
; ADR/W : スレーブ・アドレス + W
; ADR/R : スレーブ・アドレス + R
; DT   : データ
;
;
; <アドレスおよびデータ>
;
; スレーブ・アドレス : A0H
; 送信データ         : 16バイト( 00H, 01H, 02H・・・0DH, 0EH, 0FH )
; 受信データ         : 16バイト( 任意 )
;
;
; <入出力ポートの設定>
; 出力ポート : P60-P61
; 未使用のポートで出力に設定できるものは全て出力ポートに設定しておく
;
;*****
;
;=====
;
;      ベクタ・テーブルの設定
;
;=====
XVECT1          CSEG  AT    0000H
      DW  RESET_START          ;0000H  RESET入力,POC,LVI,WDT
XVECT2          CSEG  AT    0004H
      DW  IINIT                ;0004H  INTLVI
      DW  IINIT                ;0006H  INTPO

```

```

DW      IINIT          ;0008H  INTP1
DW      IINIT          ;000AH  INTP2
DW      IINIT          ;000CH  INTP3
DW      IINIT          ;000EH  INTP4
DW      IINIT          ;0010H  INTP5
DW      IINIT          ;0012H  INTSRE6
DW      IINIT          ;0014H  INTSR6
DW      IINIT          ;0016H  INTST6
DW      IINIT          ;0018H  INTCSI10
DW      IINIT          ;001AH  INTTMH1
DW      IINIT          ;001CH  INTTMH0
DW      IINIT          ;001EH  INTTM50
DW      IINIT          ;0020H  INTTM000
DW      IINIT          ;0022H  INTTM010
DW      IINIT          ;0024H  INTAD
DW      IINIT          ;0026H  INTP6
DW      IINIT          ;0028H  INTRTCI
DW      IINIT          ;002AH  INTTM51
DW      IINIT          ;002CH  INTKR
DW      IINIT          ;002EH  INTRTC
DW      IINIT          ;0030H  INTP7
DW      IINIT          ;0032H  INTP8
DW      IINIT          ;0034H  INTIICA0
DW      IINIT          ;0036H  INTCSI11
DW      IINIT          ;0038H  INTP9
DW      IINIT          ;003AH  INTP10
DW      IINIT          ;003CH  INTP11
DW      IINIT          ;003EH  BRK

```

=====

```

;
;
;   ROMの定義
;

```

=====

```

XTBL  CSEG  AT      0200H

```

```

;送信データ用テーブル(16バイト)

```

```

TTXDATA:      DB      00H,01H,02H,03H,04H,05H,06H,07H,08H,09H,0AH,0BH,0CH,0DH,0EH,0FH

```

```

TTXDATAE:      ;送信データ用テーブルの最終アドレス+1

```

=====

```

;
;
;   変数と定数の定義
;

```

```

;=====
DRAM DSEG SADDRP
RRXBUF: DS 16 ;受信データ用保存領域( 16バイト )
CDATANUM EQU 16 ;データ数( 送受信共通 )
RTRSMOD: DS 1 ;次の動作
CTXMOD EQU 0 ;送信動作
CRXMOD EQU 1 ;受信動作

CSLVADR EQU 0A0H ;スレーブ・アドレス
CRESTRT EQU 3 ;アクノリッジ未検出時のリスタート回数

```

```

;=====
;
; スタック領域の確保
;
;=====

```

```

DSTK DSEG IHRAM
STACKEND: DS 20H ;スタック領域を32バイト確保
STACKTOP: ;スタック領域の先頭アドレス

```

```

;*****
;
; 不要な割り込み要因による割り込み処理
;
;*****

```

```

XMAIN CSEG UNIT
IINIT:
; 不要な割り込みが発生した場合、ここに分岐します。
; ここでは何も処理をしないで元の処理に戻ります

```

RETI

```

;*****
;
; リセット解除後の初期化処理
;
;*****

```

RESET_START:

```

;-----

```

```

;   割り込み禁止
;-----
;   DI                               ;割り込み禁止
;-----
;   レジスタ・バンクの設定
;-----
;   SEL    RBO                       ;レジスタ・バンク設定
;-----
;   ROM/RAMサイズの設定
;-----
;   モデルにより設定値が異なるので注意してください。
;   使用モデルの設定を有効にしてください。（デフォルトではuPD78F0588）
;-----
;   ;uPD78F0581,uPD78F0586使用時の設定
;   ;MOV    IMS,    #042H           ;ROM/RAMサイズの設定
;
;   ;uPD78F0582,uPD78F0587使用時の設定
;   ;MOV    IMS,    #004H           ;ROM/RAMサイズの設定
;
;   ;uPD78F0583,uPD78F0588使用時の設定
;   MOV    IMS,    #0C8H           ;ROM/RAMサイズの設定
;-----
;   スタック・ポインタの設定
;-----
;   MOVW   SP,    #STACKTOP        ;スタック・ポインタを設定
;-----
;   ポート0の設定
;-----
;   MOV    P0,    #0000000B        ;P00-P02の出力ラッチLow
;   MOV    PM0,   #11111000B       ;P00-P02を出力ポートに設定
;                                       ;P00-P02:未使用
;-----
;   ポート1の設定
;-----
;   MOV    ADPC1, #00000111B       ;P10-P12をデジタル入出力に設定
;   MOV    P1,    #00000000B       ;P10-P17の出力ラッチLow
;   MOV    PM1,   #00000000B       ;P10-P17を出力ポートに設定
;                                       ;P10-P17:未使用

```

```

;-----
;   ポート2の設定
;-----
MOV   ADPC0, #11111111B   ;P20-P27をデジタル入出力に設定
MOV   P2,    #00000000B   ;P20-P27の出力ラッチLow
MOV   PM2,   #00000000B   ;P20-P27を出力ポートに設定
                               ;P20-P27:未使用

;-----
;   ポート3の設定
;-----
MOV   P3,    #00000000B   ;P30-P33の出力ラッチLow
MOV   PM3,   #11110000B   ;P30-P33を出力ポートに設定
                               ;P30-P33:未使用

;-----
;   ポート4の設定
;-----
MOV   P4,    #00000000B   ;P40-P42の出力ラッチLow
MOV   PM4,   #11111000B   ;P40-P42を出力ポートに設定
                               ;P40-P42:未使用

;-----
;   ポート6の設定
;-----
MOV   PM6,   #11110011B   ;P60-P61を入力ポートに設定(I2Cバスへの影響回避)
                               ;P62-P63を出力ポートに設定
MOV   P6,    #00000000B   ;P60-P63の出力ラッチLow
                               ;P60:SCLA0として使用する
                               ;P61:SDAA0として使用する
                               ;P62-P63:未使用

;-----
;   ポート7の設定
;-----
MOV   P7,    #00000000B   ;P70-P75の出力ラッチLow
MOV   PM7,   #11000000B   ;P70-P75を出力ポートに設定
                               ;P70-P75:未使用

;-----
;   ポート12の設定
;-----

```

```

MOV    P12,    #0000000B    ;P120の出力ラッチLow
MOV    PM12,   #11111110B   ;P120を出力ポートに設定
                                   ;P120-P125:未使用

;-----
;    低電圧検出
;-----
;    低電圧検出回路を使用し, 2.7V VDDを確認します。
;-----

;低電圧検出回路の設定
SET1   LVIMK                ;INTLVI割り込み禁止
CLR1   LVISEL               ;検出電圧をVDDに設定
MOV    LVIS,    #00001001B  ;低電圧検出レベル(VLVI)を2.84 ± 0.1Vに設定
CLR1   LVIMD               ;低電圧検出時の動作モードを割り込み信号発生に設定
SET1   LVION               ;低電圧検出動作許可

;低電圧検出回路の動作安定待ち(10us以上)
MOV    B,        #5          ;カウント回数設定
HINI100:
NOP
DBNZ   B,        $HINI100    ;ウェイト完了? No,

;VLVI VDDになるまでのウェイト
HINI110:
NOP
BT     LVIF,    $HINI110    ;VDD < VLVI? Yes,
CLR1   LVION               ;低電圧検出動作停止

;-----
;    クロック周波数の設定
;-----
;    高速内蔵発振クロックで動作が行えるように設定します。
;-----

MOV    OSCCTL, #00000000B    ;クロック動作モード
;
;    |||+||+----- 必ず0に設定
;
;    ||| ++-----  RSWOSC/AMPHXT
;
;    |||             [XT1発振回路の発振モード選択]
;
;    |||             00: 低消費発振
;
;    |||             01: 通常発振
;
;    |||             1x: 超低消費発振
;
;    ||++-----  EXCLKS/OSCSLS
;
;    ||             [サブシステム・クロック端子の動作設定]
;
;    ||             (P123/XT1,P124/XT2/EXCLKS)

```

```

;          ||          XTSTARTと合わせて000で入出力ポートに設定
;          ++----- EXCLK/OSCSEL
;          [高速システム・クロック端子の動作設定]
;          (P121/X1,P122/X2/EXCLK)
;          00: 入力ポート
;          01: X1発振モード
;          10: 入力ポート
;          11: 外部クロック入力モード

```

```

MOV      PCC, #00000000B ;CPUクロック (fCPU)の選択
;          ||+|+++----- CSS/PCC2/PCC1/PCC0
;          ||| |          [CPUクロック (fCPU)の選択]
;          ||| |          0000: fXP
;          ||| |          0001: fXP/2
;          ||| |          0010: fXP/2^2
;          ||| |          0011: fXP/2^3
;          ||| |          0100: fXP/2^4
;          ||| |          1000: fSUB/2
;          ||| |          1001: fSUB/2
;          ||| |          1010: fSUB/2
;          ||| |          1011: fSUB/2
;          ||| |          1100: fSUB/2
;          ||| |          (上記以外:設定禁止)
;          ||| +----- 必ず0に設定
;          ||+----- CLS
;          ||          [CPUクロックのステータス]
;          |+----- XTSTART
;          |          [サブシステム・クロック端子の動作設定]
;          |          EXCLKS,OSCSELSと組み合わせて設定
;          +----- 必ず0に設定

```

```

MOV      RCM, #00000000B ;内蔵発振器の動作モード選択
;          ||||||+----- RSTOP
;          ||||||          [高速内蔵発振器の発振/停止]
;          ||||||          0: 高速内蔵発振器の発振
;          ||||||          1: 高速内蔵発振器の停止
;          ||||||+----- LSRSTOP
;          ||||||          [低速内蔵発振器の発振/停止]
;          ||||||          0: 低速内蔵発振器の発振
;          ||||||          1: 低速内蔵発振器の停止
;          |+++++----- 必ず0に設定
;          +----- RSTS
;          [高速内蔵発振器のステータス]

```



```

MOV    MOC, #10000000B ;高速システム・クロックの動作モード選択
;
;      |+++++----- 必ず0に設定
;
;      +----- MSTOP
;
;      [高速システム・クロックの動作制御]
;
;      0:X1発振回路動作/EXCLK端子からの
;
;      外部クロック有効
;
;      1:X1発振回路停止/EXCLK端子からの
;
;      外部クロック無効

MOV    MCM, #00000000B ;供給クロック選択
;
;      ||||+|+----- XSEL/MCM0:
;
;      |||| | [メイン・システム, 周辺ハードウェアへの
;
;      |||| | 供給クロック]
;
;      |||| | 00: メイン・システム・クロック (fXP)
;
;      |||| | = 高速内蔵発振クロック (fIH)
;
;      |||| | 周辺ハードウェア・クロック (fPRS)
;
;      |||| | = 高速内蔵発振クロック (fIH)
;
;      |||| | 01: メイン・システム・クロック (fXP)
;
;      |||| | = 高速内蔵発振クロック (fIH)
;
;      |||| | 周辺ハードウェア・クロック (fPRS)
;
;      |||| | = 高速内蔵発振クロック (fIH)
;
;      |||| | 10: メイン・システム・クロック (fXP)
;
;      |||| | = 高速内蔵発振クロック (fIH)
;
;      |||| | 周辺ハードウェア・クロック (fPRS)
;
;      |||| | = 高速システム・クロック (fIH)
;
;      |||| | 11: メイン・システム・クロック (fXP)
;
;      |||| | = 高速システム・クロック (fIH)
;
;      |||| | 周辺ハードウェア・クロック (fPRS)
;
;      |||| | = 高速システム・クロック (fIH)
;
;      |||| +----- MCS
;
;      |||| [メイン・システム・クロックのステータス]
;
;      +++++----- 必ず0に設定

MOV    PER0, #00000000B ;リアルタイム・カウンタの制御クロックの制御
;
;      |+++++----- 必ず0に設定
;
;      +----- RTCEN:
;
;      [リアルタイム・カウンタの制御クロック]
;
;      0: 制御クロック供給停止
;
;      1: 制御クロック供給
;
;-----
;
;      使用しない周辺ハードウェアの動作禁止

```

```
-----  
;16ビット・タイマ/イベント・カウンタ00  
MOV    TMC00, #00000000B    ;動作禁止  
  
;8ビット・タイマ/イベント・カウンタ50, 51  
MOV    TMC50, #00000000B    ;タイマ50 動作禁止  
MOV    TMC51, #00000000B    ;タイマ51 動作禁止  
  
;8ビット・タイマH0  
MOV    TMHMD0, #00000000B    ;カウント動作停止  
  
;リアルタイム・カウンタ  
MOV    RTCC0, #00000000B    ;カウンタ動作停止  
  
;クロック出力制御回路  
MOV    CKS, #00000000B    ;クロック分周回路動作停止  
  
;A/Dコンバータ  
MOV    ADM0, #00000000B    ;A/D変換動作停止  
  
;オペアンプ  
MOV    AMP0M, #00000000B    ;オペアンプ0 動作停止  
MOV    AMP1M, #00000000B    ;オペアンプ1 動作停止  
  
;シリアル・インタフェースUART6  
MOV    ASIM6, #00000001B    ;動作禁止  
  
;シリアル・インタフェースCSI10, CSI11  
MOV    CSIM10, #00000000B    ;CSI10 動作禁止  
MOV    CSIM11, #00000000B    ;CSI11 動作禁止  
  
;割り込み機能  
MOVW   MK0, #0FFFFH        ;全割り込み禁止  
MOVW   MK1, #0FFFFH        ;  
MOV    EGPCTL0, #00000000B    ;全外部割り込みのエッジ検出禁止  
MOV    EGPCTL1, #00000000B    ;  
  
;キー割り込み機能  
MOV    KRM, #00000000B    ;全キー割り込み禁止  
  
-----  
; シリアル・インタフェースIICAの設定  
-----
```

```
;
;   ・動作モードをファースト・モード, 転送クロックを400kHzに設定
;
;   ・自局アドレスを50Hに設定
;-----
```

```
;転送クロックの設定
```

```
MOV    IICWL, #11           ;ロウ・レベル幅の設定
```

```
MOV    IICWH, #8           ;ハイ・レベル幅の設定
```

```
MOV    SVA0, #50H         ;自局アドレスの設定
```

```
MOV    IICAFO, #0000000B   ;IICAフラグ・レジスタ0
```

```
;
;      |||||||+----- IICRSV
;      |||||||           [通信予約機能禁止ビット]
;      |||||||           0:通信予約許可
;      |||||||           1:通信予約禁止
;
;      |||||||+----- STCEN
;      |||||||           [初期スタート許可トリガ]
;      |||||||           0:動作許可(IICE0=1)後, ストップ・コン
;      |||||||           ディションの検出により, スタート・
;      |||||||           コンディションを生成許可
;      |||||||           1:動作許可(IICE0=1)後, ストップ・コン
;      |||||||           ディションを検出せずに, スタート・
;      |||||||           コンディションを生成許可
;
;      ||++++----- 必ず0に設定
;
;      |+----- IICBSY <Read only>
;      |               [I2Cバス状態フラグ]
;      |               0:バス解放状態(STCEN=1時の通信初期状態)
;      |               1:バス通信状態(STCEN=0時の通信初期状態)
;
;      +----- STCF <Read only>
;      [STT0クリア・フラグ]
;
;      0:スタート・コンディション発行
;      1:スタート・コンディション発行できず,
;      STT0フラグ・クリア
```

```
MOV    IICACTLO, #00001100B ;IICAコントロール・レジスタ0
```

```
;
;      |||||||+----- SPT0
;      |||||||           [ストップ・コンディション・トリガ]
;      |||||||           0:ストップ・コンディションを生成しない
;      |||||||           1:ストップ・コンディションを生成する
;
;      |||||||+----- STT0
;      |||||||           [スタート・コンディション・トリガ]
;      |||||||           0:スタート・コンディションを生成しない
;      |||||||           1:スタート・コンディションを生成する
;
;      |||||||+----- ACKEO
```

```

;          |||||          [アクノリッジ制御]
;          |||||          0:アクノリッジを禁止
;          |||||          1:アクノリッジを許可
;          ||||+----- WTIMO
;          ||||          [ウエイトおよび割り込み要求発生の制御]
;          ||||          0:8クロック目の立ち下がりで割り込み要求発生
;          ||||          1:9クロック目の立ち下がりで割り込み要求発生
;          |||+----- SPIE0
;          |||          [ストップ・コンディション検出による割り込み
;          |||          要求発生の許可/禁止]
;          |||          0:禁止
;          |||          1:許可
;          ||+----- WRELO
;          ||          [ウエイト解除]
;          ||          0:ウエイトを解除しない
;          ||          1:ウエイトを解除する
;          |+----- LRELO
;          |          [通信退避]
;          |          0:通常動作
;          |          1:現在行っている通信から退避し、待機状態
;          +----- IICE0
;          [I2Cの動作許可]
;          0:動作停止
;          1:動作許可

MOV      IICACTL1,#00001100B ;IICAコントロール・レジスタ1
;          |||||+----- 必ず0に設定
;          |||||+----- DFCO
;          |||||          [デジタル・フィルタの動作の制御]
;          |||||          0:デジタル・フィルタ・オフ
;          |||||          1:デジタル・フィルタ・オン
;          ||||+----- SMC0
;          ||||          [動作モードの切り替え]
;          ||||          0:標準モードで動作
;          ||||          1:ファースト・モードで動作
;          |||+----- DADO
;          |||          [SDA0端子のレベル検出(IICE = 1のときのみ有効)]
;          |||          0:SDA0端子がロウ・レベルであることを検出
;          |||          1:SDA0端子がハイ・レベルであることを検出
;          ||+----- CLD0
;          ||          [SCL0端子のレベル検出(IICE = 1のときのみ有効)]
;          ||          0:SCL0端子がロウ・レベルであることを検出
;          ||          1:SCL0端子がハイ・レベルであることを検出

```

```

;          |+----- 必ず0に設定
;          +----- WUP
;          [アドレス一致ウエイク・アップの制御]
;          0:STOPモード状態時のアドレス一致ウエイク
;          ・アップ機能動作停止
;          1:STOPモード状態時のアドレス一致ウエイク
;          ・アップ機能動作許可

```

```

SET1  IICE0          ;I2C動作許可

```

```

;I2Cバスの出力許可

```

```

MOV   POM6, #00000011B ;P60/SCLA0, P61/SDAA0をN-chオープン・
;ドレーン出力モードに設定
MOV   P6, #00000011B ;P60/SCLA0, P61/SDAA0の出力ラッチHigh
MOV   PM6, #11110000B ;P60/SCLA0, P61/SDAA0を出力ポートに設定

CLR1  IICAIF0        ;INTIICA0割り込み要求クリア
CLR1  IICAMK0        ;INTIICA0割り込み許可

```

```

;-----
; 8ビット・タイマH1の設定
;-----

```

```

SET1  TMMKH1          ;INTTMH1割り込み禁止
MOV   TMHMD1, #01110000B ;カウント・クロック fIL(= 30kHz)
MOV   CMP01, #(150-1) ;インターバル 約5ms(= 150 / fIL )
CLR1  TMIFH1          ;INTTMH1割り込み要求クリア
SET1  TMHE1           ;8ビット・タイマH1動作開始

BR    MMAIN_LOOP     ;メイン・ループへ

```

```

;*****

```

```

;
;   メイン・ループ
;

```

```

;*****

```

```

MMAIN_LOOP:

```

```

;使用する変数の初期値設定

```

```

MOV   RTRSMOD, #CTXMOD ;次の動作を送信動作に設定

```

```

;通信開始準備(ストップ・コンディション生成)

```

```

BT    STCEN, $LMAIN100 ;バス解放状態? Yes,
SET1  SPT0             ;ストップ・コンディション生成

```

```

LMAIN050:
    BF    SPDO,    $LMAIN050    ;ストップ・コンディション検出? No,

;通信待機中

LMAIN100:
    CLR1  TMMKH1                ;INTTMH1割り込み許可
    STOP                      ;STOPモードに移行( INTTMH1割り込みで解除 )
    SET1  TMMKH1                ;INTTMH1割り込み禁止
    CLR1  TMIFH1                ;INTTMH1割り込み要求クリア

;-----
;    I2C通信開始準備
;-----
    MOV   B,    #CRESTRT        ;アクノリッジ未検出時のリスタート回数を設定

;通信開始準備( スタート・コンディション生成 )

LMAIN150:
    SET1  STT0                  ;スタート・コンディション生成

LMAIN160:
    BF    STD0,    $LMAIN160    ;スタート・コンディション検出? No,

;-----
;    アドレスの送信
;-----
;通信開始( アドレス + 転送方向送信 )
    MOV   A,    RTRSMOD        ;転送方向( 送信(0) / 受信(1) )読み出し
    OR    A,    #CSLVADR        ;アドレス + 転送方向 設定
    CALL  !SI ICTX            ;送信動作処理呼び出し
    BF    ACKD0,    $LMAIN500    ;アクノリッジ検出? No,

    BF    TRC0,    $LMAIN600    ;受信状態? Yes,

;-----
;    データの送信
;-----
    MOVW  HL,    #TTXDATA        ;送信データ用テーブルの先頭アドレスを設定
    MOV   C,    #CDATANUM        ;データ数の設定

LMAIN300:
    MOV   A,    [HL]            ;送信データの読み出し
    CALL  !SI ICTX            ;送信動作処理呼び出し
    BF    ACKD0,    $LMAIN500    ;アクノリッジ検出? No,

    INCW  HL                    ;次の送信データへ
    DBNZ  C,    $LMAIN300        ;全ての送信データの送信が完了? No,

```

```
MOV   RTRSMOD,#CRXMOD      ;次回は受信を行う
BR    LMAIN800
```

```
;-----
;   リスタート判定
;-----
```

LMAIN500:

```
DEC   B                    ;リスタート回数更新
BZ    $LMAIN800            ;リスタート終了? Yes,
```

;リスタート時のウェイト(約10us)

```
MOV   C,    #10           ;カウント回数設定
```

LMAIN550:

```
NOP                                ;
DBNZ  C,    $LMAIN550      ;ウェイト完了? No,
BR    LMAIN150            ;通信開始準備へ
```

```
;-----
;   データの受信
;-----
```

LMAIN600:

```
MOVW  HL,    #RRXBUF      ;受信データの保存領域の先頭アドレスを指定
MOV   C,    #CDATANUM    ;データ数の設定
SET1  ACKEO           ;アクノリッジ制御を許可
CLR1  WTIMO           ;8クロック目の立ち下がりで割り込み要求発生に設定
```

LMAIN700:

;受信開始

```
SET1  WRELO           ;ウェイト解除
HALT                                ;HALTモードに移行(INTIICA0割り込みで解除)
CLR1  IICAIFO        ;INTIICA0割り込み要求クリア
```

```
MOV   A,    IICA        ;受信データ読み出し
MOV   [HL], A           ;受信データの保存
INCW  HL              ;次の受信データ保存領域へ
DBNZ  C,    $LMAIN700  ;全ての受信データの受信が完了? No,
```

;受信完了時

```
CLR1  ACKEO           ;アクノリッジ制御を禁止
SET1  WTIMO           ;9クロック目の立ち下がりで割り込み要求発生に設定
SET1  WRELO           ;ウェイト解除
HALT                                ;HALTモードに移行(INTIICA0割り込みで解除)
```

```

CLR1    IICAIF0          ;INTIICA0割り込み要求クリア

MOV     RTRSMOD,#CTXMOD  ;次回は送信を行う

;-----
;   ストップ・コンディション生成
;-----
LMAIN800:
    SET1   SPT0          ;ストップ・コンディション生成
LMAIN810:
    BF     SPDO, $LMAIN810 ;ストップ・コンディション検出? No,

    BR     LMAIN100

;*****
;
;   送信動作処理
;
;-----
;   [I N]  A      :送信する8ビット・データ
;   [OUT]  -
;*****
SIICTX:
    MOV    IICA,  A      ;送信動作開始

;通信完了待ち
    HALT                   ;HALTモードに移行(INTIICA0割り込みで解除)
    CLR1   IICAIF0        ;INTIICA0割り込み要求クリア

    RET

end

```


main.c (C言語版)

/******

NEC Electronics 78K0/KC2-Lシリーズ

78K0/KC2-Lシリーズ サンプル・プログラム (シリアル・インタフェースIICA)

マスタ通信編

【履歴】

2009.1.-- 新規作成

【概要】

このサンプル・プログラムは、シリアル・インタフェースIICAの使用例を示しています。I2Cバスでのマスタ動作で、16バイトのデータの送受信を行います。なお、通信開始のタイミングは約5ms周期とし、送信と受信を交互に行います。

<初期設定の主な内容>

(オプション・バイトでの設定)

- ・低速内蔵発振器の動作をソフトウェアにより停止可能に設定
- ・ウォッチドッグ・タイマの動作禁止
- ・高速内蔵発振クロック周波数を8MHzに設定
- ・LVIデフォルト・スタート機能停止

(リセット解除後の初期化処理での設定)

- ・ROM/RAMサイズの設定
- ・入出力ポートの設定
- ・低電圧検出回路を使用した2.7V VDDの確認
- ・CPUクロックおよび周辺ハードウェア・クロックを高速内蔵発振クロック動作に設定 (8MHz)
- ・使用しない周辺ハードウェアの動作禁止
- ・シリアル・インタフェースIICAの設定
 - 動作モードをファースト・モード, 転送クロックを400kHzに設定
 - 自局アドレスを 50H に設定
 - P60/SCLA0, P61/SDAA0をI2C用に設定
 - INTIICA0割り込み許可
- ・8ビット・タイマH1をI2Cの通信動作のトリガ用に約5msのインターバル動作に設定

<通信フォーマット>

[送信時] ST + ADR/W + DT*16 + SP

[受信時] ST + ADR/R + DT*16 + SP

ST : スタート・コンディション

SP : ストップ・コンディション

ADR/W : スレーブ・アドレス + W

ADR/R : スレーブ・アドレス + R

DT : データ

<アドレスおよびデータ>

スレーブ・アドレス : A0H

送信データ : 16バイト(00H, 01H, 02H・・・0DH, 0EH, 0FH)

受信データ : 16バイト(任意)

<入出力ポートの設定>

出力ポート : P60-P61

未使用のポートで出力に設定できるものは全て出力ポートに設定しておく

*****/

/*=====

前処理指令 (#pragma指令)

=====*/

```
#pragma SFR          /* 特殊機能レジスタ(SFR)名を記述可能にする */
#pragma DI           /* DI命令を記述可能にする */
#pragma EI           /* EI命令を記述可能にする */
#pragma NOP          /* NOP命令を記述可能にする */
#pragma HALT         /* HALT命令を記述可能にする */
#pragma STOP         /* STOP命令を記述可能にする */
```

/*=====

関数プロトタイプ宣言

=====*/

```

static void fn_IICTx(unsigned char ucTxData); /* 送信動作処理 */

/*=====
ROMの定義
=====*/
static const unsigned char aTxData[16]=
{ /* 送信データ( 16バイト ) */
  0x00,0x01,0x02,0x03,0x04,0x05,0x06,0x07,0x08,0x09,0x0A,0x0B,0x0C,0x0D,0x0E,0x0F
};

/*=====
変数と定数の定義
=====*/
static unsigned char ucRxBuffer[16]; /* 受信データ保存領域 */
static unsigned char ucTransmissionMode; /* 次の動作( 0:送信 1:受信 ) */
static unsigned char ucRestartCounter; /* リスタート実行回数 */
#define CRESTART 3 /* アクノリッジ未検出時のリスタート回数 */
static unsigned char ucDataCounter; /* 送受信データ数 */

#define CSLAVEADDR 0xA0 /* スレーブ・アドレス */

/*****
リセット解除後の初期化処理
*****/
void hdwinit( void )
{
  unsigned char ucCounter; /* カウント用変数 */

  /*-----
  割り込み禁止
  -----*/
  DI(); /* 割り込み禁止 */

  /*-----
  ROM/RAMサイズの設定
  -----*/

```

モデルにより設定値が異なるので注意してください。

使用モデルの設定を有効にしてください。（デフォルトではuPD78F0588）

```

----- */
/* uPD78F0581, uPD78F0586使用時の設定 */
/* IMS = 0x42; */          /* ROM/RAMサイズの設定 */

/* uPD78F0582, uPD78F0587使用時の設定 */
/* IMS = 0x04; */          /* ROM/RAMサイズの設定 */

/* uPD78F0583, uPD78F0588使用時の設定 */
IMS = 0xC8;                /* ROM/RAMサイズの設定 */

/*-----
ポート0の設定
----- */
P0      = 0b00000000; /* P00-P02の出力ラッチLow */
PM0     = 0b11111000; /* P00-P02を出力ポートに設定 */
                          /* P00-P02:未使用 */

/*-----
ポート1の設定
----- */
ADPC1   = 0b00000111; /* P10-P12をデジタル入出力に設定 */
P1      = 0b00000000; /* P10-P17の出力ラッチLow */
PM1     = 0b00000000; /* P10-P17を出力ポートに設定 */
                          /* P10-P17:未使用 */

/*-----
ポート2の設定
----- */
ADPC0   = 0b11111111; /* P20-P27をデジタル入出力に設定 */
P2      = 0b00000000; /* P20-P27の出力ラッチLow */
PM2     = 0b00000000; /* P20-P27を出力ポートに設定 */
                          /* P20-P27:未使用 */

/*-----
ポート3の設定
----- */
P3      = 0b00000000; /* P30-P33の出力ラッチLow */
PM3     = 0b11110000; /* P30-P33を出力ポートに設定 */
                          /* P30-P33:未使用 */
----- */

```

ポート4の設定

```
----- */
P4      = 0b00000000; /* P40-P42の出力ラッチLow */
PM4     = 0b11111000; /* P40-P42を出力ポートに設定 */
                          /* P40-P42:未使用 */
```

/*-----

ポート6の設定

```
----- */
PM6     = 0b11110011; /* P60-P61を入力ポートに設定(I2Cバスへの影響回避) */
                          /* P62-P63を出力ポートに設定 */
P6      = 0b00000000; /* P60-P63の出力ラッチLow */
                          /* P60:SCLA0として使用する */
                          /* P61:SDAA0として使用する */
                          /* P62-P63:未使用 */
```

/*-----

ポート7の設定

```
----- */
P7      = 0b00000000; /* P70-P75の出力ラッチLow */
PM7     = 0b11000000; /* P70-P75を出力ポートに設定 */
                          /* P70-P75:未使用 */
```

/*-----

ポート12の設定

```
----- */
P12     = 0b00000000; /* P120の出力ラッチLow */
PM12    = 0b11111110; /* P120を出力ポートに設定 */
                          /* P120-P125:未使用 */
```

/*-----

低電圧検出

```
----- */
低電圧検出回路を使用し、2.7V VDDを確認します。
```

/* 低電圧検出回路の設定 */

```
LVIMK  = 1;          /* INTLVI 割り込み禁止 */
LVISEL = 0;          /* 検出電圧をVDDに設定 */
LVIS   = 0b00001001; /* 低電圧検出レベル(VLVI)を2.84±0.1Vに設定 */
LVIMD  = 0;          /* 低電圧検出時の動作モードを割り込み信号発生に設定 */
LVION  = 1;          /* 低電圧検出動作許可 */
```

/* 低電圧検出回路の動作安定待ち(10us以上) */

```

for( ucCounter = 0; ucCounter < 2; ucCounter++ ){
    NOP();
}

/* VLVI VDDになるまでのウエイト */
while(LVIF){
    NOP();
}
LVION = 0;          /* 低電圧検出動作停止 */

/*-----
クロック周波数の設定
-----
高速内蔵発振クロックで動作が行えるように設定します。
-----*/

OSCCTL = 0b00000000; /* クロック動作モード */
/*      |||+||+---- 必ず0に設定 */
/*      ||| ++----- RSWOSC/AMPHXT */
/*      |||          [XT1発振回路の発振モード選択] */
/*      |||          00: 低消費発振 */
/*      |||          01: 通常発振 */
/*      |||          1x: 超低消費発振 */
/*      ||+----- EXCLKS/OSCSELS */
/*      ||          [サブシステム・クロック端子の動作設定] */
/*      ||          (P123/XT1,P124/XT2/EXCLKS) */
/*      ||          XTSTARTと合わせて000で入出力ポートに設定 */
/*      ++----- EXCLK/OSCSEL */
/*          [高速システム・クロック端子の動作設定] */
/*          (P121/X1,P122/X2/EXCLK) */
/*          00: 入力ポート */
/*          01: X1発振モード */
/*          10: 入力ポート */
/*          11: 外部クロック入力モード */

PCC = 0b00000000; /* CPUクロック(fCPU)の選択 */
/*      |||+|+---- CSS/PCC2/PCC1/PCC0 */
/*      ||| |      [CPUクロック(fCPU)の選択] */
/*      ||| |      0000: fXP */
/*      ||| |      0001: fXP/2 */
/*      ||| |      0010: fXP/2^2 */
/*      ||| |      0011: fXP/2^3 */
/*      ||| |      0100: fXP/2^4 */
/*      ||| |      1000: fSUB/2 */

```

```

/*      ||| |      1001:fSUB/2 */
/*      ||| |      1010:fSUB/2 */
/*      ||| |      1011:fSUB/2 */
/*      ||| |      1100:fSUB/2 */
/*      ||| |      (上記以外:設定禁止) */
/*      ||| +----- 必ず0に設定 */
/*      ||+----- CLS */
/*      ||          [CPUクロックのステータス] */
/*      |+----- XTSTART */
/*      |          [サブシステム・クロック端子の動作設定] */
/*      |          EXCLKS,OSCELSと組み合わせて設定 */
/*      +----- 必ず0に設定 */

RCM = 0b00000000; /* 内蔵発振器の動作モード選択 */
/*      |||||+---- RSTOP */
/*      |||||      [高速内蔵発振器の発振/停止] */
/*      |||||      0:高速内蔵発振器の発振 */
/*      |||||      1:高速内蔵発振器の停止 */
/*      |||||+---- LSRSTOP */
/*      |||||      [低速内蔵発振器の発振/停止] */
/*      |||||      0:低速内蔵発振器の発振 */
/*      |||||      1:低速内蔵発振器の停止 */
/*      |+++++----- 必ず0に設定 */
/*      +----- RSTS */
/*      [高速内蔵発振器のステータス] */

MOC = 0b10000000; /* 高速システム・クロックの動作モード選択 */
/*      |+++++----- 必ず0に設定 */
/*      +----- MSTOP */
/*      [高速システム・クロックの動作制御] */
/*      0:X1発振回路動作/EXCLK端子からの外部クロック有効 */
/*      1:X1発振回路停止/EXCLK端子からの外部クロック無効 */

MCM = 0b00000000; /* 供給クロック選択 */
/*      |||||+|+---- XSEL/MCM0 */
/*      ||||| |      [メイン・システム, 周辺ハードウェアへの供給クロック] */
/*      ||||| |      00:メイン・システム・クロック(fXP) */
/*      ||||| |          = 高速内蔵発振クロック(fIH) */
/*      ||||| |      周辺ハードウェア・クロック(fPRS) */
/*      ||||| |          = 高速内蔵発振クロック(fIH) */
/*      ||||| |      01:メイン・システム・クロック(fXP) */
/*      ||||| |          = 高速内蔵発振クロック(fIH) */
/*      ||||| |      周辺ハードウェア・クロック(fPRS) */

```

```

/*      | | | | |      = 高速内蔵発振クロック(fIH) */
/*      | | | | |      10: メイン・システム・クロック(fXP) */
/*      | | | | |      = 高速内蔵発振クロック(fIH) */
/*      | | | | |      周辺ハードウェア・クロック(fPRS) */
/*      | | | | |      = 高速システム・クロック(fIH) */
/*      | | | | |      11: メイン・システム・クロック(fXP) */
/*      | | | | |      = 高速システム・クロック(fIH) */
/*      | | | | |      周辺ハードウェア・クロック(fPRS) */
/*      | | | | |      = 高速システム・クロック(fIH) */
/*      | | | | | +----- MCS */
/*      | | | | |      [メイン・システム・クロックのステータス] */
/*      +----- 必ず0に設定 */

```

```

PERO = 0b00000000; /* リアルタイム・カウンタの制御クロックの制御 */
/*      | +----- 必ず0に設定 */
/*      +----- RTCEN: */
/*      [リアルタイム・カウンタの制御クロック] */
/*      0: 制御クロック供給停止 */
/*      1: 制御クロック供給 */

```

```

/*-----
使用しない周辺ハードウェアの動作禁止
-----*/

```

```

/* 16ビット・タイマ/イベント・カウンタ00 */

```

```

TMC00 = 0b00000000; /* 動作禁止 */

```

```

/* 8ビット・タイマ/イベント・カウンタ50, 51 */

```

```

TMC50 = 0b00000000; /* タイマ50 動作禁止 */

```

```

TMC51 = 0b00000000; /* タイマ51 動作禁止 */

```

```

/* 8ビット・タイマH0 */

```

```

TMHMD0 = 0b00000000; /* カウント動作停止 */

```

```

/* リアルタイム・カウンタ */

```

```

RTCC0 = 0b00000000; /* カウンタ動作停止 */

```

```

/* クロック出力制御回路 */

```

```

CKS = 0b00000000; /* クロック分周回路動作停止 */

```

```

/* A/Dコンバータ */

```

```

ADMO = 0b00000000; /* A/D変換動作停止 */

```

```

/* オペアンブ */

```



```
AMP0M = 0b00000000; /* オペアンプ0 動作停止 */
AMP1M = 0b00000000; /* オペアンプ1 動作停止 */
```

```
/* シリアル・インタフェースUART6 */
```

```
ASIM6 = 0b00000001; /* 動作禁止 */
```

```
/* シリアル・インタフェースCSI10, CSI11 */
```

```
CSIM10 = 0b00000000; /* CSI10 動作禁止 */
```

```
CSIM11 = 0b00000000; /* CSI11 動作禁止 */
```

```
/* 割り込み機能 */
```

```
MK0 = 0xFFFF; /* 全割り込み禁止 */
```

```
MK1 = 0xFFFF;
```

```
EGPCTL0 = 0b00000000; /* 全外部割り込みのエッジ検出禁止 */
```

```
EGPCTL1 = 0b00000000;
```

```
/* キー割り込み機能 */
```

```
KRM = 0b00000000; /* 全キー割り込み禁止 */
```

```
/*-----
```

```
シリアル・インタフェースIICAの設定
```

```
-----
```

- ・動作モードをファースト・モード，転送クロックを400kHzに設定
- ・自局アドレスを50Hに設定

```
-----*/
```

```
/* 転送クロックの設定 */
```

```
IICWL = 11; /* ロウ・レベル幅の設定 */
```

```
IICWH = 8; /* ハイ・レベル幅の設定 */
```

```
SVA0 = 0x50; /* 自局アドレスの設定 */
```

```
IICAF0 = 0b00000000; /* IICAフラグ・レジスタ0 */
```

```
/* |||||+----- IICRSV */
```

```
/* ||||| [通信予約機能禁止ビット] */
```

```
/* ||||| 0:通信予約許可 */
```

```
/* ||||| 1:通信予約禁止 */
```

```
/* |||||+----- STCEN */
```

```
/* ||||| [初期スタート許可トリガ] */
```

```
/* ||||| 0:動作許可(IICE0=1)後，ストップ・コン */
```

```
/* ||||| ディションの検出により，スタート・ */
```

```
/* ||||| コンディションを生成許可 */
```

```
/* ||||| 1:動作許可(IICE0=1)後，ストップ・コン */
```

```
/* ||||| ディションを検出せずに，スタート・ */
```

```

/*      |||||          コンディションを生成許可          */
/*      ||++++----- 必ず0に設定                      */
/*      |+----- IICBSY <Read only>                  */
/*      |          [I2Cバス状態フラグ]                  */
/*      |          0:バス解放状態(STCEN=1時の通信初期状態)*/
/*      |          1:バス通信状態(STCEN=0時の通信初期状態)*/
/*      +----- STCF <Read only>                      */
/*      [STT0クリア・フラグ]                            */
/*      0:スタート・コンディション発行                  */
/*      1:スタート・コンディション発行できず,          */
/*      STT0フラグ・クリア                              */

IICACTLO = 0b00001100; /* IICAコントロール・レジスタ0 */
/*      |||||+----- SPT0                            */
/*      |||||          [ストップ・コンディション・トリガ] */
/*      |||||          0:ストップ・コンディションを生成しない */
/*      |||||          1:ストップ・コンディションを生成する   */
/*      |||||+----- STT0                            */
/*      |||||          [スタート・コンディション・トリガ]   */
/*      |||||          0:スタート・コンディションを生成しない */
/*      |||||          1:スタート・コンディションを生成する   */
/*      ||||+----- ACKEO                            */
/*      ||||          [アクノリッジ制御]                  */
/*      ||||          0:アクノリッジを禁止                  */
/*      ||||          1:アクノリッジを許可                  */
/*      |||+----- WTIMO                             */
/*      ||||          [ウェイトおよび割り込み要求発生の制御] */
/*      ||||          0:8クロック目の立ち下がりで割り込み要求発生*/
/*      ||||          1:9クロック目の立ち下がりで割り込み要求発生*/
/*      |||+----- SPIEO                             */
/*      |||          [ストップ・コンディション検出による割り込み */
/*      |||          要求発生の許可/禁止]                  */
/*      |||          0:禁止                                  */
/*      |||          1:許可                                  */
/*      ||+----- WRELO                              */
/*      ||          [ウェイト解除]                        */
/*      ||          0:ウェイトを解除しない                  */
/*      ||          1:ウェイトを解除する                    */
/*      |+----- LRELO                              */
/*      |          [通信退避]                            */
/*      |          0:通常動作                                */
/*      |          1:現在行っている通信から退避し, 待機状態 */
/*      +----- IICE0                                */

```

```

/*          [I2Cの動作許可]          */
/*          0:動作停止                */
/*          1:動作許可                */

IICACTL1 = 0b00001100; /* IICAコントロール・レジスタ1 */
/*      |||||+----- 必ず0に設定          */
/*      |||||+----- DFC0                */
/*      |||||          [デジタル・フィルタの動作の制御]          */
/*      |||||          0:デジタル・フィルタ・オフ                */
/*      |||||          1:デジタル・フィルタ・オン                */
/*      |||+----- SMC0                */
/*      |||          [動作モードの切り替え]          */
/*      |||          0:標準モードで動作                */
/*      |||          1:ファースト・モードで動作                */
/*      ||+----- DADO                */
/*      ||          [SDA0端子のレベル検出(IICE = 1のときのみ有効)] */
/*      ||          0:SDA0端子がロウ・レベルであることを検出    */
/*      ||          1:SDA0端子がハイ・レベルであることを検出    */
/*      |+----- CLD0                */
/*      ||          [SCL0端子のレベル検出(IICE = 1のときのみ有効)] */
/*      ||          0:SCL0端子がロウ・レベルであることを検出    */
/*      ||          1:SCL0端子がハイ・レベルであることを検出    */
/*      |+----- 必ず0に設定          */
/*      +----- WUP                */
/*          [アドレス一致ウエイク・アップの制御]          */
/*          0:STOPモード状態時のアドレス一致ウエイク          */
/*            ・アップ機能動作停止                */
/*          1:STOPモード状態時のアドレス一致ウエイク          */
/*            ・アップ機能動作許可                */

IICE0 = 1; /* I2C動作許可 */

/* I2Cバスの出力許可 */
POM6 = 0b00000011; /* P60/SCLA0, P61/SDAA0をN-chオープン */
/*          ・ドレイン出力モードに設定          */
P6 = 0b00000011; /* P60/SCLA0, P61/SDAA0の出力ラッチHigh */
PM6 = 0b11110000; /* P60/SCLA0, P61/SDAA0を出力ポートに設定 */

IICAIFO = 0; /* INTIICA0割り込み要求クリア */
IICAMKO = 0; /* INTIICA0割り込み許可 */

```

```

/*-----
8ビット・タイマH1の設定

```

```

-----*/
TMMKH1 = 1;          /* INTTMH1割り込み禁止 */
TMHMD1 = 0b01110000; /* カウント・クロック fIL(= 30kHz) */
CMP01  = (150-1);    /* インターバル 約5ms(= 150 / fIL ) */
TMIFH1 = 0;          /* INTTMH1割り込み要求クリア */
TMHE1  = 1;          /* 8ビット・タイマH1動作開始 */

}

/*****

メイン・ループ

*****/

void main(void)
{
    unsigned char ucCounter; /* カウント用変数 */

    /* 使用する変数の初期値設定 */
    ucTransmissionMode = 0; /* 次の動作を送信動作に設定 */

    /* バス解放されていない場合 */
    if( !STCEN ){
        SPT0 = 1;          /* ストップ・コンディション生成 */
        while( !SPD0 ){
            NOP();          /* ストップ・コンディション検出待ち */
        }
    }

    while (1){
        /* 通信待機中 */
        TMMKH1 = 0; /* INTTMH1割り込み許可 */
        STOP(); /* STOPモードに移行( INTTMH1割り込みで解除 ) */
        TMMKH1 = 1; /* INTTMH1割り込み禁止 */
        TMIFH1 = 0; /* INTTMH1割り込み要求クリア */

        /* リスタート用のループ */
        /* 送受信完了の場合、リスタートは不要ですので、このループを抜けます */
        for( ucRestartCounter = 0; ucRestartCounter < CRESTART; ucRestartCounter++){
            /*-----
            I2C通信開始準備
            -----*/

```

```

/* 通信開始準備( スタート・コンディション生成 ) */
STT0 = 1;          /* スタート・コンディション生成 */
while( !STDO ){
    NOP();          /* スタート・コンディション検出待ち */
}

/*-----*/
アドレスの送信
/*-----*/

/* 次の動作が送信の場合 */
if( !ucTransmissionMode ){
    fn_IICTx( CSLAVEADDR );          /* アドレス + W(0:データ送信)送信 */
}
/* 次の動作が受信の場合 */
else{
    fn_IICTx( (CSLAVEADDR + 1) );    /* アドレス + R(1:データ受信)送信 */
}

/* アクノリッジ検出あり */
if( ACKDO ){
    /* 送信状態の場合 */
    if( TRCO ){
        /*-----*/
        データの送信
        /*-----*/

        /* 指定されたバイト数の送信を行う */
        for( ucDataCounter = 0; ucDataCounter < 16; ucDataCounter++ ){
            fn_IICTx( aTxData[ucDataCounter] ); /* データ送信 */

            /* アクノリッジ検出のない場合 */
            if( !ACKDO ){
                break; /* 送信動作を中断 */
            }
        }
    }
}
/* 受信状態の場合 */
else{
    /*-----*/
    データの受信
    /*-----*/

    ACKEO = 1; /* アクノリッジ制御を許可 */
    WTIMO = 0; /* 8クロック目の立ち下がりで割り込み要求発生に設定 */
}

```

```

/* 指定されたバイト数の受信を行う */
for( ucDataCounter = 0; ucDataCounter < 16; ucDataCounter++){
    /* 受信開始 */
    WRELO = 1;      /* ウェイト解除 */
    HALT();         /* HALTモードに移行(INTIICA0割り込みで解除) */
    IICAIF0 = 0;   /* INTIICA0割り込み要求クリア */

    ucRxBuffer[ucDataCounter] = IICA; /* 受信データ読み出し */
}

/* 受信完了時 */
ACKE0 = 0;      /* アクノリッジ制御を禁止 */
WTIMO = 1;     /* 9クロック目の立ち下がりで割り込み要求発生に設定 */
WRELO = 1;     /* ウェイト解除 */
HALT();        /* HALTモードに移行(INTIICA0割り込みで解除) */
IICAIF0 = 0;   /* INTIICA0割り込み要求クリア */
}
}

/* 送受信動作完了 */
/* リスタート用のループを抜け、ストップ・コンディション生成へ進みます */
if( ucDataCounter >= 16 ){
    ucTransmissionMode ^= 1; /* 次の動作(送信/受信)の切り替え */
    break;                   /* ストップ・コンディション生成へ */
}
/* リスタート */
else{
    /* リスタート時のウェイト( 約10us ) */
    for( ucCounter = 0; ucCounter < 2; ucCounter++){
        NOP();
    }
}
}

/*-----
ストップ・コンディション生成
-----*/

SPT0 = 1;      /* ストップ・コンディション生成 */
while( !SPDO ){
    NOP();      /* ストップ・コンディション検出待ち */
}
}
}

```

```
/******
```

送信動作処理

```
-----
```

[I N] ucTxData :送信する8ビット・データ

[OUT] -

```
*****/
```

```
static void fn_IICtx(unsigned char ucTxData)
```

```
{
```

```
  IICA = ucTxData; /* 送信動作開始 */
```

```
  /* 通信完了待ち */
```

```
  HALT(); /* HALTモードに移行(INTIICA0割り込みで解除) */
```

```
  IICAIFO = 0; /* INTIICA0割り込み要求クリア */
```

```
}
```

付録B 78K0/KC2-Lの44ピン製品を使用する場合

78K0/KC2-Lのサンプル・プログラムは、すべて48ピン製品用となっています。78K0/KC2-Lのサンプル・プログラムを44ピン製品用に使用する場合、次のように変更してください。

(1) ポートの初期設定

- ・ポート0の設定

ポート・モード・レジスタ0 (PM0) のビット2への設定値を“0”から“1”に変更してください。

- ・ポート4の設定

ポート・モード・レジスタ4 (PM4) のビット2への設定値を“0”から“1”に変更してください。

- ・ポート7の設定

ポート・モード・レジスタ7 (PM7) のビット5, 4への設定値を“00”から“11”に変更してください。

(2) 使用しない周辺ハードウェアの動作禁止

クロック出力選択レジスタ (CKS) の設定を行っている命令文を削除してください。

付録C 改版履歴

版 数	発行年月	改版箇所	改版内容
第1版	May 2009	-	-

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：(044)435-5111

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか、NECエレクトロニクスの販売特約店へお申し付けください。

— お問い合わせ先 —

【営業関係、デバイスの技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00~12:00, 午後 1:00~5:00)

電 話 : (044)435-9494

E-mail : info@necel.com

【マイコン開発ツールの技術関係お問い合わせ先】

開発ツールサポートセンター

E-mail : toolsupport-micom@ml.necel.com