

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

3850グループ (A仕様)

レジスタ一覧

1. 要約

この資料は3850グループ (A仕様) のレジスタについて説明しています。

2. はじめに

この資料で説明するレジスタは次の条件での利用に適用されます。

- ・マイコン：3850グループ (A仕様)

3. レジスタ構成図

このアプリケーションノートに掲載している制御レジスタ構成図の例と、その中で使用されている略号などの意味を以下に示します。

b	ビット名	機能	リセット時	R	W
0	プロセッサモードレジスタ	b150 00: シングルチップモード 01: } 10: } 使用禁止 11: }	0		
1			0		
2	スタックページ選択ビット	0: 0ページ 1: 1ページ	0		
3	このビットには何も配置されていません。書き込みは不可で、読み出した場合、その内容は "0" です		0		x
4			0		x
5	このビットは "0" に固定してください。		0		
6	メインクロック (XIN-XOUT) 停止ビット	0: 発振 1: 停止	*		
7	内部システムクロック選択ビット	0: XIN-XOUT 選択 (高速モード) 1: XCIN-XCOUT 選択 (低速モード)	*		

: 何も配置されていないビット
 : 当該機能の制御では使用されないビット

注1. リセット解除直後の内容
 0・・・リセット解除時 "0"
 1・・・リセット解除時 "1"
 不定・・・リセット解除時不定
 *・・・リセット解除時オプションによって決められた内容

注2. ビットの属性・・・・・・・・・・制御レジスタの各ビットの属性は読み出し専用、書き込み専用、又は読み出し及び書き込みの3種類があります。図中ではこれらの属性を次のように表します。
 R・・・読み出し
 ・・・読み出し可能
 x・・・読み出し不可能
 W・・・書き込み
 ・・・書き込み可能
 x・・・書き込み不可能

4 レジスタ一覧

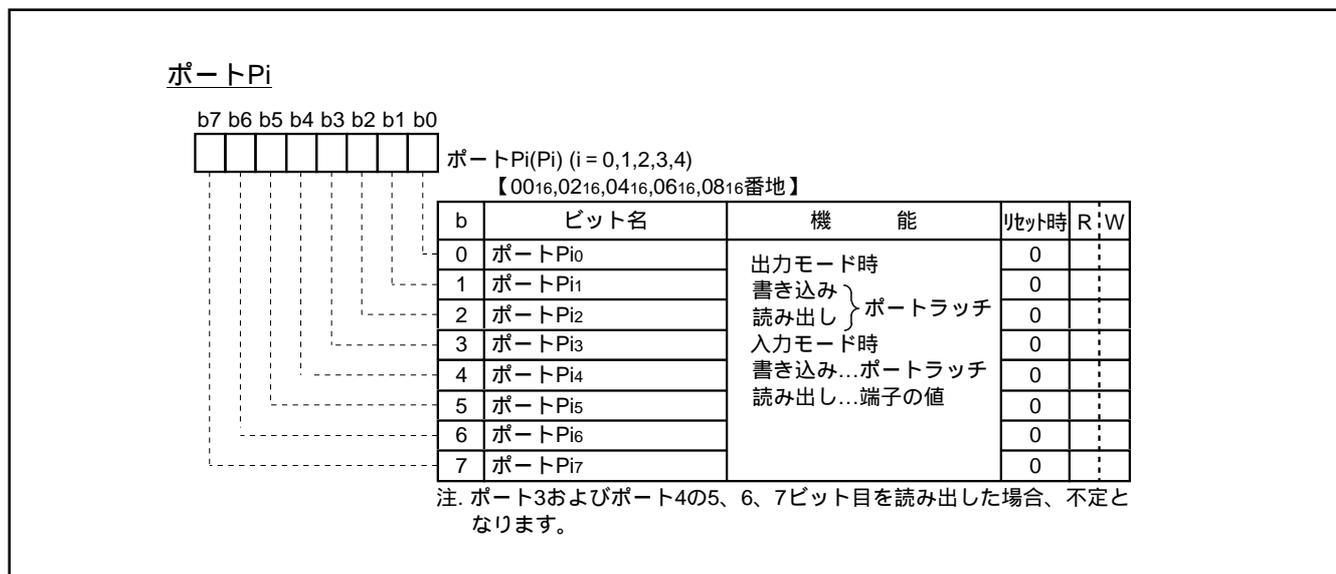


図4.1 ポートPiの構成

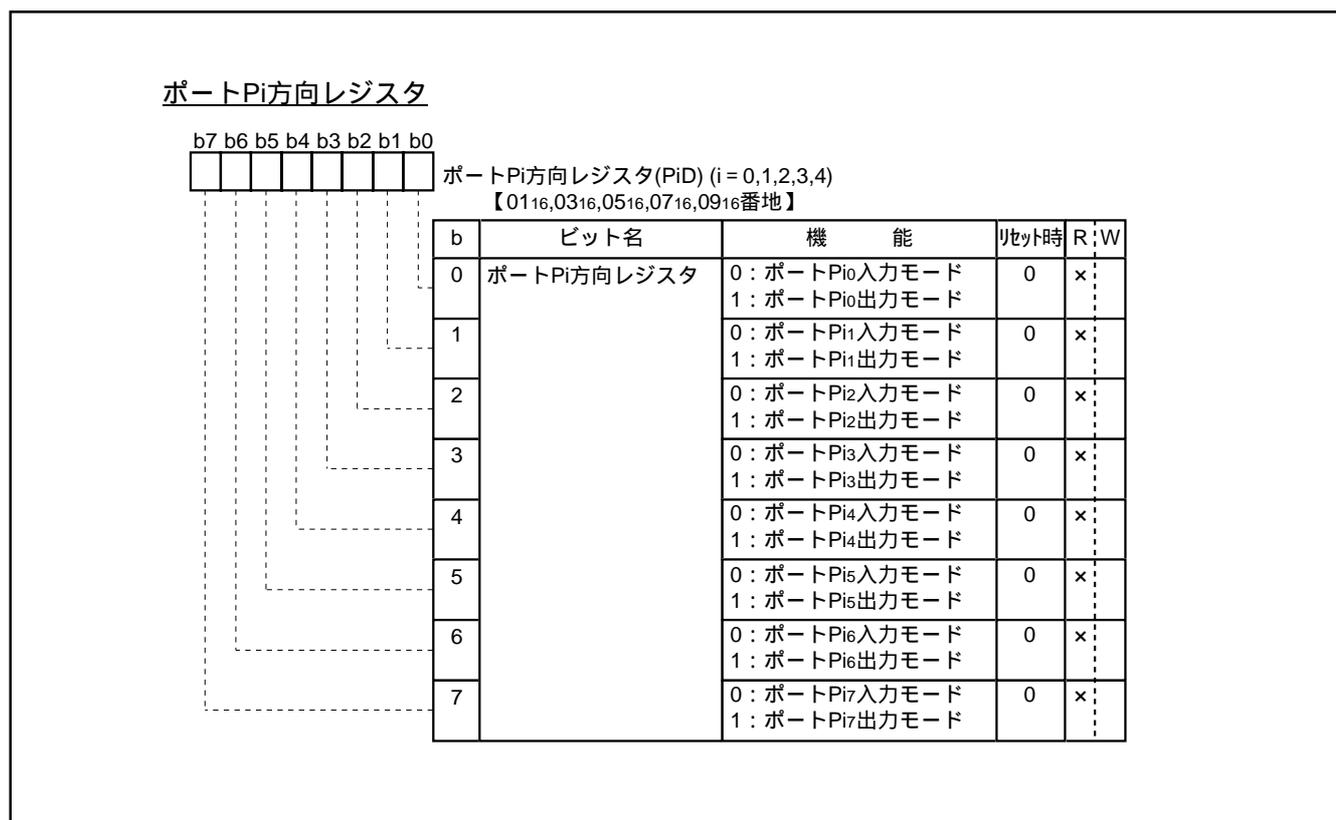


図4.2 ポートPi方向レジスタの構成

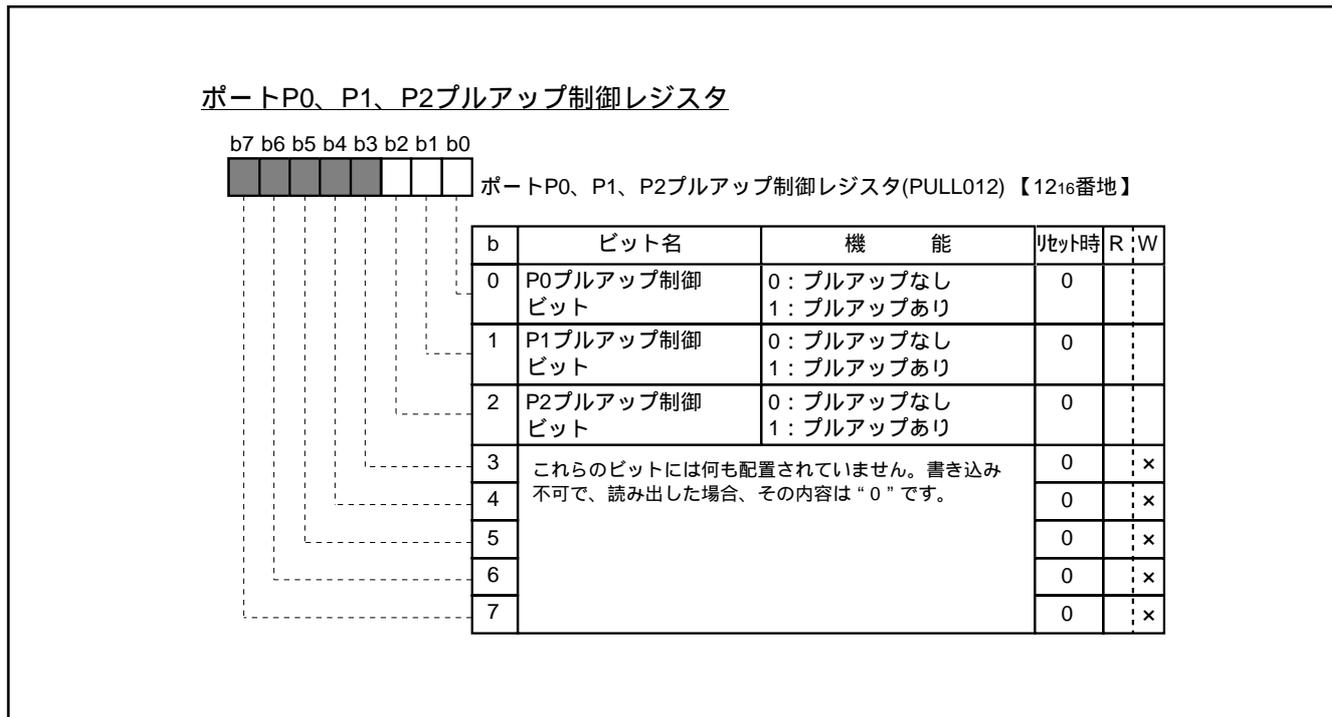


図4.3 ポートP0、P1、P2プルアップ制御レジスタの構成

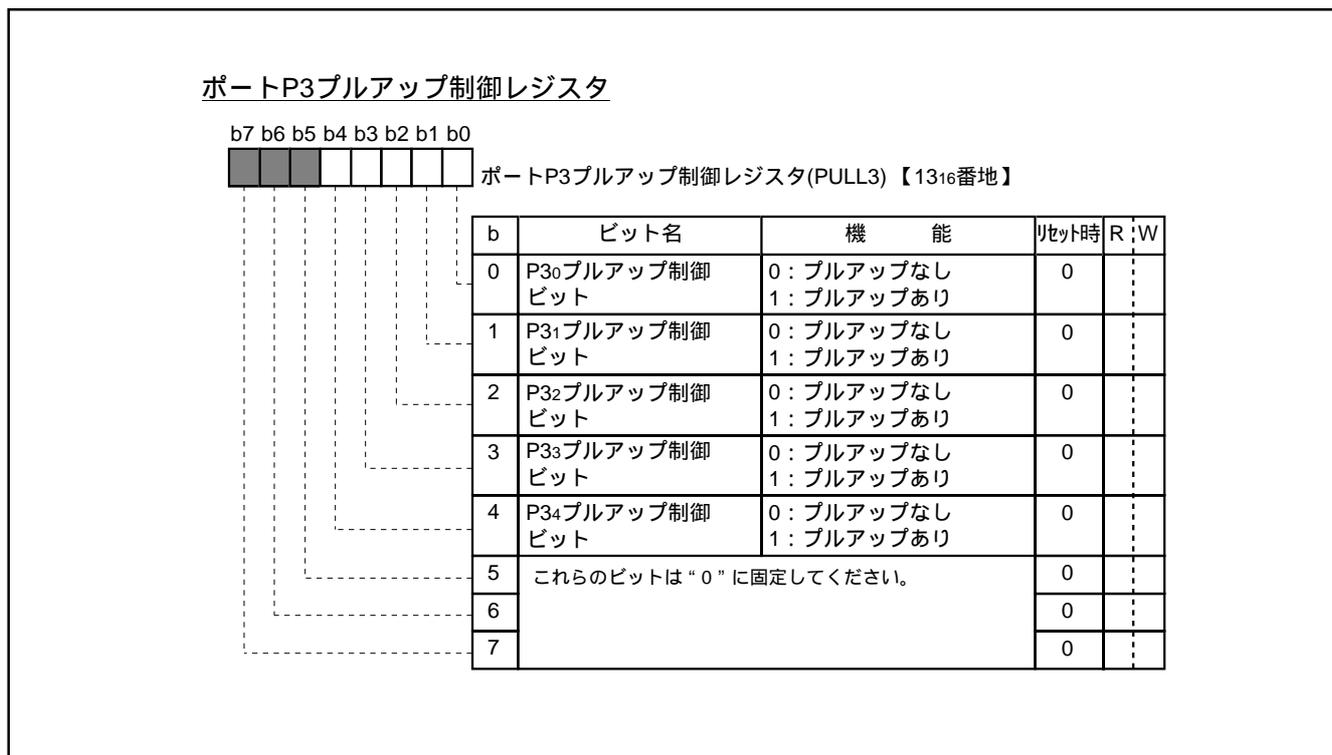


図4.4 ポートP3プルアップ制御レジスタの構成

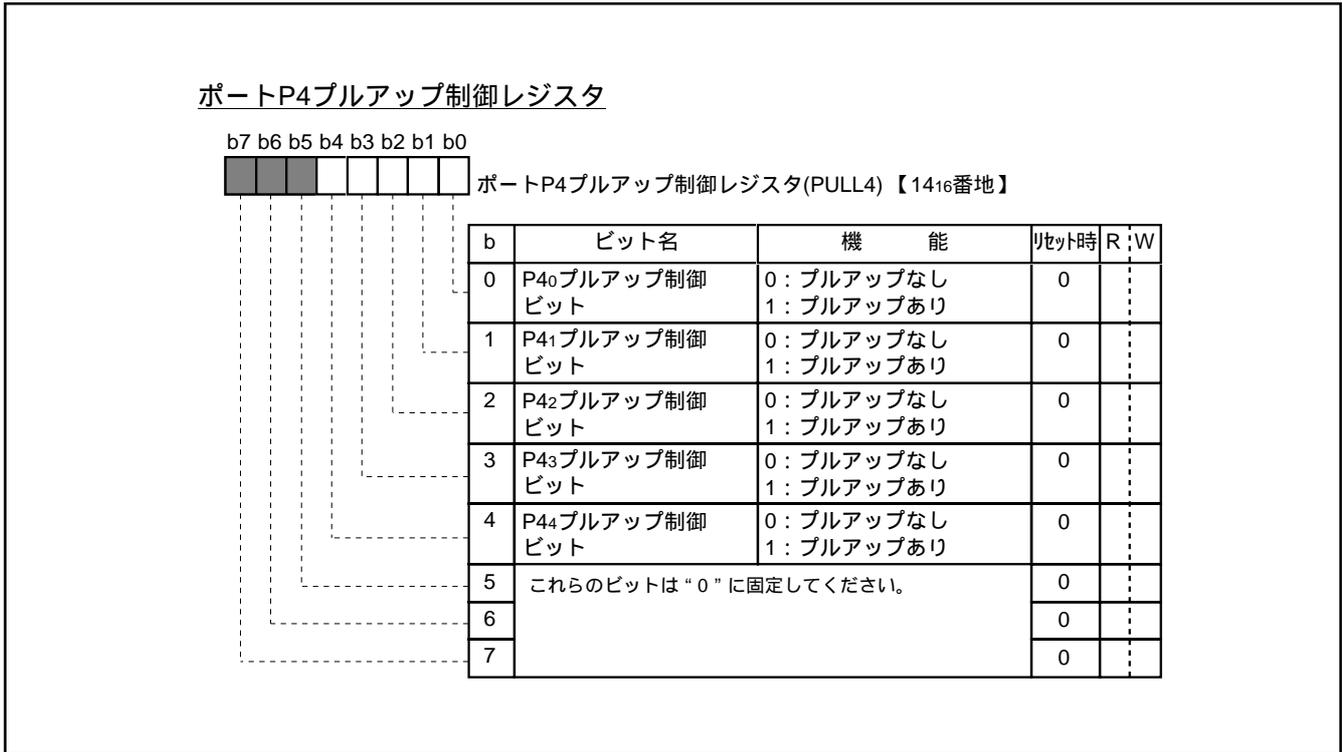


図4.5 ポートP4プルアップ制御レジスタの構成

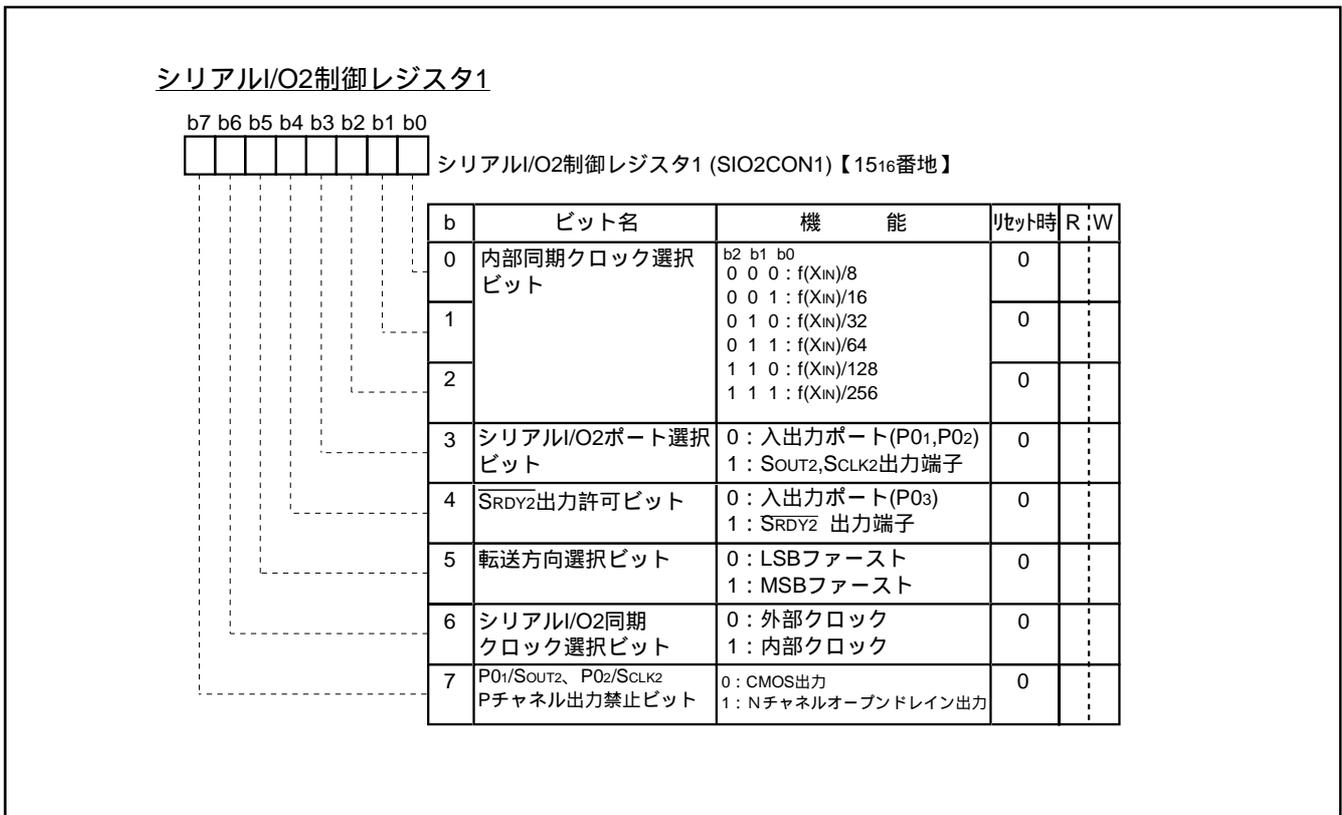


図4.6 シリアルI/O2制御レジスタ1の構成

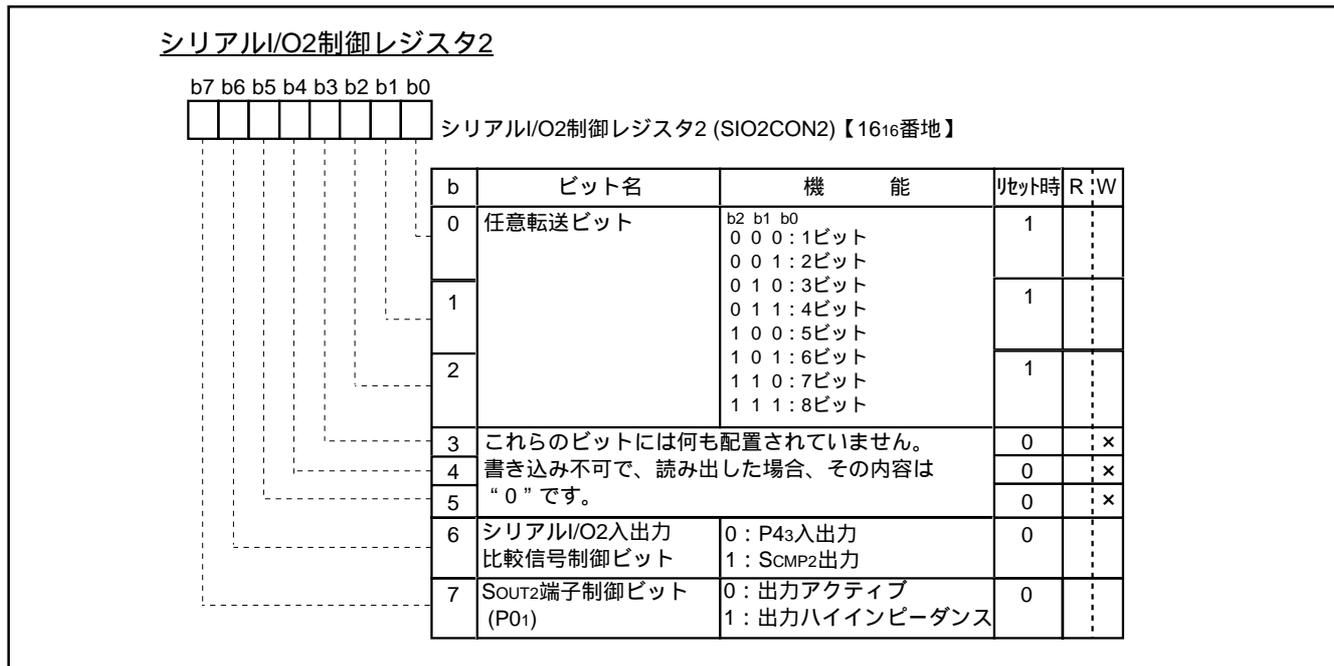


図4.7 シリアル/O2制御レジスタ2の構成

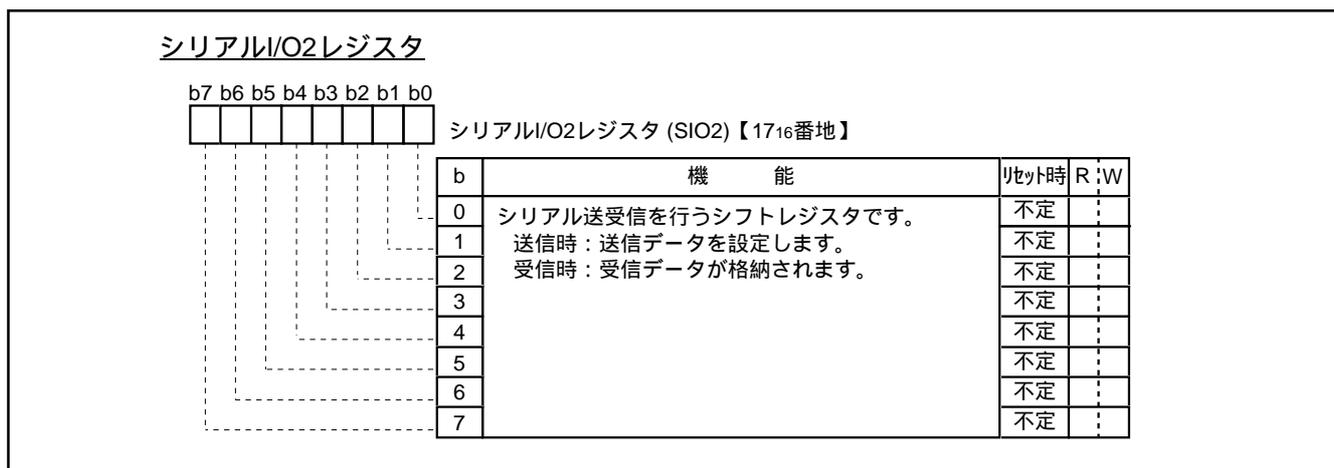


図4.8 シリアル/O2レジスタの構成

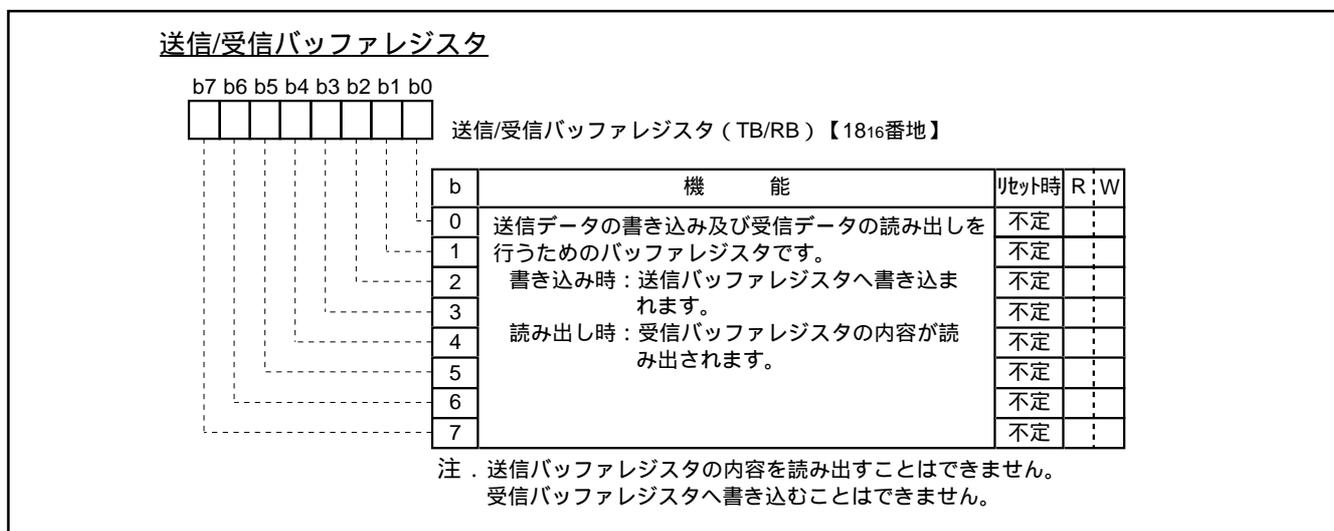
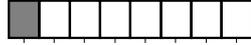


図4.9 送信/受信バッファレジスタの構成

シリアルI/O1ステータスレジスタ

b7 b6 b5 b4 b3 b2 b1 b0



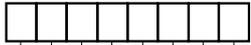
シリアルI/O1ステータスレジスタ(SIOSTS)【1916番地】

b	ビット名	機能	リセット時	R	W
0	送信バッファエンブティフラグ(TBE)	0:バッファフル状態 1:バッファエンブティ状態	0		x
1	受信バッファフルフラグ(RBF)	0:バッファエンブティ状態 1:バッファフル状態	0		x
2	送信シフトレジスタシフト終了フラグ(TSC)	0:送信シフト中 1:送信シフト終了	0		x
3	オーバランエラーフラグ(OE)	0:オーバランエラーなし 1:オーバランエラー発生	0		x
4	パリティエラーフラグ(PE)	0:パリティエラーなし 1:パリティエラー発生	0		x
5	フレーミングエラーフラグ(FE)	0:フレーミングエラーなし 1:フレーミングエラー発生	0		x
6	サミングエラーフラグ(SE)	0:(OE) (PE) (FE)=0 1:(OE) (PE) (FE)=1	0		x
7	このビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“1”です。				

図4.10 シリアルI/O1ステータスレジスタの構成

シリアルI/O1制御レジスタ

b7 b6 b5 b4 b3 b2 b1 b0



シリアルI/O1制御レジスタ(SIOCON)【1A16番地】

b	ビット名	機能	リセット時	R	W
0	BRGカウントソース選択ビット(CSS)	0 : f(XIN) 1 : f(XIN)/4	0		
1	シリアルI/O1同期クロック選択ビット(SCS)	クロック同期形シリアルI/O選択時 0:BRG出力の4分周 1:外部クロック入力 UART選択時 0:BRG出力の16分周 1:外部クロック入力の16分周	0		
2	SRDY1出力許可ビット(SRDY)	0 : 入出力ポート (P27) 1 : SRDY1出力端子	0		
3	送信割り込み要因選択ビット(TIC)	0 : 送信バッファエンブティ 1 : 送信シフト動作終了	0		
4	送信許可ビット(TE)	0 : 送信禁止 1 : 送信許可	0		
5	受信許可ビット(RE)	0 : 受信禁止 1 : 受信許可	0		
6	シリアルI/O1モード選択ビット(SIOM)	0 : UART 1 : クロック同期形シリアルI/O	0		
7	シリアルI/O1許可ビット(SIOE)	0 : シリアルI/O1禁止 (P24~P27 : 入出力ポート) 1 : シリアルI/O1許可 (P24~P27 : シリアルI/O機能端子)	0		

図4.11 シリアルI/O1制御レジスタの構成

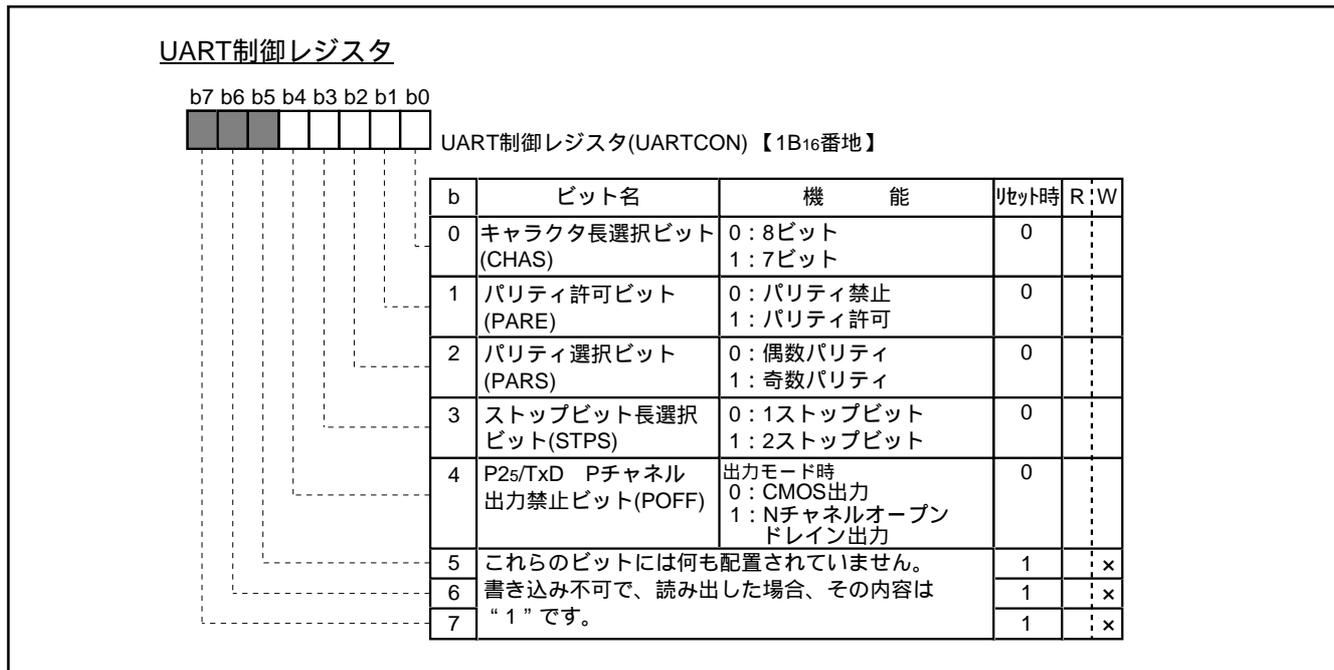


図4.12 UART制御レジスタの構成

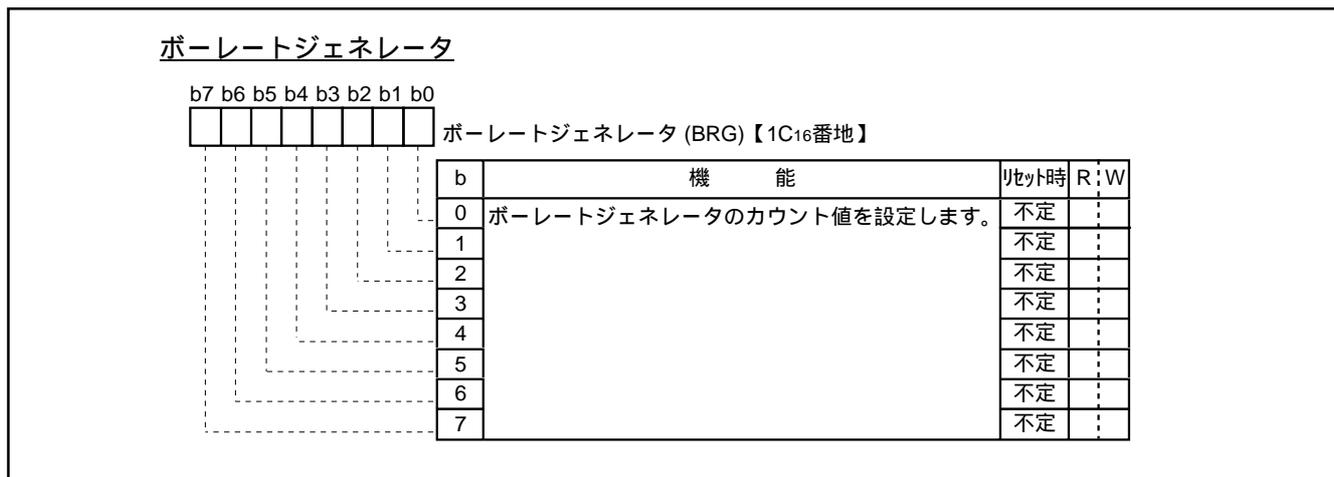


図4.13 ボーレートジェネレータの構成

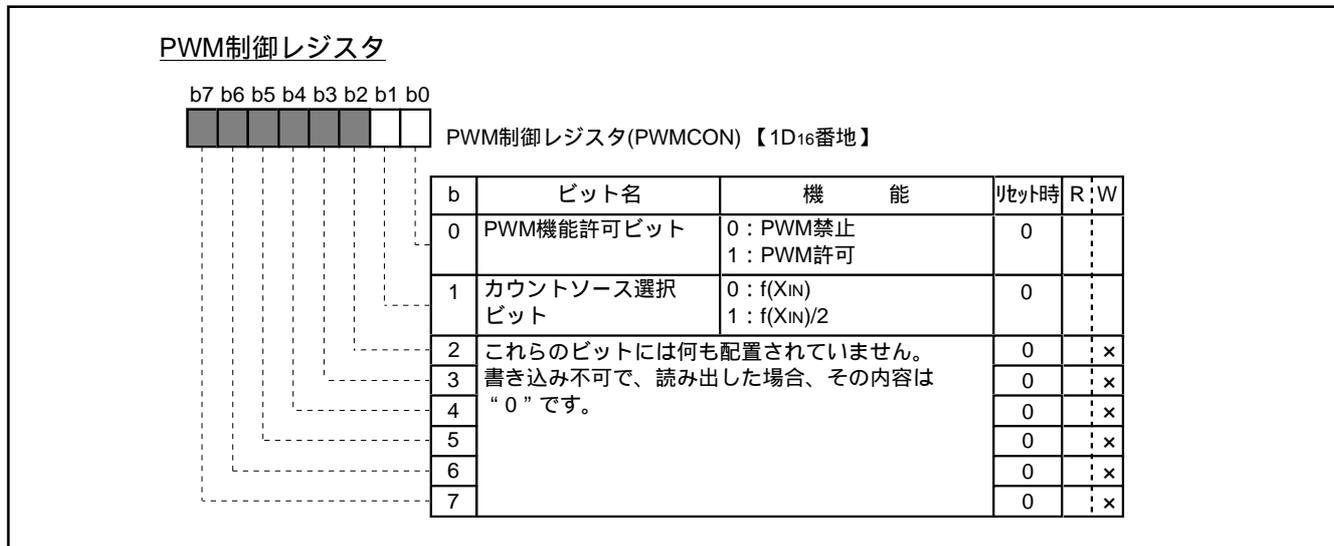


図4.14 PWM制御レジスタの構成

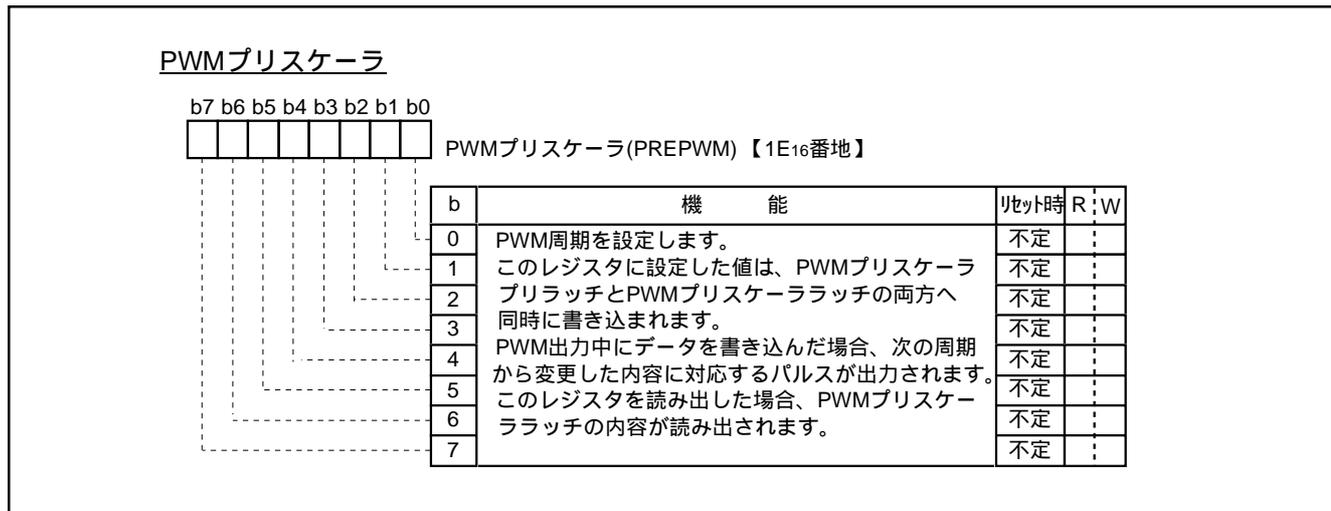


図4.15 PWMプリスケアラ

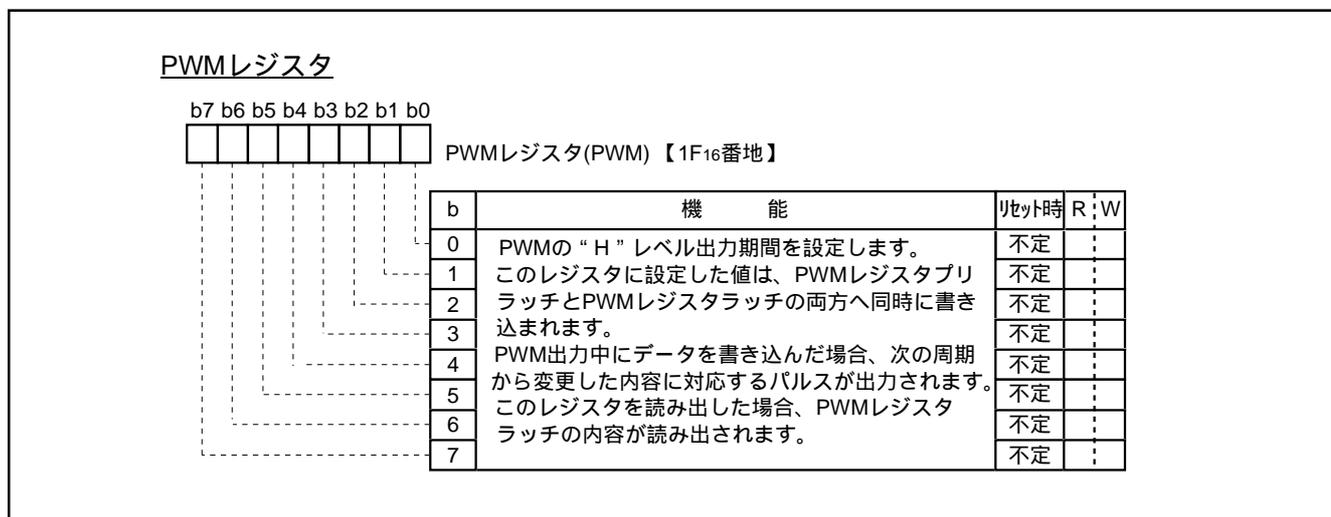


図4.16 PWMレジスタの構成

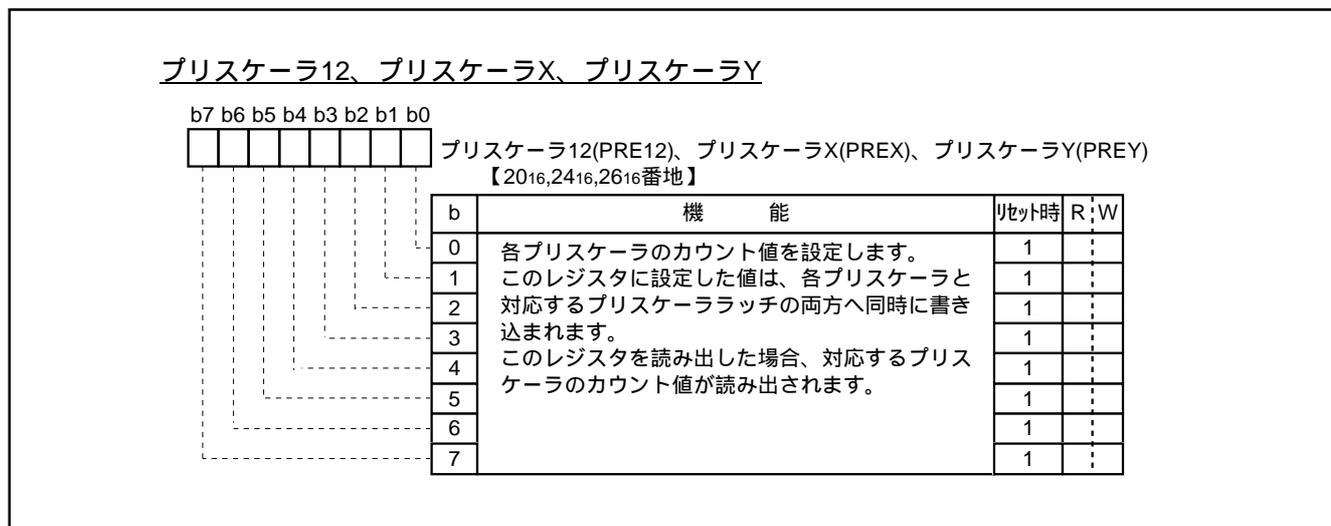


図4.17 プリスケアラ12、プリスケアラX、プリスケアラYの構成

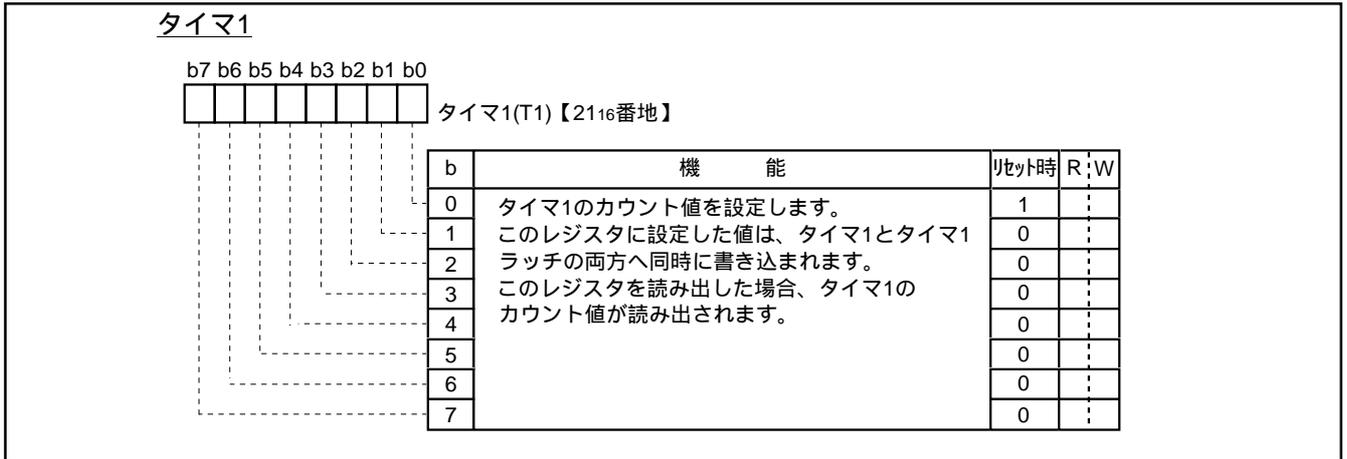


図4.18 タイマ1の構成

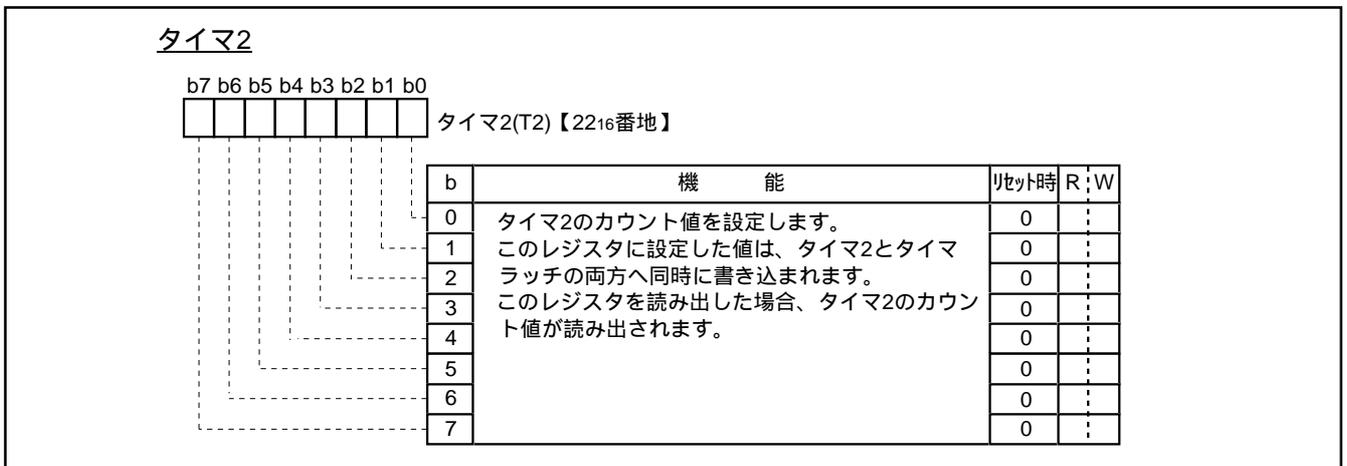


図4.19 タイマ2の構成

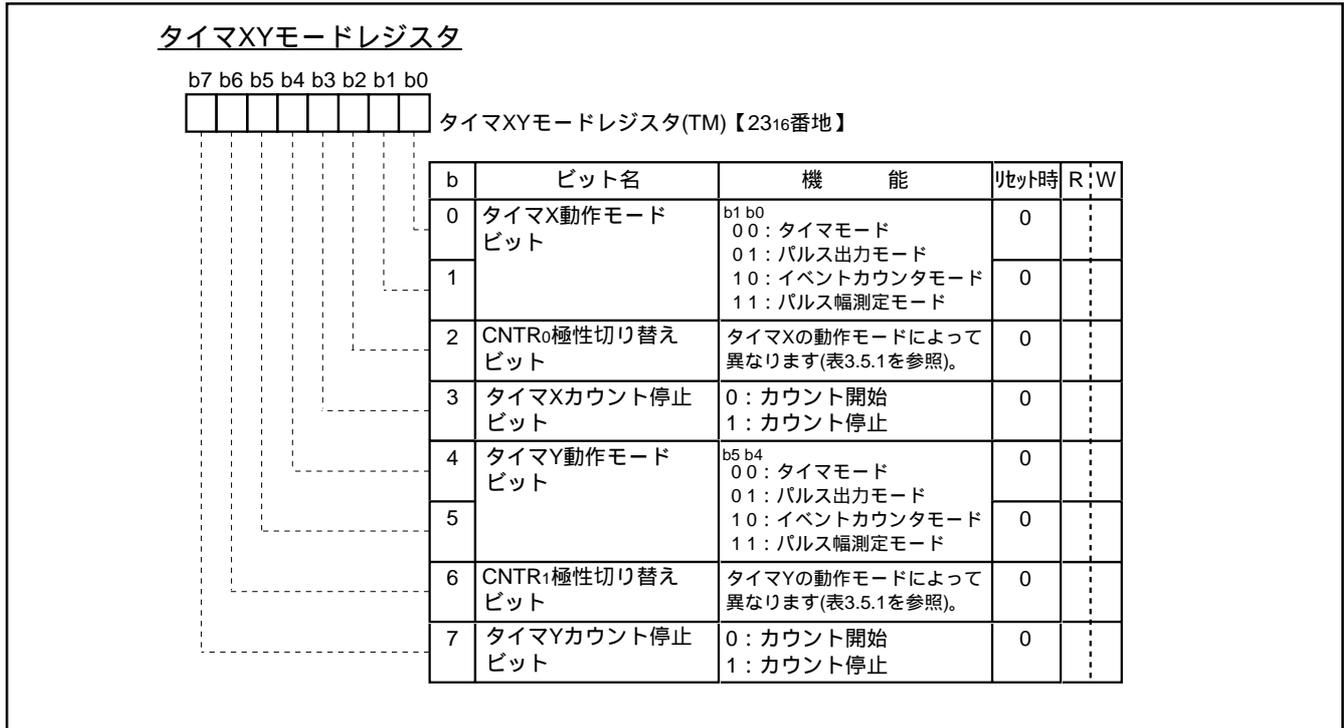


図4.20 タイマXYモードレジスタの構成

表4.1 CNTR₀/CNTR₁極性切り替えビットの機能

タイマX/Y動作モード	設定値	タイマの機能の選択	CNTR ₀ / CNTR ₁ 割り込み要求発生要因
タイマモード	“ 0 ”	-	CNTR ₀ / CNTR ₁ 入力信号の立ち下がりエッジ
	“ 1 ”	-	CNTR ₀ / CNTR ₁ 入力信号の立ち上がりエッジ
パルス出力モード	“ 0 ”	“ H ”レベルからパルス出力	出力信号の立ち下がりエッジ
	“ 1 ”	“ L ”レベルからパルス出力	出力信号の立ち上がりエッジ
イベントカウンタモード	“ 0 ”	立ち上がりエッジをカウント	入力信号の立ち下がりエッジ
	“ 1 ”	立ち下がりエッジをカウント	入力信号の立ち上がりエッジ
パルス幅測定モード	“ 0 ”	“ H ”レベル幅を測定	入力信号の立ち下がりエッジ
	“ 1 ”	“ L ”レベル幅を測定	入力信号の立ち上がりエッジ

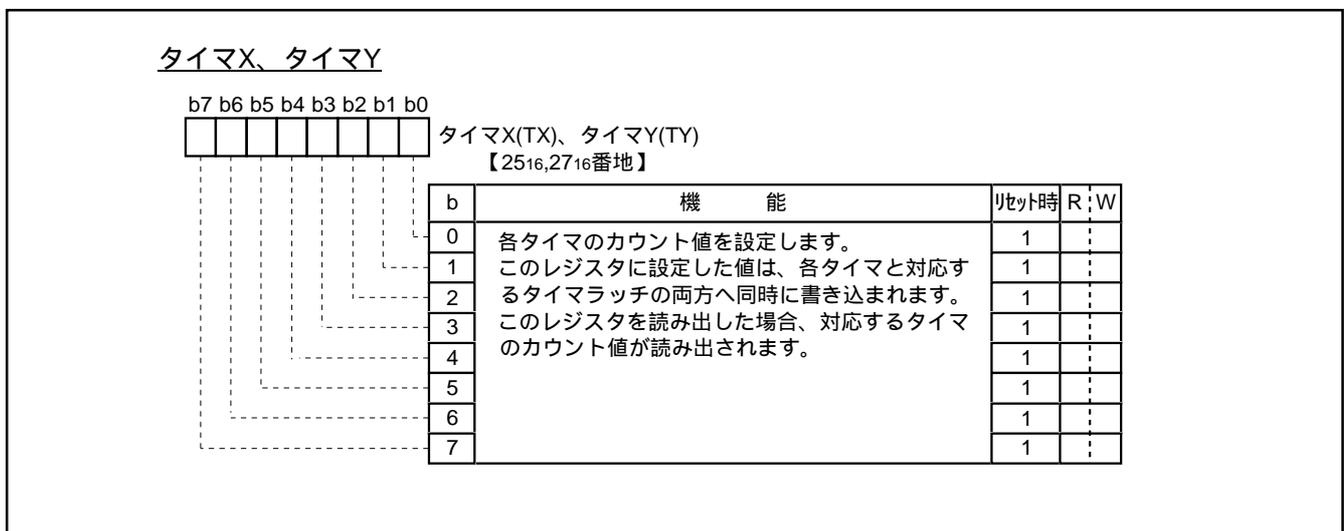


図4.21 タイマX、タイマYの構成

タイマカウントソース設定レジスタ

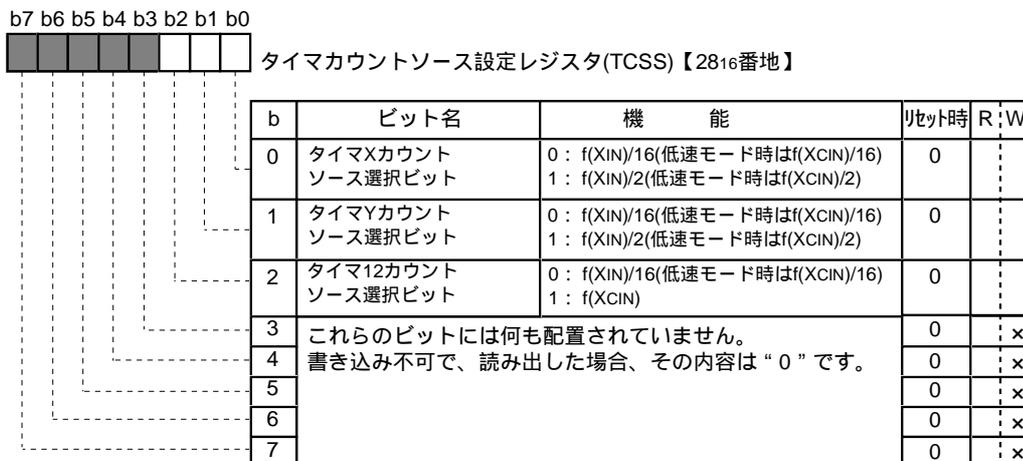


図4.22 タイマカウントソース設定レジスタの構成

A-D制御レジスタ

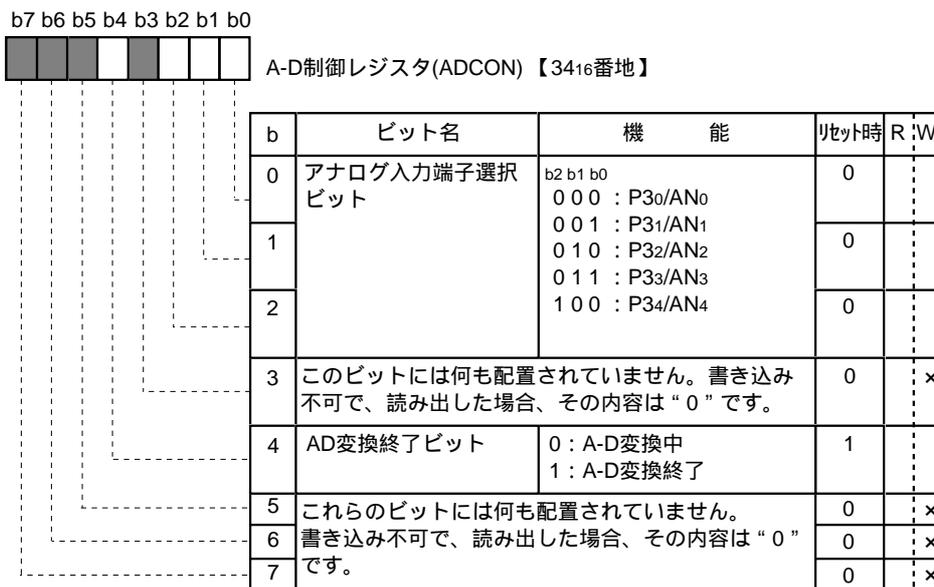


図4.23 A-D制御レジスタの構成

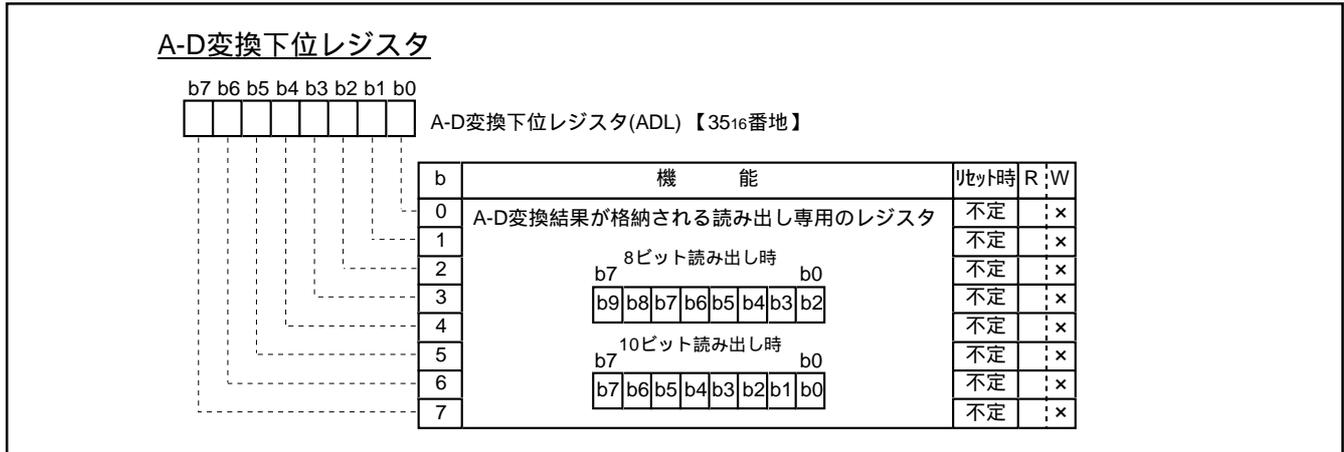


図4.24 A-D変換下位レジスタの構成

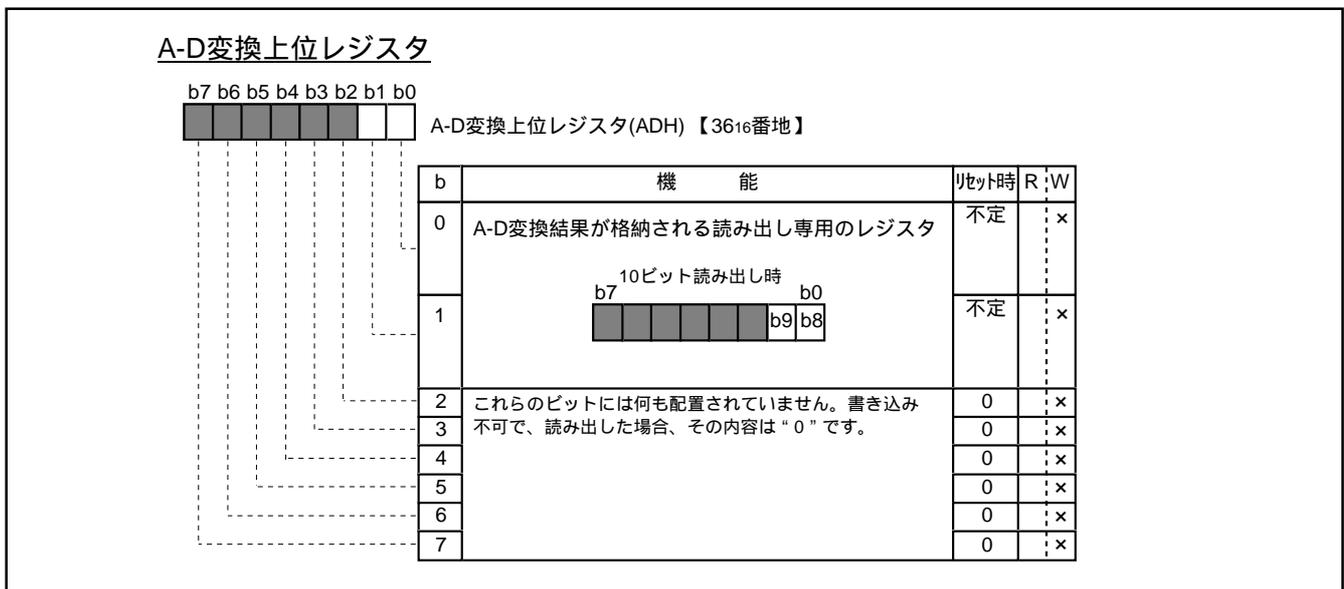


図4.25 A-D変換上位レジスタの構成

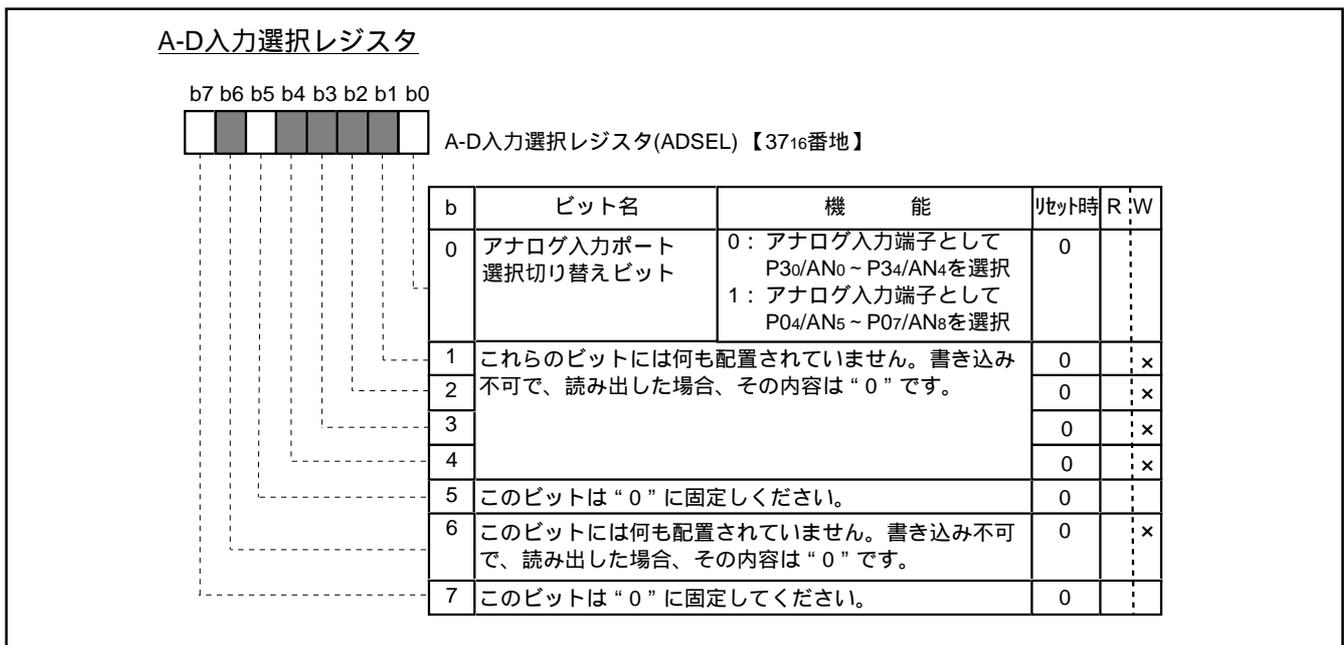


図4.26 A-D入力選択レジスタの構成

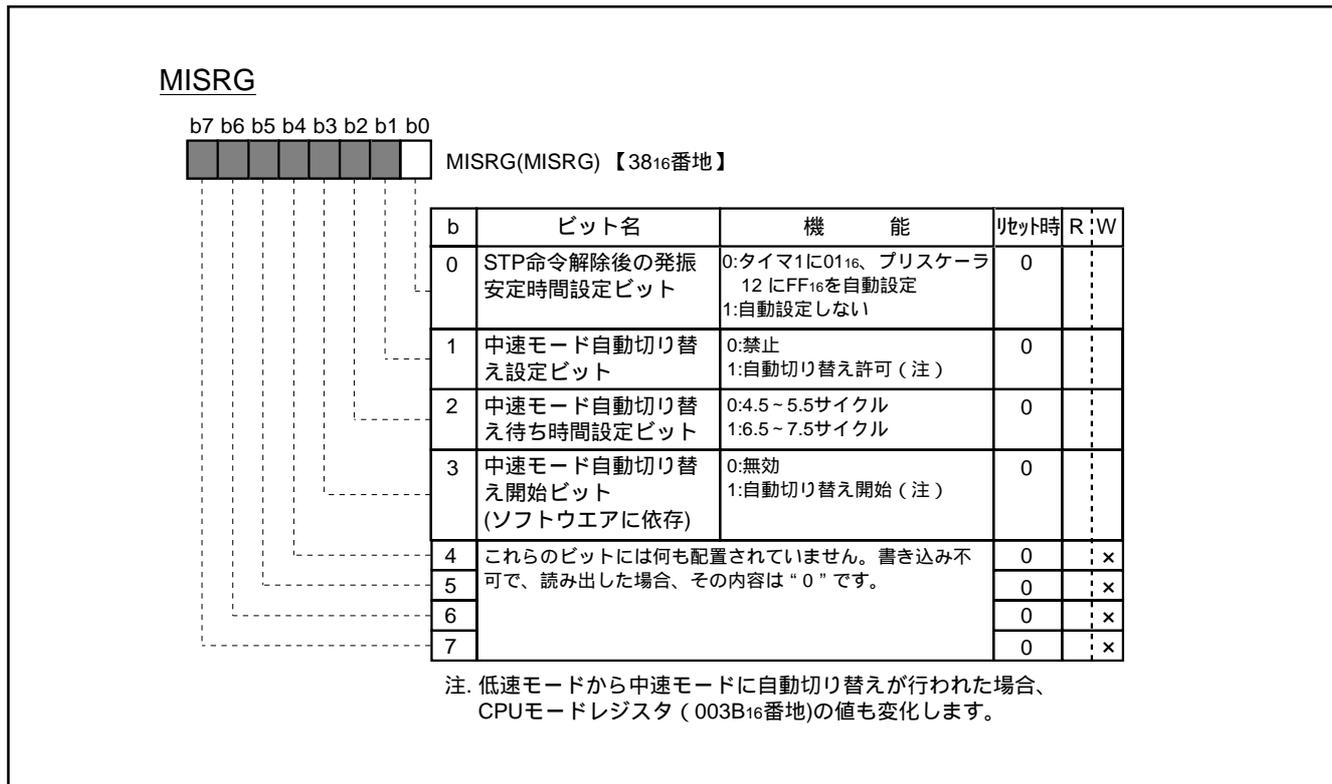


図4.27 MISRGの構成

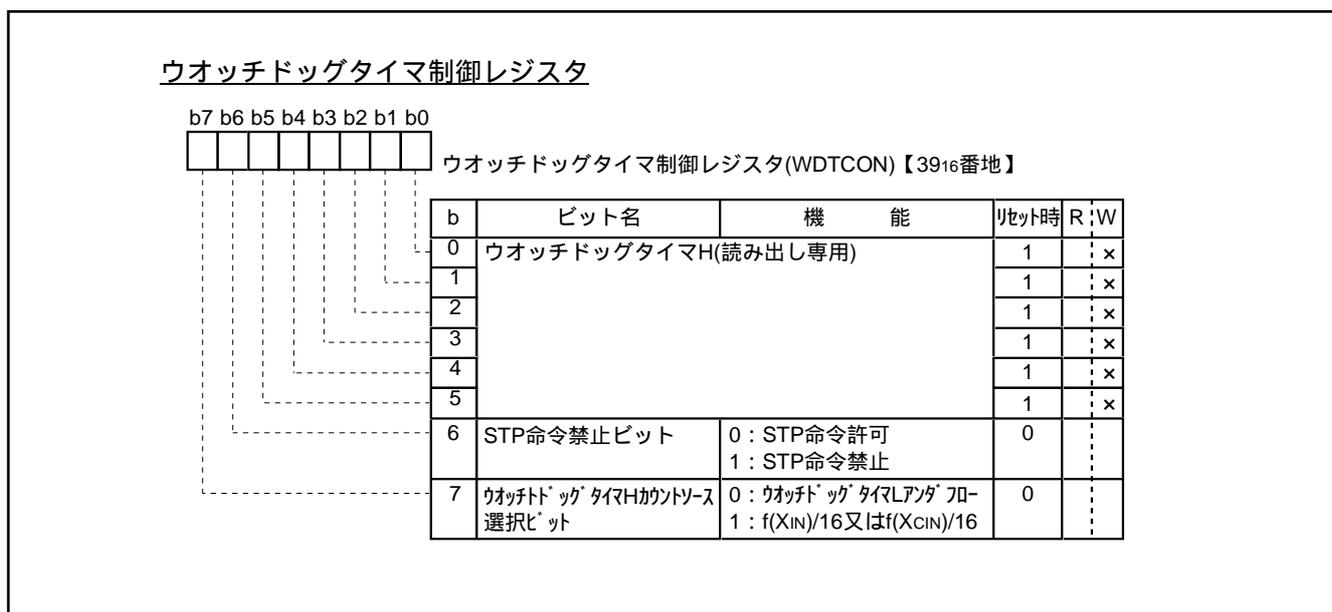


図4.28 ウォッチドッグタイマ制御レジスタの構成

割り込みエッジ選択レジスタ

b7 b6 b5 b4 b3 b2 b1 b0



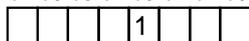
割り込みエッジ選択レジスタ(INTEDGE) 【3A16番地】

b	ビット名	機能	リセット時	R	W
0	INT ₀ 割り込みエッジ選択ビット	0:立ち下がりエッジアクティブ 1:立ち上がりエッジアクティブ	0		
1	INT ₁ 割り込みエッジ選択ビット	0:立ち下がりエッジアクティブ 1:立ち上がりエッジアクティブ	0		
2	INT ₂ 割り込みエッジ選択ビット	0:立ち下がりエッジアクティブ 1:立ち上がりエッジアクティブ	0		
3	INT ₃ 割り込みエッジ選択ビット	0:立ち下がりエッジアクティブ 1:立ち上がりエッジアクティブ	0		
4	シリアル/O2/INT ₃ 割り込み要因ビット	0:INT ₃ 割り込み 1:シリアル/O2割り込み	0		
5	これらのビットには何も配置されていません。書き込み不可で、読み出した場合、その内容は“0”です。		0		x
6			0		x
7			0		x

図4.29 割り込みエッジ選択レジスタの構成

CPUモードレジスタ

b7 b6 b5 b4 b3 b2 b1 b0



CPUモードレジスタ(CPUM) 【3B16番地】

b	ビット名	機能	リセット時	R	W	
0	プロセッサモードビット	b1 b0 0 0 :シングルチップモード	0			
1		0 1 1 0 1 1 } :使用禁止	0			
2		スタックページ選択ビット	0:0ページ 1:1ページ	0		
3		このビットは“1”に固定してください。		1		
4	ポートXc切り替えビット	0:I/Oポート機能(発振停止) 1:XcIN-XcOUT発振機能	0			
5	メインクロック(XIN-XOUT)停止ビット	0:発振 1:停止	0			
6	メインクロック分周比選択ビット	b7 b6 0 0: =f(XIN)/2(高速モード) 0 1: =f(XIN)/8(中速モード)	1			
7		1 0: =f(XcIN)/2(低速モード) 1 1:使用禁止	0			

図4.30 CPUモードレジスタの構成

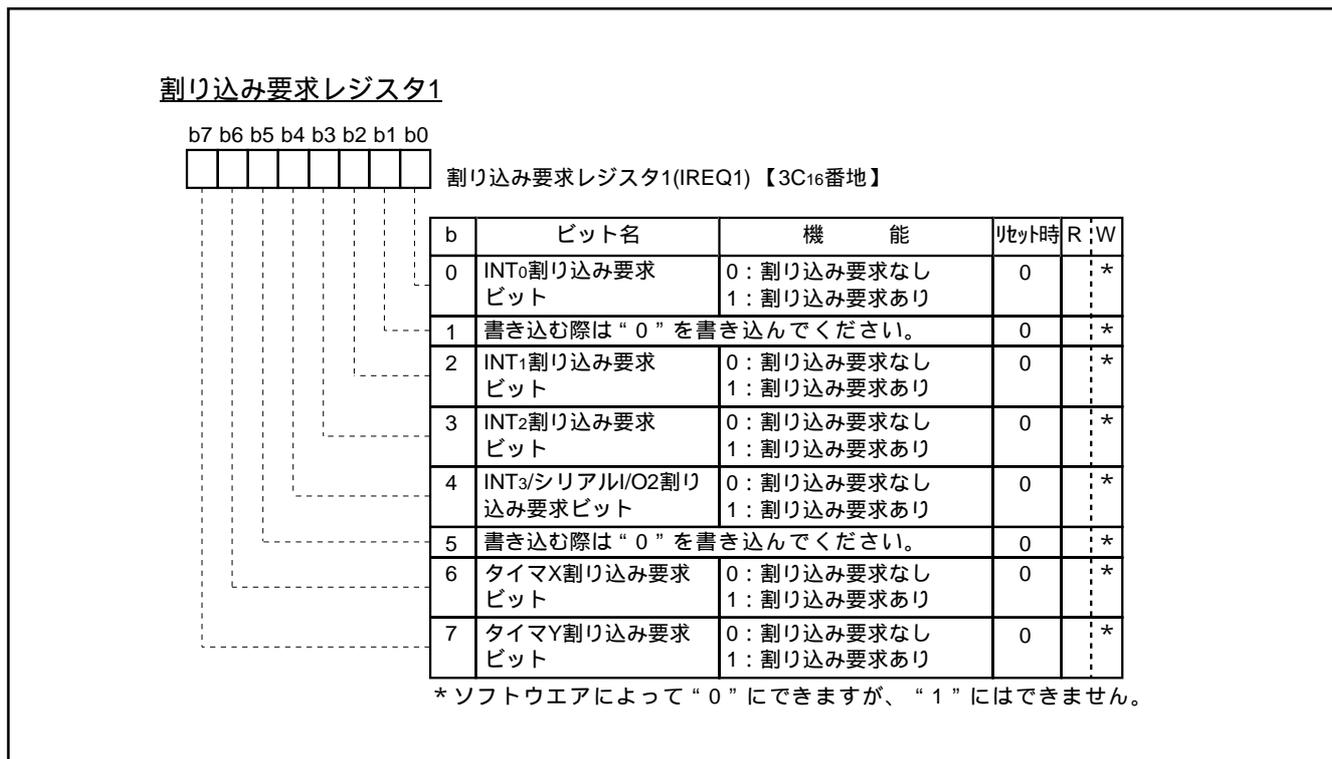


図4.31 割り込み要求レジスタ1の構成

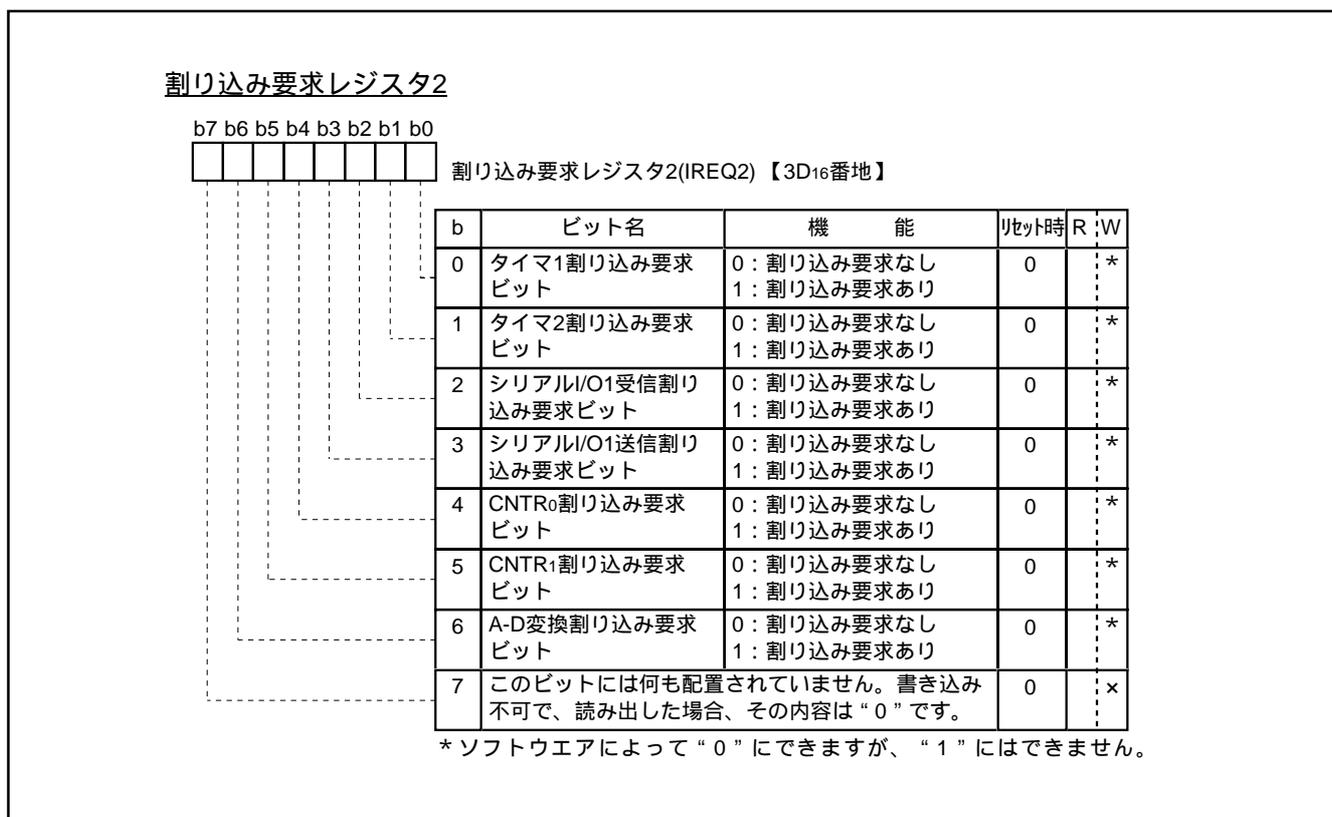


図4.32 割り込み要求レジスタ2の構成

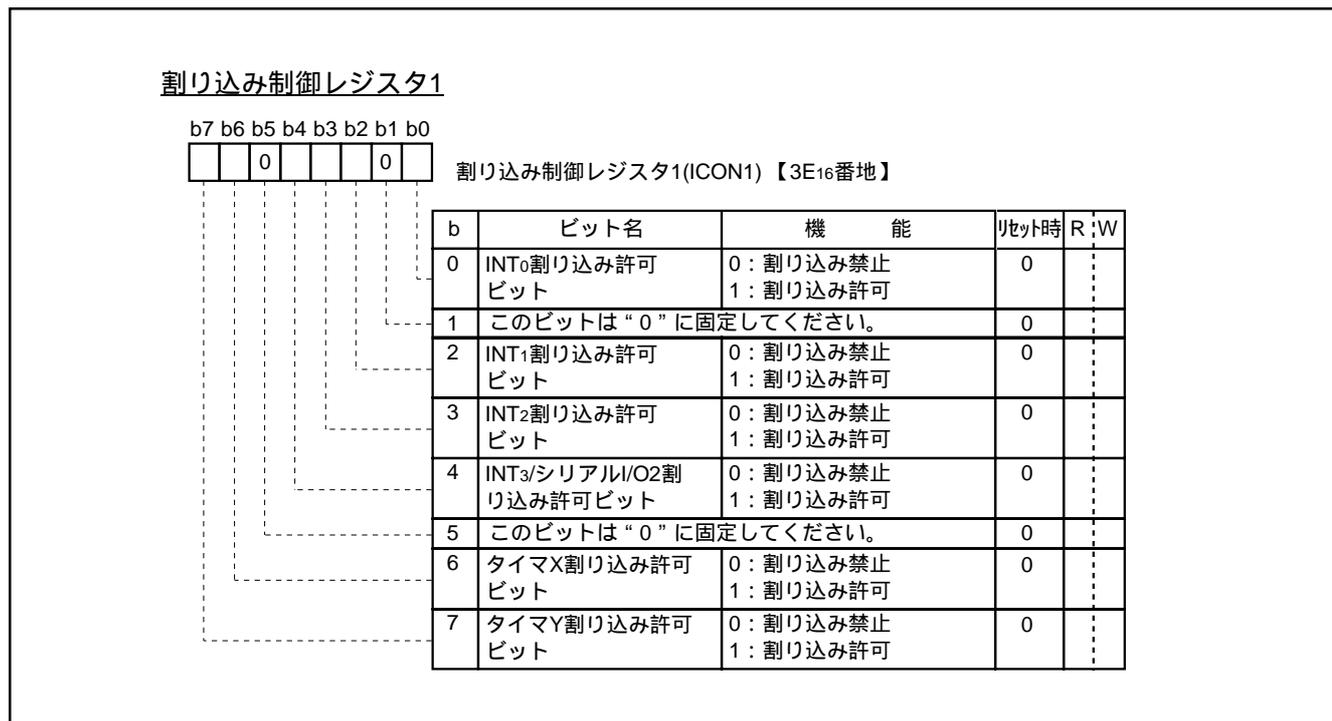


図4.33 割り込み制御レジスタ1の構成

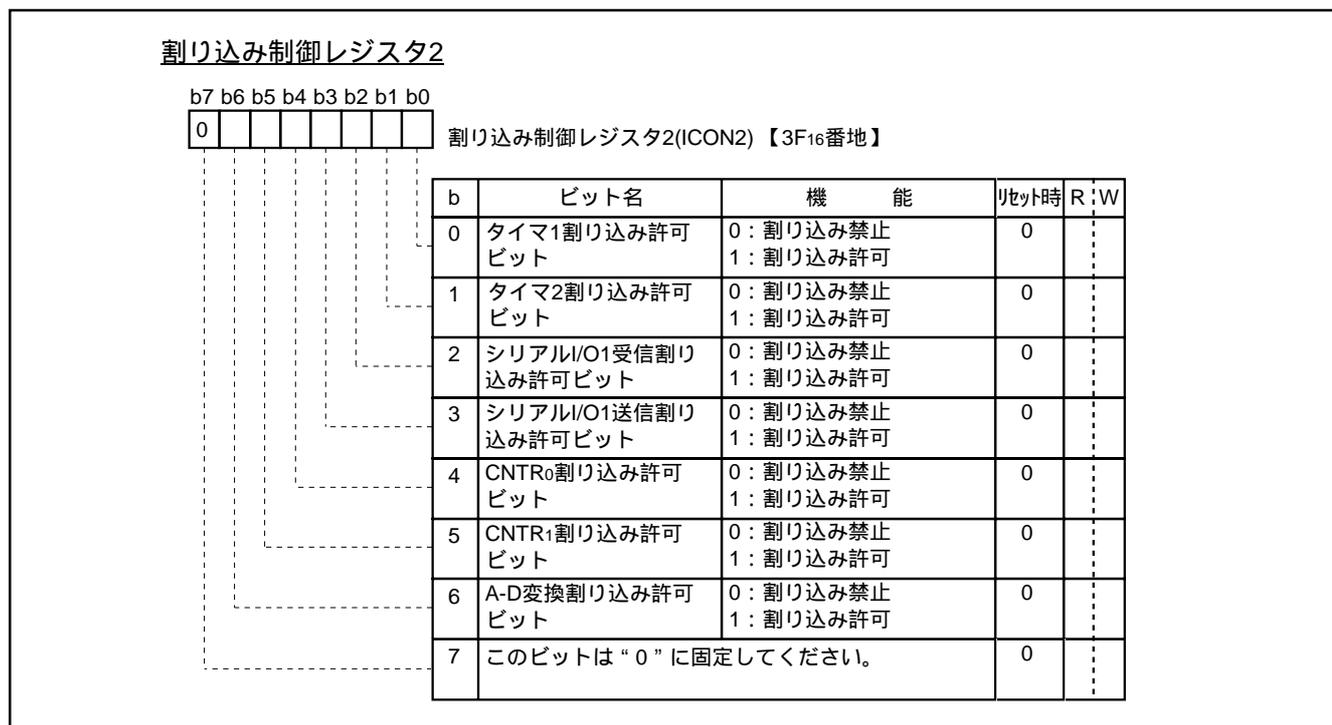
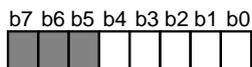


図4.34 割り込み制御レジスタ2の構成

フラッシュメモリ制御レジスタ



フラッシュメモリ制御レジスタ(FMCR)【0FFE₁₆番地】

b	ビット名	機能	リセット時	R	W
0	RY/BYステータス フラグ	0: ビジー (書き込み、消去実行中) 1: レディ	1	·	x
1	CPU書き換えモード 選択ビット (注1)	0: 通常モード (ソフトウェアコマンド無効) 1: CPU書き換えモード (ソフトウェアコマンド受付可能)	0	·	·
2	CPU書き換えモード エントリフラグ	0: 通常モード 1: CPU書き換えモード	0	·	x
3	フラッシュメモリ リセットビット (注2)	0: 通常動作 1: リセット	0	·	·
4	ユーザ領域/ブート領域 選択ビット	0: ユーザROM領域 1: ブートROM領域	0	·	·
5	これらのビットには何も配置されていません。 書き込む場合、“0”を書き込んでください。読み出した 場合、その値は不定です。		x	x	x
6			x	x	x
7			x	x	x

- 注1. “1”を設定するためには、このビット1への“0”書き込み “1”書き込みを連続して行う必要があります。
2. このビットの設定によってフラッシュメモリリセットを実行するためには、CPU書き換えモード選択ビットが“1”の状態でのビットに“1”を書き込み、次に“0”を書き込んでリセットを解除してください。

図4.35 フラッシュメモリ制御レジスタの構成(フラッシュメモリ版のみ)

5. 参考ドキュメント

データシート

3850グループ(A仕様)データシート

最新版をルネサス テクノロジホームページから入手してください。

テクニカルニュース/テクニカルアップデート

最新の情報をルネサス テクノロジホームページから入手してください。

6. ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

ルネサス製品全般に関するお問合せ先

カスタマ・サポート・センター : csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.11.14	-	3850グループ(A仕様) ユーザーズマニュアル Rev.1.00 「3.5 レジスタ一覧」をアプリケーションノートに様式変更して発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりますは、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。