

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

MESC TECHNICAL NEWS

No. M380-31-9807

M38067EC、M38067ECA、M38067ECD 割り込み / ポート入力兼用端子使用時の注意事項

M38067EC、M38067ECA、M38067ECD 各品種において、外部割り込みの機能とポートの入力レベルチェックを併用するプログラムを使用する場合、注意が必要です。

1. 対象品種

M38067EC-XXXFP/GP	M38067ECAFP/GP
M38067ECAXXXFP/GP	M38067ECDFP
M38067ECDXXXFP	M38067ECAFS
M38067ECFP/GP	

2. 内容

(1) 該当端子

P42/INT0、P43/INT1、P51/INT2、P52/INT3、P53/INT4

(2) 不具合現象 (例: P42/INT0 に対して立ち下がりエッジ入力)

入力回路は図 1 に示すような構成であり、P42 入力しきい値と INT0 の入力しきい値が異なります。

そのため、以下の条件を全て満たしている場合、図 2 のように立ち下がりエッジによる INT0 割り込み処理の中で、P42 のレベルを “H” と認識し、割り込み処理を行わないなど、入力波形に対してソフトウェアの動作が一致しません。

- ・ P42 “L” 認識電圧 [V_{IL}(P42)] が INT0 “L” 認識電圧 [V_{IL}(INT0)] より低い
- ・ INT0 立ち下がり波形が緩やかに降下
- ・ INT0 割り込み処理の先頭で、P42 入力レベルチェックを併用 (2 度読み)

3. 対策

(1) 立ち下がりの急な入力波形にする。

以下の時間が 12 サイクル * 以下となるよう入力波形を設定してください。

* 割り込み入力 “L” 検知後、割り込みサブルーチン実行までの最小サイクル数

0.5V_{cc} から 0.2V_{cc} までの降圧時間

例) f(X_{IN}) = 8MHz

システムクロック = 8MHz/2 = 4MHz = 0.25 μs

割り込み入力 “L” 検知から割り込み処理ルーチン実行、BBC/BBS 命令のリードサイクルまでの最短時間 = (7 サイクル + 5 サイクル) × 0.25 μs = 3 μs

(2) ソフトウェアで対策 (ポート入力チェック処理の削除) する。

ソフトウェアでポートを 2 度読みするのは、本来立ち下がりの急な入力波形をもつシステムにおけるチャタリングなどを防止するための方法です。入力端子にノイズ対策用の容量を付けるなど、十分な対策を取られている場合には、必要性の低い処理です。システムでのノイズ評価を実施頂き、ご検討ください。

以上

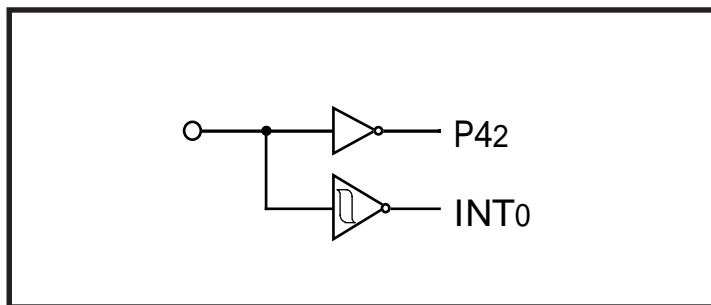


図1 P42/INT0 ブロック図

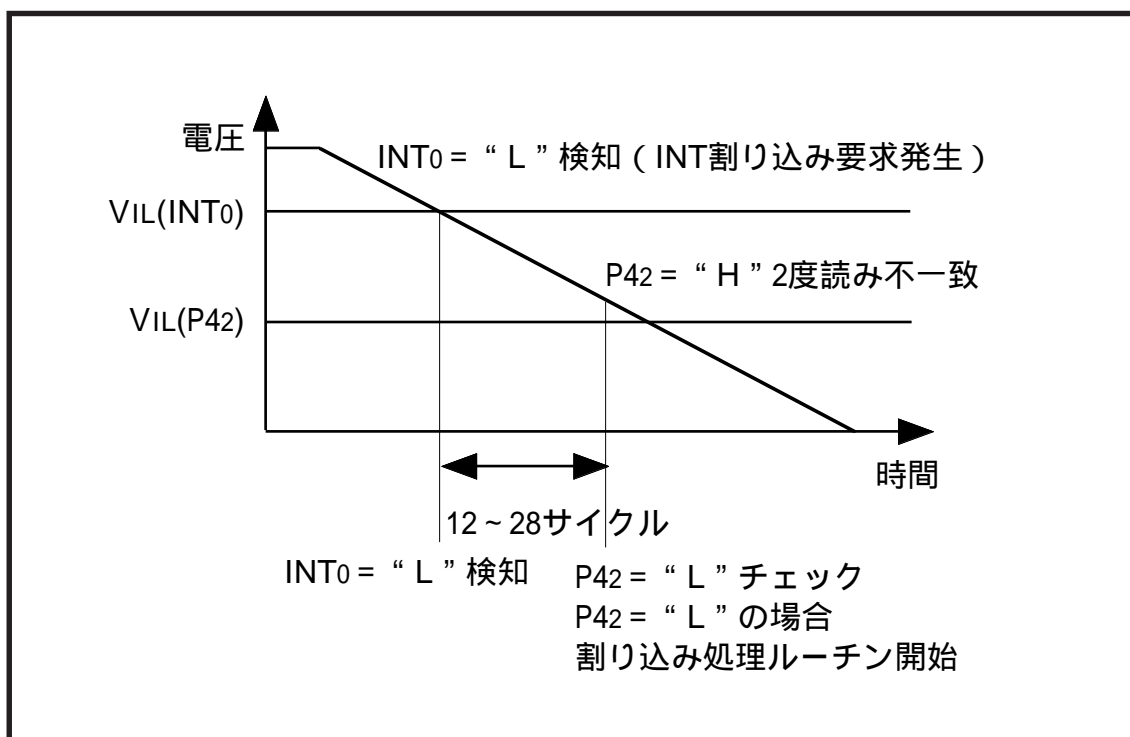


図2 不具合時のVILレベルと入力波形