

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RX*-A119A/J	Rev. 1.00 1.00 %
題名	MTU3 A/D 変換ディレイド機能の使用上の注意事項について		情報分類	技術情報
適用製品	RX62T,RX62G グループ RX63T グループ RX64M グループ	対象ロット等	関連資料	下記参照
		全ロット		

マルチファンクションタイムパルスユニット3 (MTU3,MTU3a) に以下に示す注意事項があります。

また、これらに伴いマニュアルを訂正しますので、訂正内容を示します。RX62Tグループ、RX62Gグループユーザーズマニュアル ハードウェア編を例に、ユーザーズマニュアルの訂正内容を記載します。

その他のグループのマニュアルでの掲載箇所は末尾の「適用製品及び関連資料」を参考にしてください。

【注意事項】

1. A/D 変換ディレイド機能による A/D 変換の開始要求の許可期間について

- 相補 PWM モードにおいて、MTUn.TADCR の UTnAE、UTnBE ビットに 1 を設定すると、MTUn.TCNT のアップカウント期間に A/D 変換の開始要求を許可します。A/D 変換の開始要求の許可期間は、 $0 \leq \text{MTUn.TCNT} \leq \text{TCDR}-1$ です。
- 相補 PWM モードにおいて、MTUn.TADCR の DTnAE、DTnBE ビットに 1 を設定すると、MTUn.TCNT のダウンカウント期間に A/D 変換の開始要求を許可します。A/D 変換の開始要求の許可期間は、 $\text{TCDR} \geq \text{MTUn.TCNT} \geq 1$ です。
- 相補 PWM モード以外のときは、MTUn.TADCR の DTnAE、DTnBE ビットに 0 を設定してください。MTUn.TADCR の UTnAE、UTnBE ビットに 1 を設定すると、MTUn.TCNT のアップ/ダウンカウントに関係なく、MTUn.TCNT と MTUn.TADCORA、MTUn.TADCORB のコンペアマッチで A/D 変換の開始要求を行います。(n=4,7)

2. 相補 PWM モードにおける A/D 変換ディレイド機能について

- MTUn.TADCOBRA、MTUn.TADCOBRB に 0、かつ、MTUn.TADCR の UTnAE、UTnBE ビットに 1 を設定して、MTUn.TCNT の谷でバッファ転送した時、転送直後のアップカウント期間については A/D 変換の開始要求を行いません(図 2.1)。
- MTUn.TADCOBRA、MTUn.TADCOBRB に TCDR と同じ値、かつ、MTUn.TADCR の DTnAE、DTnBE ビットに 1 を設定して、MTUn.TCNT の山でバッファ転送した時、転送直後のダウンカウント期間については A/D 変換の開始要求を行いません(図 2.2)。
- 割り込み間引き機能と連動して A/D 変換の開始要求を行う場合、 $2 \leq \text{MTUn.TADCORA/B} \leq \text{TCDR}-2$ を満たすように MTUn.TADCORA、MTUn.TADCORB を設定してください。(n=4,7)

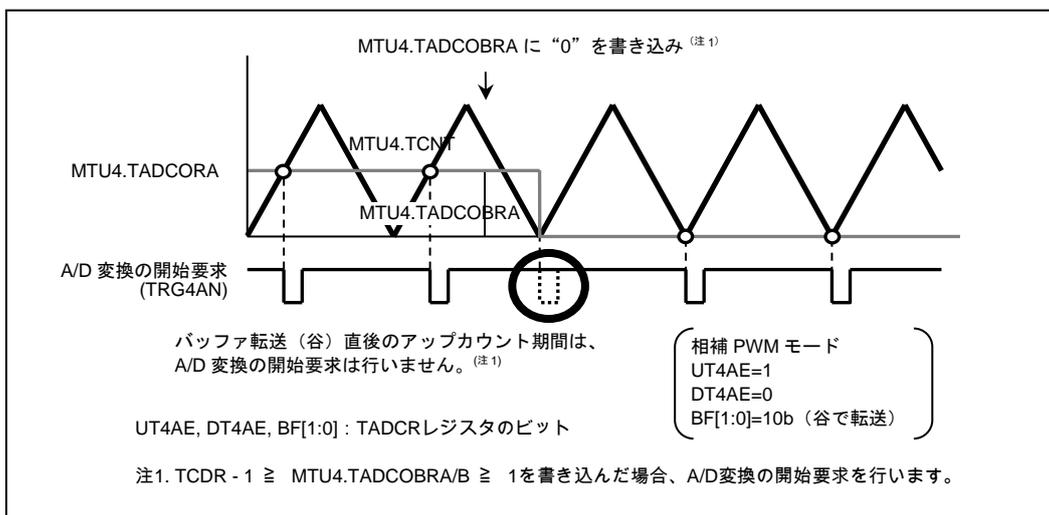


図 2.1 MTU4.TADCOBRA に“0” を書き込んだときの A/D 変換の開始要求 (MTU4)

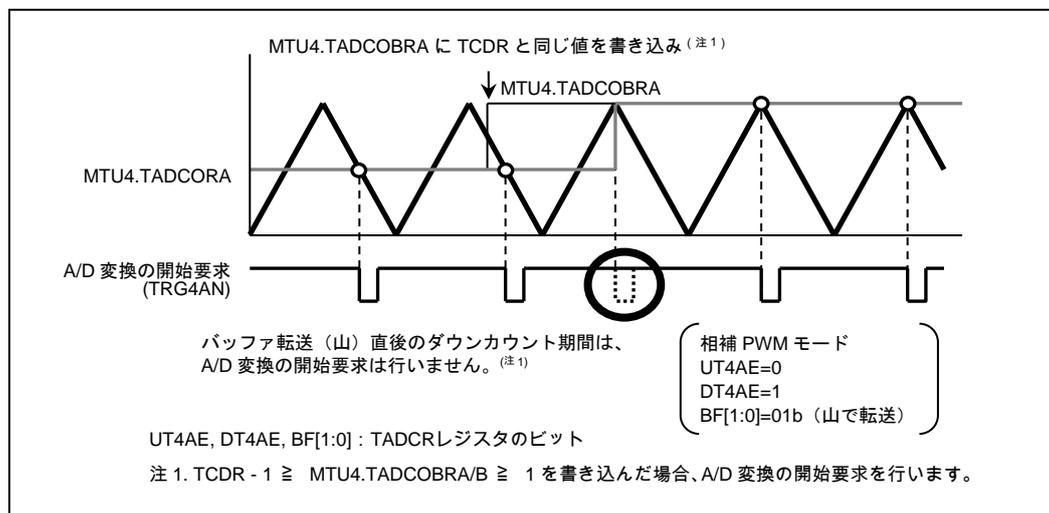


図 2.2 MTU4.TADCOBRA に“0” を書き込んだときの A/D 変換の開始要求 (MTU4)

【マニュアル修正内容】

16.2.29 タイマ A/D 変換開始要求コントロールレジスタ (TADCR)

< 訂正前(p.539) >

TADCR (MTU4)

アドレスMTU4.TADCR 000C 1240h

b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
BF[1:0]		—	—	—	—	—	—	UT4AE	DT4AE	UT4BE	DT4BE	ITA3AE	ITA4VE	ITB3AE	ITB4VE
リセット後の値		0	0	0	0	0	0	0	0 (注4)	0	0 (注4)				

ビット	シンボル	ビット名	機能	R/W
b0	ITB4VE (注4)	TCIV4 割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG4BN) を TCI4V 割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG4BN) を TCI4V 割り込み間引き機能1と連動する	R/W
b1	ITB3AE (注4)	TGIA3 割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG4BN) を TGI3A 割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG4BN) を TGI3A 割り込み間引き機能1と連動する	R/W
b2	ITA4VE (注4)	TCIV4 割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG4AN) を TCI4V 割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG4AN) を TCI4V 割り込み間引き機能1と連動する	R/W
b3	ITA3AE (注4)	TGIA3 割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG4AN) を TGI3A 割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG4AN) を TGI3A 割り込み間引き機能1と連動する	R/W
b4	DT4BE (注4)	ダウンカウント TRG4BN 許可ビット	0: MTU4.TCNTのダウンカウント時にA/D変換の開始要求 (TRG4BN) を禁止 1: MTU4.TCNTのダウンカウント時にA/D変換の開始要求 (TRG4BN) を許可	R/W
b5	UT4BE	アップカウント TRG4BN 許可ビット	0: MTU4.TCNTのアップカウント時にA/D変換の開始要求 (TRG4BN) を禁止 1: MTU4.TCNTのアップカウント時にA/D変換の開始要求 (TRG4BN) を許可	R/W
b6	DT4AE (注4)	ダウンカウント TRG4AN 許可ビット	0: MTU4.TCNTのダウンカウント時にA/D変換の開始要求 (TRG4AN) を禁止 1: MTU4.TCNTのダウンカウント時にA/D変換の開始要求 (TRG4AN) を許可	R/W
b7	UT4AE	アップカウント TRG4AN 許可ビット	0: MTU4.TCNTのアップカウント時にA/D変換の開始要求 (TRG4AN) を禁止 1: MTU4.TCNTのアップカウント時にA/D変換の開始要求 (TRG4AN) を許可	R/W
b13-b8	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b15-b14	BF[1:0]	MTU4.TADCOBRA/B 転送タイミング選択ビット	MTU4.TADCOBRA、MTU4.TADCOBRBからMTU4.TADCORA、MTU4.TADCORBへの転送タイミングを選択します。詳細は表 16.49を参照してください	R/W

- 注 1. MTU4.TADCR レジスタの 8 ビット単位でのアクセスは禁止です。常に 16 ビット単位でアクセスしてください。
- 注 2. 割り込み間引きが禁止のとき TITCR1A.T3AEN,T4VEN ビットを“0”にしたとき、または TITCR1A.T3ACOR,T4VCOR ビットを“0”にしたときは、必ず割り込み間引き機能 1 と連動しない (MTU4.TADCR.ITA3AE,ITA4VE,ITB3AE,ITB4VE ビットを“0”) にしてください。
- 注 3. 割り込み間引きが禁止のときに、割り込み間引きと連動する設定にした場合、A/D 変換の開始要求が行われません。
- 注 4. 相補 PWM モードのとき以外は、“1”を書かないでください。

< 訂正後(p.539) >

TADCR (MTU4)

アドレス: MTU4.TADCR 000C 1240h

b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
BF[1:0]		—	—	—	—	—	—	UT4AE	DT4AE	UT4BE	DT4BE	ITA3AE	ITA4VE	ITB3AE	ITB4VE
リセット後の値		0	0	0	0	0	0	0	0 (注4)	0	0 (注4)				

ビット	シンボル	ビット名	機能	R/W
b0	ITB4VE (注4) (注2,注3)	TCIV4 割り込み間引き連動許可ビット	0 : A/D変換の開始要求 (TRG4BN) をTCIV4 割り込み間引き機能1と連動しない 1 : A/D変換の開始要求 (TRG4BN) をTCIV4 割り込み間引き機能1と連動する	R/W
b1	ITB3AE (注4) (注2,注3)	TGIA3 割り込み間引き連動許可ビット	0 : A/D変換の開始要求 (TRG4BN) をTGI3A 割り込み間引き機能1と連動しない 1 : A/D変換の開始要求 (TRG4BN) をTGI3A 割り込み間引き機能1と連動する	R/W
b2	ITA4VE (注4) (注2,注3)	TCIV4 割り込み間引き連動許可ビット	0 : A/D変換の開始要求 (TRG4AN) をTCIV4 割り込み間引き機能1と連動しない 1 : A/D変換の開始要求 (TRG4AN) をTCIV4 割り込み間引き機能1と連動する	R/W
b3	ITA3AE (注4) (注2,注3)	TGIA3 割り込み間引き連動許可ビット	0 : A/D変換の開始要求 (TRG4AN) をTGI3A 割り込み間引き機能1と連動しない 1 : A/D変換の開始要求 (TRG4AN) をTGI3A 割り込み間引き機能1と連動する	R/W
b4	DT4BE (注4)	ダウンカウンTRG4BN許可ビット	0 : MTU4.TCNTのダウンカウン時にA/D変換の開始要求 (TRG4BN) を禁止 1 : MTU4.TCNTのダウンカウン時にA/D変換の開始要求 (TRG4BN) を許可	R/W
b5	UT4BE	アップカウンTRG4BN許可ビット	0 : MTU4.TCNTのアップカウン時にA/D変換の開始要求 (TRG4BN) を禁止 1 : MTU4.TCNTのアップカウン時にA/D変換の開始要求 (TRG4BN) を許可	R/W
b6	DT4AE (注4)	ダウンカウンTRG4AN許可ビット	0 : MTU4.TCNTのダウンカウン時にA/D変換の開始要求 (TRG4AN) を禁止 1 : MTU4.TCNTのダウンカウン時にA/D変換の開始要求 (TRG4AN) を許可	R/W
b7	UT4AE	アップカウンTRG4AN許可ビット	0 : MTU4.TCNTのアップカウン時にA/D変換の開始要求 (TRG4AN) を禁止 1 : MTU4.TCNTのアップカウン時にA/D変換の開始要求 (TRG4AN) を許可	R/W
b13-b8	—	予約ビット	読むと“0”が読めず。書く場合、“0”としてください	R/W
b15-b14	BF[1:0]	MTU4.TADCOBRA/B転送タイミング選択ビット	MTU4.TADCOBRA、MTU4.TADCOBRBからMTU4.TADCORA、MTU4.TADCORBへの転送タイミングを選択します。詳細は表16.49を参照してください	R/W

- 注1. MTU4.TADCR レジスタの8ビット単位でのアクセスは禁止です。常に16ビット単位でアクセスしてください。
- 注2. 割り込み間引きが禁止のとき TITCR1A.T3AEN,T4VEN ビットを“0”にしたとき、または TITCR1A.T3ACOR,T4VCOR ビットを“0”にしたときは、“0”にしてください。
- 注3. 割り込み間引きが禁止のときに、割り込み間引きと連動する設定にした場合、A/D変換の開始要求が行われません。
- 注4. 相補PWMモードのとき以外は、“0”にしてください。

< 訂正前(p.540) >

表 16.49 TADCR.BF[1:0]ビットによる転送タイミングの設定 (MTU4)

ビット 15	ビット 14	説 明
BF1	BF0	
0	0	周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から 周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送しない
0	1	MTU4.TCNT の山で周期設定バッファレジスタから周期設定レジスタへ転送する (注1)
1	0	MTU4.TCNT の谷で周期設定バッファレジスタから周期設定レジスタへ転送する (注2)
1	1	MTU4.TCNT の山と谷で周期設定バッファレジスタから周期設定レジスタへ転送する (注2)

注1. 相補PWMモードではMTU4.TCNTの山およびMTU4.TGRDレジスタの書き込み時、リセット同期PWMモードではMTU3.TCNTがMTU3.TGRAレジスタとコンペアマッチしたとき、PWMモード1/通常動作モードではMTU4.TCNTがMTU4.TGRAレジスタとコンペアマッチしたときに、周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送します。

注2. 相補 PWM モード以外では設定禁止です。

< 訂正後(p.540) >

表 16.49 TADCR.BF[1:0]ビットによる転送タイミングの設定 (MTU4)

ビット 15	ビット 14	説 明	
BF1	BF0	相補 PWM モード時	リセット同期 PWM モード時
0	0	周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から 周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送しない	周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から 周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送しない
0	1	MTU4.TCNT の山で周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送する	MTU3.TCNT が MTU3.TGRA とコンペアマッチしたとき 周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送する
1	0	MTU4.TCNT の谷で周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送する	設定禁止
1	1	MTU4.TCNT の山と谷で周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送する	設定禁止

ビット 15	ビット 14	説 明	
BF1	BF0	PWM モード 1 時	ノーマルモード時
0	0	周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から 周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送しない	周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から 周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送しない
0	1	MTU4.TCNT が MTU4.TGRA とコンペアマッチしたとき 周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送する	MTU4.TCNT が MTU4.TGRA とコンペアマッチしたとき 周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB) から周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB) へ転送する
1	0	設定禁止	設定禁止
1	1	設定禁止	設定禁止

< 訂正前(p.541) >

TADCR (MTU7)

アドレス000C 1A40h

b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
BF[1:0]	—	—	—	—	—	—	—	UT7AE	DT7AE	UT7BE	DT7BE	ITA6AE	ITA7VE	ITB6AE	ITB7VE
リセット後の値	0	0	0	0	0	0	0	0	0 (注4)	0	0 (注4)				

ビット	シンボル	ビット名	機能	R/W
b0	ITB7VE (注4)	TCI7V割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG7BN) をTCI7V割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG7BN) をTCI7V割り込み間引き機能1と連動する	R/W
b1	ITB6AE (注4)	TGI6A割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG7BN) をTGI6A割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG7BN) をTGI6A割り込み間引き機能1と連動する	R/W
b2	ITA7VE (注4)	TCI7V割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG7AN) をTCI7V割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG7AN) をTCI7V割り込み間引き機能1と連動する	R/W
b3	ITA6AE (注4)	TGI6A割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG7AN) をTGI6A割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG7AN) をTGI6A割り込み間引き機能1と連動する	R/W
b4	DT7BE (注4)	ダウンカウントTRG7BN許可ビット	0: MTU7.TCNTのダウンカウント時にA/D変換の開始要求 (TRG7BN) を禁止 1: MTU7.TCNTのダウンカウント時にA/D変換の開始要求 (TRG7BN) を許可	R/W
b5	UT7BE	アップカウントTRG7BN許可ビット	0: MTU7.TCNTのアップカウント時にA/D変換の開始要求 (TRG7BN) を禁止 1: MTU7.TCNTのアップカウント時にA/D変換の開始要求 (TRG7BN) を許可	R/W
b6	DT7AE	ダウンカウントTRG7AN許可ビット	0: MTU7.TCNTのダウンカウント時にA/D変換の開始要求 (TRG7AN) を禁止 1: MTU7.TCNTのダウンカウント時にA/D変換の開始要求 (TRG7AN) を許可	R/W
b7	UT7AE (注4)	アップカウントTRG7AN許可ビット	0: MTU7.TCNTのアップカウント時にA/D変換の開始要求 (TRG7AN) を禁止 1: MTU7.TCNTのアップカウント時にA/D変換の開始要求 (TRG7AN) を許可	R/W
b13-b8	—	予約ビット	読むと"0"が読めます。書く場合、"0"としてください	R/W
b15-b14	BF[1:0]	MTU7.TADCOBRA/B転送タイミング選択ビット	MTU7.TADCOBRA、MTU7.TADCOBRBからMTU7.TADCORA、MTU7.TADCORBへの転送タイミングを選択します。詳細は表 16.50を参照してください	R/W

注1. MTU7.TADCRレジスタの8ビット単位でのアクセスは禁止です。常に16ビット単位でアクセスしてください。

注2. 割り込み間引きが禁止のときTITCR1B.T6AEN,T7VENビットを"0"に設定したとき、またはTITCR1B.T6ACOR,T7VCORビットを"0"にしたときは、必ず割り込み間引き機能1と連動しない (MTU7.TADCR.ITA6AE,ITA7VE,ITB6AE,ITB7VEビットを"0") にしてください。

注3. 割り込み間引きが禁止のときに、割り込み間引きと連動する設定にした場合、A/D変換の開始要求が行われません。

注4. 相補PWMモードのとき以外は、"1"を書かないでください。

< 訂正後(p.541) >

TADCR (MTU7)

アドレス000C 1A40h

b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
BF[1:0]	—	—	—	—	—	—	—	UT7AE	DT7AE	UT7BE	DT7BE	ITA6AE	ITA7VE	ITB6AE	ITB7VE
リセット後の値	0	0	0	0	0	0	0	0	0 (注4)	0	0 (注4)				

ビット	シンボル	ビット名	機能	R/W
b0	ITB7VE (注4) (注2,注3)	TCI7V割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG7BN) をTCI7V割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG7BN) をTCI7V割り込み間引き機能1と連動する	R/W
b1	ITB6AE (注4) (注2,注3)	TGI6A割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG7BN) をTGI6A割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG7BN) をTGI6A割り込み間引き機能1と連動する	R/W
b2	ITA7VE (注4) (注2,注3)	TCI7V割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG7AN) をTCI7V割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG7AN) をTCI7V割り込み間引き機能1と連動する	R/W
b3	ITA6AE (注4) (注2,注3)	TGI6A割り込み間引き連動許可ビット	0: A/D変換の開始要求 (TRG7AN) をTGI6A割り込み間引き機能1と連動しない 1: A/D変換の開始要求 (TRG7AN) をTGI6A割り込み間引き機能1と連動する	R/W
b4	DT7BE (注4)	ダウンカウントTRG7BN許可ビット	0: MTU7.TCNTのダウンカウント時にA/D変換の開始要求 (TRG7BN) を禁止 1: MTU7.TCNTのダウンカウント時にA/D変換の開始要求 (TRG7BN) を許可	R/W
b5	UT7BE	アップカウントTRG7BN許可ビット	0: MTU7.TCNTのアップカウント時にA/D変換の開始要求 (TRG7BN) を禁止 1: MTU7.TCNTのアップカウント時にA/D変換の開始要求 (TRG7BN) を許可	R/W
b6	DT7AE (注4)	ダウンカウントTRG7AN許可ビット	0: MTU7.TCNTのダウンカウント時にA/D変換の開始要求 (TRG7AN) を禁止 1: MTU7.TCNTのダウンカウント時にA/D変換の開始要求 (TRG7AN) を許可	R/W
b7	UT7AE	アップカウントTRG7AN許可ビット	0: MTU7.TCNTのアップカウント時にA/D変換の開始要求 (TRG7AN) を禁止 1: MTU7.TCNTのアップカウント時にA/D変換の開始要求 (TRG7AN) を許可	R/W
b13-b8	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b15-b14	BF[1:0]	MTU7.TADCOBRA/B転送タイミング選択ビット	MTU7.TADCOBRA、MTU7.TADCOBRBからMTU7.TADCORA、MTU7.TADCORBへの転送タイミングを選択します。詳細は表16.50を参照してください	R/W

注1. MTU7.TADCRレジスタの8ビット単位でのアクセスは禁止です。常に16ビット単位でアクセスしてください。

注2. 割り込み間引きが禁止のときTITCR1B.T6AEN,T7VENビットを“0”に設定したとき、またはTITCR1B.T6ACOR,T7VCORビットを“0”にしたときは、“0”にしてください。

注3. 割り込み間引きが禁止のときに、割り込み間引きと連動する設定にした場合、A/D変換の開始要求が行われません。

注4. 相補PWMモードのとき以外は、“0”にしてください。

< 訂正前 542 >

表 16.50 TADCR.BF[1:0]ビットによる転送タイミングの設定 (MTU7)

ビット 15	ビット 14	説 明
BF1	BF0	
0	0	周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送しない
0	1	MTU7.TCNT の山で周期設定バッファレジスタから周期設定レジスタへ転送する (注1)
1	0	MTU7.TCNT の谷で周期設定バッファレジスタから周期設定レジスタへ転送する (注2)
1	1	MTU7.TCNT の山と谷で周期設定バッファレジスタから周期設定レジスタへ転送する (注2)

注1. 相補PWMモードではMTU7.TCNTの山およびMTU7.TGRDレジスタの書き込み時、リセット同期PWMモードではMTU6.TCNTがMTU6.TGRAレジスタとコンペアマッチしたとき、PWMモード1/通常動作モードではMTU7.TCNTがMTU7.TGRAレジスタとコンペアマッチしたときに、周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送します。

注2. 相補 PWM モード以外では設定禁止です。

< 訂正後(p.542) >

表 16.50 TADCR.BF[1:0]ビットによる転送タイミングの設定 (MTU7)

ビット 15	ビット 14	説 明	
BF1	BF0	相補 PWM モード時	リセット同期 PWM モード時
0	0	周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送しない	周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送しない
0	1	MTU7.TCNTの山で周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送する	MTU6.TCNTがMTU6.TGRAレジスタとコンペアマッチしたとき周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送する
1	0	MTU7.TCNTの谷で周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送する	設定禁止
1	1	MTU7.TCNTの山と谷で周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送する	設定禁止

ビット 15	ビット 14	説 明	
BF1	BF0	PWM モード 1 時	ノーマルモード時
0	0	周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送しない	周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送しない
0	1	MTU7.TCNTがMTU7.TGRAレジスタとコンペアマッチしたとき周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送する	MTU7.TCNTがMTU7.TGRAレジスタとコンペアマッチしたとき周期設定バッファレジスタ (MTU7.TADCOBRA、MTU7.TADCOBRB) から 周期設定レジスタ (MTU7.TADCORA、MTU7.TADCORB) へ転送する
1	0	設定禁止	設定禁止
1	1	設定禁止	設定禁止

11.4.9 A/D 変換開始要求ディレイド機能

(a) A/D 変換開始要求ディレイド機能の設定手順例

< 訂正前(p.629) >

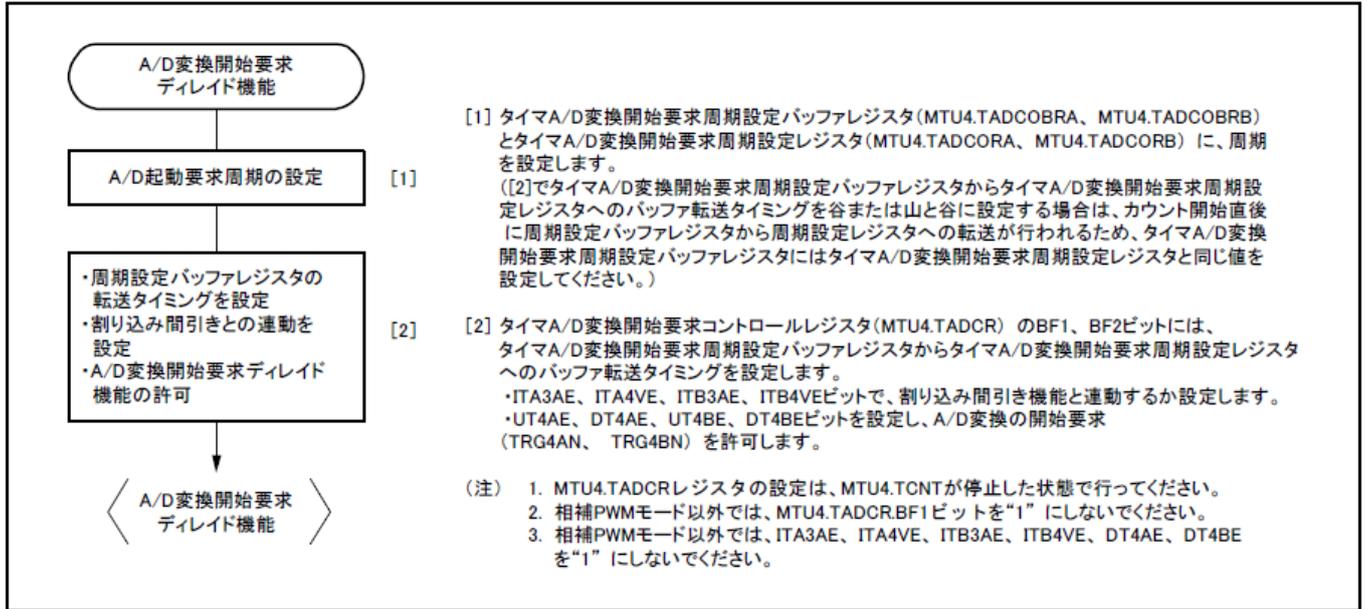


図 16.83 A/D 変換開始要求ディレイド機能の設定手順例

< 訂正後(p.629) >

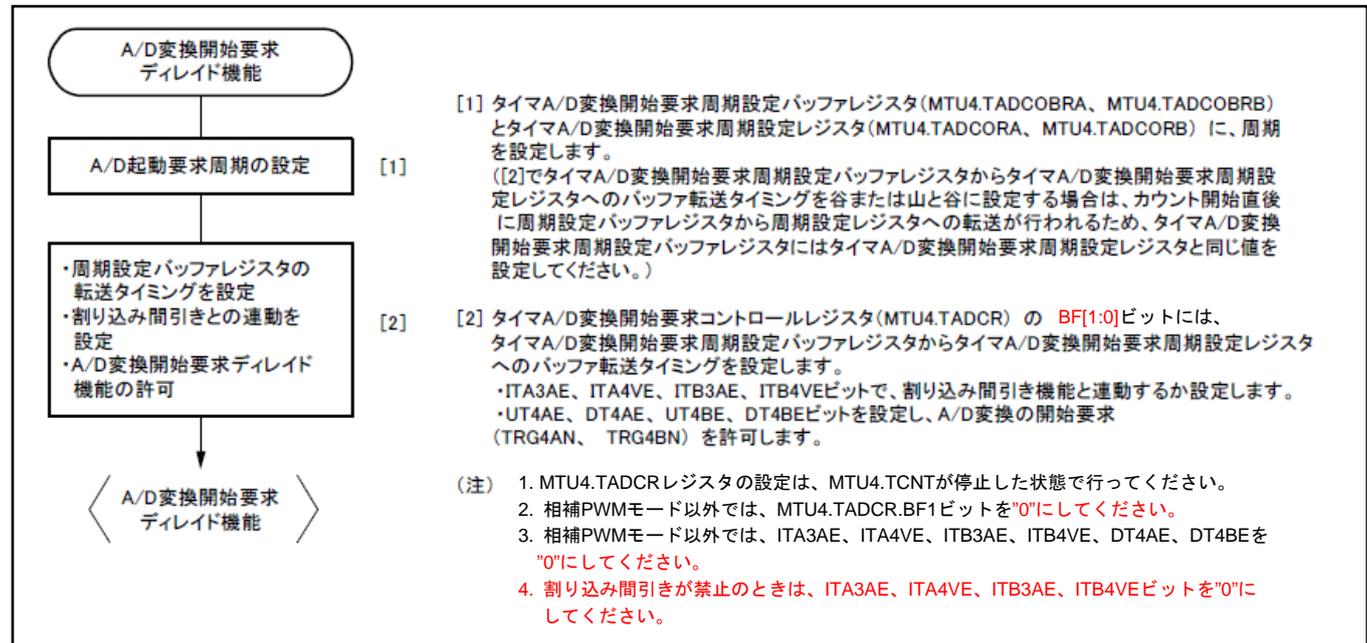


図 16.83 A/D 変換開始要求ディレイド機能の設定手順例 (MTU3、MTU4)

(b) A/D 変換開始要求ディレイド機能の基本動作例

< 訂正前(p.630) >

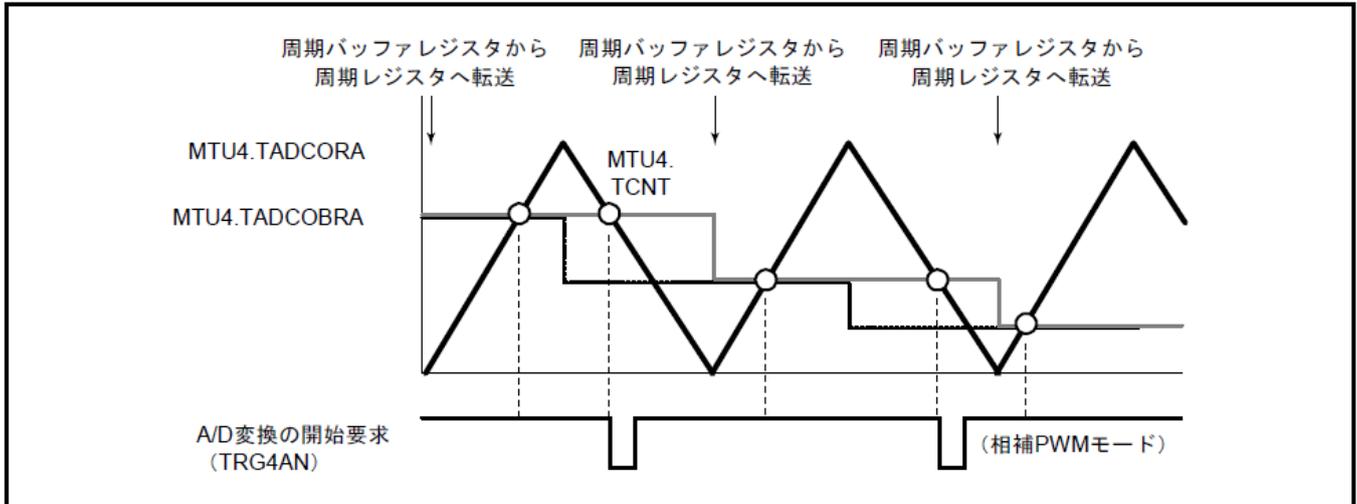


図 16.84 A/D 変換の開始要求信号 (TRG4AN) の基本動作例

< 訂正後(p.630) >

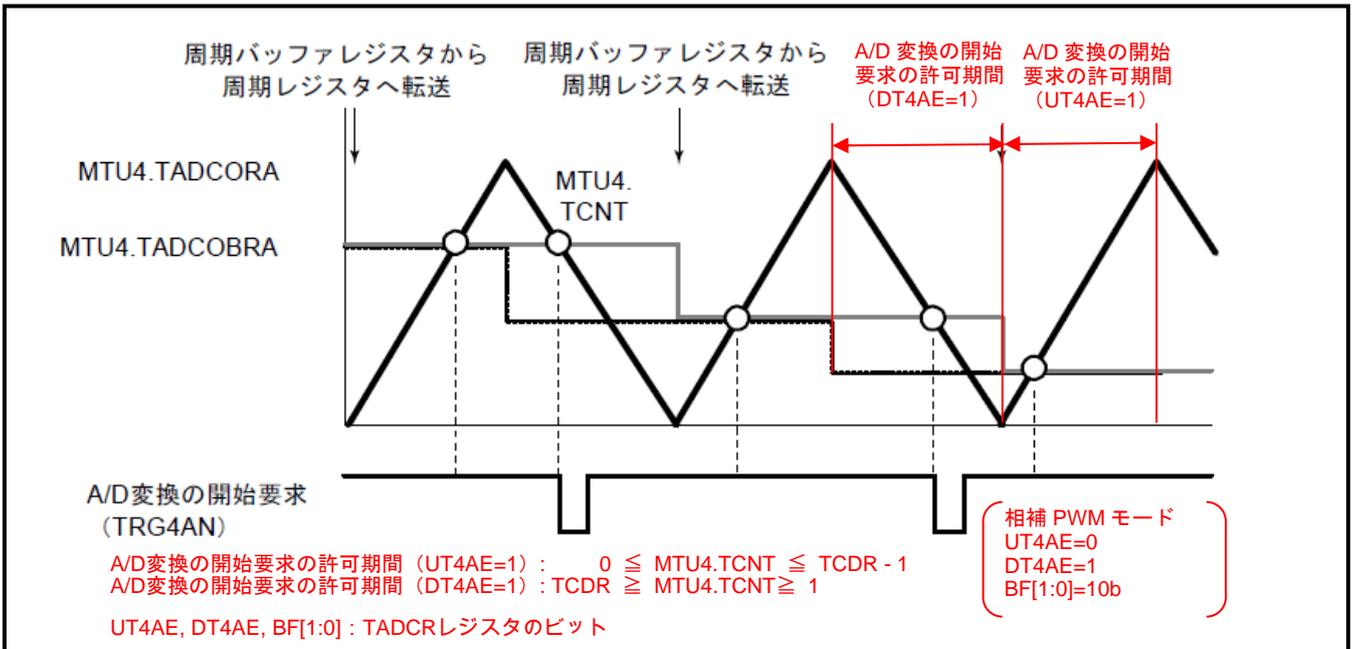


図 16.84 A/D 変換の開始要求信号 (TRG4AN) の基本動作例

< 追加(p.630) >

(3) A/D 変換の開始要求の許可期間

MTU4.TADCR (MTU7.TADCR) レジスタの UT4AE、UT4BE (UT7AE、UT7BE) ビットで許可した期間内に MTU4.TCNT (MTU7.TCNT) カウンタと MTU4.TADCORA、MTU4.TADCORB (MTU7.TADCORA、MTU7.TADCORB) レジスタが一致したとき、それぞれの A/D 変換の開始要求 (TRG4AN、TRG4BN) を行います。

相補 PWM モードで MTU4.TADCR (MTU7.TADCR) レジスタの UT4AE、UT4BE (UT7AE、UT7BE) ビットを“1”にすると、MTU4.TCNT (MTU7.TCNT) カウンタのアップカウント期間 ($0 \leq \text{MTU4.TCNT} (\text{MTU7.TCNT}) \leq \text{TCDR} - 1$) に A/D 変換の開始要求を許可します。MTU4.TADCR (MTU7.TADCR) レジスタの DT4AE、DT4BE (DT7AE、DT7BE) ビットを“1”にすると、MTU4.TCNT (MTU7.TCNT) カウンタのダウンカウント期間 ($\text{TCDR} \geq \text{MTU4.TCNT} (\text{MTU7.TCNT}) \geq 1$) に A/D 変換の開始

要求を許可します (図 16.84)。

(3) バッファ転送

タイトルを「(4) バッファ転送」に変更します。

< 訂正前(p.631) >

タイマA/D 起動要求用周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB、MTU7.TADCORA、MTU7.TADCORB) のデータ更新は、タイマA/D 起動要求用周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB、MTU7.TADCOBRA、MTU7.TADCOBRB) にデータを書き込むことにより行います。タイマA/D 起動要求用周期設定バッファレジスタからタイマA/D 起動要求用周期設定レジスタへの転送タイミングは、タイマA/D 変換開始要求コントロールレジスタ (MTU4.TADCR、MTU7.TADCR) のBF[1:0] ビットを設定することにより選択することができます。

また、相補PWM モード時はタイマジェネラルレジスタD (MTU4.TGRD、MTU7.TGRD) の書き替えのタイミングでも、タイマA/D 変換開始要求周期設定バッファレジスタからタイマA/D 変換開始要求周期設定レジスタへ転送します。

< 訂正後(p.631) >

タイマA/D 起動要求用周期設定レジスタ (MTU4.TADCORA、MTU4.TADCORB、MTU7.TADCORA、MTU7.TADCORB) のデータ更新は、タイマA/D 起動要求用周期設定バッファレジスタ (MTU4.TADCOBRA、MTU4.TADCOBRB、MTU7.TADCOBRA、MTU7.TADCOBRB) にデータを書き込むことにより行います。タイマA/D 起動要求用周期設定バッファレジスタからタイマA/D 起動要求用周期設定レジスタへの転送タイミングは、タイマA/D 変換開始要求コントロールレジスタ (MTU4.TADCR、MTU7.TADCR) のBF[1:0] ビットを設定することにより選択することができます。

また、相補PWM モード時はタイマジェネラルレジスタD (MTU4.TGRD、MTU7.TGRD) の書き替えのタイミングでも、タイマA/D 変換開始要求周期設定バッファレジスタからタイマA/D 変換開始要求周期設定レジスタへ転送します。

相補PWMモードでバッファ転送を使用する場合、バッファ転送のタイミングについて注意事項があります。詳細は、「16.6.26 相補PWMモードにおけるA/D変換ディレイド機能の注意事項」をご覧ください。

また、相補PWMモード以外のときは、MTU4.TADCR (MTU7.TADCR) レジスタのBF1 ビットを”0”にしてください。

(4) 割り込み間引き機能1 と連動した A/D 変換開始要求ディレイド機能

タイトルを「(5) 割り込み間引き機能1 と連動した A/D 変換開始要求ディレイド機能」に変更します。

< 訂正前(p.632) >

タイマA/D 変換開始要求コントロールレジスタ (MTU4.TADCR、MTU7.TADCR) のITA3AE、ITA4VE、ITB3AE、ITB4VE (ITA6AE、ITA7VE、ITB6AE、ITB7VE) ビットの設定により、割り込み間引き機能1 と連動してA/D 変換の開始要求 (TRG4AN、TRG4BN (TRG7AN、TRG7BN)) を行うことが可能です。

MTU4.TCNT (MTU7.TCNT) のアップカウント時、およびダウンカウント時にTRG4AN (TRG7AN) 出力を許可する設定にし、割り込み間引き機能1 と連動した場合のA/D 変換の開始要求信号 (TRG4AN (TRG7AN)) の動作例を図16.86 に示します。

また、MTU4.TCNT (MTU7.TCNT) のアップカウント時にTRG4AN (TRG7AN) 出力を許可する設定にし、割り込み間引き機能1 と連動した場合のA/D 変換の開始要求信号 (TRG4AN (TRG7AN)) の動作例を図16.87 に示します。

< 訂正後(p.632) >

相補PWMモードでは、タイマA/D 変換開始要求コントロールレジスタ (MTU4.TADCR、MTU7.TADCR) のITA3AE、ITA4VE、ITB3AE、ITB4VE (ITA6AE、ITA7VE、ITB6AE、ITB7VE) ビットの設定により、割り込み間引き機能1 と連動してA/D 変換の開始要求 (TRG4AN、TRG4BN (TRG7AN、TRG7BN)) を行うことが可能です。MTU4.TCNT (MTU7.TCNT) のアップカウント時、およびダウンカウント時にTRG4AN (TRG7AN) 出力を許可する設定にし、割り込み間引き機能1 と連動した場合のA/D 変換の開始要求信号 (TRG4AN

(TRG7AN))の動作例を図16.86に示します。

また、MTU4.TCNT (MTU7.TCNT) のアップカウント時にTRG4AN (TRG7AN) 出力を許可する設定にし、割り込み間引き機能1と連動した場合のA/D変換の開始要求信号 (TRG4AN (TRG7AN)) の動作例を図16.87に示します。

相補PWMモード以外では、割り込み間引き機能と連動したA/D変換開始要求ディレイド機能は使用できません。

MTU4.TADCR (MTU7.TADCR) のITA3AE、ITA4VE、ITB3AE、ITB4VE (ITA6AE、ITA7VE、ITB6AE、ITB7VE) ビットを”0”にしてください。

< 追加(p.911) >

16.6.26 相補 PWM モードにおける A/D 変換ディレイド機能の注意事項

- MTU4.TADCOBRA、MTU4.TADCOBRB (MTU7.TADCOBRA、MTU7.TADCOBRB) レジスタに “0”、かつ、MTU4.TADCR (MTU7.TADCR) レジスタの UT4AE、UT4BE (UT7AE、UT7BE) ビットに “1” を設定して、MTU4.TCNT (MTU7.TCNT) カウンタの谷でバッファ転送したとき、転送直後のアップカウント期間については A/D 変換の開始要求を行いません (図 16.143)。
- MTU4.TADCOBRA、MTU4.TADCOBRB (MTU7.TADCOBRA、MTU7.TADCOBRB) レジスタに TCDR レジスタと同じ値、かつ、MTU4.TADCR (MTU7.TADCR) レジスタの DT4AE、DT4BE (DT7AE、DT7BE) ビットに “1” を設定して、MTU4.TCNT (MTU7.TCNT) カウンタの山でバッファ転送したとき、転送直後のダウンカウント期間については A/D 変換の開始要求を行いません (図 16.144)。
- 割り込み間引き機能と連動して A/D 変換の開始要求を行う場合、 $2 \leq MTU_n.TADCORA/B \leq TCDR-2$ を満たすように MTU4.TADCORA、MTU4.TADCORB (MTU7.TADCORA、MTU7.TADCORB) レジスタを設定してください。(n=4,7)

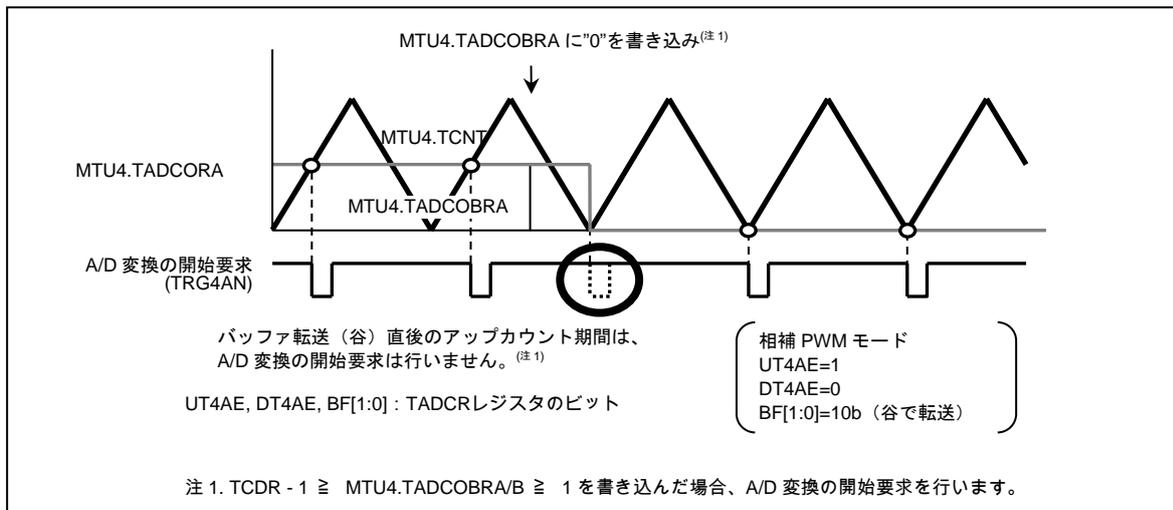


図 16.143 MTU4.TADCOBRA に”0”を書き込んだときの A/D 変換の開始要求 (MTU4)

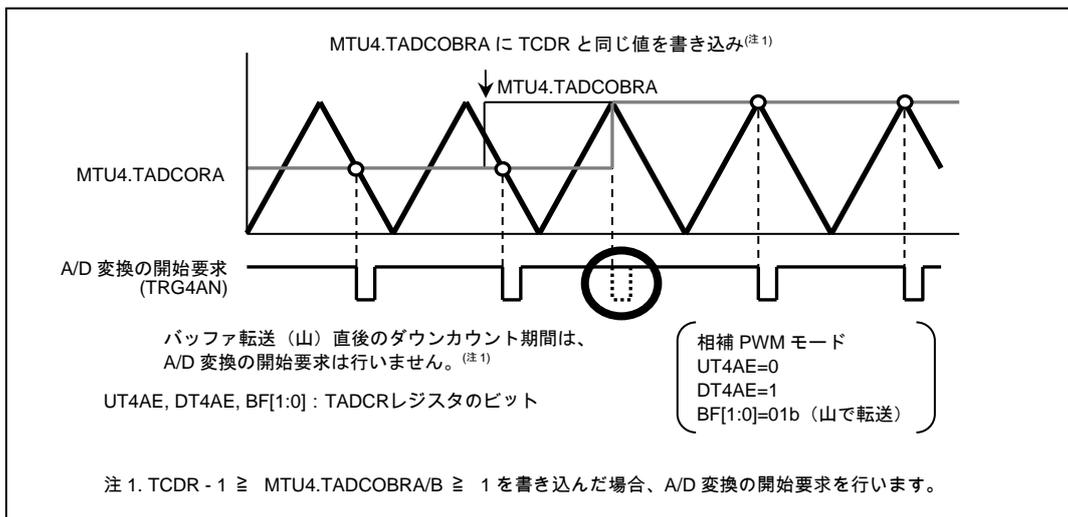


図 16.144 MTU4.TADCOBRA に TCDR と同じ値をライトした時の A/D 変換の開始要求 (MTU4)

【適用製品及び関連資料】

シリーズ	グループ	関連資料	Rev.	管理番号	MTU3の章番号
RX600	RX63T/63G	RX63T グループユーザーズマニュアル ハードウェア編	2.10	R01UH0238JJ0210	22
	RX62T/62G	RX62T グループ、RX62G グループ ユーザーズマニュアル ハードウェア編	2.00	R01UH0034JJ0200	16
	RX64M	RX64M グループ ユーザーズマニュアル ハードウェア編	1.00	R01UH0377JJ0100	24

以上