

RL78/G14, H8/36109 グループ

H8 から RL78 への移行ガイド: タイマ V

要旨

本アプリケーションノートでは、H8/36109 のタイマ V から RL78/G14 (100 ピン製品) のタイマ・アレイ・ユニットへの移行について説明します。

対象デバイス

RL78/G14, H8/36109

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. H8/36109 のタイマ V と RL78/G14 のタイマ・アレイ・ユニットの機能	3
2. 機能概要の相違点	6
2.1 任意のデューティのパルス出力の相違点	7
2.2 トリガ入力によるカウント開始の相違点	8
3. レジスタの対比	9
4. タイマ・アレイ・ユニットのサンプルコード	11
5. 参考ドキュメント	11
改訂記録	12

1. H8/36109 のタイマ V と RL78/G14 のタイマ・アレイ・ユニットの機能

表 1.1 に、H8/36109 のタイマ V の機能を示し、表 1.2 に RL78/G14 のタイマ・アレイ・ユニット (TAU) の機能を示します。

表 1.1 H8/36109 のタイマ V の機能

機能	説明
任意のデューティのパルス出力	独立に動作可能な 2 つのコンペアマッチ信号の組合せによって任意のデューティ比のパルスを出力する。
トリガ入力によるカウント開始	TRGV 端子へのトリガ入力によってカウントを開始する。

表 1.2 RL78/G14 のタイマ・アレイ・ユニット(TAU)の機能

機能	説明
インターバル・タイマ	一定間隔で INTTMmn (タイマ割り込み) を発生する基準タイマとして利用することができます。
方形波出力	TOmn は、INTTMmn 発生と同時にトグル動作を行い、デューティ比 50% の方形波を出力します。
外部イベント・カウンタ	TIln 端子入力の有効エッジ検出 (外部イベント) をカウントし、規定カウント数に達したら割り込みを発生するイベント・カウンタとして利用することができます。
分周器	タイマ入力端子(TI00)から入力されたクロックを分周して出力端子(TO00)より出力します。
入力パルス間隔測定	TIln 有効エッジでカウント値をキャプチャし、TIln 入力パルスの間隔を測定することができます。
入力信号のハイ／ロウ・レベル幅測定	TIln 端子入力の片方のエッジでカウントをスタートし、もう片方のエッジでカウント数をキャプチャすることで、TIln の信号幅 (ハイ・レベル幅／ロウ・レベル幅) を測定することができます。
ディレイ・カウンタ	TIln 端子入力の有効エッジ検出 (外部イベント) でダウン・カウントをスタートし、任意の設定間隔で INTTMmn (タイマ割り込み) を発生することができます。
ワンショット・パルス出力	2 チャンネルをセットで使用して、TIln 端子入力により任意のディレイ・パルス幅を持ったワンショット・パルスを生成することができます。
PWM 出力	2 チャンネルをセットで使用し、任意の周期およびデューティ比のパルスを生成することができます。
多重 PWM 出力	PWM 機能を拡張しスレーブ・チャンネルを複数使用することで、デューティ比の異なる多数の PWM 出力を行う機能です。

H8/36109 のタイマ V は、8 ビットのカウンタをベースにした 8 ビットタイマです。外部のイベントのカウンタが可能のほか、2 本のレジスタとのコンペアマッチ信号によりカウンタのリセット、割り込み要求、任意のデューティ比のパルス出力などが可能です。また、TRGV 端子からのトリガ入力によるカウント開始機能を備えていますので、トリガ入力から任意時間経過後にトリガと同期したパルスの出力制御が可能です。

図 1.1 に、タイマ V のブロック図を示します。

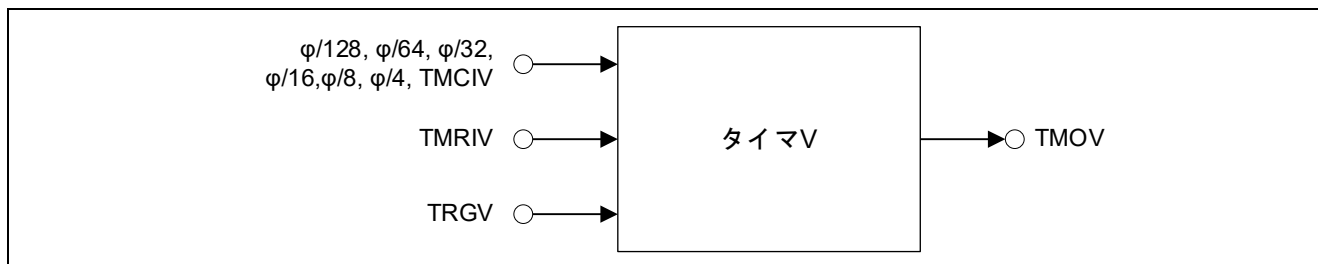


図 1.1 タイマ V のブロック図

RL78/G14 に搭載しているタイマ・アレイ・ユニット (TAU) は、4 個の 16 ビット・タイマを搭載しています。各 16 ビット・タイマを「チャンネル」と呼び、それぞれを単独のタイマとして使用することも複数のチャンネルを組み合わせて高度なタイマ機能として使用することもできます。

1 チャンネルあたり 1 つのタイマ・カウンタ・レジスタと 1 つのタイマ・データ・レジスタを搭載し、入力端子 1 本と出力端子 1 本を搭載しています。

図 1.2 にタイマ・アレイ・ユニット (TAU) のブロック図を示します。

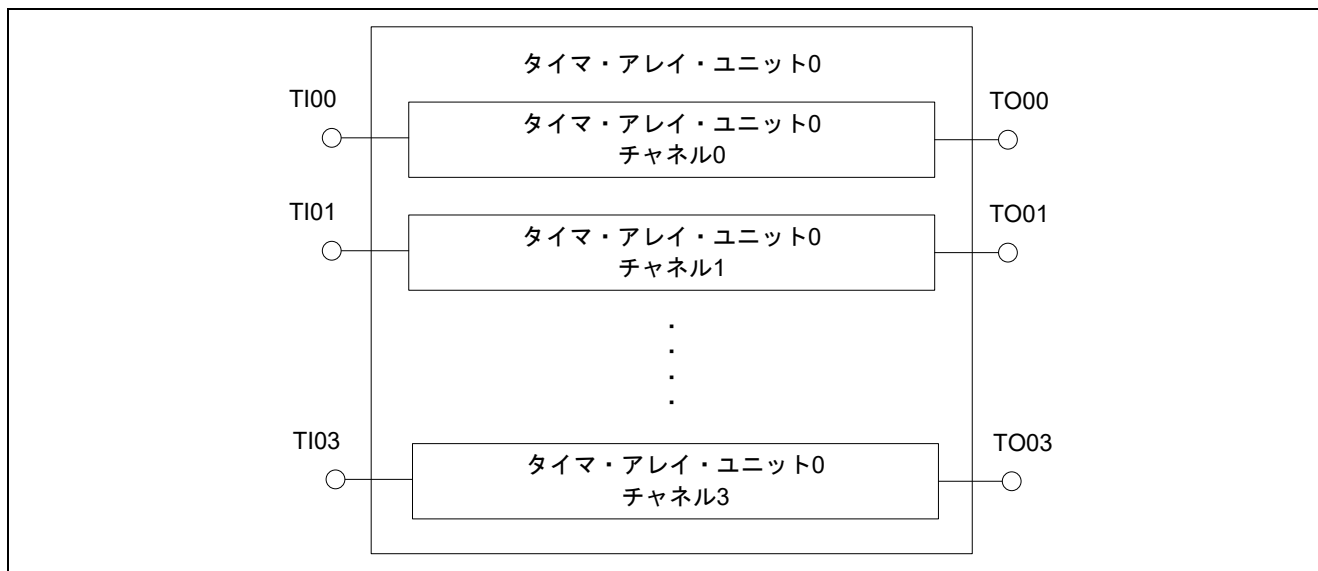


図 1.2 タイマ・アレイ・ユニット (TAU)

表 1.3 に H8/36109 のタイマ V の機能に対応する RL78/G14 の TAU の機能を示します。

表 1.3 機能対応表

H8/36109 タイマ V	RL78/G14 タイマ・アレイ・ユニット (TAU)
任意のデューティのパルス出力	PWM 出力
トリガ入力によるカウント開始	ワンショット・パルス出力 PWM 出力 (外部割り込み端子処理を使用)

TAU では、単独チャンネル (1 チャンネル) または複数チャンネルを組み合わせることでタイマ V と同等の機能を実現します。

タイマ V の任意のデューティのパルス出力に対応している機能は、TAU の PWM 出力機能です。

タイマ V のトリガ入力によるカウント開始に対応している機能は、TAU のワンショット・パルス出力機能、または PWM 出力 (外部割り込み端子処理を使用) です。

2. 機能概要の相違点

表 2.1 に H8/36109 のタイマ V と RL78/G14 のタイマ・アレイ・ユニット (TAU) について機能概要の相違点を示します。

表 2.1 機能概要の相違点

項目	H8/36109 タイマ V	RL78/G14 タイマ・アレイ・ユニット(TAU)
カウントクロック	$\phi/128, \phi/64, \phi/32, \phi/16, \phi/8, \phi/4,$ TMCIV ^(注1)	$f_{TCLK} (f_{CLK}, \sim f_{CLK}/2^{15}), f_{SUB}^{(注2)}, f_{IL}^{(注2)}$
構成	8 ビットタイマ	16 ビット・タイマ ^(注3)
動作モード	任意のデューティのパルス出力 トリガ入力によるカウント開始	インターバル・タイマ 方形波出力 外部イベント・カウンタ 分周器 入力パルス間隔測定 入力信号のハイ/ロウ・レベル幅測定 ディレイ・カウンタ ワンショット・パルス出力 PWM 出力 多重 PWM 出力
カウントを開始させる 外部入力端子	あり	あり
兼用端子	P17/TRGV P76/TMOV P75/TMCIV P74/TMRIV	ユニット 0: P00 / TI00, P16 / TI01 / TO01 P17 / TI02 / TO02, P31 / TI03 / TO03 ユニット 1: TI10 / TO10 / P64, TI11 / TO11 / P65 TI12 / TO12 / P66, TI13 / TO13 / P67
割り込み要因	コンペアマッチ A, コンペアマッチ B, タイマオーバフロー	コンペアマッチ/インプットキャプチャ オーバフロー, アンダフロー

注 1. 外部クロック(TMCIV)の立ち上がりエッジ, 立ち下がりエッジまたは立ち上がり/立ち下がり両エッジでカウント

注 2. チャンネル 1 のみ

注 3. チャンネル 1, 3 は, 8 ビット・タイマの 2 チャンネル構成として使用することができます。

2.1 任意のデューティのパルス出力の相違点

H8/36109 のタイマ V の任意のデューティのパルス出力に対応する RL78/G14 の機能は、タイマ・アレイ・ユニットの PWM 出力です。表 2.2 に任意のデューティのパルス出力の相違点を示します。

表 2.2 任意のデューティのパルス出力の相違点 (TRGE = 0 の場合)

項目	H8/36109 タイマ V 任意のデューティのパルス出力	RL78/G14 タイマ・アレイ・ユニット(TAU) PWM 出力
タイマ V への クロック供給許可	MSTCR1 レジスタの MSTTV ビットに"0" (初期値) を設定する。	PER0 レジスタの TAU1EN ビット ^(注1) または TAU0EN ビットを"1"に設定する。
カウントクロック	$\phi/128, \phi/64, \phi/32, \phi/16, \phi/8, \phi/4, \text{TMCIV}$ ^(注2)	$f_{\text{CLK}} (f_{\text{CLK}}, \sim f_{\text{CLK}}/2^{15}), f_{\text{SUB}}$ ^(注3) , f_{IL} ^(注3)
任意のデューティ パルス出力	周期: TCRV0 レジスタの CCLR1, CCLR2 ビット の設定値による パルス幅: TCRV0 レジスタの CCLR1, CCLR2 ビット の設定値による	周期: - カウント・クロックの周期 \times {TDRmn (マスタ) の設定値 + 1} パルス幅: - TOLm = 0 (アクティブ・ハイ) のときカウ ント・クロックの周期 \times { TDRmp (スレー プ) の設定値} - TOLm = 1 の (アクティブ・ロウ) と きカ ウント・クロックの周期 \times [{ TDRmn (マ スタ) の設定値 + 1} - { TDRmp (スレー プ) の設定値}]
カウント動作	- アップカウンタ TCRV0 レジスタの CCLR1, CCLR0 ビット の設定値によってタイマカウンタ TCNTV のクリア条件が異なります。	- ダウン・カウンタ TCRmn = 0000H となった次のカウント・ クロックで、TCRmn レジスタは TDRmn レジスタの値をロードします。
カウント開始条件	動作クロックを選択するとカウントアッ プを開始。	TSm レジスタの TSmn ビットに"1"を書 き込む。
カウント停止条件	TCRV1 レジスタの TRGE ビットを"1"に 設定する (TCNTV クリア時にカウント停 止)。	TTm レジスタの TTmn ビットに"1"を書 き込む。
割り込み要求発生 タイミング	- コンペアマッチ A - コンペアマッチ B - TCNTV レジスタのオーバフロー	- カウント動作開始時 (マスタ) - TCRmn = 0000H となった次のカウント・ クロック (f_{MCK}) 発生時 (マスタ) - TCRmp = 0000H となった次のカウント・ クロック (f_{MCK}) 発生時 (スレープ)
カウンタの読み出し	TCNTV レジスタを読み出す。	TCRmn レジスタを読み出す。
カウンタの書き込み	TCNTV レジスタに値を書き込む。	なし (TDRmn レジスタに値を書き込む)
カウンタのクリア タイミング	- TCNTV レジスタのオーバフロー発生時 - コンペアマッチ A 発生時 - コンペアマッチ B 発生時 - TMRIV 端子の立ち上がりエッジ発生時	- TCRmn = 0000H となった次のカウント・ クロック発生時。

注 1. 80, 100 ピン製品のみ。

注 2. 外部クロック(TMCIV)の立ち上がりエッジ, 立ち下がりエッジまたは立ち上がり/立ち下がり両エ
ッジでカウント。

注 3. チャネル 1 のみ。

備考. RL78/G14 の場合, m: ユニット番号 (m = 0, 1), n: チャネル番号 (n = 0-3)

2.2 トリガ入力によるカウント開始の相違点

H8/36109 のタイマ V のトリガ入力によるカウント開始に対応する RL78/G14 の機能は、タイマ・アレイ・ユニットのワンショット・パルス出力です。表 2.3 にトリガ入力によるカウント開始の相違点 (TRGE=1 の場合) を示します。

表 2.3 トリガ入力によるカウント開始の相違点 (TRGE = 1 の場合)

項目	H8/36109 タイマ V トリガ入力によるカウント開始	RL78/G14 タイマ・アレイ・ユニット(TAU) ワンショット・パルス出力
タイマ V への クロック供給許可	MSTCR1 レジスタの MSTTV ビットに“0” (初期値) を設定する。	PER0 レジスタの TAU1EN ^(注1) ビットま たは TAU0EN ビットを“1”に設定する。
カウントクロック	$\phi/128, \phi/64, \phi/32, \phi/16, \phi/8, \phi/4, \text{TMCIV}$ ^(注2)	$f_{\text{TCLK}} (f_{\text{CLK}}, \sim f_{\text{CLK}}/2^{15}), f_{\text{SUB}}$ ^(注3) , f_{IL} ^(注3)
カウント動作	アップカウンタ	ダウン・カウント
カウント開始条件	TRGV 入力の有効エッジ	- TImn 端子入力の有効エッジ検出 - TSm レジスタの TSmn ビットに“1”を書き 込む(ソフトウェア操作)
カウント停止条件	TCRV1 レジスタの TRGE ビットを“1”に 設定する (TCNTV クリア時にカウント停 止)。	TTm レジスタの TTmn ビットに“1”を書き 込む。
割り込み要求発生 タイミング	- コンペアマッチ A - コンペアマッチ B - TCNTV レジスタのオーバフロー	- TCRmn = 0000H となった次のカウント・ クロック (f_{MCK}) 発生時 (マスタ) - TCRmp = 0000H となった次のカウント・ クロック (f_{MCK}) 発生時 (スレーブ)
カウンタの読み出し	TCNTV レジスタを読み出す。	- TCRmn レジスタを読み出す。 - TCRmp レジスタを読み出す。
カウンタの書き込み	TCNTV レジスタに値を書き込む。	なし
カウンタのクリア タイミング (リロードタイミング)	カウンタのクリアタイミング - TCNTV レジスタのオーバフロー発生時 - コンペアマッチ A 発生時 - コンペアマッチ B 発生時 - TMRIV 端子の立ち上がりエッジ発生時	カウンタのリロードタイミング - TImn 端子入力の有効エッジ検出 - TSm レジスタの TSmn ビットに“1”を書き 込む(ソフトウェア操作)
外部入力からの 遅延時間	タイムコンスタントレジスタ TCORA と タイムコンスタントレジスタ TCORB の設 定値にする	{ TDRmn (マスタ) の設定値 + 2 } x カウン ト・クロック
パルス幅	タイムコンスタントレジスタ TCORA と タイムコンスタントレジスタ TCORB の設 定値にする	{ TDRmp (スレーブ) の設定値 } x カウン ト・クロック

注 1. 80, 100 ピン製品のみ。

注 2. 外部クロック(TMCIV)の立ち上がりエッジ, 立ち下がりエッジまたは立ち上がり/立ち下がり両エ
ッジでカウント。

注 3. チャネル 1 のみ。

備考. RL78/G14 の場合, m: ユニット番号 (m = 0, 1), n: マスタ・チャネル番号 (n = 0, 2)

p: スレーブ・チャネル番号 (n = 0: p = 1, 2, 3, n = 2: p = 3)

3. レジスタの対比

表 3.1 から表 3.2 に H8/36109 のタイマ V と RL78/G14 のタイマ・アレイ・ユニットのレジスタの対比表を示します。

表 3.1 レジスタの対比(1/2)

項目	H8/36109 タイマ V	RL78/G14 タイマ・アレイ・ユニット(TAU)
タイマ V へのクロック供給許可	MSTCR1 レジスタ MSTTV ビット	なし
タイマ・アレイ・ユニットの入カクロック供給	なし	PER0 レジスタ TAU1EN ビット ^(注) , TAU0EN ビット
タイマカウンタ	TCNTV レジスタ	TCRmn レジスタ
タイムコンスタントレジスタ	TCORA レジスタ TCORB レジスタ	TDRmn レジスタ
タイマコントロールレジスタ	TCRV0 レジスタ	なし
コンペアマッチインタラプトイネーブル B	TCRV0 レジスタ CMIEB ビット	なし
コンペアマッチインタラプトイネーブル A	TCRV0 レジスタ CMIEA ビット	なし
タイマオーバーフローインタラプトイネーブル	TCRV0 レジスタ OVIE ビット	なし
カウンタクリア	TCRV0 レジスタ CCLR1 ビット, CCLR0 ビット	なし
クロックセレクト	TCRV0 レジスタ CKS2 - CKS0 ビット TCRV1 レジスタ ICKS0 ビット	TPSm レジスタ TMRmn レジスタ CKSmn1 ビット, CKSmn0 ビット
タイマコントロール/ステータスレジスタ	TCSRv レジスタ	なし
コンペアマッチフラグ B	TCSRv レジスタ CMFB ビット	なし
コンペアマッチフラグ A	TCSRv レジスタ CMFA ビット	なし
タイマオーバーフローフラグ	TCSRv レジスタ OVF ビット	TSRmn レジスタ OVF ビット
アウトプットセレクト	TCSRv レジスタ OS3 ビット, OS2 ビット OS1 ビット, OS0 ビット	なし
タイマコントロールレジスタ	TCRV1 レジスタ	なし
TRGV 入力エッジセレクト	TCRV1 レジスタ TVEG1 ビット, TVEG0 ビット	TMRmn レジスタ CISmn1 ビット, CISmn0 ビット
TCNTV クリア時の TCNTV カウントアップの停止	TCRV1 レジスタ TRGE ビット	なし

注. 80, 100 ピン製品のみ。

備考. RL78/G14 の場合, m: ユニット番号 (m = 0, 1), n: マスタ・チャンネル番号 (n = 0, 2)
p: スレーブ・チャンネル番号 (n = 0 : p = 1, 2, 3, n = 2 : p = 3)

表 3.2 レジスタの対比(2/2)

項目	H8/36109 タイマ V	RL78/G14 タイマ・アレイ・ユニット(TAU)
チャンネル n のカウント・クロック (f _{TCLK}) の選択	なし	TMRmn レジスタ CCSmn ビット
チャンネル n の単独チャンネル動作 / 複数チャンネル連動動作(スレーブ / マスタ) の選択	なし	TMRmn レジスタ MASTERmn ビット
チャンネル 1, 3 の 8 ビット・タイマ / 16 ビット・タイマ動作の選択	なし	TMRmn レジスタ SPLITmn ビット
チャンネル n のスタート・トリガ, キャプチャ・トリガの設定	なし	TMRmn レジスタ STSmn2 - STSmn0 ビット
チャンネル n の動作モードの設定	なし	TMRmn レジスタ MDmn3 - MDmn1 ビット
カウント・スタートと割り込みの設定	なし	TMRmn レジスタ MDmn0 ビット
チャンネル n の動作許可 / 停止状態の表示	なし	TEm レジスタ TEmn ビット
チャンネル n の動作許可(スタート)トリガ	なし	TSm レジスタ TSmn ビット
チャンネル n の動作停止トリガ	なし	TTm レジスタ TTmn ビット
チャンネル 0 で使用するタイマ入力の選択	なし	TIS0 レジスタ TIS04 ビット
チャンネル 1 で使用するタイマ入力の選択	なし	TIS0 レジスタ TIS02 - TIS00 ビット
チャンネル n のタイマ出力許可 / 禁止 0	なし	TOEm レジスタ TOEm3 - TOEm0 ビット
チャンネル n のタイマ出力	なし	TOm レジスタ TOmn ビット
チャンネル n のタイマ出力レベルの制御	なし	TOLm レジスタ TOLmn ビット
チャンネル n のタイマ出力モードの制御	なし	TOMm レジスタ TOMn ビット
入力切り替え制御レジスタ	なし	ISC レジスタ SSIE00 ビット ISC1 ビット, ISC0 ビット
ノイズ・フィルタ使用可否	なし	NFEN1 レジスタ, NFEN2 レジスタ

備考. RL78/G14 の場合, m: ユニット番号 (m = 0, 1), n: マスタ・チャンネル番号 (n = 0, 2)

p: スレーブ・チャンネル番号 (n = 0 : p = 1, 2, 3, n = 2 : p = 3)

4. タイマ・アレイ・ユニットのサンプルコード

タイマ・アレイ・ユニットのサンプルコードを説明したアプリケーションノートを示します。

- RL78/G13 タイマ・アレイ・ユニット (インターバル・タイマ) CC-RL (R01AN2576)

5. 参考ドキュメント

ユーザーズマニュアル

- RL78/G14 ユーザーズマニュアル ハードウェア編 (R01UH0186)
- H8/36109 グループ ユーザーズマニュアル ハードウェア編 (R01UH0294)
(最新版をルネサスエレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサスエレクトロニクスホームページから入手してください。)

学習ガイド

- コード生成プラグイン学習ガイド (R20UT3230)
- RL78/G13 コード生成の活用例(サンプルプログラム) (R20AN0399)

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2020.02.27	-	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因またはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24 (豊洲フォレシア)

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/