

S7G2 Development Kit (DK-S7G2)

ユーザーズマニュアル
(参考資料)

Renesas Synergy™ MCU

本資料は英語版を翻訳した参考資料です。内容に相違がある場合には英語版を優先します。資料によっては英語版のバージョンが更新され、内容が変わっている場合があります。日本語版は参考用としてご使用のうえ、最新および正式な内容については英語版のドキュメントをご参照ください。

資料番号 R12UM0002EU0100、リビジョン Rev.1.00、発行日 2015年10月7日の翻訳版です。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

注意事項

本Renesas Synergy™ 開発キットは、周囲温度および湿度を制御された、実験室の環境でのみ使用されることを前提としています。本キットと高感度機器間には安全な距離を置いてください。実験室、教室、研究エリアもしくは同種のエリア以外での使用は、EMC指令の保護要件への準拠を無効にし、起訴される可能性があります。

本製品は、RF エネルギーを生成・使用し、また放出可能で、無線通信に有害な干渉を起こす可能性があります。しかしながら、特定の実装環境で干渉が起こらないという保証はありません。本装置をオンオフすることにより無線やテレビ受信に有害な干渉を及ぼしていると判断される場合は、下記の対策を講じて干渉を補正してください。

- 付属のケーブルが装置をまたがらないようにする
- 受信アンテナの方向を変える
- 装置とレシーバをさらに離す
- 装置を接続するコンセントを、レシーバが接続してあるコンセントとは異なる回路のコンセントにする
- 使用していないときは装置の出力を下げる
- 販売店もしくは経験豊富な無線 / TV 技術者に相談する

注：可能な限り、シールドインタフェースケーブルを使用してください。

本製品は、EMC 事象の影響を受ける可能性があります。影響を軽減するために、下記の対策をとってください。

- 製品使用中は、製品の 10 メートル以内で携帯電話を使用しない
- 装置取扱時には、ESD に関する注意事項を順守する

Renesas Synergy™ 開発キットは、最終製品の理想的なリファレンス設計を表すものではなく、最終製品の規制基準を満足するものでもありません。

目次

1 概要	6	8.1.1 SDRAM	31
1.1 目的	6	8.1.2 Pmod C	31
1.2 製品構成	7	8.1.3 Pmod D	32
1.3 ブロック図	9	8.2 Pmod B/BLE	33
1.3.1 メインボード	9	8.2.1 Pmod B	34
1.3.2 拡張ボード	10	8.2.2 Bluetooth	35
1.4 ハードウェア機能	10	8.3 イーサネット 1 /カメラ	36
1.4.1 メインボード	10	8.3.1 イーサネット 1	38
1.4.2 拡張ボード	11	8.3.2 カメラインタフェース	38
1.4.3 LCD ボード	12	8.4 SD カード /eMMC/ イーサネット 0	39
1.4.4 カメラモジュール	12	8.4.1 SD/MMC インタフェース	41
1.4.5 オンボード外部メモリ	12	8.4.2 イーサネット 0	42
1.4.6 電源	12	8.5 RS-232/RS-485	42
1.4.7 デバッグ	12	8.6 CAN	43
1.5 参考資料	12	8.7 Pmod A	44
2 はじめに	14	8.8 QSPI フラッシュ	45
3 電源	15	8.9 プッシュボタン	46
3.1 電源	15	8.10 ユーザ LED	46
3.2 パワーアップ時の動作	15	8.11 JTAG	47
3.3 バッテリ電源	15	9 e2 studio ISDE によるサポート	49
3.4 MCU 電流	15	9.1 プロジェクトの構成	49
3.5 バッテリ電流	16	9.2 Board Support Package (BSP) 構成	50
4 メインボード部品	17	9.3 クロック構成	51
4.1 Pmod A	17	9.4 端子構成	52
4.2 32MB の QSPI シリアルフラッシュ	17	9.5 割り込み構成	53
4.3 SDRAM	17	9.6 QSPI のセットアップ	54
4.4 JTAG	17	9.7 SDRAM のセットアップ	55
4.5 J-Link®	18	9.8 ユーザ LED のセットアップ	56
4.6 高速 USB	18	9.9 ソフトウェア機能	56
4.7 フルスPEED USB	18	9.9.1 アプリケーションノート	56
4.8 イーサネット	18	10 付録 A	57
5 拡張ボード部品	19	10.1 端子接続 - メインボード	57
5.1 RS-232/RS-485 トランシーバ	19	10.2 端子接続 - 拡張ボード	66
5.2 CAN トランシーバ	19		
5.3 TFT-LCD ボードコネクタ	20		
5.4 カメラインタフェース	20		
5.5 Pmod 互換コネクタ	20		
5.6 イーサネット	20		
5.7 オーディオ出力	21		
5.8 可変抵抗器	21		
5.9 SD カードソケット	21		
5.10 eMMC	22		
5.11 Bluetooth Low Energy (BLE) デバイス	22		
6 ボードレイアウト	23		
6.1 部品の配置	23		
7 構成	25		
7.1 機能選択 DIP スイッチ	25		
7.2 RS-232/RS-485 トランシーバの構成	27		
7.3 ブート構成	28		
8 コネクティビティ	29		
8.1 SDRAM/Pmod C/Pmod D	29		

1. 概要

1.1 目的

DK-S7G2は、224-pin BGA パッケージに実装した Renesas Synergy™ S7G2 MCU用の開発キットです。DK-S7G2には、メインボードと拡張ボードがあります。この2枚のボードは、アプリケーション開発時にアクセスしやすい、S7G2 MCUの周辺機能のインタフェースを備えています。メインボードは、拡張ボードから独立した単独のコンパクトな開発ボードとして使用可能です。

DK-S7G2のメインボードには、S7G2 MCUの入出力端子へ直接アクセスするための4つのコネクタがあります。DIP スイッチの設定により、異なるボード構成間を簡単に遷移でき、信号線が常に正しく接続されます。メインボードには、フルスピード USB コネクタと高速 USB コネクタ、イーサネットコネクタ、SEGGER J-Link® コネクタがあります。

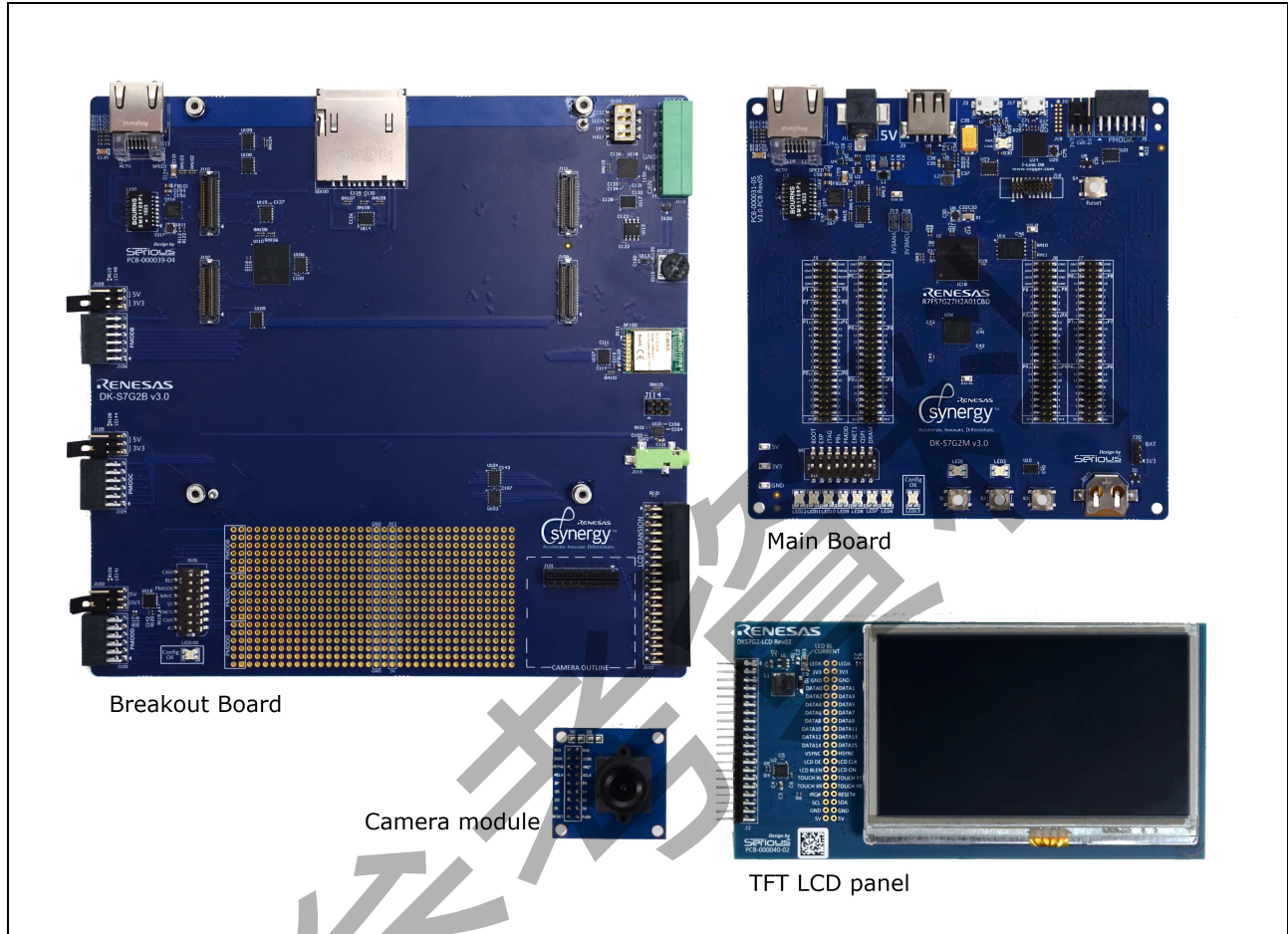
DK-S7G2メインボードは拡張ボードに接続されます。拡張ボードは、抵抗膜方式タッチパネル付き 4.3 インチ WQVGA TFT-LCD ボード用とカメラモジュール用の専用コネクタ、SD カードソケット、およびシリアル通信用の複数の追加ポートを搭載しています。

DK-S7G2は、ルネサスの e² studio 統合ソリューション開発環境 (ISDE) によりサポートされています。

DK-S7G2は、下記アプリケーションの開発に特に適しています。

- ヒューマンマシーンインタフェース (HMI)
- USB、イーサネット、および Bluetooth のコネクティビティ

図 1 DK-S7G2 のボード



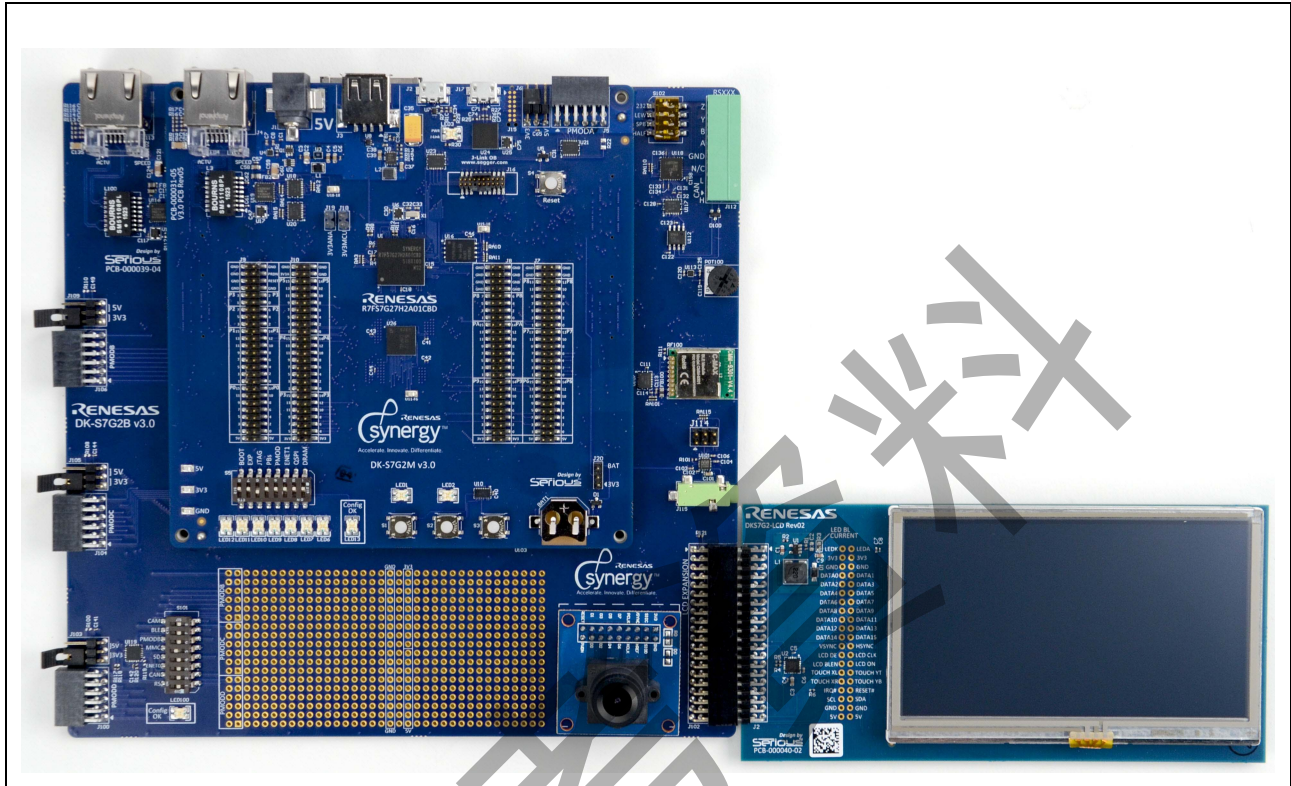
1.2 製品構成

DK-S7G2に梱包されている部品は下記のとおりです。

- DK-S7G2 メインボード
- DK-S7G2 拡張ボード
- 抵抗膜方式タッチパネル付き 4.3 インチ WQVGA TFT-LCD ボード (着脱可)
- CMOS VGA カメラモジュール (着脱可)
- USB ケーブル (Standard A ⇄ Micro-B) 1 本
- 5V AC アダプタ
- クイックスタートガイド

概要 > 製品構成 >

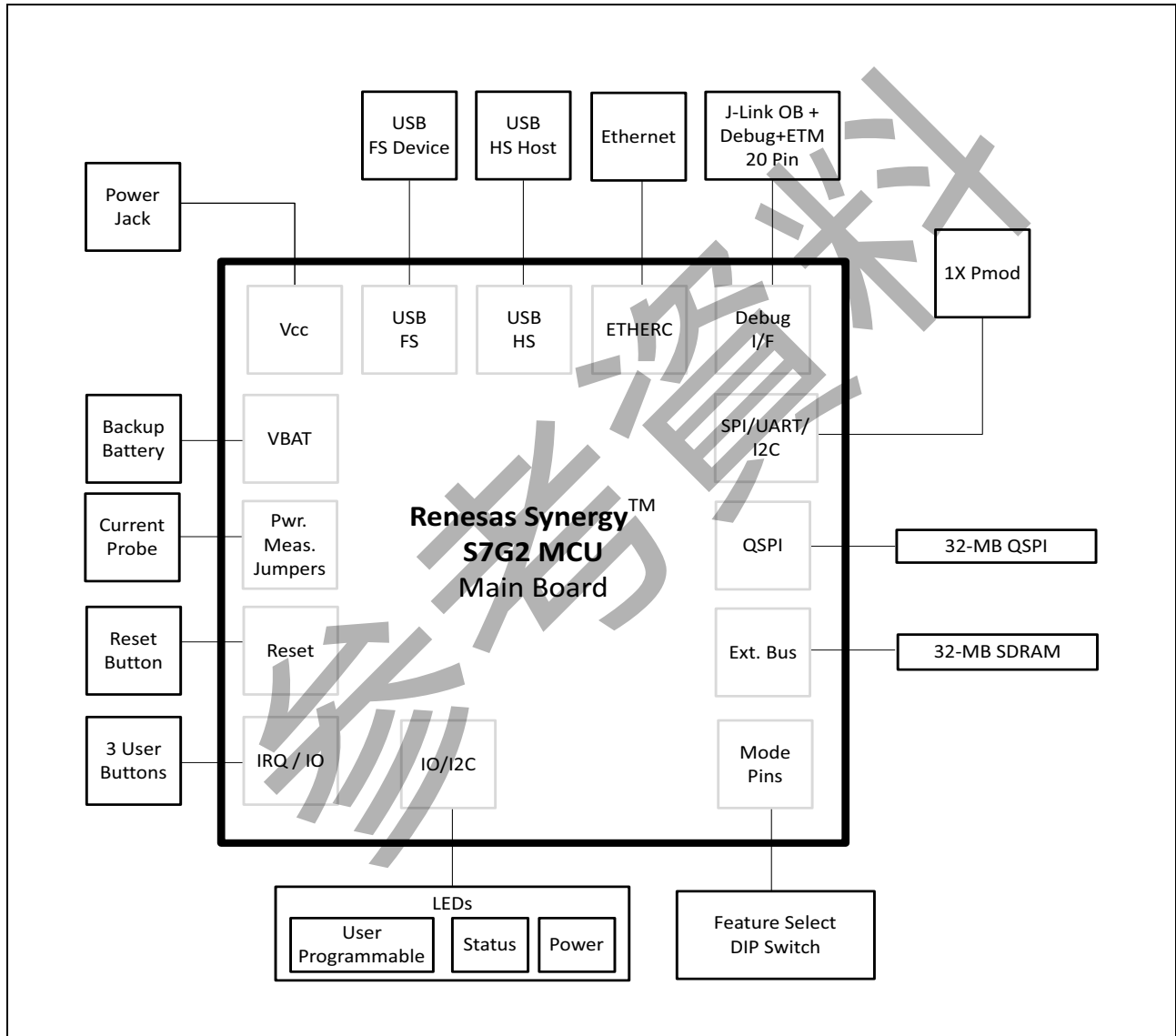
図 2 DK-S7G2



1.3 ブロック図

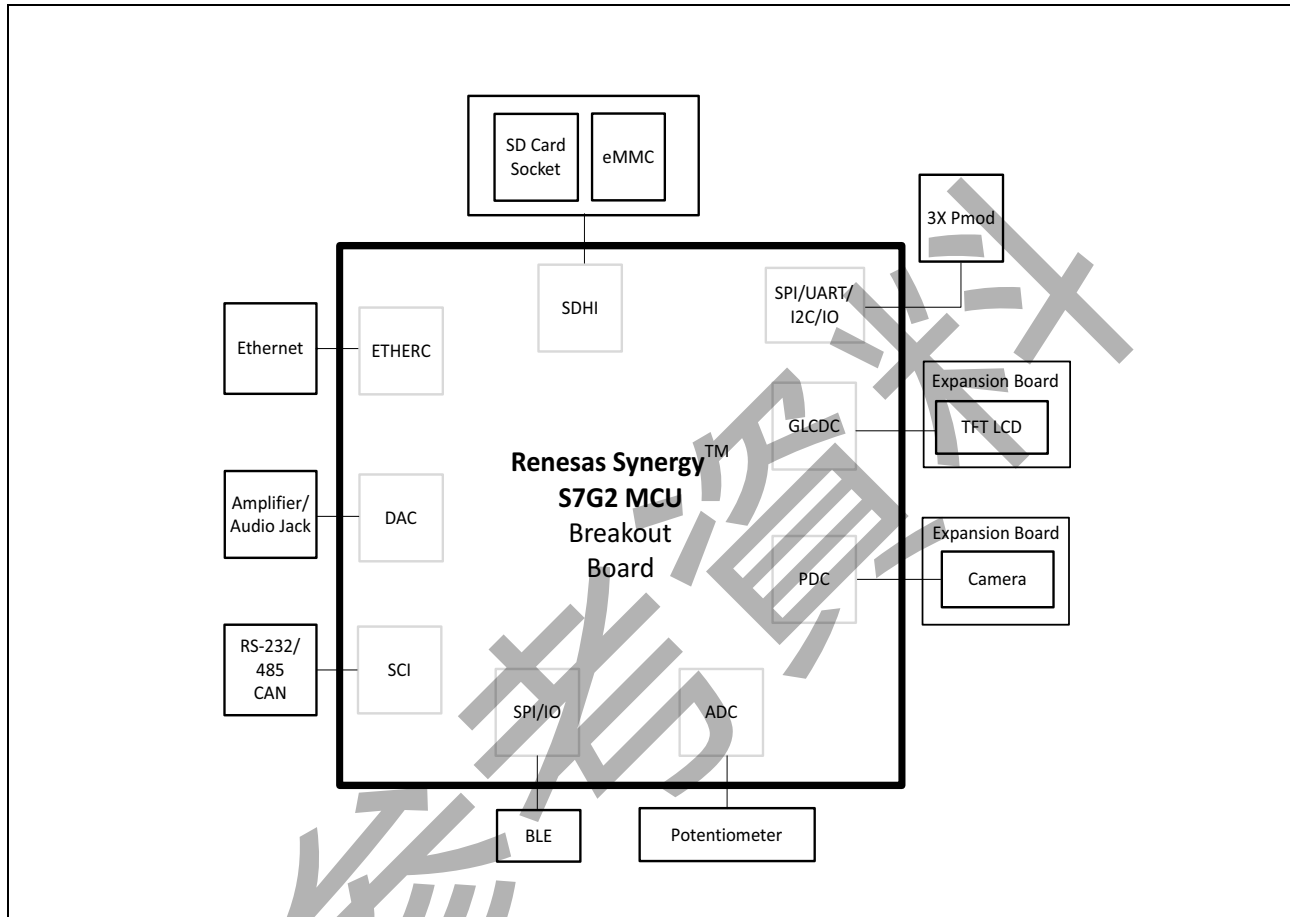
1.3.1 メインボード

図 3 ブロック図：メインボード



1.3.2 拡張ボード

図 4 ブロック図：拡張ボード



1.4 ハードウェア機能

DK-S7G2 は、4 MB のフラッシュ、640KB の SRAM、および IEEE 754 単精度浮動小数点ユニット (FPU) を内蔵した、Renesas Synergy S7G2 240MHz ARM® Cortex®-M4 MCU を使用します。

S7G2 MCU の周辺機能一覧およびハードウェアの詳細については、「Renesas Synergy S7 Series MCU S7G2 ユーザーズマニュアル」を参照してください。

1.4.1 メインボード

- 高速 USB ホストインタフェース ×1

- フルスピード USB デバイスインタフェース ×1
- デバッグアクセス用 Micro-B USB コネクタ ×1
- IEEE 1588 Precision Time Protocol (PTP) をサポートするイーサネット 10/100 RJ45 ソケット ×1
- SPI、IIC、UART 用 12 ピン、Type-2A Pmod™ 互換コネクタ ×1
- SPI、UART、IIC などの標準的なシリアルインタフェース (最大 10 個まで)
- 電源とステータスを示す複数の LED
- ユーザプログラム可能な LED ×2
- イーサネット、QSPI フラッシュ、SDRAM、デバッグ、または Pmod™ 互換コネクタを有効にするための DIP スイッチ
- S7G2 入出力端子への 50 ピンのコネクタ ×4
- プッシュボタン: ユーザ設定可能なプッシュボタン ×3、リセットボタン ×1
- 精密電流消費測定用電流センス抵抗と電源測定テストポイント

1.4.2 拡張ボード

- IEEE 1588 (PTP) をサポートするイーサネット 10/100 RJ45 ソケット ×1
- 12 ピン、Type-2A Pmod 互換コネクタ ×3
- CAN トランシーバ (1Mbit/s) 付き CAN インタフェース ×1
- オンボードトランシーバ付き RS-232/RS-485 インタフェース
- Bluetooth Low Energy (BLE) デバイス
- フルサイズ SD カードソケット
- ADC 入力用 10kΩ 可変抵抗器
- 4 つの一般的な TFT-LCD インタフェース (抵抗膜方式タッチパネル付き 4.3 インチ WQVGA TFT-LCD ボードなど) をサポートする専用の拡張 LCD コネクタ
この LCD コネクタは、拡張ボードに接続され、TFT ディスプレイへの接続に必要なすべての信号に対応しています。また、LCD 制御信号 (HSYNC、VSYNC、DISPLAY ENABLE、LCD CLK) をサポートしており、電源 (+5V、+3.3V) を供給します。
- 8 ビットパラレルデータキャプチャ機能と IIC カメラ構成を備えたカメラコネクタ
- 音声アンプと 3.5mm オーディオジャック
- 追加の拡張コネクタ (シリアルコミュニケーションインタフェースなど)

1.4.3 LCD ボード

- WQVGA (480 x 272) TFT-LCD
- バックライトドライバー
- IIC 制御の抵抗膜方式タッチパネル 4 線コントローラ
- 16 ビットデータ

1.4.4 カメラモジュール

- CMOS イメージセンサー
- フォーマット : VGA (640 x 480)
- 1 秒当たり最大 30 フレームを VGA 解像度でサポート
- 20 μ A のスタンバイ電流

1.4.5 オンボード外部メモリ

- 32MB の SDRAM
- 32MB の QSPI フラッシュ
- 4GB の eMMC

1.4.6 電源

DK-S7G2メインボードは Φ 2.1mm センタプラスDCジャックを使用する5Vの電源入力を搭載しています。オンボードバックアップバッテリーは、S7G2のリアルタイムクロック電源ドメインに電源を供給し、5Vの入力電源が切断された場合でもリアルタイムクロックは電源供給を受けます。

1.4.7 デバッグ

- SEGGER J-Link® OB
- 19 ピン (0.05") ARM® Cortex® デバッグ + ETM コネクタ
- デバッグをサポートする LED ステータス表示部

1.5 参考資料

下記の資料がS7G2およびDK-S7G2ハードウェアに関連しています。

- DK-S7G2 クイックスタートガイド
- DK-S7G2 ボード回路図
- DK-S7G2 データシート
- S7G2 ユーザーズマニュアル
- S7G2 データシート

DK-S7G2 のプログラム方法については、「Renesas Synergy™ ソフトウェアパッケージ (SSP) ユーザーズマニュアル」を参照してください。

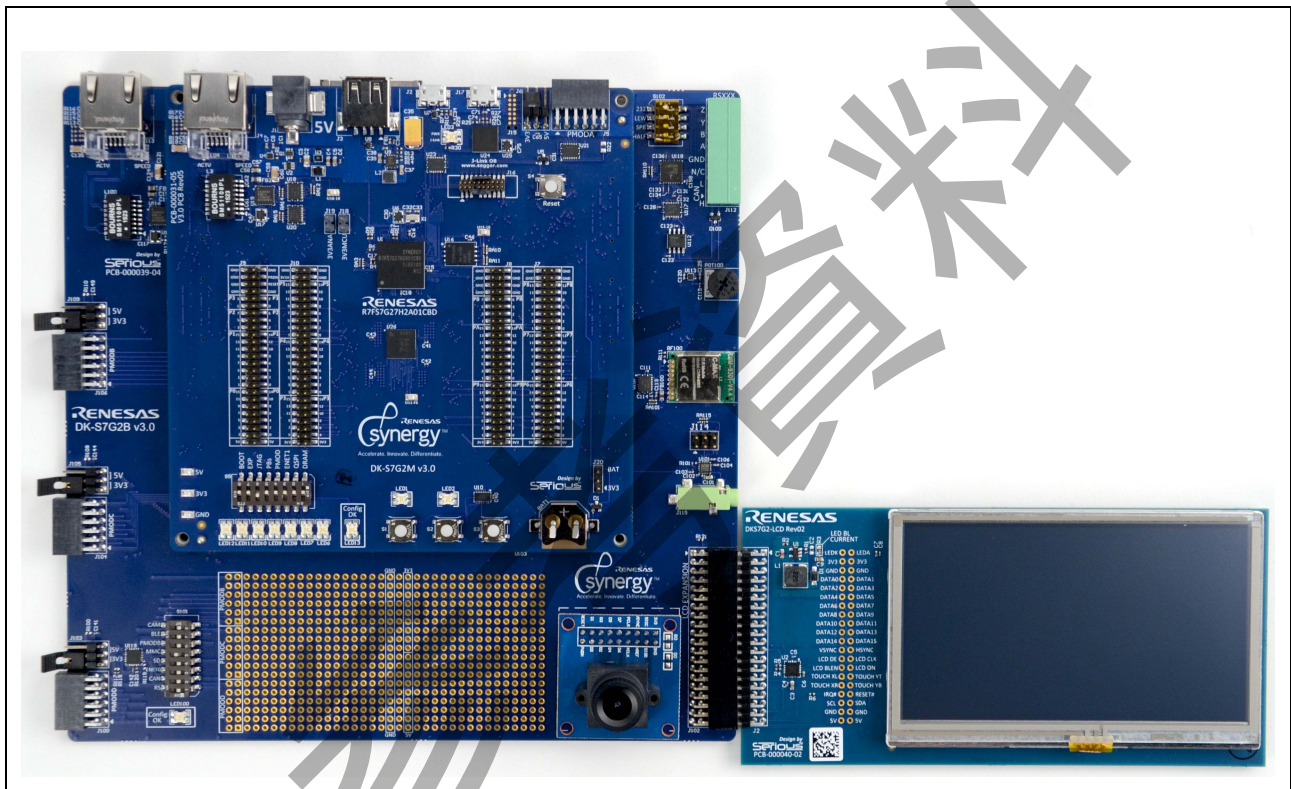
参考資料

はじめに > 参考資料 > デバッグ

2. はじめに

DK-S7G2は、拡張ボード上に実装したメインボードにより構成されます。本キットには、追加ボードとしてカメラモジュールと WQVGA TFT-LCD ボードが含まれています。DK-S7G2 の使用を開始する際は、DK-S7G2に付属のクイックスタートガイドを参照してください。

図 5 組み立て後の DK-S7G2



3. 電源

3.1 電源

5V/2.5A ACアダプタは、DK-S7G2メインボード上のDCジャック（J1）を通じてDK-S7G2に電源を供給します。J1に+5Vが印加されると、メインボード上のLED3が緑に点灯します。

注： J-Link[®] オンボードコネクタ（J17）をDK-S7G2への電源供給に使用しないでください。

3.2 パワーアップ時の動作

現行バージョンのDK-S7G2には、アプリケーションやデモプログラムはプリインストールされていません。

3.3 バッテリ電源

ボードの初期構成では、CR1220 コイン電池バッテリーBAT1が、バックアップ電源としてVBAT端子に電圧を供給します。VBAT電圧は、S7G2 MCUのリアルタイムクロック電源ドメインに電源を供給し、主電源が切断された場合でもリアルタイムクロックは電源供給を受けます。

VBAT電源のソースは、コネクタJ20により制御されます。デフォルトでは、J20にジャンパは設定されていません。本構成では、バッテリー（BAT1）がVBAT電源です。BAT1を取り外す場合は、J20のピン1とピン2間にジャンパを設定してVBATに主電源を接続してください。

コネクタJ20は、「[バッテリー電流](#)」に記載のとおり、バッテリー電流の測定にも使用可能です。

重要： S7G2 MCUが正常に動作するためには、VBATには常に電源を供給する必要があります。

3.4 MCU 電流

精密50mΩ 1%抵抗R1とR26間の電圧降下を測定することにより、S7G2 MCUの下記2つの電源入力の電源電流をモニタできます。

- MCU電流をモニタするには、メインボードのコネクタJ18を使用して抵抗R1の両端間の電圧降下を測定します。

- アナログ電流をモニタするには、メインボードのコネクタ J19 を使用して抵抗 R26 の両端間の電圧降下を測定します。

3.5 バッテリ電流

コネクタ J20 のピン2 とピン3 を使用して 1k Ω 抵抗 R27 の両端間の電圧降下を測定することにより、VBAT 電流をモニタできます。この設定では、電圧降下は、S7G2 MCU がオンボードのコイン電池 バッテリから電源供給を受けている場合のMCUの消費電流を意味します。

参考資料

4. メインボード部品

メインボードは、DIPスイッチ、プッシュボタン、ユーザ設定可能LED、および以下に記載するデバイスとコネクタを搭載しています。

4.1 Pmod A

DK-S7G2メインボードには、ジャンパにより電圧を3.3Vから5.5Vの間で選択できる、標準の12ピンDigilent Pmod互換コネクタ (Pmod A) が1つ実装されています。Pmod Aは、SCI周辺機能のチャンネル8、およびS7G2 MCUの3本のGPIO端子と1本の外部割り込み端子に接続されています。

4.2 32MB の QSPI シリアルフラッシュ

メインボードは、Micron社の32MBのシリアルフラッシュQSPI (N25Q256A13EF840E) も内蔵しています。QSPIシリアルフラッシュデバイス (U16) はS7G2 MCUのQSPI周辺機能に接続し、初期設定ではデフォルトで標準のSPIモードになっています。このフラッシュメモリは、電源の投入後直ちにXIP (Execute-in-Place) モードに対して有効になります。

4.3 SDRAM

メインボードは、最大120MHzの動作速度をサポートする32MBの高密度SDRAMを搭載しています。このSDRAMデバイスは、Micron社製SDRAMのMT48LC16M16A2B4です。このSDRAMデバイス (U26) は、S7G2 MCUの外付けバスコントローラに接続されています。

4.4 JTAG

JTAGインタフェース (J16) は、メインボード上に配置された標準のARM[®] Cortex[®]-M用19ピンヘッダで、プログラミングおよびデバッグに使用する標準の4ピン接続と、トレース機能用の5ピンETMインタフェースを提供します。

4.5 J-Link®

DK-S7G2メインボードは、外部デバッグシステムに接続するためのUSBインタフェース (J17) を備えたSEGGER J-Link®オンボードも搭載しており、外部J-Link®プローブを必要としません。

4.6 高速 USB

高速USBポートは、S7G2 MCUのUSBHS周辺に接続されているUSBホスト Standard-A コネクタ (J3) です。高速USBポートでは、高速、フルスピード、ロースピードの各動作が可能です。

S7G2のUSBHS周辺デバイスがホストモードで動作している場合、接続されているUSBデバイスへの電源供給はS7G2が制御します。オンボードのUSB電源スイッチ (U9) により、接続されているデバイスの供給電流は550mAに制限されます。U9はポートでの過電流を検出すると、その過電流を不良状態としてS7G2 MCUに通信します。その後で、MCUはUSBデバイスへの電源供給を無効にします。

コネクタ J3 の高速USB端子は低容量ESD保護デバイス (U8) により保護されています。

4.7 フルスピード USB

フルスピードUSBポートは、S7G2 MCUのUSBFS周辺デバイスに接続されているUSB Micro-B コネクタ (J2) です。フルスピードUSBポートでは、ホストモードおよびデバイスモードでフルスピードとロースピードの各動作が可能です。フルスピードUSBコネクタは低容量ESD保護デバイス (U7) により保護されています。

フルスピードUSBは、ボードに付属するMicro-Bコネクタで、デバイスモードで使用することができます。フルスピードUSBポートをホストモードで使用するには、特別なUSB変換アダプタ (Micro-B ⇄ Standard-A) を使う必要があります。

注. フルスピードUSBポートから電源を供給する場合は、配線を追加し、ポートをホストモードで使用する必要があります。

フルスピードUSBポートはブートソースとして構成可能です。「[ブート構成](#)」を参照してください。

4.8 イーサネット

DK-S7G2には、Micrel社のKSZ8091 10/100イーサネットPHYが2つ含まれています。1つのPHYはメインボード上 (コネクタJ4を使用するU19) にあり、S7G2 MCUのイーサネットチャンネル1に接続されています。もう1つのコネクタは拡張ボード上 (コネクタJ113を使用するU116) にあり、S7G2 MCUのイーサネットチャンネル0に接続されています。

5. 拡張ボード部品

拡張ボードは、カメラモジュール、TFT-LCDボードとメインボードで利用可能な機能を拡張する追加のデバイスおよびコネクタを搭載しています。

また、拡張ボードは、Pmod 互換コネクタ (Pmod B、C、D) および電源とアースに接続するプロトタイピング領域を備えています。

5.1 RS-232/RS-485 トランシーバ

拡張ボードは、ループバックモードおよびシャットダウン機能を持つ Intersil 社の ISL41387 デュアルプロトコル RS-232/RS-485 トランシーバ (U118) を内蔵しています。シャットダウンモードは、トランシーバの送受信出力を無効にするとともに RS-232 モードでチャージポンプを無効にし、またトランシーバを低電流 (35 μ A) モードにします。

RS-232 モードで、オンボードチャージポンプは、RS-232 準拠の $\pm 5V$ Tx 出力レベルを生成します。トランシーバは、 $\pm 25V$ の Rx 入力レベルおよび $\pm 12V$ の Tx 出力レベルをサポートし、最大転送速度は 650kbps です。

RS-485 モードでは、チャージポンプは無効になり、電力およびノイズを抑えます。RS-485 レシーバは、各入力オープンまたはショートした場合、Rx 出力を High 状態に維持するフルフェールセーフ動作をサポートします。RS-485 トランスミッタは、20Mbps、460kbps および 115kbps までの最大速度をサポートします。RS-485 モードでの 460kbps および 115kbps の転送速度は、問題のない通信を行うためにスルーレートに制限されます。

トランシーバの構成方法については、「[RS-232/RS-485 トランシーバの構成](#)」を参照してください。トランシーバは、S7G2 MCU のシリアルコミュニケーションインタフェース (SCI) のチャンネル 1、および拡張ボードのコネクタ J112 に接続されます。

5.2 CAN トランシーバ

Infineon 社の IFX1050GVIO CAN トランシーバ (U112) は、1kbaud から 1Mbaud の伝送速度をサポートします。OnSemi 社の NUP2105 Bus Protector が CAN トランシーバを保護します。

CAN トランシーバは、S7G2 MCU の CAN チャンネル 0、および拡張ボードのコネクタ J112 に接続されます。

5.3 TFT-LCD ボードコネクタ

DK-S7G2にはWQVGA (480 x 272) TFT-LCDボードへのコネクタも1つ含まれており、拡張ボードに搭載されています。このコネクタは、16ビットLCDデータバス、抵抗膜方式タッチパネルコントローラ、およびバックライトドライバーをサポートします。

5.4 カメラインタフェース

DK-S7G2には、調整可能なレンズを搭載したOmnivision社のOV7670イメージセンサーが含まれています。このイメージセンサーは拡張ボードのJ101に実装できます。このイメージセンサーにより、VGAカメラとイメージプロセッサが結合されます。このイメージセンサーの制御は、S7G2 MCUのシリアルコミュニケーションインタフェース周辺機能 (SCIチャンネル7) に接続されたIICバスインタフェースを通じて行うことができます。

8ビットデータバスは、YUV/YCbCr 4:2:2、RGB565/555、GRB 4:2:2、またはRaw RGB Dataのデータフォーマットをサポートします。

このセンサーは、1秒当たり最大30フレームのVGAで動作するイメージアレイを備えています。画質、画像フォーマット、および出力データ転送は、ユーザによりプログラム可能です。このセンサーは、露光制御、ガンマ補正、およびホワイトバランス、色の彩度、色相の調節などの画像処理をサポートします。

5.5 Pmod 互換コネクタ

拡張ボードには、ジャンパにより電圧を3.3Vから5.5Vの間で選択できる、3つの標準の12ピンDigilent Pmod互換コネクタ (Pmod B、Pmod C、Pmod D) が実装されています。各Pmodは、SCI周辺機能の1つのチャンネル、およびS7G2 MCUの3本のGPIO端子と1本の外部割り込み端子に接続されています。

5.6 イーサネット

拡張ボードは、S7G2 MCUのイーサネット0周辺機能に接続されたMicrel社のKSZ8091 10/100 イーサネットPHY (コネクタJ113を使用するU116) を搭載しています。

5.7 オーディオ出力

拡張ボードは、1Wのデュアルモード、クラス AB/D スピーカドライバ（Wolfson 社の WM9001、U101）を実装しています。出力信号は、S7G2 MCUのデジタル-アナログ周辺機能 DA0により生成されます。「[音声アンプのゲイン設定](#)」に記載されている組み合わせで J114 のピン 1～2、ピン 3～4、およびピン 5～6 の間にジャンパを設定することにより、音声アンプのゲインを調節できます。

表 1 音声アンプのゲイン設定

J114 のピン 1、2	J114 のピン 3、4	J114 のピン 5、6	アンプのゲイン
接続	接続	接続	1.00x ブースト (+0dB)
接続	接続	オープン	1.27x ブースト (+2.1dB)
接続	オープン	接続	1.40x ブースト (+2.9dB)
接続	オープン	オープン	1.52x ブースト (+3.6dB)
オープン	接続	接続	1.67x ブースト (+04.5dB)
オープン	接続	オープン	1.8x ブースト (+5.1dB)
オープン	オープン	接続	予約
オープン	オープン	オープン	予約

5.8 可変抵抗器

拡張ボードに実装されている可変抵抗器（POT100）は、S7G2 MCUのアナログ-デジタル周辺機能 ADC0にピン AN000（P0_0）を通じて接続されている 10K 単回転型可変抵抗器です。可変抵抗器への電源は、3.3V の LDO（U113）が供給します。

5.9 SD カードソケット

拡張ボードは、4 ビットデータバスとカードの検出および書き込み保護機能を搭載した SD/MMC カードソケット（SD100）を実装しています。

SD カードソケットは、S7G2 MCUの SD/MMC コントローラのチャンネル 0 に接続されています。

5.10 eMMC

拡張ボードは、Micron社のMTFC4GMDEA 4GB組み込み型MultiMediaCard (eMMC) デバイス (U110) を実装しています。

eMMCは、S7G2 MCUのSD/MMCコントローラのチャンネル0に接続されています。

5.11 Bluetooth Low Energy (BLE) デバイス

拡張ボードは、C-Max社のCMM-9301-V4.4 Bluetooth Low Energy (BLE) デバイス (RF100) を実装しています。このBLEモジュールは、EM Microelectronic社の低消費電力、完全一体型のシングルチップBLEコントローラEM9301をベースにしており、折り返しダイポールアンテナを搭載しています。

このBLEデバイスは、S7G2 MCUのSCIチャンネル5 (SPIモード) に接続されています。

6. ボードレイアウト

6.1 部品の配置

DK-S7G2メインボードのサイズは130.0mm x 130.0mmで、190.0mm x 185.0mmサイズの拡張ボードに実装されます。TFT-LCDボードのサイズは74.0mm x 150.0mmです。以下の2つの図は、DK-S7G2の各ボードにおける部品の配置を示しています。

図 6 部品の配置：メインボード

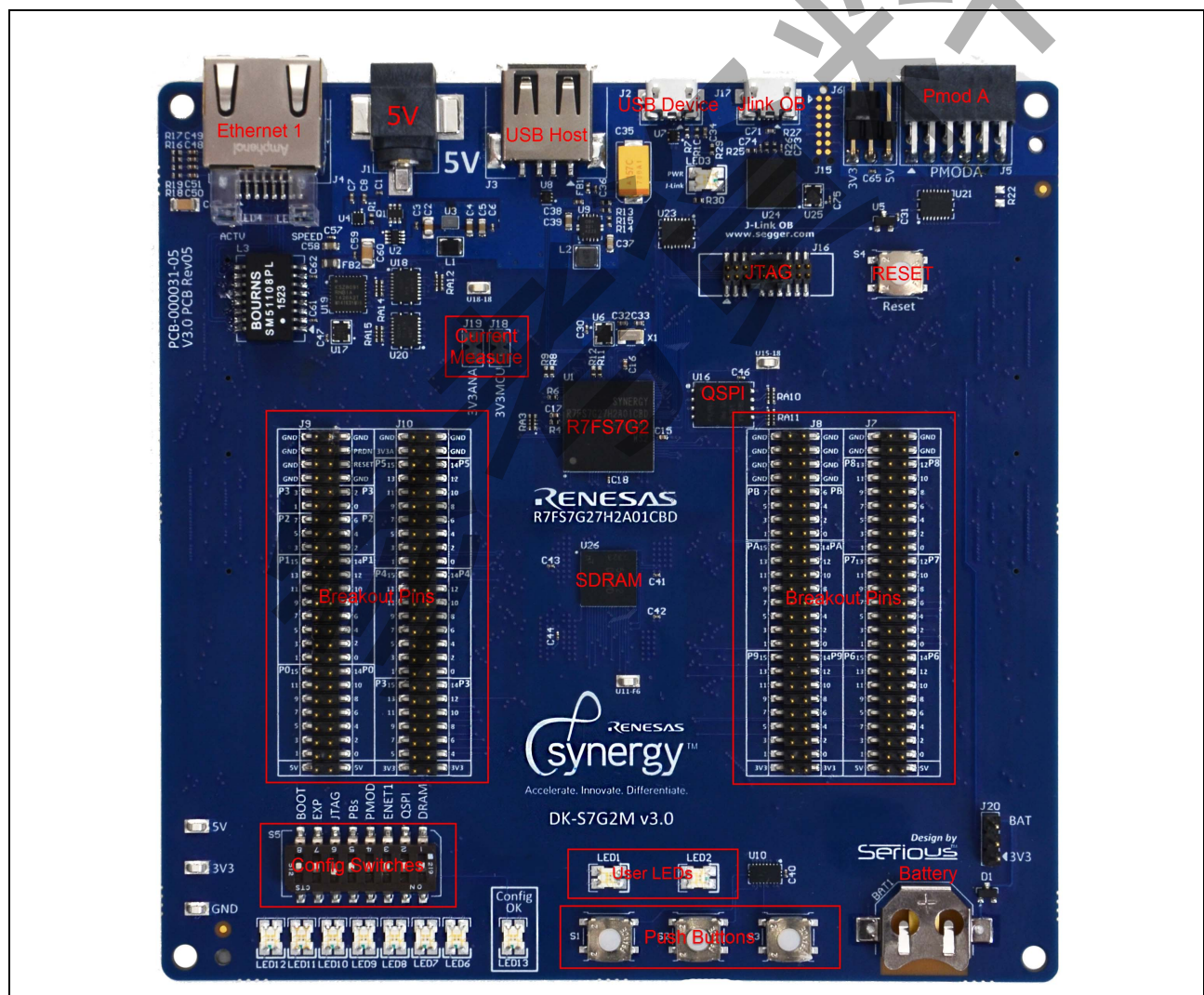
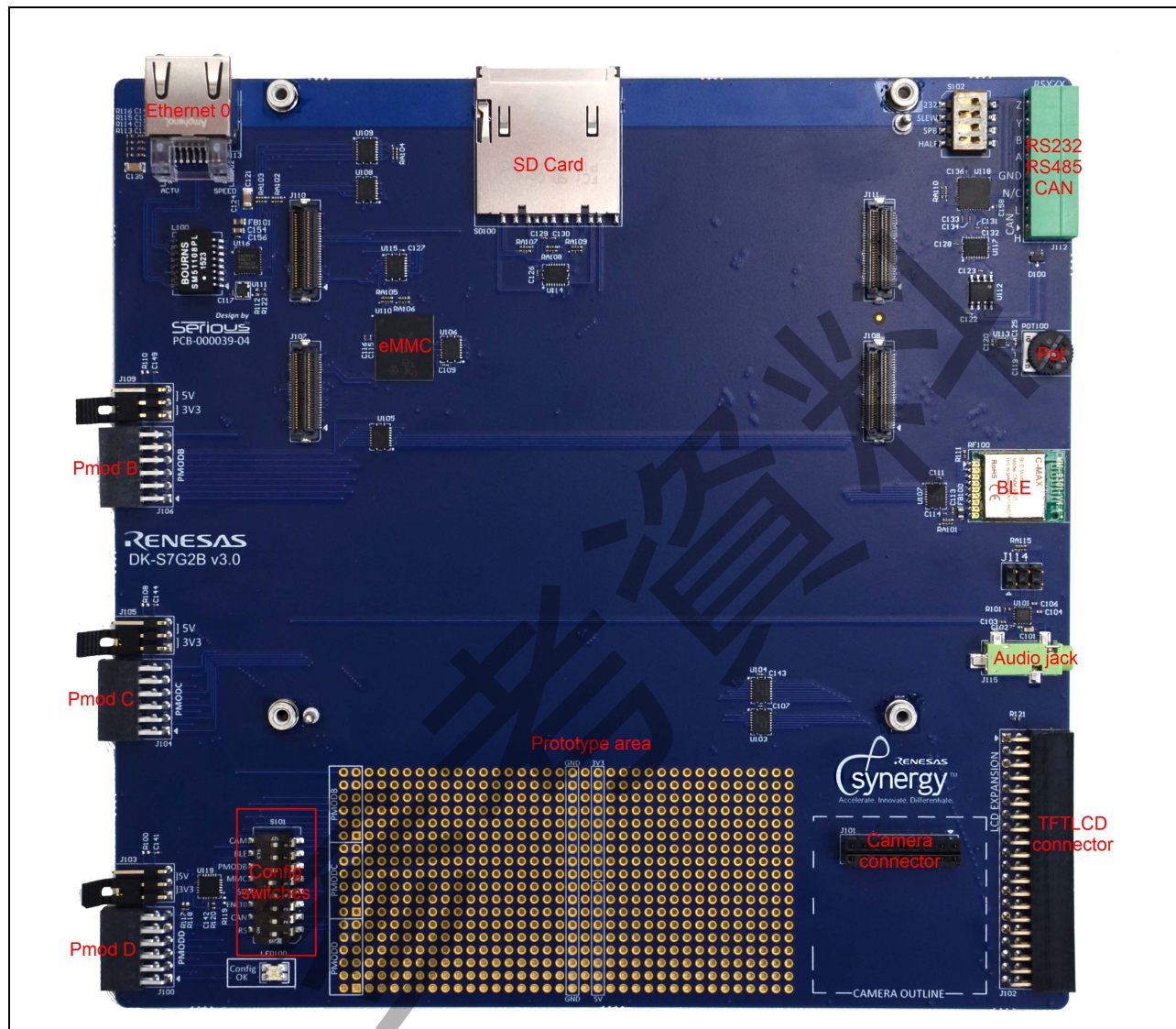


図 7 部品の配置：拡張ボード



RELATED LINKS:

[メインボード部品](#)

[拡張ボード部品](#)

7. 構成

DK-S7G2には下記の構成オプションがあります。

- メインボードと拡張ボードの機能を有効にするための DIP スイッチ：
 - メインボード上の S5
 - 拡張ボード上の S101
- RS-232/RS-485 トランシーバを構成するためのスイッチ S102
- VBAT 電源構成
- ブート構成

7.1 機能選択 DIP スイッチ

S7G2 MCUの端子の多くは、複数の機能をサポートしているので、DK-S7G2のボード上の複数のデバイスまたはコネクタに接続可能です。重要な機能（特に、ワイドデータバス接続を伴う機能）を簡単かつ安全に接続できるようにするため、DK-S7G2は下記のDIPスイッチバンクを備えています。

- メインボード上の S5
- 拡張ボード上の S101

各 DIP スイッチは高速バッファを制御し、スイッチが ON 位置に設定されていると、MCU とオンボードデバイスまたはコネクタ間に信号線を接続します。スイッチが OFF 位置にあると、MCU の端子は、それぞれのコネクタやデバイスから切り離され、他のボード機能用に使用することができます。スイッチ設定に関係なく、MCU の全端子がメインボードのコネクタ J7～J10 でアクセス可能です。

DIP スイッチが OFF 位置にあると、ソフトウェアは、システム初期設定時に I/O エキスパンダを介して各周辺デバイスを動的に有効にできます。I/O エキスパンダは、S7G2 MCU の SCI チャンネル 7 に接続された IIC ポートを介してソフトウェアにより制御され、下記の機能を実行します。

- DIP スイッチの位置を感知
- バッファイネーブル信号を生成
- LED を制御

I/O エキスパンダの IIC ポートを介して、ソフトウェアは DIP スイッチの位置を読み出すことが可能で、DIP スイッチがオープンの場合は、バッファを有効にし、デバイスを MCU 端子に接続します。メインボード上の DIP スイッチに隣接する LED6～13 は、各デバイスがソフトウェア制御により接続されたときに点灯します。

タイミングが重要であるため、高速デバイスには、バッファ全体での信号伝搬遅延を測定するためのテストポイントがデバイス付近に配置されています。

図 8 機能の選択

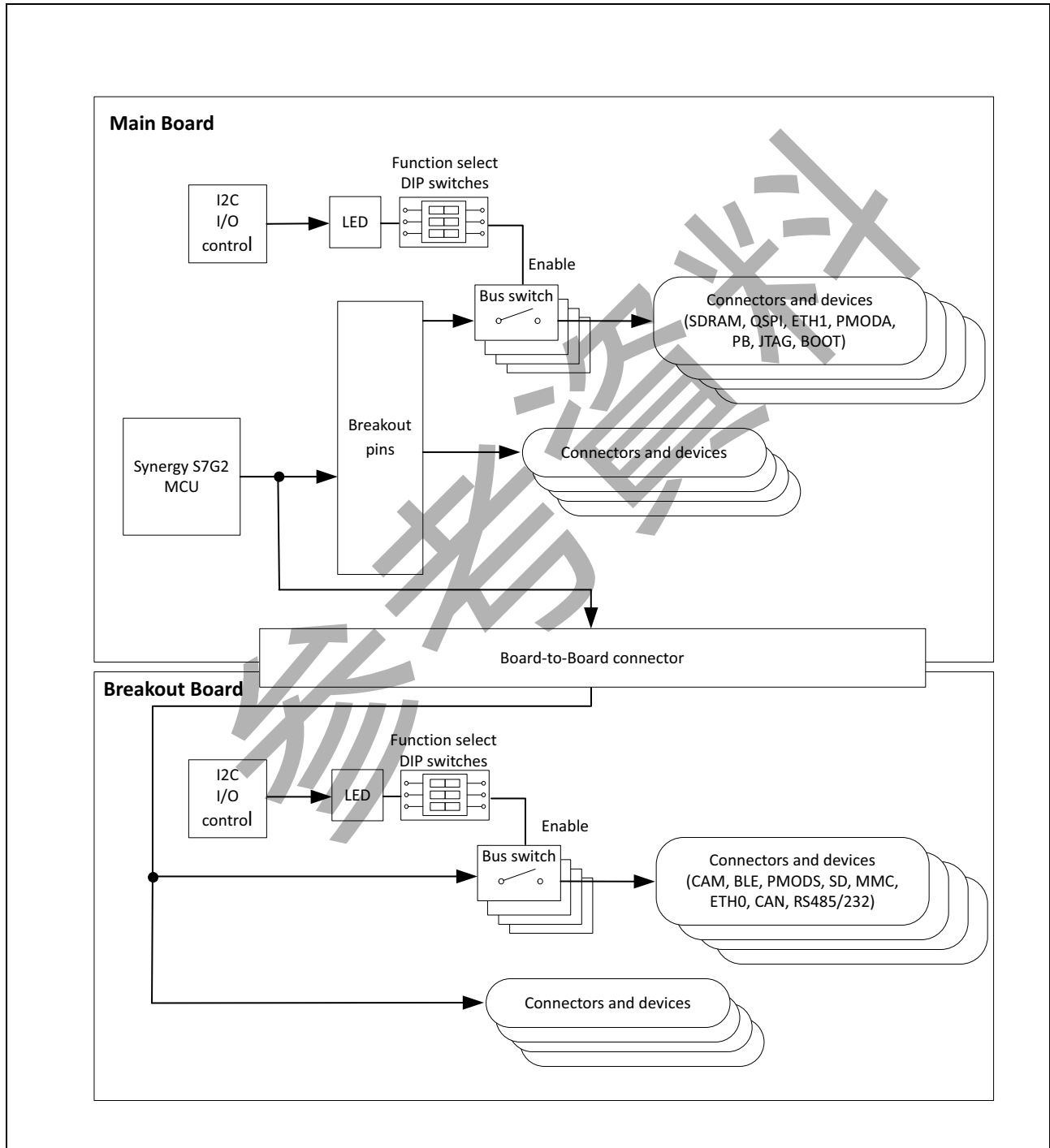


表 2 機能制御スイッチ

スイッチ	場所	機能	コネクティビティ
S5/1	メインボード	SDRAM	SDRAM/Pmod C/Pmod D
S5/2	メインボード	QSPI	QSPI フラッシュ
S5/3	メインボード	ENET1	イーサネット 1 / カメラ
S5/4	メインボード	PMODA	Pmod A
S5/5	メインボード	PB	プッシュボタン
S5/6	メインボード	JTAG	JTAG
S5/7	メインボード	EXP (拡張ボード)	SDRAM/Pmod C/Pmod D
S5/8	メインボード	ブート	ブート構成
S101/1	拡張ボード	RS	RS-232/RS-485
S101/2	拡張ボード	CAN	CAN
S101/3	拡張ボード	ENET0	SD カード / eMMC / イーサネット 0
S101/4	拡張ボード	SD	SD カード / eMMC / イーサネット 0
S101/5	拡張ボード	MMC	SD カード / eMMC / イーサネット 0
S101/6	拡張ボード	PMODB	Pmod B/BLE
S101/7	拡張ボード	BLE	Pmod B/BLE
S101/8	拡張ボード	CAM	イーサネット 1 / カメラ

7.2 RS-232/RS-485 トランシーバの構成

拡張ボードにはデュアルプロトコル (RS-232/RS-485) トランシーバが実装されています。このトランシーバは、下記の表に示すように、RS-232 または RS-485 に対応しており、S102 の DIP スイッチ 1~3 を使用して各種データレートに設定可能です。

RS-232 モードでサポートされているデータレートは、最大 650kbps です。RS-485 モードでは、最大データレートを 20Mbps、460kbps および 115kbps の中から選択可能です。RS-485 モードでの 460kbps

および115kbpsのデータレートは、安定した通信を行うためにスルーレートに制限されます。

S102のDIPスイッチ4（HALF）は、レシーバ出力を禁止し、GPIO端子により方向を制御することにより半二重モードでUARTをセットアップする場合に使用できます。

表 3 RS-232/RS-485（S102）の構成

S1 (RS-232)	S2 (スルー)	S3 (SPB)	データレート	モード
OFF	ON	ON	115kbps	RS-485
OFF	ON	OFF	460kbps	RS-485
OFF	OFF	X	20Mbps	RS-485
ON	X	X	460kbps	RS-232

7.3 ブート構成

S7G2 MCUは、デフォルトでは内部フラッシュからブートします。外部ブートソースを有効にするには、S5のBOOTスイッチ8をONに設定して、SCIまたはUSBFSインタフェースを介したブートを許可します。ブート構成およびブートプロセスの詳細は、「Renesas Synergy S7 Series MCU S7G2 ユーザーズマニュアル」を参照してください。

8. コネクティビティ

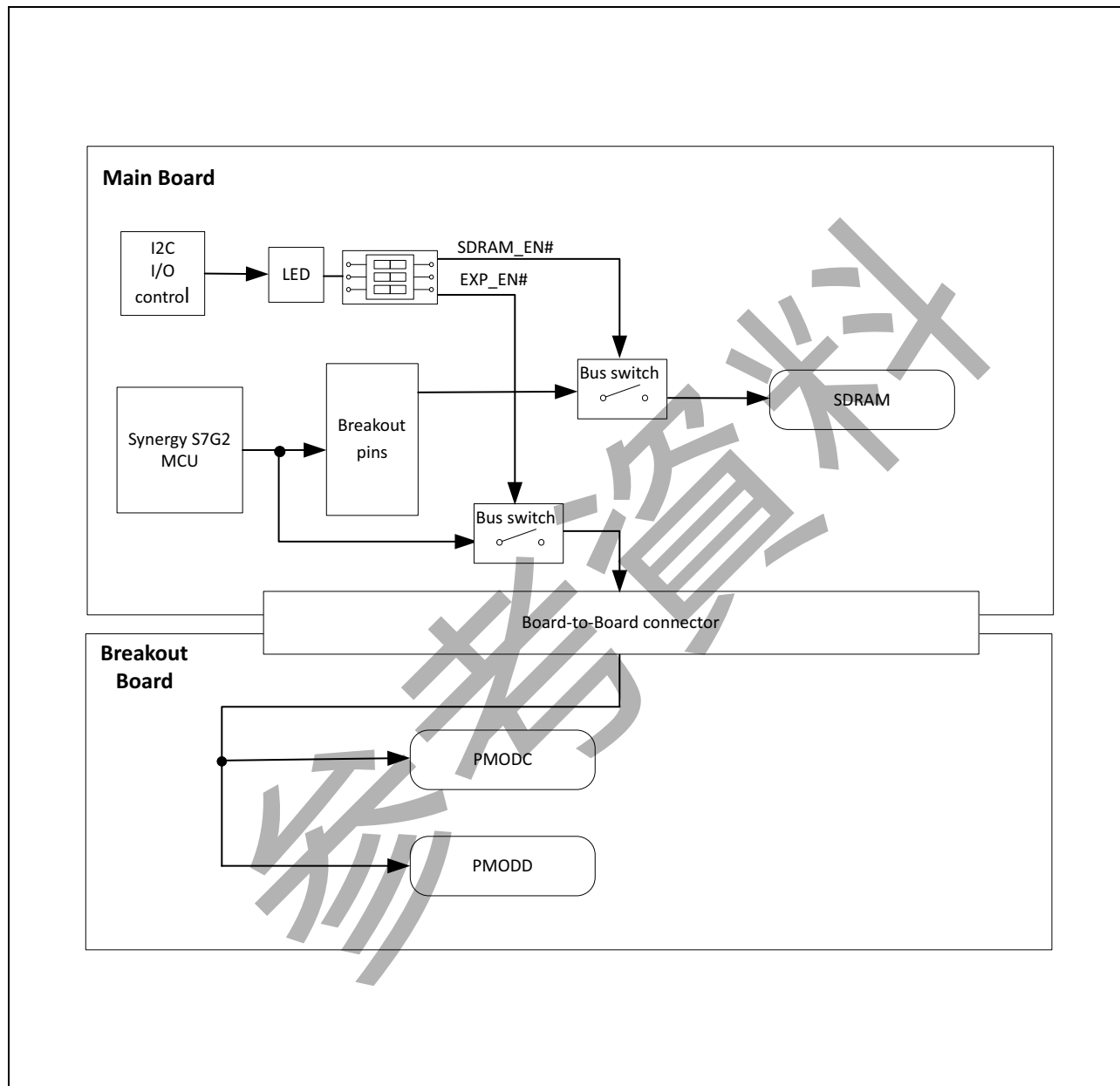
8.1 SDRAM/Pmod C/Pmod D

Pmod CとPmod Dは、それぞれS7G2 MCUへの接続をオンボードSDRAMと共有します。SDRAMまたはPmodコネクタのみ常時有効にできます。SDRAMとPmodを接続または切断するには、DIPスイッチS5を使用します。

図9はボード上のコネクティビティを表しています。

参考資料

図 9 SDRAM/Pmod C/Pmod D の選択



RELATED
LINKS:

[SDRAM](#)

[Pmod C](#)

[Pmod D](#)

8.1.1 SDRAM

オンボードSDRAM接続は、Pmod互換コネクタ（Pmod CおよびPmod D）と共有されます。SDRAMを使用するには、下記の手順を実行し、Pmod CおよびPmod D接続を禁止するようにDIPスイッチを設定して、SDRAM接続を有効にします。

- 1) S5 の DIP スイッチ 7（EXP）を OFF に設定します。

S5 のスイッチ 7 が OFF の場合、SDRAM 信号は、SDRAM 接続が Pmod C および Pmod D と共有されている拡張ボードから切断されます。

- 2) 以下のいずれかの方法で SDRAM を有効にします。

- S5 の DIP スイッチ 1（SDRAM）を ON に設定します。
- S5 の DIP スイッチ 1 が OFF 位置の場合、SDRAM は、IIC 制御の I/O エキスパンダ U22 を介したソフトウェア制御により有効にできます。

SDRAM デバイス（U26）は、S7G2 MCU の外部メモリ周辺機能の制御信号と 16 ビットデータバスラインおよびアドレスバスラインに接続します。アドレス、データ、および制御データ信号は、S5 の DIP スイッチ 1（SDRAM）により制御される 2 つの別個のバッファ（U11 と U12）を介して MCU に接続されます。

バッファ U11 全体での SDRAM 信号の伝搬遅延を測定するには、バッファ U11 の SDRAM 側にあるテストポイント TP6 を使用します。信号遅延は、拡張端子コネクタ J7 の拡張端子 P6_11 と TP6 間でプローブ可能です。

RELATED LINKS:

[構成](#)

[メインボード部品](#)

8.1.2 Pmod C

Pmod 互換コネクタ Pmod C は、S7G2 MCU のシリアルコミュニケーションインタフェース（SCI）周辺機能のチャンネル 0 へのアクセスを提供し、ソフトウェアにより SPI、UART、または IIC バスインタフェース（IIC ファストモードと標準モードのみ）として構成可能です。

Pmod C の信号はオンボード SDRAM と共有されます。Pmod C を使用するには、以下の手順を実行し、SDRAM 接続を禁止するように DIP スイッチを設定して、Pmod C 接続を有効にします。

- 1) S5 の DIP スイッチ 1（SDRAM）を OFF に設定します。

- 2) 以下のいずれかの方法で Pmod C を有効にします。

- S5 の DIP スイッチ 7（EXP）を ON に設定します。
- S5 の DIP スイッチ 7 が OFF 位置の場合、Pmod C は、IIC 制御の I/O エキスパンダ U22 を介したソフトウェア制御により有効にできます。

表 4 Pmod C コネクタ (J104)

PMODC コネクタ (拡張ボード)		S7G2 MCU	
端子	説明	端子	機能名
1	SCI CTS	P103 (P1_3)	CTS0
2	SCI 送信	P101 (P1_1)	TXD0
3	SCI 受信	P100 (P1_0)	RXD0
4	SCI シリアルクロック	P102 (P1_2)	SCK0
5、11	GND	—	—
6、12	J105 の設定により +3V3 または +5V	—	—
7	IRQ	P008 (P0_8)	—
8	GPIO	P600 (P6_0)	—
9	GPIO	P601 (P6_1)	—
10	GPIO	P602 (P6_2)	—

RELATED LINKS:

[構成](#)

[拡張ボード部品](#)

8.1.3 Pmod D

Pmod 互換コネクタ Pmod D は、S7G2 MCU のシリアルコミュニケーションインタフェース (SCI) 周辺機能のチャネル 6 へのアクセスを提供し、ソフトウェアにより SPI、UART、または IIC バスインタフェース (IIC ファストモードと標準モードのみ) として構成可能です。

Pmod D の信号はオンボード SDRAM と共有されます。Pmod D を使用するには、以下の手順を実行し、SDRAM 接続を禁止するように DIP スイッチを設定して、Pmod D 接続を有効にします。

- 1) S5 の DIP スイッチ 1 (SDRAM) を OFF に設定します。
- 2) 以下のいずれかの方法で Pmod D を有効にします。
 - S5 の DIP スイッチ 8 (EXP) を ON に設定します。
 - S5 の DIP スイッチ 8 が OFF 位置の場合、Pmod D は、IIC 制御の I/O エキスパンダ U22 を介したソフトウェア制御により有効にできます。

表 5 Pmod D コネクタ (J100)

PMODD コネクタ (拡張ボード)		S7G2 MCU	
端子	説明	端子	機能名
1	SCI CTS	P307 (P3_7)	CTS6
2	SCI 送信	P305 (P3_5)	TXD6
3	SCI 受信	P304 (P3_4)	RXD6
4	SCI シリアルクロック	P306 (P3_6)	SCK6
5、11	GND	—	—
6、12	J103 の設定により +3V3 または +5V	—	—
7	IRQ	P009 (P0_9)	—
8	GPIO	P603 (P6_3)	—
9	GPIO	P604 (P6_4)	—
10	GPIO	P605 (P6_5)	—

RELATED LINKS:

[構成](#)

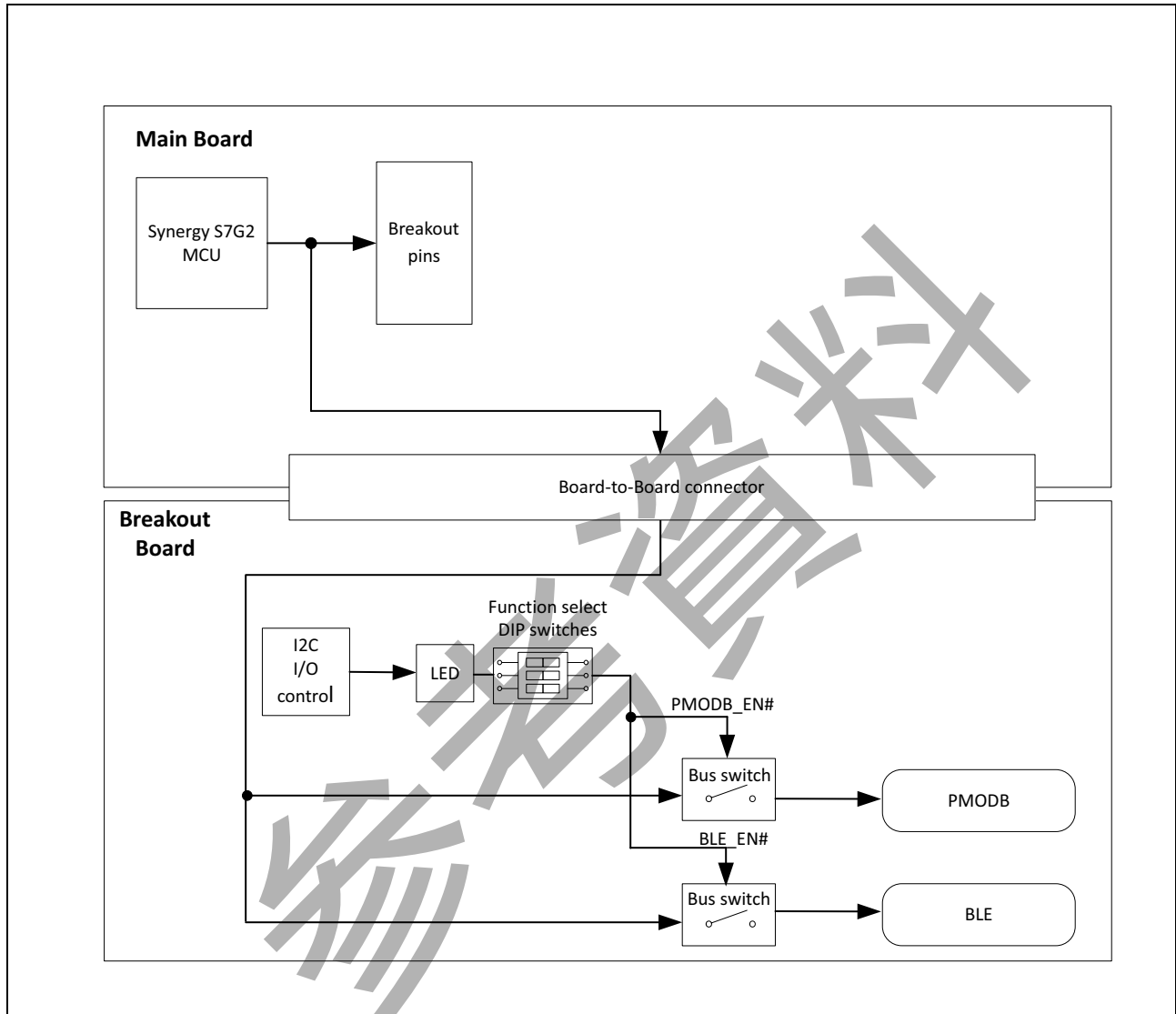
[拡張ボード部品](#)

8.2 Pmod B/BLE

Bluetooth Low Energy (BLE) デバイスも Pmod 互換コネクタ Pmod B も、S7G2 MCU のシリアルコミュニケーションインタフェース (SCI) チャンネル5を使用します。BLE デバイスまたは Pmod B のみ常時有効にできます。BLE または Pmod B を接続または切断するには、DIP スイッチ S101 を使用します。

図 10 はボードの接続図を表しています。

図 10 Pmod B/BLE の選択



RELATED LINKS:

[Pmod B](#)

[Bluetooth](#)

8.2.1 Pmod B

Pmod 互換コネクタ Pmod B は、S7G2 MCU のシリアルコミュニケーションインタフェース (SCI) 周辺機能のチャネル 5 へのアクセスを提供し、ソフトウェアにより SPI、UART、または IIC バスインタフェース (IIC ファストモードと標準モードのみ) として構成可能です。

Pmod B コネクタと BLE デバイスは、S7G2 MCU 上の同じ端子に接続します。Pmod B を使用するには、以下の手順を実行し、BLE デバイス接続を禁止するように DIP スイッチを設定して、Pmod B 接続を有効にします。

- 1) S101 の DIP スイッチ 7 (BLE) を OFF に設定します。
- 2) 以下のいずれかの方法で Pmod B を有効にします。
 - S101 の DIP スイッチ 6 (PMODB) を ON に設定します。
 - S101 の DIP スイッチ 6 が OFF 位置の場合、PMODB は、IIC 制御の I/O エキスパンダ U119 を介したソフトウェア制御により有効にできます。

表 6 Pmod B コネクタ (J106)

PMODB コネクタ (拡張ボード)		S7G2 MCU	
端子	説明	端子	機能名
1	SCI CTS	P507 (P5_7)	CTS5
2	SCI 送信	P509 (P5_9)	TXD5
3	SCI 受信	P510 (P5_10)	RXD5
4	SCI シリアルクロック	P508 (P5_8)	SCK5
5、11	GND	—	—
6、12	J109 の設定により +3V3 または +5V	—	—
7	IRQ	P005 (P0_5)	—
8	GPIO	PA05 (PA_5)	—
9	GPIO	PA06 (PA_6)	—
10	GPIO	PA07 (PA_7)	—

RELATED LINKS:

[構成](#)

[拡張ボード部品](#)

8.2.2 Bluetooth

BLE デバイスは、S7G2 MCU のシリアルコミュニケーションインタフェース (SCI) 周辺機能のチャネル 5 に接続され、これを BLE デバイス用に使用する場合は、ソフトウェアにより SPI インタフェー

スとして構成する必要があります。

Pmod B コネクタと BLE デバイスは、S7G2 MCU 上の同じ端子に接続します。BLE デバイスを使用するには、以下の手順を実行し、Pmod B 接続を禁止するように DIP スイッチを設定して、BLE デバイス接続を有効にします。

- 1) S101 の DIP スイッチ 6 (PMODB) を OFF に設定します。
- 2) 以下のいずれかの方法で BLE デバイスを有効にします。
 - S101 の DIP スイッチ 7 (BLE) を ON に設定します。
 - S101 の DIP スイッチ 7 が OFF 位置の場合、BLE は、IIC 制御の I/O エキスパンダ U119 を介したソフトウェア制御により有効にできます。

表 7 BLE インタフェース (RF1)

BLE デバイス (メインボード)		S7G2 MCU	
端子	説明	端子	機能名
BLE_CS#	SPI モードチップセレクト	P507 (P5_7)	CTS5
BLE_MISO	SPI マスタイン / スレーブアウト	P510 (P5_10)	RXD5
BLE_MOSI	SPI マスタアウト / スレーブイン	P509 (P5_9)	TXD5
BLE_SCK	SPI シリアルクロック	P508 (P5_8)	SCK5
BLE_IRQ#	BLE 割り込み	P005 (P0_5)	IRQ10-DS
BLE_RESET	BLE リセット	PA05 (PA_5)	GTIOC11A_B

RELATED LINKS:

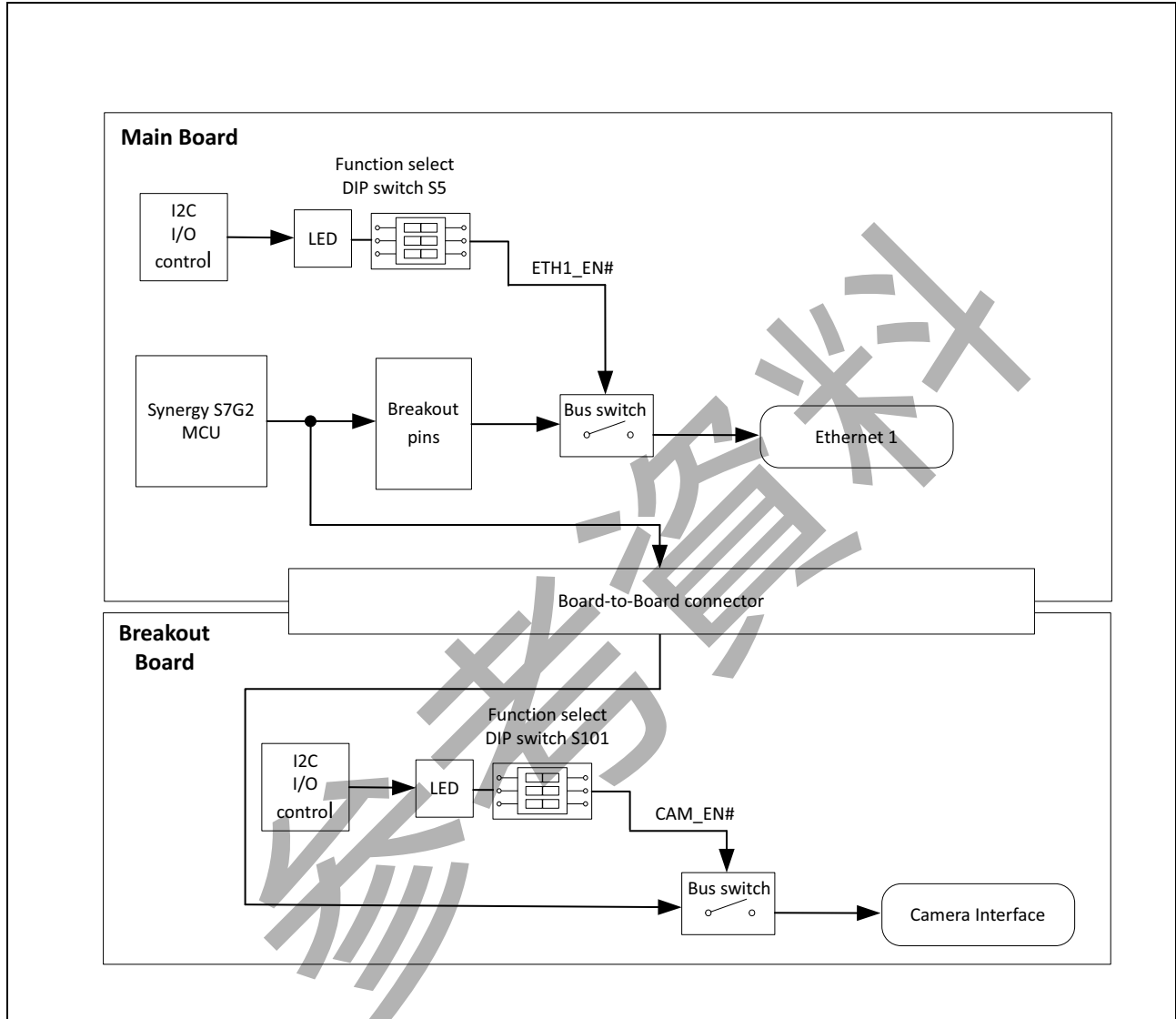
[構成](#)

[拡張ボード部品](#)

8.3 イーサネット 1 / カメラ

メインボード上のイーサネット用コネクタ ENET1 と拡張ボード上のカメラインタフェースは、S7G2 MCU の端子を共有します。

図 11 イーサネット1/カメラインタフェースの選択



RELATED LINKS:

[イーサネット1](#)
[カメラインタフェース](#)

8.3.1 イーサネット1

イーサネット1 PHYは、S7G2 MCUのイーサネットMACコントローラ (ETHERC) のチャンネル1に接続されています。メインボード上のイーサネット1 PHYのイーサネット信号は、拡張ボード上のカメラインタフェースの信号と共有されます。イーサネット1用コネクタを使用するには、以下の手順を実行し、カメラ接続を禁止するように DIP スイッチを設定して、イーサネット1接続を有効にします。

- 1) S101 の DIP スイッチ 8 (CAM) を OFF に設定します。
- 2) 以下のいずれかの方法でイーサネット用コネクタを有効にします。
 - S5 の DIP スイッチ 3 (ENET1) を ON に設定します。
 - S5 の DIP スイッチ 3 が OFF 位置の場合、イーサネット PHY への全イーサネット信号は、IIC 制御の I/O エキスパンダ U22 を介したソフトウェア制御により有効にできます。

バッファ U18全体でのイーサネット信号の伝搬遅延を測定するには、U18のPHY側にあるテストポイントTP5を使用します。信号遅延は、拡張端子コネクタJ9の拡張端子P0_2とTP5間で測定可能です。

RELATED LINKS:

[構成](#)

[メインボード部品](#)

8.3.2 カメラインタフェース

カメラインタフェースは、S7G2 MCUの平行データキャプチャ (PDC) 周辺機能に接続されています。IICチャンネル7は、カメラ設定のほか、画像の取り込みや画質を制御します。カメラインタフェースの信号は、メインボード上のイーサネット1用コネクタのイーサネット信号と共有されます。カメラインタフェースを使用するには、以下の手順を実行し、イーサネット1接続を禁止するように DIP スイッチを設定して、カメラ接続を有効にします。

- 1) S5 の DIP スイッチ 3 (ENET1) を OFF に設定します。
- 2) 以下のいずれかの方法でカメラインタフェースを有効にします。
 - S101 の DIP スイッチ 8 (CAM) を ON に設定します。
 - S101 の DIP スイッチ 8 が OFF 位置の場合、IIC バス制御信号を除くカメラインタフェースの全信号は、IIC 制御の I/O エキスパンダ U119 を介したソフトウェア制御により有効にできます。

表 8 カメラインタフェース (J101)

カメラインタフェースコネクタ (拡張ボード)		S7G2 MCU	
端子	説明	端子	機能名
3	PA_3/SCL7	PA03 (PA_3)	SCL7

表 8 カメラインタフェース (J101) (続き)

カメラインタフェースコネクタ (拡張ボード)		S7G2 MCU	
端子	説明	端子	機能名
4	PA_2/SDA7	PA02 (PA_2)	SDA7
5	VSYNC	P512 (P5_12)	VSYNC
6	HSYNC	P704 (P7_4)	HSYNC
7	PIXCLK	P705 (P7_5)	PIXCLK
8	PCKO	P511 (P5_11)	PCKO
9	PXD7	P403 (P4_3)	PIXD7
10	PXD6	P404 (P4_4)	PIXD6
11	PXD5	P405 (P4_5)	PIXD5
12	PXD4	P406 (P4_6)	PIXD4
13	PXD3	P700 (P7_0)	PIXD3
14	PXD2	P701 (P7_1)	PIXD2
15	PXD1	P702 (P7_2)	PIXD1
16	PXD0	P703 (P7_3)	PIXD0
17	CAM_RESET#	PB06 (PB_6)	GPIO
18	CAM_PWDN#	PB07 (PB_7)	GPIO

RELATED LINKS:

[構成](#)

[拡張ボード部品](#)

8.4 SD カード /eMMC/ イーサネット 0

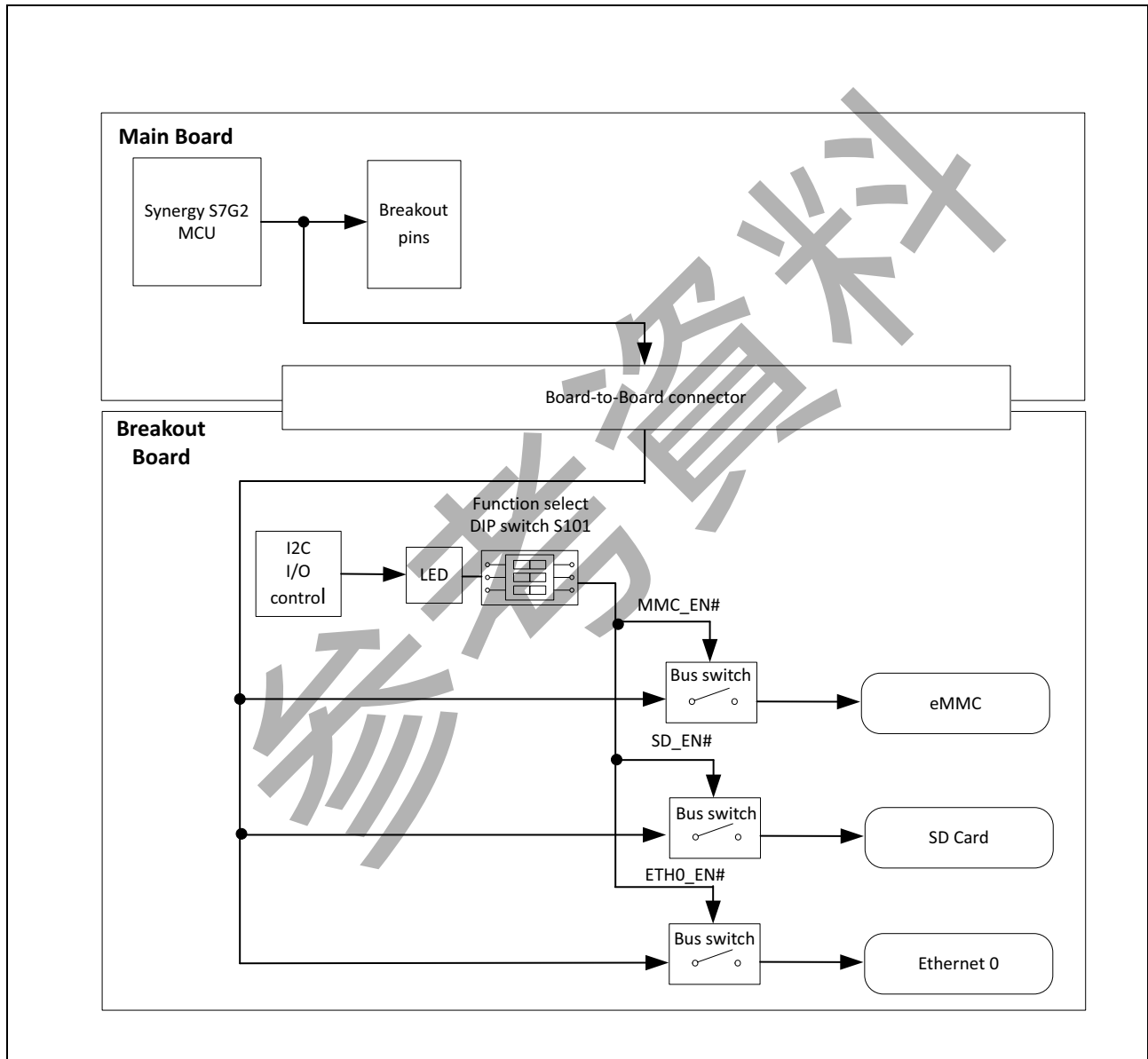
拡張ボード上の下記デバイスはすべて、S7G2 MCUの同じ端子を共有します。

- eMMC

- SD カード
- イーサネット 0

図 12 はボードの接続図を表しています。

図 12 eMMC/SD カード / イーサネット 0 の選択



RELATED LINKS:

[SD/MMC インタフェース](#)

[イーサネット 0](#)

8.4.1 SD/MMC インタフェース

SDカードインタフェースとMMCインタフェースは、どちらもS7G2 MCUのSD/MMCコントローラのチャンネル0に接続されています。ただし、各デバイスへのバス信号と制御信号は、S101の2つのDIPスイッチまたはソフトウェアを介して別々に有効にすることができます。

SD/MMCコントローラは、SDカードインタフェース用の4ビット幅のデータバスと、外部メモリのeMMC用の最大8ビット幅のデータバスを使用します。

【使用上の注意】

端子P313 (P3_13) は、eMMCデータバスとLCD制御信号TCON用に使用されます。LCDとeMMCをどちらもDK-S7G2で使用する場合、eMMCのデータバスは下位4ビットに制限されます (MMC D0 ~ MMC D3)。

拡張ボード上のSD/MMCの信号は、拡張ボード上のイーサネット0の信号と共有されます。

8.4.1.1 SD カードインタフェース

DK-S7G2 拡張ボード上のSDカードインタフェース (SD100) を使用するには、以下の手順を実行します。

- 1) S101のDIPスイッチ3 (ENET0) をOFFに設定します。
- 2) S101のDIPスイッチ5 (MMC) をOFFに設定します。
- 3) 以下のいずれかの方法でSDカードインタフェースを有効にします。
 - S101のDIPスイッチ4 (SD) をONに設定します。
 - S101のDIPスイッチ4がOFF位置の場合、SDカードインタフェースの全信号は、IIC制御のI/OエキスパンダU119を介したソフトウェア制御により有効にできます。

8.4.1.2 eMMC インタフェース

DK-S7G2 拡張ボード上のeMMCインタフェース (U110) を使用するには、以下の手順を実行します。

- 1) S101のDIPスイッチ3 (ENET0) をOFFに設定します。
- 2) S101のDIPスイッチ4 (SD) をOFFに設定します。
- 3) 以下のいずれかの方法でeMMCインタフェースを有効にします。
 - S101のDIPスイッチ5 (MMC) をONに設定します。
 - S101のDIPスイッチ5がOFF位置の場合、eMMCインタフェースの全信号は、IIC制御のI/OエキスパンダU119を介したソフトウェア制御により有効にできます。

RELATED LINKS:

[構成](#)

[拡張ボード部品](#)

8.4.2 イーサネット0

イーサネット0 PHY (拡張ボード上のU116) は、S7G2 MCUのイーサネットMACコントローラ (ETHERC) のチャンネル0に接続されています。拡張ボード上のイーサネット0 PHYのイーサネット信号は、拡張ボード上のeMMCおよびSDカードの信号と共有されます。

DK-S7G2拡張ボード上のコネクタJ113でイーサネット0 PHYを使用するには、以下の手順を実行します。

- 1) S101のDIPスイッチ5 (MMC) をOFFに設定します。
- 2) S101のDIPスイッチ4 (SD) をOFFに設定します。
- 3) 以下のいずれかの方法でイーサネット0 インタフェースを有効にします。
 - S101のDIPスイッチ3 (ENET0) をONに設定します。
 - S101のDIPスイッチ3がOFF位置の場合、イーサネットPHYへの全イーサネット信号は、IIC制御のI/OエキスパンダU119を介したソフトウェア制御により有効にできます。

RELATED LINKS:

[構成](#)

[拡張ボード部品](#)

8.5 RS-232/RS-485

RS-232/RS-485の信号は、拡張ボード上のRS-232/RS-485 トランシーバ (U118) により制御されます。トランシーバは、S7G2 MCUのシリアルコミュニケーションインタフェース (SCI) のチャンネル1を使用し、ソフトウェアによりUARTインタフェースとして構成する必要があります。トランシーバおよび受信チャンネルのON/OFF切り替えには、2つのGPIO端子が使用されます。トランシーバの信号は拡張ボード上のコネクタJ112に送られます。

RS-232/RS-485 トランシーバの信号は、DK-S7G2の他のデバイスと共有されません。

DK-S7G2拡張ボード上のRS-232/RS-485 トランシーバを使用するには、以下のいずれかの方法によりRS-232/RS-485の信号の接続を有効にします。

- S101のDIPスイッチ1 (RS) をONに設定します。
- S101のDIPスイッチ1がOFF位置の場合、RS-232/RS-485の信号の接続は、IIC制御のI/OエキスパンダU119を介したソフトウェア制御により有効にできます。

表 9 RS-232/RS-485 デバイス (U118)

RS-232/RS-485 デバイス (拡張ボード)		S7G2 MCU	
端子	説明	端子	機能名
RS_RX	UART 受信	P708 (P7_8)	RXD1
RS_DEN	RS DEN	P914 (P9_14)	GPIO
RS_TX	UART 送信	P709 (P7_9)	TXD1
RS_ON	RS ON	P915 (P9_15)	GPIO

RELATED LINKS:

[構成](#)

[拡張ボード部品](#)

8.6 CAN

CAN 信号は、拡張ボード上の CAN トランシーバ (U112) により制御されます。トランシーバは、S7G2 MCU の CAN コントローラのチャンネル 0 を使用します。トランシーバの信号は拡張ボード上のコネクタ J112 に転送されます。

CAN トランシーバの信号は、DK-S7G2 の他のデバイスと共有されません。

DK-S7G2 拡張ボード上の CAN トランシーバを使用するには、以下のいずれかの方法により CAN トランシーバの信号の接続を有効にします。

- S101 の DIP スイッチ 2 (CAN) を ON に設定します。
- S101 の DIP スイッチ 2 が OFF 位置の場合、CAN トランシーバは、IIC 制御の I/O エキスパンダ U119 を介したソフトウェア制御により有効にできます。

表 10 CAN トランシーバ (U112)

CAN トランシーバ (拡張ボード)		S7G2 MCU	
端子	説明	端子	機能名
CAN_TX	CAN 送信	P811 (P8_11)	CTX0
CAN_RX	CAN 受信	P812 (P8_12)	CRX0

RELATED LINKS:

[構成](#)

[拡張ボード部品](#)

8.7 Pmod A

Pmod 互換コネクタ Pmod A は、S7G2 MCU のシリアルコミュニケーションインタフェース (SCI) 周辺機能のチャンネル 8 へのアクセスを提供し、ソフトウェアにより SPI、UART、または IIC バスインタフェース (IIC ファストモードと標準モードのみ) として構成可能です。

Pmod A の信号は、DK-S7G2 の他のデバイスと共有されません。

DK-S7G2 メインボード上の 12 ピン Pmod A コネクタ (PMODA) を使用するには、以下のいずれかの方法により Pmod A の信号の接続を有効にします。

- S5 の DIP スイッチ 4 (PMOD) を ON に設定します。
- S5 の DIP スイッチ 4 が OFF 位置の場合、PMODA は、IIC 制御の I/O エキスパンダ (U22) を介したソフトウェア制御により有効にできます。

表 11 Pmod A コネクタ (J5)

PMODA コネクタ (メインボード)		S7G2 MCU	
端子	説明	端子	機能名
1	SCI CTS	PB02 (PB_2)	CTS8
2	SCI 送信	PB04 (PB_4)	TXD8
3	SCI 受信	PB05 (PB_5)	RXD8
4	SCI シリアルクロック	PB03 (PB_3)	SCK8
5、11	GND	—	—
6、12	J6 の設定により +3V3 または +5V	—	—
7	IRQ	P004 (P0_4)	—
8	GPIO	P911 (P9_11)	—
9	GPIO	P912 (P9_12)	—
10	GPIO	P913 (P9_13)	—

RELATED LINKS:

[構成](#)

[メインボード部品](#)

8.8 QSPI フラッシュ

QSPIフラッシュの信号は、DK-S7G2の他のデバイスと共有されません。

DK-S7G2 メインボード上のオンボード QSPI フラッシュを使用するには、以下のいずれかの方法により QSPI フラッシュの信号の接続を有効にします。

- S5 の DIP スイッチ 2 (QSPI) を ON に設定します。
- S5 の DIP スイッチ 2 が OFF 位置の場合、QSPI フラッシュは、IIC 制御の I/O エキスパンダ (U22) を介したソフトウェア制御により有効にできます。

DK-S7G2 メインボード上のバッファ U15 全体での QSPI フラッシュの信号の伝搬遅延を測定するには、バッファ U15 の QSPI 側にあるテストポイント TP4 を使用します。信号遅延は、拡張端子コネクタ J10 の拡張端子 P5_1 と TP4 間で測定可能です。

表 12 QSPI フラッシュ

QSPI フラッシュ (メインボード)		S7G2 MCU	
端子	説明	端子	機能名
QSPI CS#	—	P501 (P5_1)	QSSL
QSPI CLK	—	P500 (P5_0)	QSPCLK
QSPI DQ0	—	P502 (P5_2)	QIO0
QSPI DQ1	—	P503 (P5_3)	QIO1
QSPI DQ2	—	P504 (P5_4)	QIO2
QSPI DQ3	—	P505 (P5_5)	QIO3

RELATED LINKS:

[構成](#)

[メインボード部品](#)

8.9 プッシュボタン

メインボードは、S7G2 MCUの外部割り込み入力に接続されている3つのプッシュボタンを搭載しています。プッシュボタンの接続は、DK-S7G2の他のデバイスと共有されません。

DK-S7G2メインボード上のプッシュボタンを使用するには、以下のいずれかの方法によりプッシュボタンの信号の接続を有効にします。

- S5のDIPスイッチ5(PBs)をONに設定します。
- S5のDIPスイッチ5がOFF位置の場合、プッシュボタンは、IIC制御のI/Oエキスパンダ(U22)を介したソフトウェア制御により有効にできます。

表 13 プッシュボタン (S1 ~ S3)

プッシュボタン (メインボード)		S7G2 MCU	
端子	説明	端子	機能名
S1	IRQ11	P006 (P0_6)	IRQ11
S2	IRQ14	P010 (P0_10)	IRQ14
S3	IRQ15	P011 (P0_11)	IRQ15

RELATED LINKS:

[構成](#)

8.10 ユーザ LED

メインボードには2つのLEDがあり、S7G2 MCUのGPIO端子を介してアプリケーションにより制御可能です。各LEDは赤色と緑色をサポートしており、対応するGPIO端子を介して個別にON/OFFを切り替えることができます。

ユーザLEDの信号の接続は、DK-S7G2の他のデバイスと共有されません。

表 14 LED1 と LED2

ユーザ LED (メインボード)		S7G2 MCU	
端子	説明	端子	機能名
LED1	緑色、LED2_G	P807 (P8_7)	GPIO

表 14 LED1 と LED2 (続き)

ユーザ LED (メインボード)		S7G2 MCU	
端子	説明	端子	機能名
LED1	赤色、LED2_R	P808 (P8_8)	GPIO
LED2	緑色、LED3_G	P809 (P8_9)	GPIO
LED2	赤色、LED3_R	P810 (P8_10)	GPIO

RELATED LINKS:

[構成](#)

8.11 JTAG

JTAG信号は、J-Link[®] OB USBポート (J17) やSEGGER J-Link[®] OBコネクタ J15を介して使用するか、JTAGコネクタ J16を通じて直接使用することができます。

JTAG信号の接続は、DK-S7G2の他のデバイスと共有されません。

DK-S7G2メインボードでJTAG信号を使用するには、以下のいずれかの方法によりJTAG信号の接続を有効にします。

- S5のDIPスイッチ6 (JTAG) をONに設定します。
- S5のDIPスイッチ6がOFF位置の場合、JTAG信号は、IIC制御のI/Oエキスパンダ (U22) を介したソフトウェア制御により有効にできます。

注. JTAGトレースポートの信号は、DIPスイッチ6による影響を受けません。

表 15 JTAG

JTAG (メインボード)		S7G2 MCU	
端子	説明	端子	機能名
TMS/SWDIO	—	P108 (P1_8)	TMS/SWDIO
TCK/SWCLK	—	P300 (P3_0)	TCK/SWCLK
TDO	—	P109 (P1_9)	TDO
TDI	—	P110 (P1_10)	TDI
RESET#	—	RESET#	

表 15 JTAG (続き)

JTAG (メインボード)		S7G2 MCU	
端子	説明	端子	機能名
TCLK	—	PA12 (PA_12)	TCLK
TDATA0	—	PA13 (PA_13)	TDATA0
TDATA1	—	PA14 (PA_14)	TDATA1
TDATA2	—	PA15 (PA_15)	TDATA2
TDATA3	—	P813 (P8_13)	TDATA3

RELATED LINKS:

[構成](#)

[メインボード部品](#)

9. e² studio ISDE によるサポート

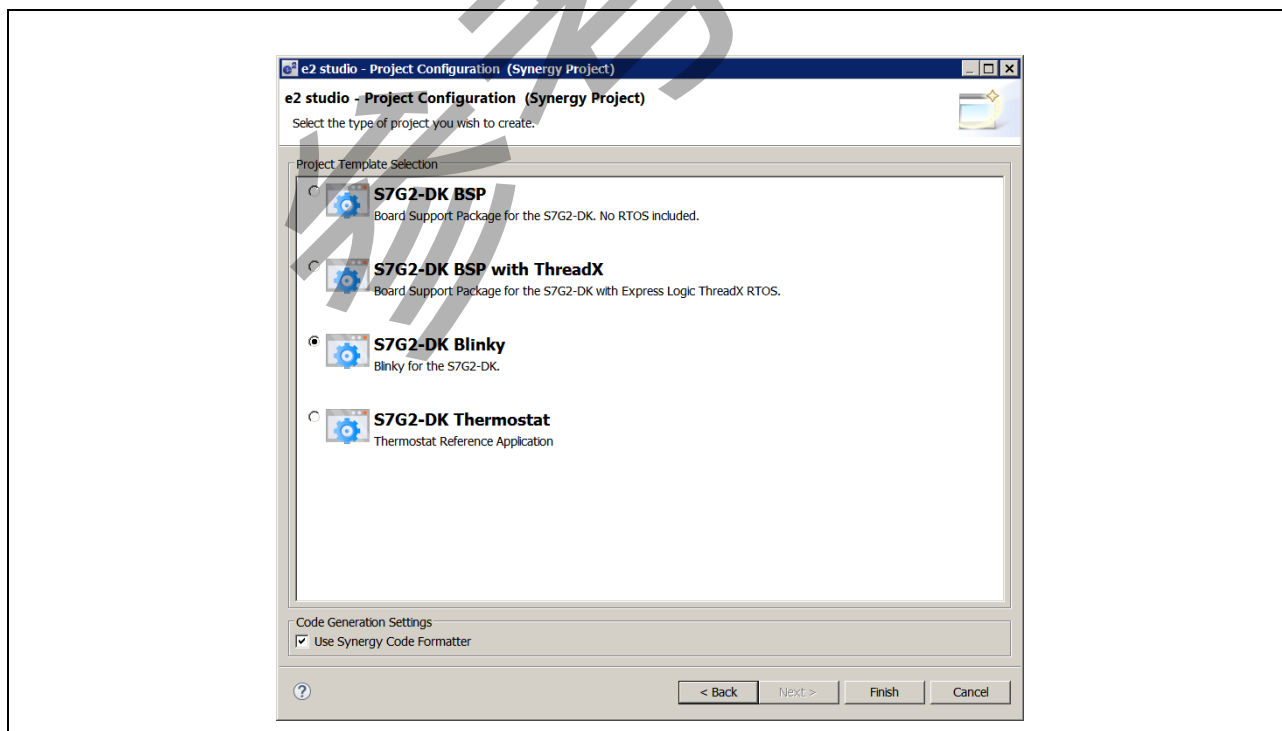
DK-S7G2 は、e² studio 統合ソリューション開発環境（ISDE）および Renesas Synergy ソフトウェアパッケージ（SSP）により全面的にサポートされています。Synergy ギャラリーからダウンロードした SSP には、DK-S7G2 に関連するコンフィグレーションファイルが含まれています。

9.1 プロジェクトの構成

e² studio ISDE において Synergy プロジェクトの構成ステップを実行する際に、「**Project Configuration (Synergy Project)**」ビューの「**Device Selection**」ボックスで DK-S7G2 を指定します。これを選択すると、DK-S7G2 用の下記の数種類のプロジェクトテンプレートが表示され選択できるようになります。

- RTOS 非依存アプリケーション開発用プロジェクトテンプレート
- ThreadX ベースアプリケーション開発用プロジェクトテンプレート
- シンプルなデモアプリケーション用プロジェクトテンプレート (Blinky)
- サーモスタット参照アプリケーション用プロジェクトテンプレート

図 13 e² studio ISDE の DK-S7G2 プロジェクトテンプレート

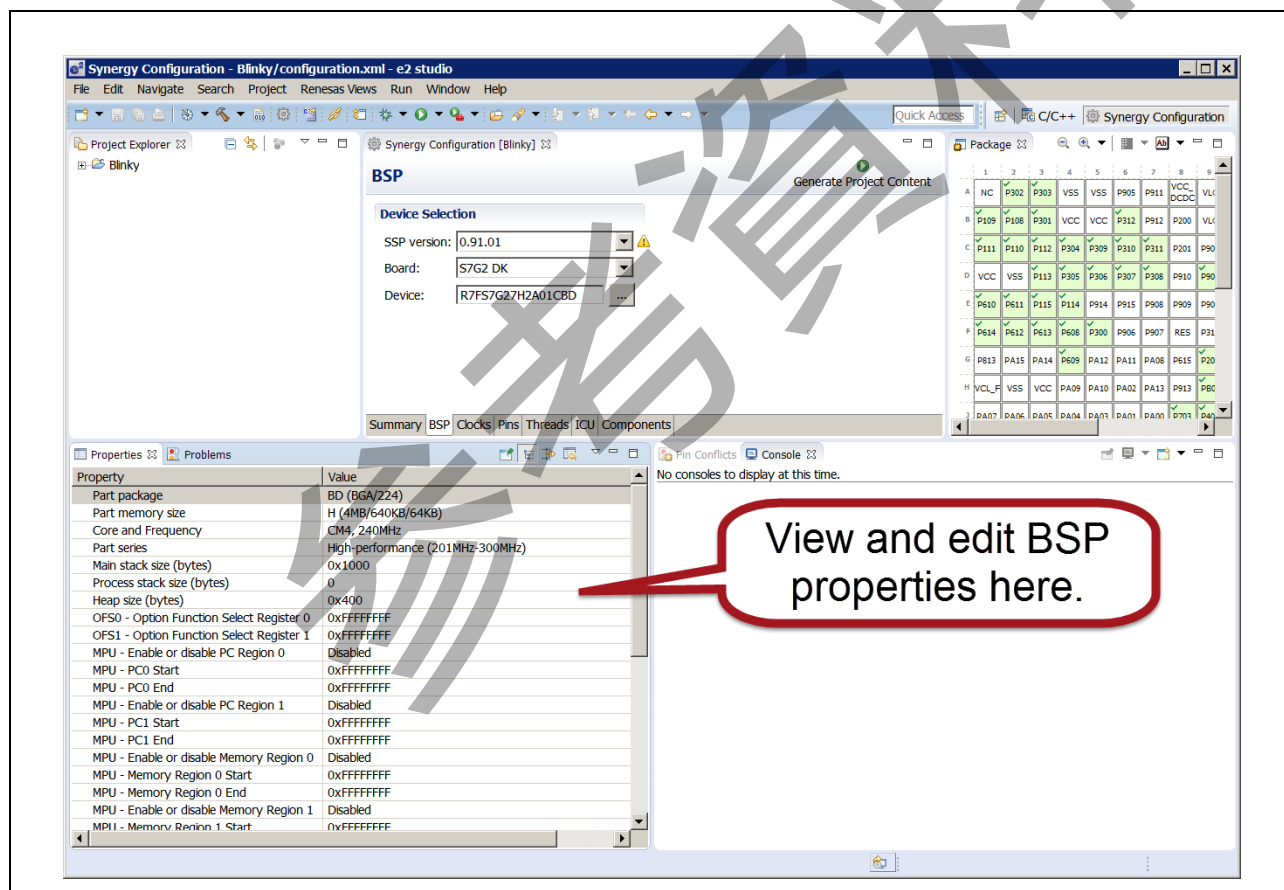


9.2 Board Support Package (BSP) 構成

DK-S7G2 BSPはSSPに含まれており、S7G2 MCUのROMレジスタ、クロック、割り込み、およびイベントリンクコントローラ (ELC) イベントをセットアップするためのボード固有の全コンフィグレーションファイルを備えています。BSPには、本ボードの端子に関する初期構成も含まれています。BSPとそのコンフィグレーションファイルにより、本ボードのS7G2 MCUは、リセットからブートアップしてユーザのアプリケーションのmain.cファイルでコード実行を開始することができます。

DK-S7G2用のBSPの初期設定は、e² studio ISDEの「Synergy Configuration」ビュー内の「BSP」タブの下の「Properties」ウィンドウに表示されます。

図 14 DK-S7G2 用の BSP 設定



「Properties」ウィンドウ内の任意のBSPプロパティを編集し、アプリケーションに合わせてメモリ使用とコード生成を最適化することができます。ただし、プロパティを正しくない設定に変更すると、必要なメモリ領域へのアクセスまたはチップ全体へのアクセスができなくなる可能性があるため注意してください。

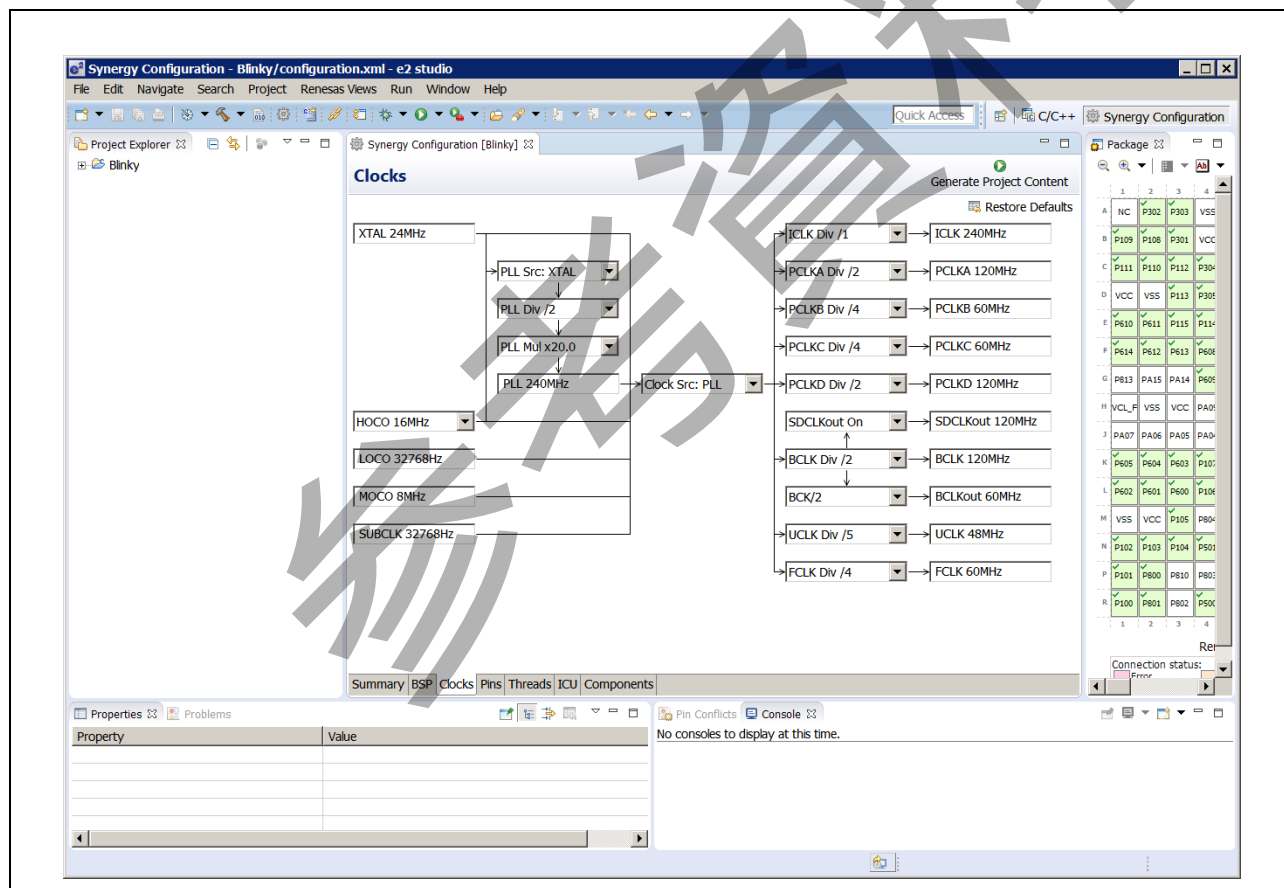
BSP 構成パラメータは、SSP 内のファイル `ssp_cfg\bsp\bsp_cfg.h` に格納されています。

重要：Renesas Synergy™ ソフトウェアパッケージ（SSP）ユーザーズマニュアルには、BSP のアーキテクチャと BSP 構成パラメータに関する詳しい説明が記載されています。

9.3 クロック構成

BSP は、特定のボードの S7G2 MCU の初期クロック構成を始動時に判別します。クロック構成は、「Synergy Configuration」ビューの「Clocks」ウィンドウで確認および編集できます。

図 15 DK-S7G2 のクロック設定



BSP クロック構成パラメータは、SSP 内のファイル `ssp_cfg\bsp\bsp_clock_cfg.h` に格納されています。

9.4 端子構成

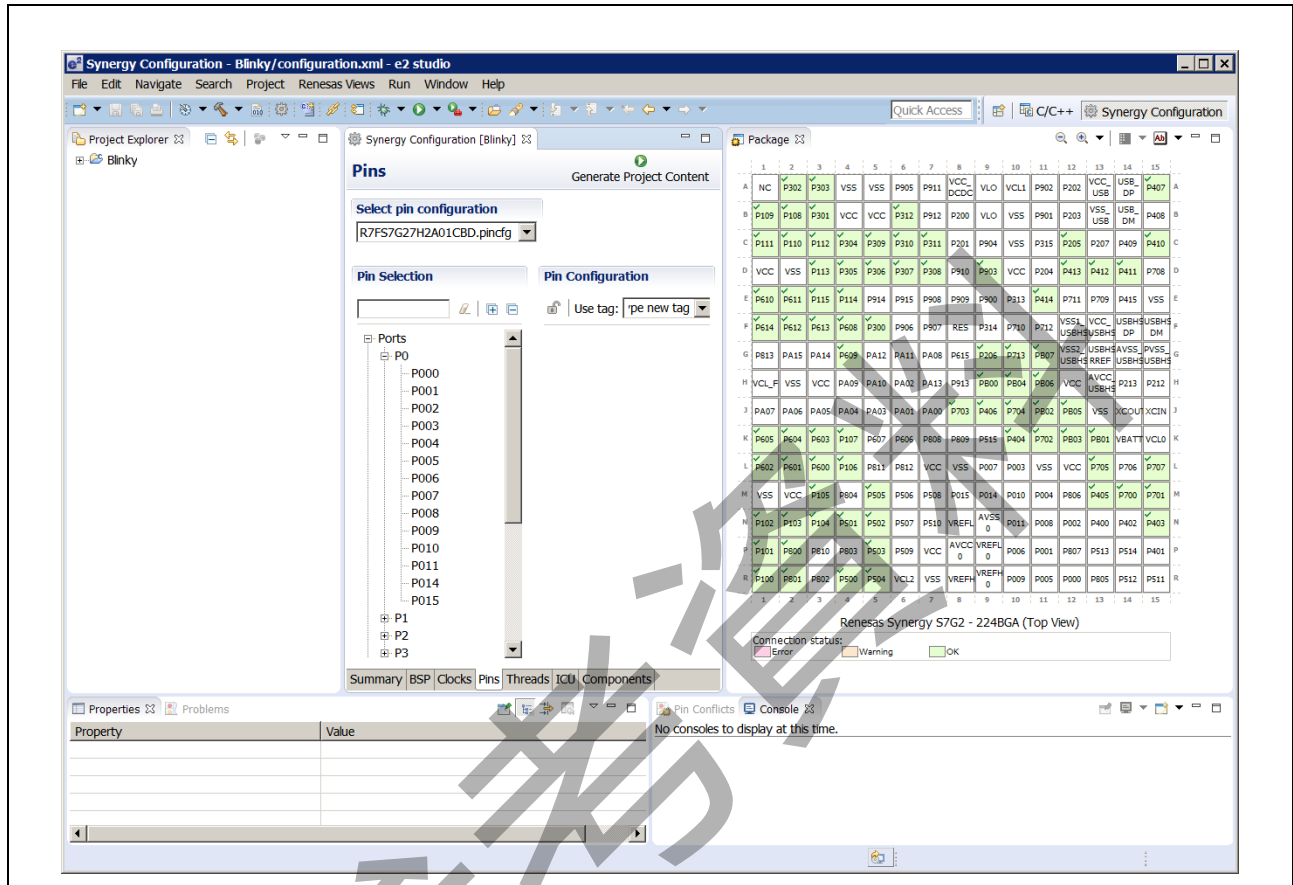
BSPは、特定のボードのS7G2 MCUの端子の初期設定時の状態を始動時に判別します。

起動時、およびmain()の実行前に、BSPはこのアレイに反復適用され、アレイの設定に基づいてMCUのポート端子を初期化します。ユーザがまだ端子構成を変更していない初期設定の状態では、「Pins」タブに、選択したボードタイプに定義されている初期設定時の状態が表示されます。ユーザが端子構成を変更して「Generate Project Content」をクリックすると、新規の端子構成を含む新しいbsp_pin_cfg.hファイルが生成されます。BSPは、その端子構成情報のソースとして必ずssp_cfg\bspからbsp_pin_cfg.hファイルを使用しますが、「Generate Project Content」をクリックすることで生成された端子情報は、隠しフォルダssp\cfg\bspout内のbsp_pin_cfg.hファイルに書き込まれます。

このような仕組みになっているので、ssp\bspにあるbsp_pin_cfg.hを、プロジェクト生成によりファイルが上書きされる心配なしに手動で編集することが可能です。また、e² studio ISDEで生成された端子構成情報を参照したりユーザのコンフィグレーションファイルとマージしたりすることが可能な状態も維持されます。

BSP 端子構成パラメータは、SSP内のファイルssp_cfg\bsp\bsp_pin_cfg.hに格納されています。このファイルには、DK-S7G2に実装されているSDRAM、QSPI、イーサネット、USBポートなどの多数のデバイスに関してS7G2 MCUを構成する、端子機能設定および端子の電氣的な構成が格納されています。

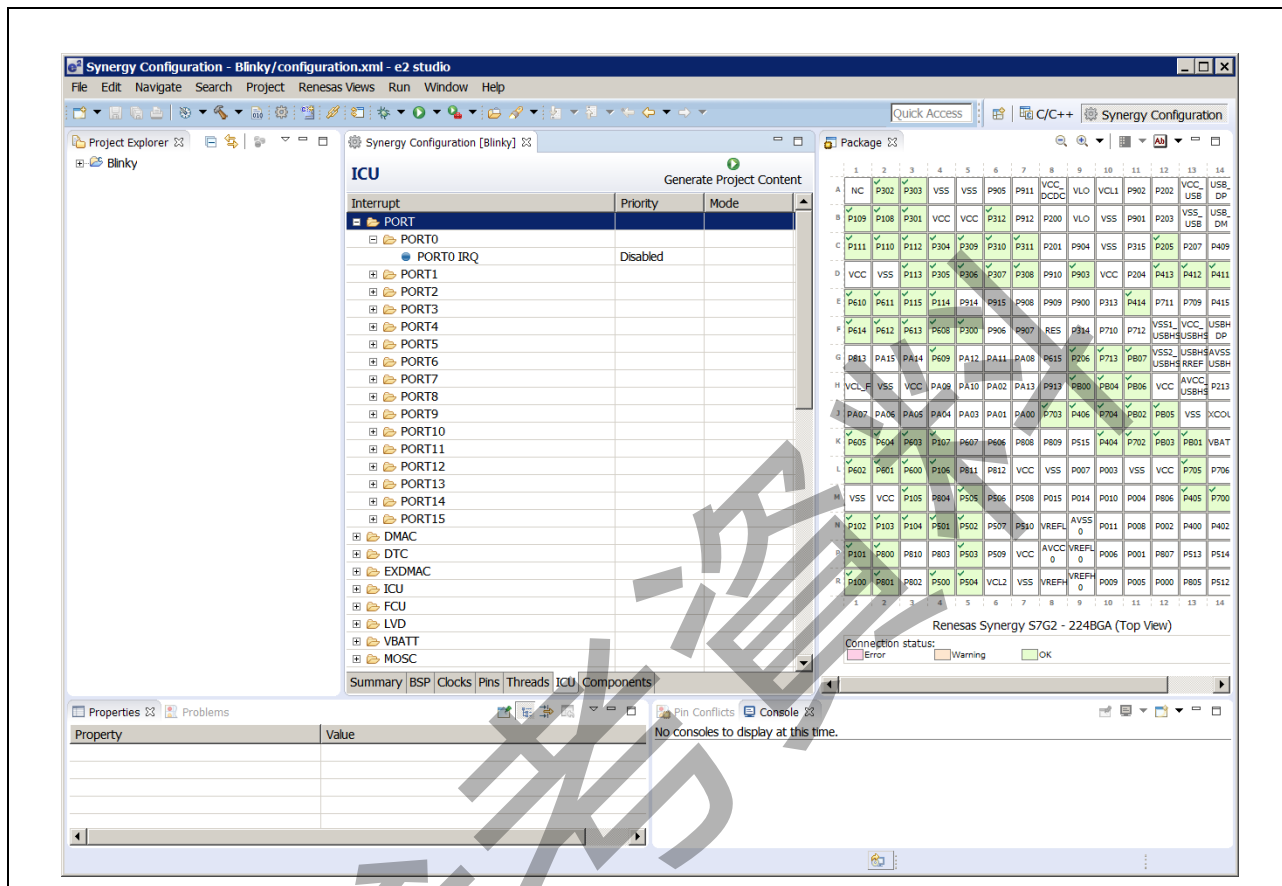
図 16 DK-S7G2 の端子構成設定



9.5 割り込み構成

BSPは、特定のボードのS7G2 MCUの初期割り込み構成を始動時に判別します。

図 17 DK-S7G2 の割り込み設定



BSP 割り込み構成パラメータは、SSP 内のファイル `ssp_cfg\bsp\bsp_irq_cfg.h` に格納されています。このファイルには、DK-S7G2 で使用可能なすべての割り込みが格納されています。デフォルトではすべての割り込みが無効になっています。このファイルは、「**Generate Project Configuration**」ボタンを押してプロジェクト構成を変更すると上書きされます。

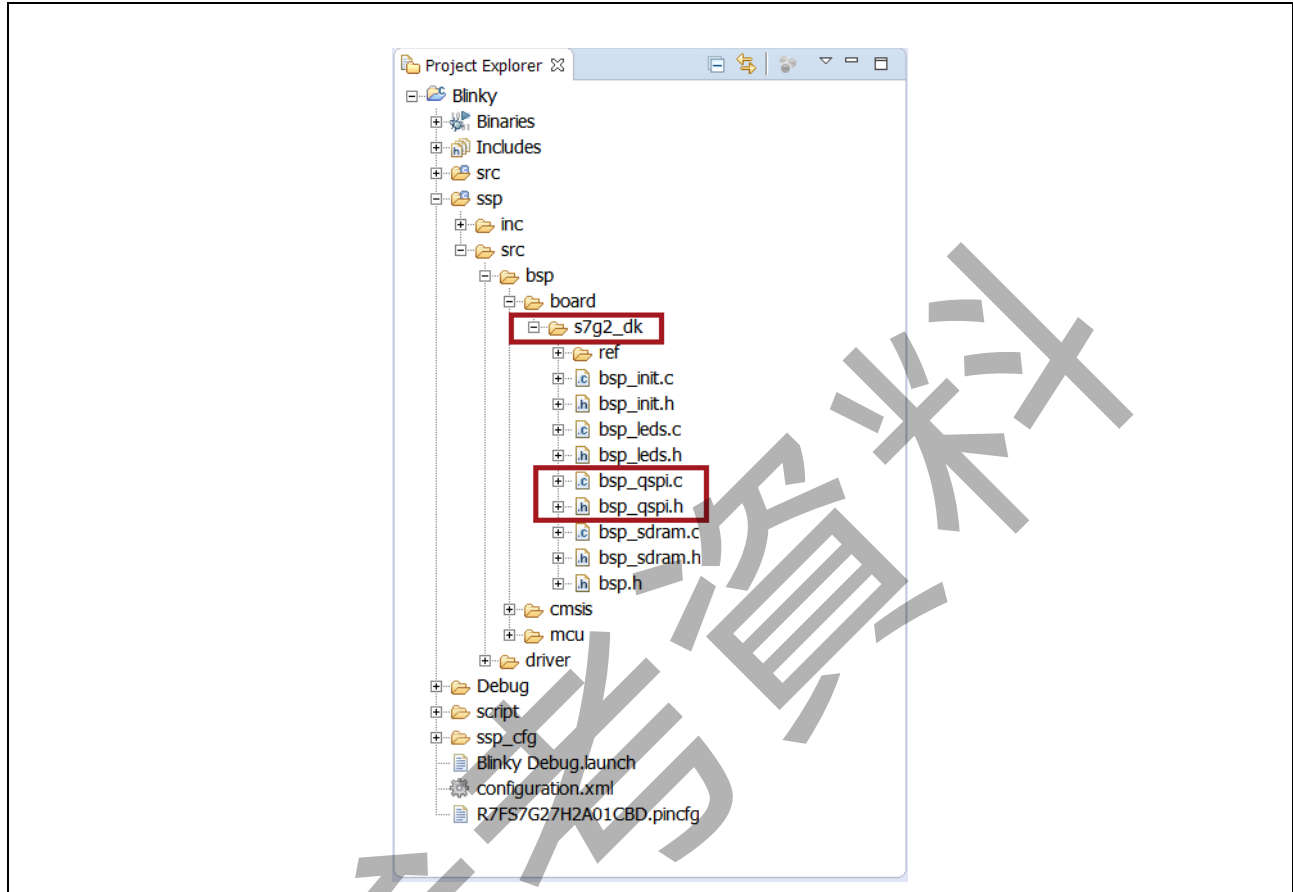
9.6 QSPI のセットアップ

QSPI パラメータは、メインボードに実装された特定の QSPI デバイスに関する BSP の一部として構成されます。構成設定は SSP 内の下記ファイルに格納されています。

- `bsp_qspi.c`
- `bsp_qspi.h`

QSPI のハードウェア仕様については「[32MB の QSPI シリアルフラッシュ](#)」を参照してください。

図 18 DK-S7G2 の QSPI に関する BSP 設定



注. e2 studio ISDE のプロパティウィンドウから QSPI コンフィグレーションファイルを編集することはできません。

9.7 SDRAM のセットアップ

SDRAM パラメータは、メインボードに実装された特定の SDRAM デバイスに関する BSP の一部として構成されます。構成設定は、上記の QSPI と同様に、SSP 内の下記ファイルに定義されます。

- bsp_sdram.c
- bsp_sdram.h

SDRAM のハードウェア仕様については「[SDRAM](#)」を参照してください。

注. e2 studio ISDE のプロパティウィンドウから SDRAM コンフィグレーションファイルを編集することはできません。

9.8 ユーザ LED のセットアップ

ユーザプログラム可能 LED に使用される GPIO 端子は、BSP の一部として構成されます。構成設定は SSP 内の下記のファイルに定義されます。

- bsp_leds.c
- bsp_leds.h

9.9 ソフトウェア機能

Synergy ギャラリーからは、デモ用ソフトウェアプログラムを CMSIS-Pack の形式でダウンロードできます。これを e² studio ISDE にインポートしてビルドし、DK-S7G2 上で実行することが可能です。

9.9.1 アプリケーションノート

アプリケーションノートとデモアプリケーションは、Renesas Synergy ウェブサイトの「**Demos and Applications**」タブで入手できます。開発中のカテゴリの例は下記のとおりです。

- ネットワークのコネクティビティ (CAN、RS-232/RS-485、TCP/IP、ウェブサーバ、ネットワーキングサービス)
- Bluetooth のコネクティビティ (各種プロファイルを使用したモバイルデバイスへの Bluetooth Classic および Bluetooth Low Energy 接続)
- Wi-Fi のコネクティビティ (アクセスポイントのエニユメレーション、セキュアプロトコルを使用するアクセスポイント接続、TCP/IP、ウェブサーバ、ネットワーキングサービス)
- マルチメディア (ウェブカメラ、音声の再生と録音、音声処理、GUIX™ チュートリアル)
- MCU のパフォーマンスと電源の測定 (スレッド、スループット、および I/O パフォーマンス、低消費電力モードと電源測定)
- セキュリティ (保護されたメモリとバスアクセスの例、スタックセキュリティの例、セキュリティプロトコルとサービスの例)

10. 付録 A

10.1 端子接続 - メインボード

表16は、メインボードでサポートされる周辺デバイスとその信号を示しています。イーサネット1などの一部の周辺デバイスや、Pmod A コネクタを介してアクセスされる周辺デバイスは、スイッチ S5により完全に無効にすることが可能です。無効にすると、当該端子は、拡張ボード上の他の部品で、または S7G2 MCUの端子機能多重化により定義された別の機能で使用可能になります。

スイッチ S5で選択されたこのような機能を持つMCUのポート端子は、メインボード上のコネクタ J11～J14を介してメインボードから拡張ボードに接続されます。

すべてのポート端子は、その端子に割り付けられた機能に関係なく、メインボード上の拡張端子コネクタ J7～J10を通じてモニター可能です。

表 16 メインボード上の端子とボード間コネクタ

コネクタ J7～J10 で利用可能な S7G2 の端子 ^a	周辺デバイス	信号	DK2M ボード間接続
P0_0/AN000 (P000)	メインボード上にコネクタなし	—	J11-3
P0_1/AN001 (P001)	メインボード上にコネクタなし	—	J11-4
P0_2/AN002 (P002)	ETH1 (有効/無効切り替えスイッチ S5)	IRQ#	J11-5
P0_3/PGAVSS000 (P003)	メインボード上にコネクタなし	—	J11-6
P0_4/AN100 (P004)	PMODA (SCI8) (有効/無効切り替えスイッチ S5)	IRQ#	J11-7
P0_5/AN101 (P005)	メインボード上にコネクタなし	—	J11-8
P0_6/AN102 (P006)	PB (有効/無効切り替えスイッチ S5)	S1	J11-9
P0_7/PGAVSS100 (P007)	メインボード上にコネクタなし	—	J11-10
P0_8/AN003 (P008)	メインボード上にコネクタなし	—	J11-11
P0_9/AN004 (P009)	メインボード上にコネクタなし	—	J11-12
P0_10/AN103 (P010)	PB (有効/無効切り替えスイッチ S5)	S2	J11-15

表 16 メインボード上の端子とボード間コネクタ (続き)

コネクタ J7 ~ J10 で利用可能な S7G2 の端子 ^a	周辺デバイス	信号	DK2M ボード間接続
P0_11/AN104 (P011)	PB (有効/無効切り替えスイッチ S5)	S3	J11-16
P0_14/DA0/AN005/AN105 (P014)	メインボード上にコネクタなし	—	J11-17
P0_15/DA1/AN006/AN106 (P015)	メインボード上にコネクタなし	—	J11-18
P1_0 (P100)	SDRAM (有効/無効切り替えスイッチ S5)	DQ0	J11-19
P1_1 (P101)	SDRAM (有効/無効切り替えスイッチ S5)	DQ1	J11-20
P1_2 (P102)	SDRAM (有効/無効切り替えスイッチ S5)	DQ2	J11-21
P1_3 (P103)	SDRAM (有効/無効切り替えスイッチ S5)	DQ3	J11-22
P1_4 (P104)	SDRAM (有効/無効切り替えスイッチ S5)	DQ4	J11-23
P1_5 (P105)	SDRAM (有効/無効切り替えスイッチ S5)	DQ5	J11-24
P1_6 (P106)	SDRAM (有効/無効切り替えスイッチ S5)	DQ6	J11-25
P1_7 (P107)	SDRAM (有効/無効切り替えスイッチ S5)	DQ7	J11-26
P1_8 (P108)	JTAG (有効/無効切り替えスイッチ S5)	TMS	J11-27
P1_9 (P109)	JTAG (有効/無効切り替えスイッチ S5)	TDO	J11-28
P1_10 (P110)	JTAG (有効/無効切り替えスイッチ S5)	TDI	J11-29
P1_11 (P111)	SDRAM (有効/無効切り替えスイッチ S5)	A5	J11-30
P1_12 (P112)	SDRAM (有効/無効切り替えスイッチ S5)	A4	J11-31

表 16 メインボード上の端子とボード間コネクタ (続き)

コネクタ J7 ~ J10 で利用可能な S7G2 の端子 ^a	周辺デバイス	信号	DK2M ボード間接続
P1_13 (P113)	SDRAM (有効/無効切り替えスイッチ S5)	A3	J11-32
P1_14 (P114)	SDRAM (有効/無効切り替えスイッチ S5)	A2	J11-35
P1_15 (P115)	SDRAM (有効/無効切り替えスイッチ S5)	A1	J11-36
P2_2 (P202)	メインボード上にコネクタなし	—	J11-37
P2_3 (P203)	メインボード上にコネクタなし	—	J11-38
P2_4 (P204)	メインボード上にコネクタなし	—	J11-39
P2_5 (P205)	メインボード上にコネクタなし	—	J11-40
P2_6 (P206)	メインボード上にコネクタなし	—	J11-41
P2_7 (P207)	メインボード上にコネクタなし	—	J11-42
P3_0 (P300)	JTAG (有効/無効切り替えスイッチ S5)	TCK	J13-3
P3_1 (P301)	SDRAM (有効/無効切り替えスイッチ S5)	A6	J13-4
P3_2 (P302)	SDRAM (有効/無効切り替えスイッチ S5)	A7	J13-5
P3_3 (P303)	SDRAM (有効/無効切り替えスイッチ S5)	A8	J13-6
P3_4 (P304)	SDRAM (有効/無効切り替えスイッチ S5)	A9	J13-7
P3_5 (P305)	SDRAM (有効/無効切り替えスイッチ S5)	A10	J13-8
P3_6 (P306)	SDRAM (有効/無効切り替えスイッチ S5)	A11	J13-9

表 16 メインボード上の端子とボード間コネクタ (続き)

コネクタ J7 ~ J10 で利用可能な S7G2 の端子 ^a	周辺デバイス	信号	DK2M ボード間接続
P3_7 (P307)	SDRAM (有効/無効切り替えスイッチ S5)	A12	J13-10
P3_8 (P308)	SDRAM (有効/無効切り替えスイッチ S5)	A13	J13-11
P3_9 (P309)	SDRAM (有効/無効切り替えスイッチ S5)	A14	J13-12
P3_10 (P310)	SDRAM (有効/無効切り替えスイッチ S5)	A15	J13-15
P3_11 (P311)	SDRAM (有効/無効切り替えスイッチ S5)	RAS#	J13-16
P3_12 (P312)	SDRAM (有効/無効切り替えスイッチ S5)	CAS#	J13-17
P3_13 (P313)	メインボード上にコネクタなし	—	J13-18
P3_14 (P314)	メインボード上にコネクタなし	—	J13-19
P3_15 (P315)	メインボード上にコネクタなし	—	J13-20
P4_0 (P400)	メインボード上にコネクタなし	—	J13-21
P4_1 (P401)	メインボード上にコネクタなし	—	J13-22
P4_2 (P402)	メインボード上にコネクタなし	—	J13-23
P4_3 (P403)	ETH1 (有効/無効切り替えスイッチ S5)	MDC	J13-24
P4_4 (P404)	ETH1 (有効/無効切り替えスイッチ S5)	MDIO	J13-25
P4_5 (P405)	ETH1 (有効/無効切り替えスイッチ S5)	TXEN	J13-26
P4_6 (P406)	ETH1 (有効/無効切り替えスイッチ S5)	TXD1	J13-27
P4_7 (P407)	USBFS	VBUS	J13-28
P4_8 (P408)	メインボード上にコネクタなし	—	J13-29
P4_9 (P409)	メインボード上にコネクタなし	—	J13-30

表 16 メインボード上の端子とボード間コネクタ (続き)

コネクタ J7 ~ J10 で利用可能な S7G2 の端子 ^a	周辺デバイス	信号	DK2M ボード間接続
P4_10 (P410)	メインボード上にコネクタなし	—	J13-31
P4_11 (P411)	メインボード上にコネクタなし	—	J13-32
P4_12 (P412)	メインボード上にコネクタなし	—	J13-35
P4_13 (P413)	メインボード上にコネクタなし	—	J13-36
P4_14 (P414)	メインボード上にコネクタなし	—	J13-37
P4_15 (P415)	メインボード上にコネクタなし	—	J13-38
P5_0/AN016 (P500)	QSPI (有効/無効切り替えスイッチ S5)	CLK	J13-39
P5_1/AN116 (P501)	QSPI (有効/無効切り替えスイッチ S5)	CS#	J13-40
P5_2/AN017 (P502)	QSPI (有効/無効切り替えスイッチ S5)	DQ0	J13-41
P5_3/AN117 (P503)	QSPI (有効/無効切り替えスイッチ S5)	DQ1	J13-42
P5_4/AN018 (P504)	QSPI (有効/無効切り替えスイッチ S5)	DQ2	J13-43
P5_5/AN118 (P505)	QSPI (有効/無効切り替えスイッチ S5)	DQ3	J13-44
P5_6/AN019 (P506)	メインボード上にコネクタなし	—	J13-45
P5_7/AN119 (P507)	メインボード上にコネクタなし	—	J13-46
P5_8/AN020 (P508)	メインボード上にコネクタなし	—	J13-49
P5_9/AN120 (P509)	メインボード上にコネクタなし	—	J13-50
P5_10/AN021 (P510)	メインボード上にコネクタなし	—	J13-51
P5_11 (P511)	メインボード上にコネクタなし	—	J13-52
P5_12 (P512)	メインボード上にコネクタなし	—	J13-53
P5_13 (P513)	メインボード上にコネクタなし	—	J13-54
P5_14 (P514)	メインボード上にコネクタなし	—	J13-55
P5_15 (P515)	メインボード上にコネクタなし	—	J13-56

表 16 メインボード上の端子とボード間コネクタ (続き)

コネクタ J7 ~ J10 で利用可能な S7G2 の端子 ^a	周辺デバイス	信号	DK2M ボード間接続
P6_0 (P600)	メインボード上にコネクタなし	—	J12-3
P6_1 (P601)	SDRAM (有効/無効切り替えスイッチ S5)	LDQM	J12-4
P6_2 (P602)	SDRAM (有効/無効切り替えスイッチ S5)	CLK	J12-5
P6_3 (P603)	SDRAM (有効/無効切り替えスイッチ S5)	DQ13	J12-6
P6_4 (P604)	SDRAM (有効/無効切り替えスイッチ S5)	DQ12	J12-7
P6_5 (P605)	SDRAM (有効/無効切り替えスイッチ S5)	DQ11	J12-8
P6_6 (P606)	メインボード上にコネクタなし	—	J12-9
P6_7 (P607)	メインボード上にコネクタなし	—	J12-10
P6_8 (P608)	SDRAM (有効/無効切り替えスイッチ S5)	UDQM	J12-11
P6_9 (P609)	SDRAM (有効/無効切り替えスイッチ S5)	CKE	J12-12
P6_10 (P610)	SDRAM (有効/無効切り替えスイッチ S5)	WE#	J12-15
P6_11 (P611)	SDRAM (有効/無効切り替えスイッチ S5)	CS#	J12-16
P6_12 (P612)	SDRAM (有効/無効切り替えスイッチ S5)	DQ8	J12-17
P6_13 (P613)	SDRAM (有効/無効切り替えスイッチ S5)	DQ9	J12-18
P6_14 (P614)	SDRAM (有効/無効切り替えスイッチ S5)	DQ10	J12-19

表 16 メインボード上の端子とボード間コネクタ (続き)

コネクタ J7 ~ J10 で利用可能な S7G2 の端子 ^a	周辺デバイス	信号	DK2M ボード間接続
P6_15 (P615)	メインボード上にコネクタなし	—	J12-20
P7_0 (P700)	ETH1 (有効/無効切り替えスイッチ S5)	TXD0	J12-21
P7_1 (P701)	ETH1 (有効/無効切り替えスイッチ S5)	REFCLK	J12-22
P7_2 (P702)	ETH1 (有効/無効切り替えスイッチ S5)	RXD0	J12-23
P7_3 (P703)	ETH1 (有効/無効切り替えスイッチ S5)	RXD1	J12-24
P7_4 (P704)	ETH1 (有効/無効切り替えスイッチ S5)	RXER	J12-25
P7_5 (P705)	ETH1 (有効/無効切り替えスイッチ S5)	CRS DV	J12-26
P7_6 (P706)	ETH1 (有効/無効切り替えスイッチ S5)	RES#	J12-27
P7_7 (P707)	USBHS	HS-OC	—
P7_8 (P708)	メインボード上にコネクタなし	—	J12-29
P7_9 (P709)	メインボード上にコネクタなし	—	J12-28
P7_10 (P710)	メインボード上にコネクタなし	—	J12-31
P7_11 (P711)	メインボード上にコネクタなし	—	J12-30
P7_12 (P712)	メインボード上にコネクタなし	—	J12-35
P7_13 (P713)	メインボード上にコネクタなし	—	J12-36
P8_0 (P800)	SDRAM (有効/無効切り替えスイッチ S5)	DQ14	J12-37
P8_1 (P801)	SDRAM (有効/無効切り替えスイッチ S5)	DQ15	J12-38
P8_2 (P802)	メインボード上にコネクタなし	—	J12-39
P8_3 (P803)	メインボード上にコネクタなし	—	J12-40
P8_4 (P804)	メインボード上にコネクタなし	—	J12-41
P8_5 (P805)	メインボード上にコネクタなし	—	J12-42

表 16 メインボード上の端子とボード間コネクタ (続き)

コネクタ J7 ~ J10 で利用可能な S7G2 の端子 ^a	周辺デバイス	信号	DK2M ボード間接続
P8_6 (P806)	メインボード上にコネクタなし	—	J12-43
P8_7 (P807)	ユーザ LED	LED1G	J12-44
P8_8 (P808)	ユーザ LED	LED1R	J12-45
P8_9 (P809)	ユーザ LED	LED2G	J12-46
P8_10 (P810)	ユーザ LED	LED2R	J12-49
P8_11 (P811)	メインボード上にコネクタなし	—	J12-50
P8_12 (P812)	メインボード上にコネクタなし	—	J12-51
P8_13 (P813)	JTAG (有効/無効切り替えスイッチ S5)	TDATA3	J12-52
P9_0 (P900)	メインボード上にコネクタなし	—	J14-3
P9_1 (P901)	メインボード上にコネクタなし	—	J14-4
P9_2 (P902)	メインボード上にコネクタなし	—	J14-5
P9_3 (P903)	メインボード上にコネクタなし	—	J14-6
P9_4 (P904)	メインボード上にコネクタなし	—	J14-7
P9_5 (P905)	メインボード上にコネクタなし	—	J14-8
P9_6 (P906)	メインボード上にコネクタなし	—	J14-9
P9_7 (P907)	メインボード上にコネクタなし	—	J14-10
P9_8 (P908)	メインボード上にコネクタなし	—	J14-11
P9_9 (P909)	メインボード上にコネクタなし	—	J14-12
P9_10 (P910)	メインボード上にコネクタなし	—	J14-15
P9_11 (P911)	PMODA (SCI8) (有効/無効切り替えスイッチ S5)	GPIO	J14-16
P9_12 (P912)	PMODA (SCI8) (有効/無効切り替えスイッチ S5)	GPIO	J14-17

表 16 メインボード上の端子とボード間コネクタ (続き)

コネクタ J7 ~ J10 で利用可能な S7G2 の端子 ^a	周辺デバイス	信号	DK2M ボード間接続
P9_13 (P913)	PMODA (SCI8) (有効/無効切り替えスイッチ S5)	GPIO	J14-18
P9_14 (P914)	メインボード上にコネクタなし	—	J14-19
P9_15 (P915)	メインボード上にコネクタなし	—	J14-20
PB_0 (PB00)	USBHS	VBUS_EN	—
PB_2 (PB02)	PMODA (SCI8) (有効/無効切り替えスイッチ S5)	CTS	J14-39
PB_3 (PB03)	PMODA (SCI8) (有効/無効切り替えスイッチ S5)	SCK	J14-42
PB_4 (PB04)	PMODA (SCI8) (有効/無効切り替えスイッチ S5)	TXD	J14-41
PB_5 (PB05)	PMODA (SCI8) (有効/無効切り替えスイッチ S5)	RXD	J14-44
PA_0 (PA00)	メインボード上にコネクタなし	—	J14-21
PA_1 (PA01)	メインボード上にコネクタなし	—	J14-22
PA_2 (PA02)	IIC	SDA	J14-23
PA_3 (PA03)	IIC	SCL	J14-24
PA_4 (PA04)	メインボード上にコネクタなし	—	J14-25
PA_5 (PA05)	メインボード上にコネクタなし	—	J14-26
PA_6 (PA06)	メインボード上にコネクタなし	—	J14-27
PA_7 (PA07)	メインボード上にコネクタなし	—	J14-28
PA_8 (PA08)	メインボード上にコネクタなし	—	J14-29
PA_9 (PA09)	メインボード上にコネクタなし	—	J14-30
PA_10 (PA10)	メインボード上にコネクタなし	—	J14-31

表 16 メインボード上の端子とボード間コネクタ (続き)

コネクタ J7 ~ J10 で利用可能な S7G2 の端子 ^a	周辺デバイス	信号	DK2M ボード間接続
PA_11 (PA11)	メインボード上にコネクタなし	—	J14-32
PA_12 (PA12)	JTAG (有効/無効切り替えスイッチ S5)	TCLK	J14-35
PA_13 (PA13)	JTAG (有効/無効切り替えスイッチ S5)	TDATA0	J14-36
PA_14 (PA14)	JTAG (有効/無効切り替えスイッチ S5)	TDATA1	J14-37
PA_15 (PA15)	JTAG (有効/無効切り替えスイッチ S5)	TDATA2	J14-38
PB_1 (PB01)	メインボード上にコネクタなし	—	J14-40
PB_6 (PB06)	メインボード上にコネクタなし	—	J14-43
PB_7 (PB07)	メインボード上にコネクタなし	—	J14-46
XCIN	SUBOSC	XCIN	—
XCOUT		XCOUT	—
RES#	RESET	RES#	—
USBHS_RREF	USBHS	RREF	—
USBHS_DM	USBHS	HS-DM	—
USBHS_DP	USBHS	HS-DP	—
USB_DM	USBFS	FS-DM	—
USB_DP	USBFS	FS-DP	—

a. 1 番目の端子表記は回路図での表記です。2 番目の端子表記は、S7G2 MCU のユーザーズマニュアルでの表記です。

10.2 端子接続 - 拡張ボード

表 17 は、DK-S7G2 拡張ボード上の追加の周辺デバイスとコネクタを示しています。拡張ボードには、選択された周辺デバイスの有効/無効を切り替える1つのスイッチ (S101) があります。

注意：ポート端子は複数の周辺デバイスの信号をホストできるため、メインボード上のスイッチ S5 の設定と S101 は相互排他的関係にあります。表「メインボード上のインタフェース」および「拡張ボード上のインタフェース」を参照してください。

メインボード上のいずれのポート端子も、コネクタ J7 ~ J10 を介してプローブ可能です。

表 17 拡張ボード上の端子コネクタ

周辺デバイス	信号	端子名 ^a
ETH0（有効／無効切り替えスイッチ S101）。有効にされるのはイーサネット 0、SD、eMMC のいずれか 1 つのみ。	MDC	P4_1 (P401)
	MDIO	P4_2 (P402)
	IRQ#	P0_15/DA1/AN006/AN106 (P015)
	TXEN	P4_15 (P415)
	TXD1	P4_14 (P414)
	TXD0	P4_13 (P413)
	REFCLK	P4_12 (P412)
	RXD0	P4_11 (P411)
	RXD1	P4_10 (P410)
	RXER	P4_9 (P409)
	CRS DV	P4_8 (P408)
	RES#	P9_3 (P903)
	IRQ#	P0_15/DA1/AN006/AN106 (P015)

表 17 拡張ボード上の端子コネクタ (続き)

周辺デバイス	信号	端子名 ^a
SD (有効/無効切り替えスイッチ S101)。有効にされるのはイーサネット 0、SD、eMMC のいずれか 1 つのみ。	WP	P4_14 (P414)
	CLK	P4_13 (P413)
	CMD	P4_12 (P412)
	D0	P4_11 (P411)
	D1	P4_10 (P410)
	D2	P2_6 (P206)
	D3	P2_5 (P205)
	CD	P9_3 (P903)
eMMC (有効/無効切り替えスイッチ S101)。有効にされるのはイーサネット 0、SD、eMMC のいずれか 1 つのみ。	WP	P4_14 (P414)
	CLK	P4_13 (P413)
	CMD	P4_12 (P412)
	D0	P4_11 (P411)
	D1	P4_10 (P410)
	RES#	P2_7 (P207)
	D2	P2_6 (P206)
	D3	P2_5 (P205)

表 17 拡張ボード上の端子コネクタ (続き)

周辺デバイス	信号	端子名 ^a
PМОDB (SCI5) (有効/無効切り替えスイッチ S101)	GPIO	PA_7 (PA07)
	GPIO	PA_6 (PA06)
	GPIO	PA_5 (PA05)
	CTS	P5_7/AN119 (P507)
	SCK	P5_8/AN020 (P508)
	TXD	P5_9/AN120 (P509)
	RXD	P5_10/AN021 (P510)
	IRQ#	P0_5/AN101 (P005)
PМОDC (SCI0) (有効/無効切り替えスイッチ S5)	GPIO	P6_2 (P603)
	GPIO	P6_1 (P601)
	GPIO	P6_0 (P600)
	CTS	P1_3 (P103)
	SCK	P1_2 (P102)
	TXD	P1_1 (P101)
	RXD	P1_0 (P100)
	IRQ#	P0_8/AN003 (P008)

表 17 拡張ボード上の端子コネクタ (続き)

周辺デバイス	信号	端子名 ^a
PMODD (SCI6) (有効/無効切り替えスイッチ S5)	CTS	P3_7 (P307)
	SCK	P3_6 (P306)
	TXD	P3_5 (P305)
	RXD	P3_4 (P304)
	GPIO	P6_5 (P605)
	IRQ#	P0_9/AN004 (P009)
	GPIO	P6_4 (P604)
	GPIO	P6_3 (P603)
カメラ (有効/無効切り替えスイッチ 101)	PXD7	P4_3 (P403)
	PXD6	P4_4 (P404)
	PXD5	P4_5 (P405)
	PXD4	P4_6 (P406)
	PXD3	P7_0 (P700)
	PXD2	P7_1 (P701)
	PXD1	P7_2 (P702)
	PXD0	P7_3 (P703)
	HSYNC	P7_4 (P704)
	PIXCLK	P7_5 (P705)
	RES#	PB_6 (PB06)
	PWDN#	PB_7 (PB07)
	VSYNC	P5_12 (P512)
	PCKO	P5_11 (P511)

表 17 拡張ボード上の端子コネクタ (続き)

周辺デバイス	信号	端子名 ^a
LCD	RES#	P7_13 (P713)
	BLEN	P7_12 (P712)
	TOUCH RES#	P7_11 (P711)
	ON	P7_10 (P710)
	VSYNC	P3_13 (P313)
	HSYNC	P3_14 (P314)
	DE	P3_15 (P315)
	CLK	P9_0 (P900)
	DATA15	P9_1 (P901)
	DATA14	P9_8 (P908)
	DATA13	P9_7 (P907)
DATA12	P9_6 (P906)	

表 17 拡張ボード上の端子コネクタ (続き)

周辺デバイス	信号	端子名 ^a
LCD	DATA11	P9_5 (P905)
	DATA10	P6_15 (P615)
	DATA9	PA_8 (PA08)
	DATA8	PA_9 (PA09)
	DATA7	PA_10 (PA10)
	DATA6	PA_1 (PA01)
	DATA5	PA_0 (PA00)
	DATA4	P6_7 (P607)
	DATA3	P6_6 (P606)
	DATA2	P8_2 (P802)
	DATA1	P8_3 (P803)
	DATA0	P8_4 (P804)
	TOUCH IRQ#	P0_1/AN001 (P001)
UART (SCI1) (有効/無効切り替えスイッチ S101。ノードスイッチ S2)	TXD	P7_9 (P709)
	RXD	P7_8 (P708)
	RS ON	P9_15 (P915)
	RS DEN	P9_14 (P914)
AUDIO	EN	P9_2 (P902)
	DA0	P0_14/DA0/AN005/AN105 (P014)

表 17 拡張ボード上の端子コネクタ (続き)

周辺デバイス	信号	端子名 ^a
RF1 (SCI5) (有効/無効切り替えスイッチ S101)	RES#	PA_5 (PA05)
	CS#	P5_7/AN119 (P507)
	SCK	P5_8/AN020 (P508)
	MOSI	P5_9/AN120 (P509)
	MISO	P5_10/AN021 (P510)
	IRQ#	P0_5/AN101 (P005)
IIC	SCL	PA_3 (PA03)
	SDA	PA_2 (PA02)
CAN (有効/無効切り替えスイッチ S101)	CTX	P8_11 (P811)
	RTX	P8_12 (P812)
POT	AN000	P0_0/AN000 (P000)

a. 1 番目の端子表記は回路図での表記です。2 番目の端子表記は、S7G2 MCU のユーザーズマニュアルでの表記です。

RELATED LINKS:

[構成](#)

参考資料

S7G2 Development Kit (DK-S7G2) ユーザーズマニュアル
(参考資料)

発行年月日 2015年12月8日 Rev. 1.00

発行 ルネサス エレクトロニクス株式会社
〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)



ルネサス エレクトロニクス株式会社

営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>

S7G2 Development Kit (DK-S7G2)
ユーザーズマニュアル
(参考資料)