
RL78/G14、R8C/36M グループ

R8C から RL78 への移行ガイド：

R01AN3984JJ0101

Rev.1.01

タイマ RC→タイマ・アレイ・ユニット

2018.03.30

要旨

本アプリケーションノートでは、R8C/36M グループのタイマ RC から、RL78/G14 (64 ピン製品)のタイマ・アレイ・ユニット(TAU)への移行に関して説明します。

対象デバイス

RL78/G14, R8C/36M グループ

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. R8C ファミリから RL78 ファミリへの移行方法	3
2. RL78/G14 と R8C/36M グループの相違点	4
2.1 機能概要の相違点	4
2.2 タイマモードの相違点(インプットキャプチャ機能)	6
2.3 タイマモードの相違点(アウトプットコンペア機能)	8
2.4 PWM モードの相違点	10
2.5 入出力端子の割り当て	12
2.6 レジスタの対比	13
3. 本サンプルコードでのタイマ RC の移行方法	15
4. タイマモード(インプットキャプチャ機能)からの移行例	16
4.1 仕様	16
4.2 動作確認条件	17
4.3 ハードウェア説明	17
4.3.1 ハードウェア構成例	17
4.3.2 使用端子一覧	18
4.4 ソフトウェア説明	18
4.4.1 動作概要	18
4.4.2 オプション・バイトの設定一覧	20
4.4.3 定数一覧	20
4.4.4 変数一覧	20
4.4.5 関数一覧	21
4.4.6 関数仕様	21
4.4.7 フローチャート	22
5. タイマモード(アウトプットコンペア機能)または PWM モードからの移行例	35
5.1 仕様	35
5.2 動作確認条件	36
5.3 ハードウェア説明	36
5.3.1 ハードウェア構成例	36
5.3.2 使用端子一覧	37
5.4 ソフトウェア説明	37
5.4.1 動作概要	37
5.4.2 オプション・バイトの設定一覧	39
5.4.3 関数一覧	39
5.4.4 関数仕様	39
5.4.5 フローチャート	40
6. サンプルコード	58
7. 関連アプリケーションノート	58
8. 参考ドキュメント	58

1. R8C ファミリから RL78 ファミリへの移行方法

本アプリケーションノートでは、R8C/36M グループのタイマ RC に搭載されている各動作モード(タイマモードおよび PWM モード)を RL78/G14 で実現する方法について説明します。

表 1.1 に R8C/36M グループのタイマ RC の動作モードを、表 1.2 に RL78/G14 の TAU の動作モードを示します。

R8C/36M グループでは、タイマ RC は、16 ビット・タイマで 4 本の入出力端子を持ちます。タイマ RC には 3 種類のモード(タイマモード(インプットキャプチャ機能およびアウトプットコンペア機能)、PWM モードおよび PWM2 モード)があります。タイマモード(インプットキャプチャ機能)では、外部信号をトリガにしてカウンタの値をレジスタに取り込みます。タイマモード(アウトプットコンペア機能)では、カウンタとレジスタの値の一致を検出します(検出時に端子出力変更可能)。PWM モードでは、任意の幅のパルスを連続して出力します。PWM2 モードでは、トリガからウェイト時間をおいて、ワンショット波形または PWM 波形を出力します。

RL78/G14 では、タイマ・アレイ・ユニットは 4 個の 16 ビット・タイマを搭載しています。各 16 ビット・タイマは「チャンネル」と呼び、それぞれを単独のタイマとして使用することはもちろん、複数のチャンネルを組み合わせることで高度なタイマ機能として使用することもできます。カウント・クロックは、TCRmn レジスタによってカウントされます。TDRmn レジスタにカウント値を設定してください。

RL78/G14 の TAU に搭載されている入力パルス間隔測定機能を使用することで、R8C/36M のタイマモード(インプットキャプチャ機能)と同様の動作を実現することが可能です。TI_{mn} 有効エッジでカウント値をキャプチャし、TI_{mn} 入力パルスの間隔を測定することができます。また、TE_{mn} = 1 の期間中に、ソフトウェア操作(TS_{mn} = 1)をキャプチャ・トリガにして、カウント値をキャプチャすることもできます。

RL78/G14 の TAU に搭載されている PWM 出力機能を使用することで、R8C/36M のタイマモード(アウトプットコンペア機能)および PWM モードと同様の動作を実現することが可能です。2 チャンネルをセットで使用し、任意の周期およびデューティ比のパルスを生成することができます。

本アプリケーションノートでは、この章で説明したように、「タイマモード(インプットキャプチャ機能)」、「タイマモード(アウトプットコンペア機能)」、「PWM モード」の 3 つのモードの移行方法について説明します。

備考 m : ユニット番号(m = 0, 1)、n : チャンネル番号(n = 0 ~ 3)

表 1.1 R8C/36M グループのタイマ RC の動作モード

R8C/36M グループのタイマ RC	
動作モード	機能
タイマモード(インプットキャプチャ機能)	外部信号をトリガにしてカウンタの値をレジスタに取り込む機能
タイマモード(アウトプットコンペア機能)	カウンタとレジスタの値の一致を検出する機能(検出時に端子出力変更可能)
PWM モード	任意の幅のパルスを連続して出力するモード
PWM2 モード(注 1)	トリガからウェイト時間をおいて、ワンショット波形または PWM 波形を出力するモード

注 1. R8C/36M グループの PWM2 モードの動作を RL78/G14 で実現することはできません。RL78/G11 の 16 ビット・タイマ KB0 または RL78/L13 の 16 ビット・タイマ KB20 を使用することにより R8C/36M の PWM2 モードと同様の動作を実現できます。

詳細は以下のアプリケーションノートを参照してください。

- アプリケーションノート RL78/G11 タイマ KB0 による IH 制御 CC-RL (R01AN3650)
- アプリケーションノート RL78/L13 タイマ KB20 による IH 制御(100V) CC-RL (R01AN3149)

表 1.2 RL78/G14 の TAU の動作モード

RL78/G14 の TAU	
動作モード	機能
インターバル・タイマ	一定間隔で INTTMmn (タイマ割り込み)を発生する基準タイマとして利用することができます。
方形波出力	TOmn は、INTTMmn 発生と同時にトグル動作を行い、デューティ比 50%の方形波を出力します。
外部イベント・カウンタ	TImn 端子入力の有効エッジ検出(外部イベント)をカウントし、規定カウント数に達したら割り込みを発生するイベント・カウンタとして利用することができます。
分周器	タイマ入力端子(TI00)から入力されたクロックを分周して出力端子(TO00)より出力します。
入力パルス間隔測定	TImn 有効エッジでカウント値をキャプチャし、TImn 入力パルスの間隔を測定することができます。
入力信号のハイ/ロウ・レベル幅測定	TImn 端子入力の片方のエッジでカウントをスタートし、もう片方のエッジでカウント数をキャプチャすることで、TImn の信号幅(ハイ・レベル幅/ロウ・レベル幅)を測定することができます。
ディレイ・カウンタ	TImn 端子入力の有効エッジ検出(外部イベント)でダウン・カウントをスタートし、任意の設定間隔で INTTMmn (タイマ割り込み)を発生することができます。
ワンショット・パルス出力	2 チャンネルをセットで使用して、TImn 端子入力により任意のディレイ・パルス幅を持ったワンショット・パルスを生成することができます。
PWM 出力	2 チャンネルをセットで使用し、任意の周期およびデューティ比のパルスを生成することができます。
多重 PWM 出力	PWM 機能を拡張しスレーブ・チャンネルを複数使用することで、デューティ比の異なる多数の PWM 出力を行う機能です。

2. RL78/G14 と R8C/36M グループの相違点

2.1 機能概要の相違点

表 2.1 に R8C/36M グループのタイマ RC と RL78/G14 の TAU の相違点を示します。

表 2.1 機能概要の相違点

項目	R8C/36M グループのタイマ RC	RL78/G14 の TAU
構成	16 ビット・タイマ	16 ビット・タイマ(注 1)
カウントソース	f1、fOCO40M、fOCO-F	fTCLK (fCLK ~ fCLK/2 ¹⁵)
カウンタ	•TRC レジスタ	TCRmn レジスタ
カウント設定値	•TRC レジスタ •TRCGRA レジスタ •TRCGRB レジスタ •TRCGRC レジスタ •TRCGRD レジスタ	TDRmn レジスタ
モード	• タイマモード (インプットキャプチャ機能) • タイマモード (アウトプットコンペア機能) • PWM モード • PWM2 モード	• インターバル・タイマ • 方形波出力 • 外部イベント・カウンタ • 分周器機能 (ユニット 0 のチャンネル 0 のみ) • 入力パルス間隔測定 • 入力信号のハイ/ロウ・レベル幅測定 • ディレイ・カウンタ • ワンショット・パルス出力(注 2) • PWM 出力(注 2) • 多重 PWM 出力(注 2)
カウント動作	アップカウント	アップカウント、ダウンカウント(注 3)
タイマ入力	• TRCIOA 端子 • TRCIOB 端子 • TRCIOC 端子 • TRCIOD 端子 • TRCCLK 端子 • TRCTRG 端子	• チャンネル 0 - TI00 端子からの入力 - ELC からのイベント入力信号 • チャンネル 1 - TI01 端子からの入力 - ELC からのイベント入力信号 - 低速オンチップ・オシレータ・クロック (f _{IL}) - サブシステム・クロック (f _{SUB}) • チャンネル 2 - TI02 端子からの入力 • チャンネル 3 - TI03 端子からの入力 - RxD0 端子 (シリアル入力端子)
入出力端子の選択 (入力/出力ポート)	あり	なし
複数チャンネル連動 動作機能	なし	あり(注 2)
ELC(Event Link Controller)との連携	なし	あり

注 1. チャンネル 1、3 は 8 ビット・タイマとしての動作可能。

注 2. マスタ・チャンネルとスレーブ・チャンネルを組み合わせて実現します。

注 3. モードによって異なります。

2.2 タイマモードの相違点(インプットキャプチャ機能)

R8C/36M グループのタイマモード(インプットキャプチャ機能)に対応する RL78/G14 の機能は、入力パルス間隔測定です。

表 2.2 および表 2.3 に R8C/36M グループのタイマモード(インプットキャプチャ機能)と RL78/G14 の入力パルス間隔測定の相違点を示します。

表 2.2 タイマモード(インプットキャプチャ機能)と入力パルス間隔測定の相違点 (1/2)

項目	R8C/36M グループ (タイマモード(インプットキャプチャ機能))	RL78/G14 (入力パルス間隔測定)
カウントソース	f1、f2、f4、f8、f32、fOCO40M、fOCO-F TRCCLK 端子に入力された外部信号 (立ち上がりエッジ)	f _{TCLK} (f _{CLK} ~ f _{CLK} /2 ¹⁵)
カウント動作	アップカウント	<ul style="list-style-type: none"> • アップ・カウンタ • タイマ・チャンネル開始レジスタ m(TSm)のチャンネル・スタート・トリガ・ビット (TSmn)に 1 を設定すると TCRmn レジスタはカウント・クロックに合わせて 0000H からアップ・カウントを開始します。 • TImn 端子入力の有効エッジを検出すると、TCRmn レジスタのカウント値をタイマ・データ・レジスタ mn(TDRmn)に転送(キャプチャ)すると同時に、TCRmn レジスタを 0000H にクリアして、INTTMmn を出力します。
カウント周期	<ul style="list-style-type: none"> • TRCCR1 レジスタの CCLR ビットが "0"(フリーランニング動作)の場合 1/fk × 65536 fk : カウントソースの周波数 • TRCCR1 レジスタの CCLR ビットが "1" (TRCGRA のインプットキャプチャで TRC レジスタを "0000h"にする)の場合 1/fk × (n+1) n : TRCGRA レジスタ設定値 	カウント・クロックの周期 × 65536
カウント開始条件	TRCMR レジスタの TSTART ビットへの "1"(カウント開始)書き込み	TSm レジスタの TSmn ビットへ "1"を書き込む
カウント停止条件	TRCMR レジスタの TSTART ビットへの "0"(カウント停止)書き込み TRC レジスタは停止前の値を保持	TTm レジスタの TTmn ビットへ "1"を書き込む
割り込み要求発生タイミング	<ul style="list-style-type: none"> • インプットキャプチャ(TRCIOj 入力の有効エッジ、または fOCO128 信号のエッジ) • TRC レジスタオーバフロー 	TImn 有効エッジで割り込み要求(INTTMmn)を発生
カウンタ値初期化タイミング	<ul style="list-style-type: none"> • TRC レジスタを "0000h"にするタイミング • オーバフローまたはインプットキャプチャ 	TImn 端子入力の有効エッジを検出すると、TCRmn レジスタのカウント値をタイマ・データ・レジスタ mn(TDRmn)に転送(キャプチャ)すると同時に、TCRmn レジスタを 0000H にクリアします。

備考 j = A、B、C、D のいずれか

m : ユニット番号(m = 0, 1)、n : チャンネル番号(n = 0 ~ 3)

表 2.3 タイマモード(インプットキャプチャ機能)と入力パルス間隔測定の違い (2/2)

項目	R8C/36M グループ (タイマモード(インプットキャプチャ機能))	RL78/G14 (入力パルス間隔測定)
タイマの読み出し	TRC レジスタを読むと、カウント値が読める	TCRmn レジスタを読み出し
タイマの書き込み	TRC レジスタに書き込める	なし
選択機能	<ul style="list-style-type: none"> • インプットキャプチャ入力端子選択 • インプットキャプチャ入力の有効エッジ選択 • バッファ動作 • デジタルフィルタ • TRC レジスタを"0000h"にするタイミング • インプットキャプチャトリガ選択 	<ul style="list-style-type: none"> • 有効エッジの選択 • ノイズ・フィルタ

備考 j = A、B、C、D のいずれか
 m : ユニット番号(m = 0, 1)、n : チャネル番号(n = 0 ~ 3)

2.3 タイマモードの相違点(アウトプットコンペア機能)

R8C/36M グループのタイマモード(アウトプットコンペア機能)に対応する RL78/G14 の機能は、PWM 出力です。

表 2.4 および表 2.5 に R8C/36M グループのタイマモード(アウトプットコンペア機能)と RL78/G14 の PWM 出力の相違点を示します。

表 2.4 タイマモード(アウトプットコンペア機能)と PWM 出力の相違点 (1/2)

項目	R8C/36M グループ (タイマモード(アウトプットコンペア機能))	RL78/G14 (PWM 出力)
カウント ソース	f1、f2、f4、f8、f32、fOCO40M、fOCO-F TRCCLK 端子に入力された外部信号 (立ち上がりエッジ)	f _{CLK} (f _{CLK} ~ f _{CLK} /2 ¹⁵)
カウント 動作	アップカウント	ダウン・カウント 2 チャンネルをセットで使用し、任意の周 期およびデューティ比のパルスを生成す ることができます。 • マスタ・チャンネルはインターバル・ タイマ・モードとして動作させます。 • スレーブ・チャンネルはワンカウント・ モードとして動作させます。
カウント 周期	• TRCCR1 レジスタの CCLR ビットが “0”(フリーランニング動作)の場合 1/fk × 65536 fk : カウントソースの周波数 • TRCCR1 レジスタの CCLR ビットが “1”(TRCGRA のコンペア一致で TRC レジスタを”0000h”にする)の場合 1/fk × (n+1) n : TRCGRA レジスタ設定値	パルス周期 = {TDRmn (マスタ)の設定値 + 1} × カウント・クロック周期 デューティ比 [%] = {TDRmp (スレーブ)の設定値} / {TDRmn (マスタ)の設定値 + 1} × 100
カウント 開始条件	TRCMR レジスタの TSTART ビットへの ”1”(カウント開始)書き込み	タイマ・チャンネル開始レジスタ m(TSm) のチャンネル・スタート・トリガ・ビット (TSmn)に 1 を設定する
カウント 停止条件	• TRCCR2 レジスタの CSEL ビットが”0” (TRCGRA レジスタとのコンペア一致後も カウント継続)の場合 TRCMR レジスタの TSTART ビットへの”0” (カウント停止)書き込み アウトプットコンペア出力端子は カウント停止前の出力レベルを保持、 TRC レジスタは停止前の値を保持 • TRCCR2 レジスタの CSEL ビットが”1” (TRCGRA レジスタとのコンペア一致で カウント停止)の場合 TRCGRA レジスタとのコンペア一致で カウント停止、 アウトプットコンペア出力端子はコンペア 一致による出力変化後のレベルを保持	タイマ・チャンネル停止レジスタ m(TTm) のチャンネル・ストップ・トリガ・ビット (TTmn) に 1 を設定する

備考 m : ユニット番号(m = 0, 1), n : マスタ・チャンネル番号(n = 0, 2)

p : スレーブ・チャンネル番号(n = 0 : p = 1, 2, 3, n = 2 : p = 3)

表 2.5 タイマモード(アウトプットコンペア機能)と PWM 出力の相違点 (2/2)

項目	R8C/36M グループ (タイマモード(アウトプットコンペア機能))	RL78/G14 (PWM 出力)
割り込み 要求発生 タイミング	<ul style="list-style-type: none"> • コンペアー一致(TRC レジスタと TRCGRj レジスタの内容が一致) • TRC レジスタオーバフロー 	<ul style="list-style-type: none"> • マスタ・チャンネル タイマ・チャンネル開始レジスタ m(TSm)のチャンネル・スタート・トリガ・ビット(TSmn)に 1 を設定すると、割り込み(INTTMmn)が出力されます。 ダウン・カウントによって、カウントが 0000H になると INTTMmn が出力されます。 • スレーブ・チャンネル マスタ・チャンネルからの INTTMmn をスタート・トリガとして、TDRmp レジスタから TCRmp レジスタに値をロードし、0000H になるまでダウン・カウントを行います。カウントが 0000H になったところで INTTMmp が出力されます。
出力端子 機能	プログラマブル入出力ポート、または アウトプットコンペア出力(1 端子ごとに選択)	プログラマブル入出力ポート、または PWM 出力
タイマの 読み出し	TRC レジスタを読むと、カウント値が読める	TCRmn、TCRmp レジスタを読み出し
タイマの 書き込み	TRC レジスタに書き込める	TDRmn、TDRmp レジスタへ書き込み
選択機能	<ul style="list-style-type: none"> • アウトプットコンペア出力端子選択 • コンペアー一致時の出力レベル選択 • 初期出力レベル選択 • TRC レジスタを“0000h”にするタイミング • バッファ動作 • パルス出力強制遮断信号入力 • タイマ RC は出力しないことで内部タイマとして使用できる • TRCGRC、TRCGRD の出力端子変更 • A/D トリガ発生 	<ul style="list-style-type: none"> • カウント開始時にタイマ割り込みを発生させる設定 • カウント開始時の出力端子のレベル選択

備考 j = A、B、C、D のいずれか

m : ユニット番号(m = 0, 1), n : マスタ・チャンネル番号(n = 0, 2)

p : スレーブ・チャンネル番号(n = 0 : p = 1, 2, 3, n = 2 : p = 3)

2.4 PWM モードの相違点

R8C/36M グループの PWM モードに対応する RL78/G14 の機能は、PWM 出力です。

表 2.6 および表 2.7 に R8C/36M グループの PWM モードと RL78/G14 の PWM 出力の相違点を示します。

表 2.6 PWM モードと PWM 出力の相違点 (1/2)

項目	R8C/36M グループ (PWM モード)	RL78/G14 (PWM 出力)
カウント ソース	f1、f2、f4、f8、f32、fOCO40M、fOCO-F TRCCLK 端子に入力された外部信号 (立ち上がりエッジ)	f _{TCLK} (f _{CLK} ~ f _{CLK} /2 ¹⁵)
カウント 動作	アップカウント	ダウン・カウント 2 チャンネルをセットで使用し、任意の周期 およびデューティ比のパルスを生成する ことができます。 <ul style="list-style-type: none"> • マスタ・チャンネルはインターバル・ タイマ・モードとして動作させます。 • スレーブ・チャンネルはワンカウント・ モードとして動作させます。
PWM 波形	PWM 周期 : 1/fk × (m+1) アクティブレベル幅 : 1/fk × (m-n) アクティブでないレベルの幅 : 1/fk × (n+1) fk : カウントソースの周波数 m : TRCGRA レジスタ設定値 n : TRCGRj レジスタ設定値	パルス周期 = {TDRmn (マスタ)の設定値 + 1} × カウント・クロック周期 デューティ比 [%] = {TDRmp (スレーブ)の設定値} / {TDRmn (マスタ)の設定値 + 1} × 100
カウント 開始条件	TRCMR レジスタの TSTART ビットへ の"1"(カウント開始)書き込み	タイマ・チャンネル開始レジスタ m(TSm)の チャンネル・スタート・トリガ・ビット (TSmn)に 1 を設定する
カウント 停止条件	<ul style="list-style-type: none"> • TRCCR2 レジスタの CSEL ビットが"0" (TRCGRA レジスタとのコンペア一致後も カウント継続)の場合 TRCMR レジスタの TSTART ビットへの "0"(カウント停止)書き込み PWM 出力端子はカウント停止前の出力 レベルを保持、TRC レジスタは停止前の 値を保持 • TRCCR2 レジスタの CSEL ビットが"1" (TRCGRA レジスタとのコンペア一致で カウント停止)の場合 TRCGRA レジスタとのコンペア一致で カウント停止、PWM 出力端子はコンペア 一致による出力変化後のレベルを保持 	タイマ・チャンネル停止レジスタ m (TTm) のチャンネル・ストップ・トリガ・ビット (TTmn) に 1 を設定する

備考 j = B、C、D のいずれか

m : ユニット番号(m = 0, 1), n : マスタ・チャンネル番号(n = 0, 2)

p : スレーブ・チャンネル番号(n = 0 : p = 1, 2, 3, n = 2 : p = 3)

表 2.7 PWM モードと PWM 出力の相違点 (2/2)

項目	R8C/36M グループ (PWM モード)	RL78/G14 (PWM 出力)
割り込み 要求発生 タイミング	<ul style="list-style-type: none"> コンペアー一致(TRC レジスタと TRCGRh レジスタの内容が一致) TRC レジスタオーバフロー 	<ul style="list-style-type: none"> マスタ・チャンネル タイマ・チャンネル開始レジスタ m(TSm)のチャンネル・スタート・トリガ・ビット(TSmn)に 1 を設定すると、割り込み(INTTMmn)が出力されます。 ダウン・カウントによって、カウントが 0000H になると INTTMmn が出力されます。 スレーブ・チャンネル マスタ・チャンネルからの INTTMmn をスタート・トリガとして、TDRmp レジスタから TCRmp レジスタに値をロードし、0000H になるまでダウン・カウントを行います。カウントが 0000H になったところで INTTMmp が出力されます。
出力端子 機能	プログラマブル入出力ポート、または PWM 出力(1 端子ごとに選択)	プログラマブル入出力ポート、または PWM 出力
タイマの 読み出し	TRC レジスタを読むと、 カウント値が読める	TCRmn、TCRmp レジスタを読み出し
タイマの 書き込み	TRC レジスタに書き込める	TDRmn、TDRmp レジスタへ書き込み
選択機能	<ul style="list-style-type: none"> PWM 出力端子を 1~3 本選択 アクティブレベルを 1 端子ごとに選択 初期出力レベルを 1 端子ごとに選択 バッファ動作 パルス出力強制遮断信号入力 A/D トリガ発生 	<ul style="list-style-type: none"> カウント開始時にタイマ割り込みを発生させる設定 カウント開始時の出力端子のレベル選択

備考 h=A、B、C、D のいずれか

m : ユニット番号(m = 0, 1), n : マスタ・チャンネル番号(n = 0, 2)

p : スレーブ・チャンネル番号(n = 0 : p = 1, 2, 3, n = 2 : p = 3)

2.5 入出力端子の割り当て

表 2.8 に R8C/36M グループで使用される入出力端子の割り当てを示します。

表 2.8 R8C/36M グループの入出力端子

端子名	割り当てる端子	入出力
TRCIOA	P0_0、P0_1、P0_2、P1_1 または P5_1	入出力
TRCIOB	P0_3、P0_4、P0_5、P1_2、P2_0、P5_2 または P6_5	入出力
TRCIOC	P0_7、P1_3、P2_1、P3_4、P5_3 または P6_6	入出力
TRCIOD	P0_6、P1_0、P2_2、P3_5、P5_4 または P6_7	入出力
TRCCLK	P1_4、P3_3 または P5_0	入力
TRCTRG	P0_0、P0_1、P0_2、P1_1 または P5_1	入力

表 2.9 に RL78/G14 で使用される入出力端子の割り当てを示します。

表 2.9 RL78/G14 の入出力端子 (64 ピン製品)

ユニット名	対象チャンネル	端子名	割り当てる端子	入出力
ユニット 0	チャンネル 0	TI00	P00	入力
		TO00	P01	出力
	チャンネル 1	TI01	P16	入力
		TO01	P16	出力
	チャンネル 2	TI02	P17	入力
		TO02	P17	出力
	チャンネル 3	TI03	P31	入力
		TO03	P31	出力

2.6 レジスタの対比

表 2.10、表 2.11 に R8C/36M グループのタイマ RC と RL78/G14 の TAU のレジスタ対比表を示します。

表 2.10 レジスタの対比 (1/2)

設定項目	R8C/36M グループ	RL78/G14
周辺ハードウェアへの クロック供給許可/禁止	•MSTCR レジスタ MSTTRC ビット	•PER0 レジスタ TAU0EN、TAU1EN ビット
カウント開始	•TRCMR レジスタ TSTART ビット	•TSm レジスタ TSmn、TSHm1、TSHm3 ビット(注 1)
カウントステータスフラ グ	—	•TEm レジスタ TEmn、TEHm1、TEHm3 ビット(注 2)
カウント停止	•TRCMR レジスタ TSTART ビット	•TTm レジスタ TTmn、TTHm1、TTHm3 ビット(注 3)
端子選択	•TRCPSR0 レジスタ •TRCPSR1 レジスタ •TRBRCSR レジスタ	•PMCxx レジスタ •PMxx レジスタ •Pxx レジスタ
動作モード選択	•TRCMR レジスタ PWMB、PWMC、PWMD、 PWM2 ビット •TRCIOR0 レジスタ IOA2、IOB2、IOC2、IOD2 ビット	•TMRmn レジスタ MDmn1~MDmn3 ビット
カウントソース選択	•TRCCR1 レジスタ TCK0~TCK2 ビット	•TPSm レジスタ •TMRmn レジスタ CKSmn0、CKSmn1、CCSmn ビット
タイマ	•TRC レジスタ	•TCRmn レジスタ (リードオンリー) •TDRmn レジスタ (リード/ライト)
キャプチャ/コンペア レジスタ	•TRCGRA レジスタ •TRCGRB レジスタ •TRCGRC レジスタ •TRCGRD レジスタ	•TCRmn レジスタ (リードオンリー) •TDRmn レジスタ (リード/ライト)
キャプチャ極性選択	•TRCIOR0 レジスタ IOA0、IOA1 ビット IOB0、IOB1 ビット •TRCIOR1 レジスタ IOC0、IOC1 ビット IOD0、IOD1 ビット	•TMRmn レジスタ CISmn0、CISmn1 ビット
フィルタ選択	•TRCDF レジスタ DFA、DFB、DFC、DFD ビット	•NFEN1、NFEN2 レジスタ

注 1. チャンネル 1 およびチャンネル 3 が 8 ビット・タイマ・モード時、TSHm1 および TSHm3 ビットは、上位側 8 ビット・タイマの動作許可 (スタート)トリガです。

注 2. チャンネル 1 およびチャンネル 3 が 8 ビット・タイマ・モード時、TEHm1 および TEHm3 ビットは、上位側 8 ビット・タイマの動作許可/停止状態を示します。

注 3. チャンネル 1 およびチャンネル 3 が 8 ビット・タイマ・モード時、TTHm1 および TTHm3 ビットは、上位側 8 ビット・タイマの動作停止トリガです。

備考 m : ユニット番号(m = 0, 1)、n : チャンネル番号(n = 0 ~ 3)

表 2.11 レジスタの対比 (2/2)

設定項目	R8C/36M グループ	RL78/G14
単独チャンネル動作/ 複数チャンネル連動動作 (スレーブ/マスタ)の選択	—	• TMRmn レジスタ MASTERmn、SPLITmn ビット (注 1、2)
カウント・スタートと 割り込みの設定	—	• TMRmn レジスタ MDmn0 ビット
カウンタのオーバフロー 状態	• TRCSR レジスタ OVF ビット	• TSRmn レジスタ OVF ビット
チャンネル 1、チャンネル 3 のタイマ入力の選択	—	• TIS0 レジスタ TIS00~TIS02、TIS04 ビット
タイマ出力バッファ	—	• TOm レジスタ TOmn ビット
タイマ出力許可	• TRCOER レジスタ EA、EB、EC、ED ビット	• TOEm レジスタ TOEmn ビット
タイマ出力レベルの制御	• TRCCR1 レジスタ TOA、TOB、TOC、 TOD ビット • TRCIOR0 レジスタ IOA0、IOA1 ビット IOA0、IOA1 ビット IOB0、IOB1 ビット • TRCIOR1 レジスタ IOC0、IOC1 ビット IOD0、IOD1 ビット • TRCCR2 レジスタ POLB、POLC、POLD ビット	• TOLm レジスタ TOLmn ビット

注 1. MASTERmn ビット (n = 2)

注 2. SPLITmn ビット (n = 1, 3)

備考 m : ユニット番号(m = 0, 1)、n : チャンネル番号(n = 0 ~ 3)

3. 本サンプルコードでのタイマ RC の移行方法

本サンプルプログラムでは表 3.1 に示す方法で、R8C/36M グループのタイマ RC の動作を RL78/G14 で実現します。

サンプルプログラムの詳細な内容については、「4. タイマモード(インプットキャプチャ機能)からの移行例」～「5. タイマモード(アウトプットコンペア機能)または PWM モードからの移行例」をご確認ください。

表 3.1 本サンプルプログラムでの R8C/36M グループから RL78/G14 への移行方法

Timer RC in R8C/36M	TAU in RL78/G14
動作モード	動作モード
タイマモード(インプットキャプチャ機能)	入力パルス間隔測定
タイマモード(アウトプットコンペア機能)	PWM 出力
PWM モード	

RL78/G14 の TAU に搭載されている PWM 出力機能を使用することで、R8C/36M のタイマモード(アウトプットコンペア機能)および PWM モードと同様の動作を実現することが可能です。

従って、本アプリケーションノートでは、タイマモード(アウトプットコンペア機能)および PWM モードからの移行については「5. タイマモード(アウトプットコンペア機能)または PWM モードからの移行例」を参照してください。

4. タイマモード(インプットキャプチャ機能)からの移行例

4.1 仕様

R8C/36M でのタイマ RC のタイマモード(インプットキャプチャ機能)を RL78/G14 で対応する場合、タイマ・アレイ・ユニットの入力パルス間隔測定を使用します。

タイマ入力端子(TImn)に入力されるパルス信号の有効エッジでカウントをスタートし、次のパルスの有効エッジでカウント値をキャプチャすることで、入力パルスの間隔を測定します。

表 4.1 に使用する周辺機能と用途を、図 4.1 に動作概要を示します。

表 4.1 使用する周辺機能と用途
(タイマモード(インプットキャプチャ機能)からの移行例)

周辺機能	用途
タイマ・アレイ・ユニット (入力パルス間隔測定)	TImn 入力パルスの間隔を測定する。

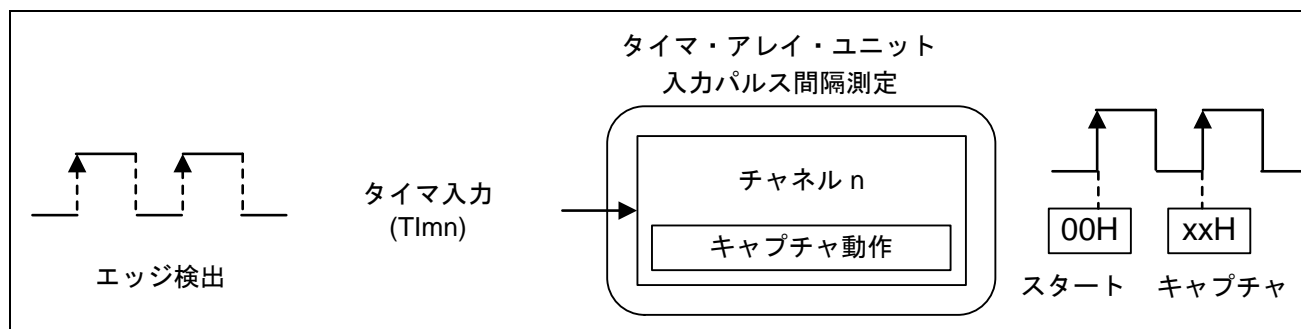


図 4.1 動作概要(タイマモード(インプットキャプチャ機能)からの移行例)

4.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 4.2 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104LEAFB)
動作周波数	- 高速オンチップ・オシレータ・クロック(f_{IH}) : 32 MHz - CPU/周辺ハードウェア・クロック(f_{CLK}) : 32 MHz
動作電圧	5.0 V (2.9 V ~ 5.5 V で動作可能) LVD 動作 (V_{LVD}) : リセット・モード立ち上がり 2.81 V/立下がり 2.75 V
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V5.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V5.2.0.020
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.04.00

4.3 ハードウェア説明

4.3.1 ハードウェア構成例

図 4.2 に本アプリケーションノートで使用するハードウェア構成例を示します。

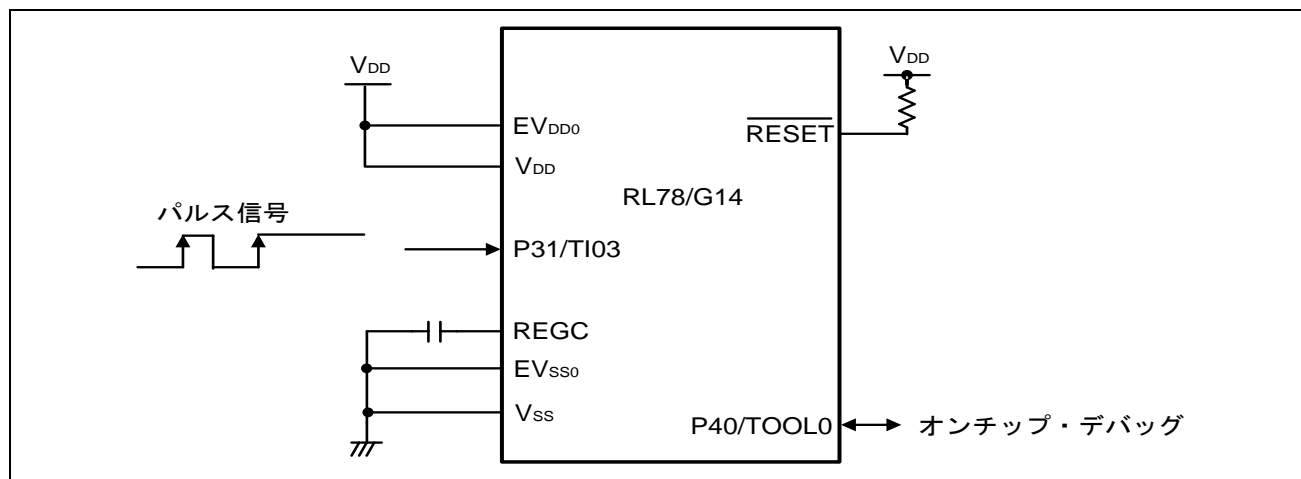


図 4.2 ハードウェア構成例

- 注 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。
- 注 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注 3. V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

4.3.2 使用端子一覧

表 4.3 に使用端子と機能を示します。

表 4.3 使用端子と機能

端子名	入出力	内容
P31/TI03	入力	TAU0 チャンネル 3 ヘパルス信号を入力

4.4 ソフトウェア説明

4.4.1 動作概要

本サンプルコードでは、タイマ入力端子 (TI03) の立ち上がりエッジ (有効エッジ) が検出される毎に、タイマのカウント値をキャプチャし、タイマ入力端子 (TI03) に入力されるパルスの間隔を測定します。キャプチャ完了のタイマ割り込み (INTTM03) 発生時にパルス間隔を計算し、その計算結果を内蔵 RAM に格納します。

表 4.4 に使用する周辺機能と用途を示します。また、図 4.3 にタイマと割り込みの動作概要を示します。

(1) TAU の初期設定を行います。

<設定条件>

パルス入力に P31/TI03 端子を使用します。

TAU0 チャンネル 3 の動作クロックを f_{CLK} に設定します。

TAU0 チャンネル 3 の動作モードをキャプチャ・モードに設定します。

TI03 端子の入力エッジ選択を“立ち上がりエッジ検出”に設定します。

キャプチャ・トリガの設定を“TI03 端子入力の有効エッジを選択”に設定します。

(2) タイマ・チャンネル開始レジスタ 0 (TS0) の TS03 ビットに“1”にセットして、カウント動作許可状態にします。このとき、タイマ・カウンタ・レジスタ (TCR03) は 0000H にクリアされ、カウントを開始します。その後、HALT 状態に移行します。

(3) 有効エッジが検出されると、タイマ・カウンタ・レジスタ (TCR03) の値がタイマ・データ・レジスタ (TDR03) にキャプチャされ、キャプチャ完了のタイマ割り込み (INTTM03) が発生します。さらに、タイマ・カウンタ・レジスタ (TCR03) が 0000H にクリアされ、次の有効エッジの入力を待ちます。1 回目のキャプチャ完了のタイマ割り込み (INTTM03) でキャプチャされた値は無効です。このデータは使用されません。

(4) 2 回目以降のキャプチャ完了のタイマ割り込み (INTTM03) 処理では、タイマ・データ・レジスタ (TDR03) の値 (パルス幅) を内蔵 RAM に格納します。

表 4.4 使用する周辺機能と用途

周辺機能	用途
タイマ・アレイ・ユニット(チャンネル 3)	タイマ入力端子(TI03)の入力信号の幅を測定します

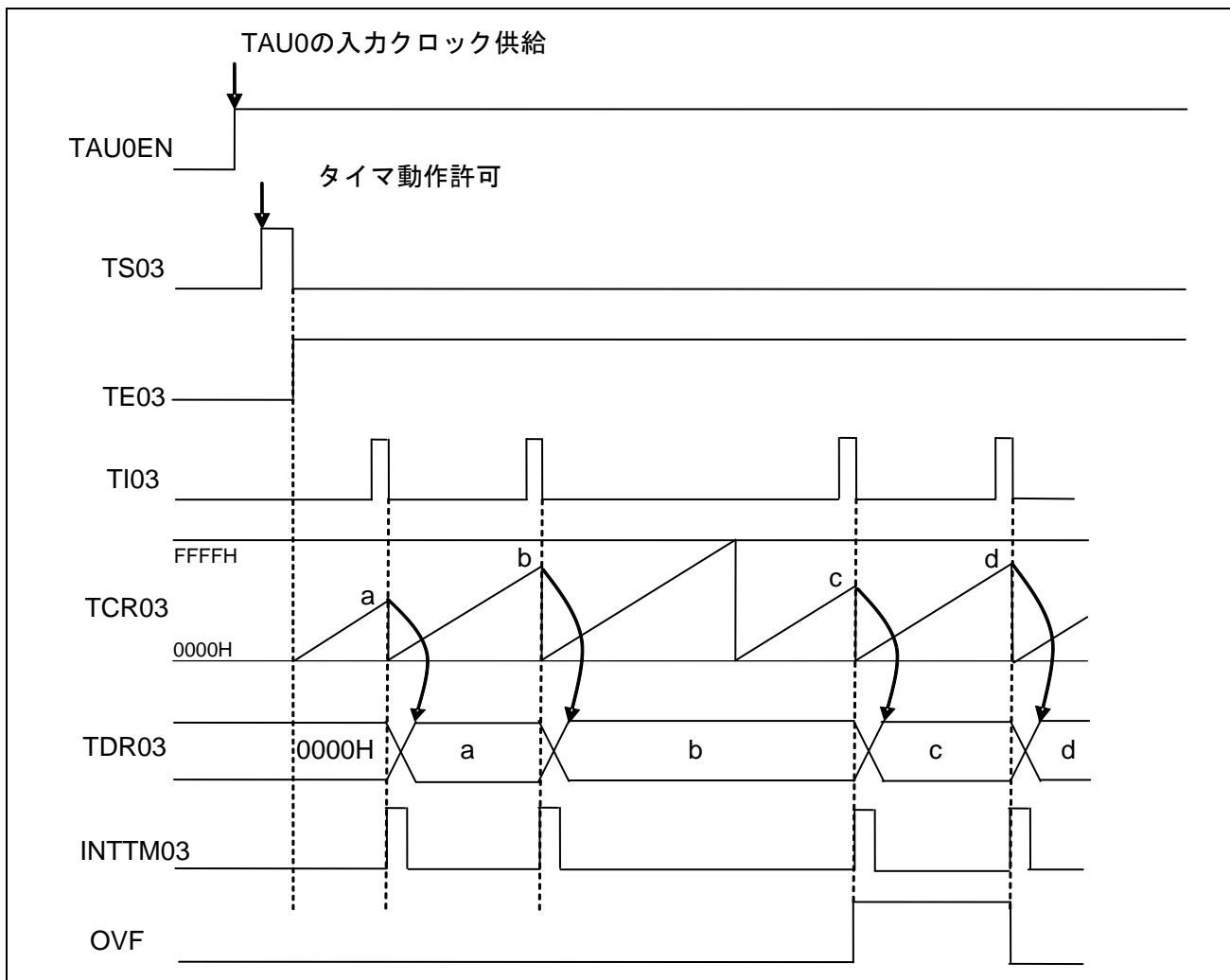


図 4.3 タイマと割り込みの動作概要

4.4.2 オプション・バイトの設定一覧

表 4.5 にオプション・バイト設定を示します。

表 4.5 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり 2.81 V/立下がり 2.75 V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32 MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

4.4.3 定数一覧

表 4.6 にサンプルコードで使用する定数を示します。

表 4.6 サンプルコードで使用する定数

定数名	設定値	内容
_0001_TAU_OVERFLOW_OCCURS	0x0001U	オーバフローの発生を検出

4.4.4 変数一覧

表 4.7 にグローバル変数を示します。

表 4.7 グローバル変数

型	変数名	内容	使用関数
volatile uint32_t	g_tau0_ch3_width	パルス間隔測定値を格納	r_tau0_channel3_interrupt()

4.4.5 関数一覧

表 4.8 に関数を示します。

表 4.8 関数

関数名	概要
R_TAU0_Channel3_Start()	TAU0 チャンネル 3 の動作開始設定処理
r_tau0_channel3_interrupt()	INTTM03 割込み処理

4.4.6 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_TAU0_Channel3_Start()

概要	TAU0 チャンネル 3 の動作開始設定処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TAU0_Channel3_Start(void)
説明	TAU0 チャンネル 3 の割り込みマスクを解除して、カウント動作開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] r_tau0_channel3_interrupt()

概要	INTTM00 割込み処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	static void __near r_tau0_channel3_interrupt(void)
説明	パルス間隔の測定値を RAM へ格納します。
引数	なし
リターン値	なし
備考	なし

4.4.7 フローチャート

4.4.7.1 全体フローチャート

図 4.4 に本アプリケーションノートの全体フローを示します。

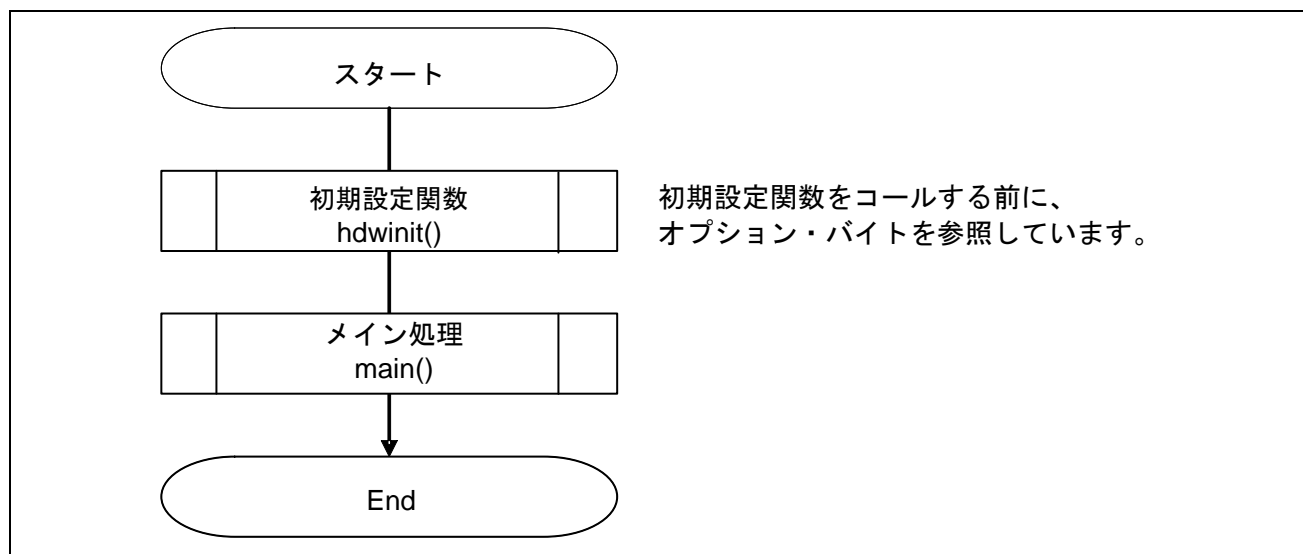


図 4.4 全体フロー

4.4.7.2 初期設定関数

図 4.5 に初期設定関数のフローチャートを示します。

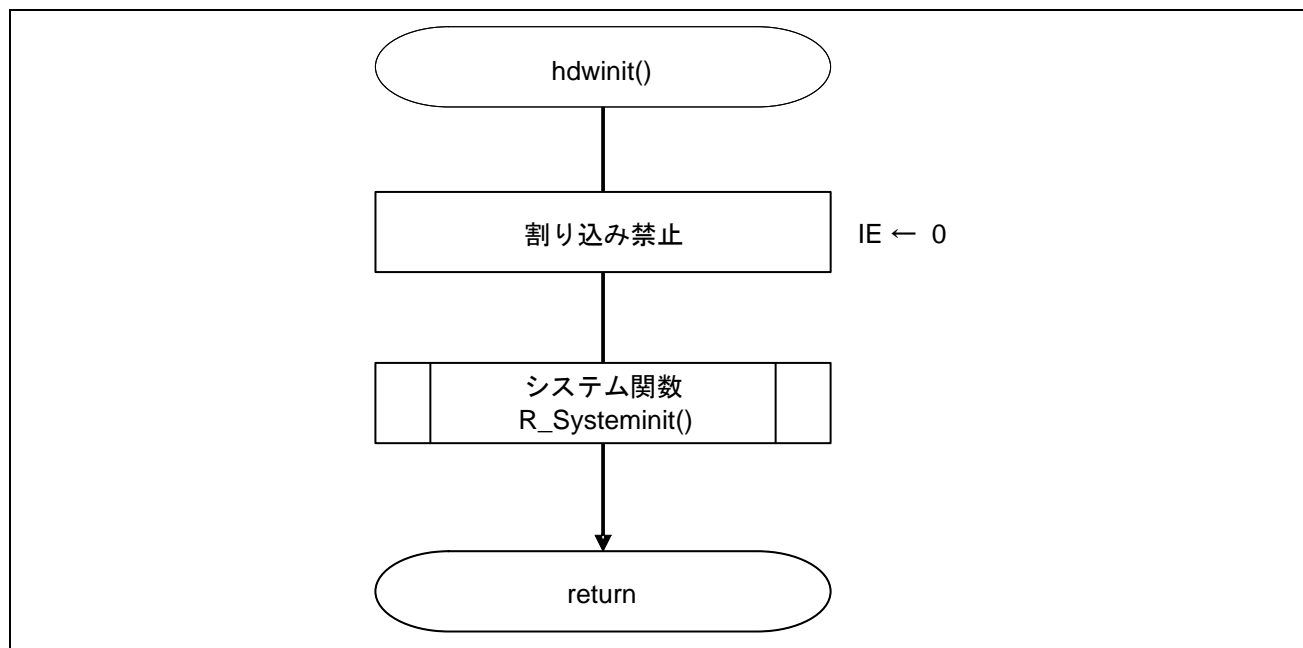


図 4.5 初期設定関数

4.4.7.3 システム関数

図 4.6 にシステム関数のフローチャートを示します。

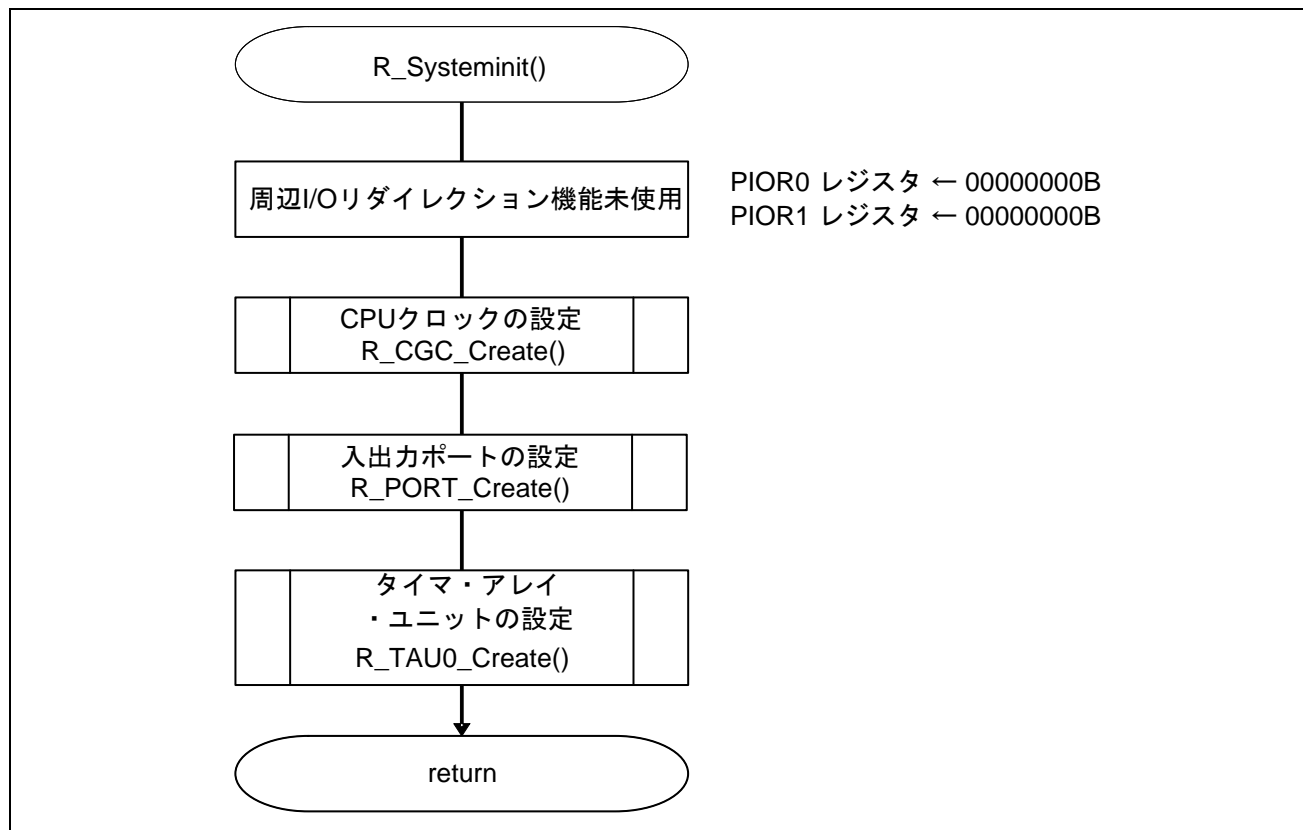


図 4.6 システム関数

4.4.7.4 CPU クロックの設定

図 4.7 に CPU クロックの設定のフローチャートを示します。

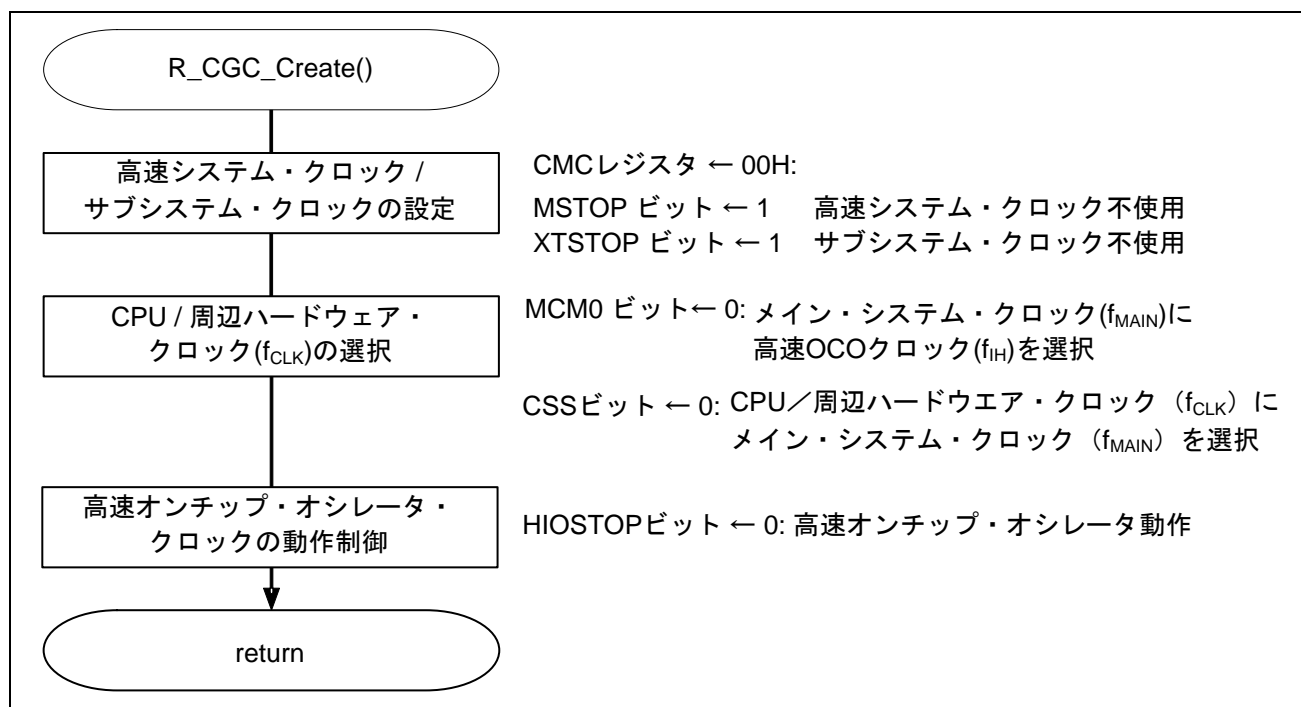


図 4.7 CPU クロックの設定

4.4.7.5 入出力ポートの設定

図 4.8 に入出力ポートの設定のフローチャートを示します。

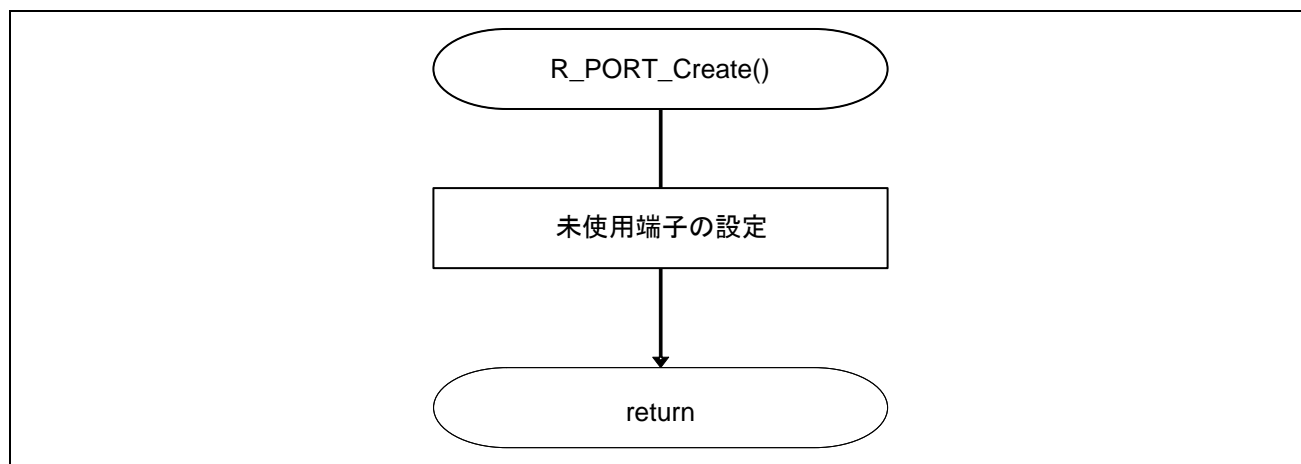


図 4.8 入出力ポートの設定

注意. 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。
 また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

4.4.7.6 タイマ・アレイ・ユニットの設定

図 4.9 にタイマ・アレイ・ユニットの設定のフローチャートを示します。

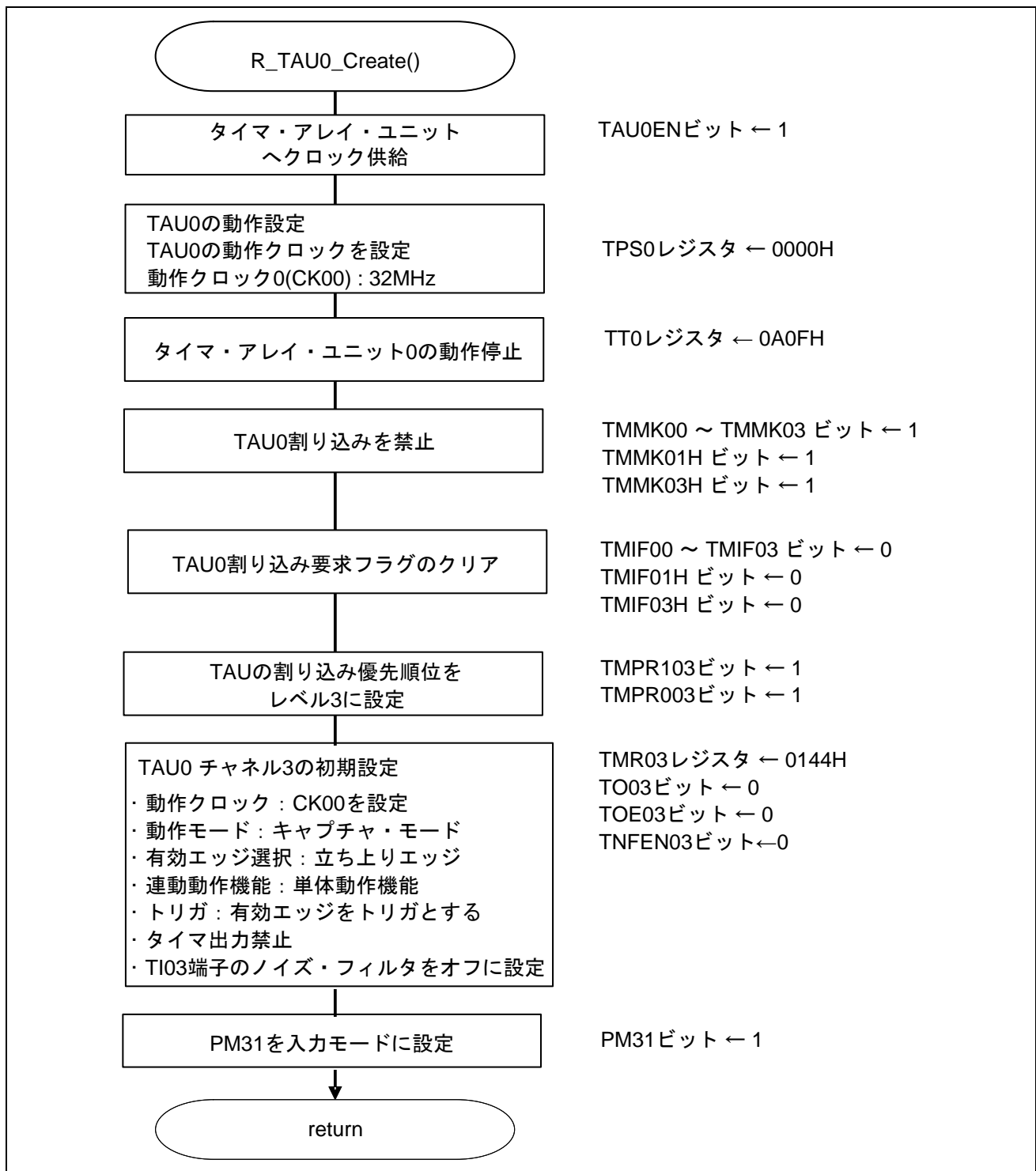


図 4.9 タイマ・アレイ・ユニットの設定

タイマ・アレイ・ユニット 0 へのクロック供給開始

- 周辺イネーブル・レジスタ 0 (PER0)
タイマ・アレイ・ユニット 0 へクロック供給

略号：PER0

7	6	5	4	3	2	1	0
RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
X	X	X	X	X	X	X	1

ビット 0

TAU0EN	タイマ・アレイ・ユニット 0 の入カクロック供給の制御
0	入カクロック供給停止
1	入カクロック供給

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ・クロック周波数の設定

- タイマ・クロック選択レジスタ 0 (TPS0)
タイマ・アレイ・ユニット 0 の動作クロックを選択

略号：TPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	PRS 031	PRS 030	0	0	PRS 021	PRS 020	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
0	0	x	x	0	0	x	x	x	x	x	x	0	0	0	0

ビット 3-0

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック(CK00)の選択					
				f _{CLK}	f _{CLK} = 2 MHz	f _{CLK} = 4 MHz	f _{CLK} = 8 MHz	f _{CLK} = 20 MHz	f _{CLK} = 32 MHz
0	0	0	0	f _{CLK}	2 MHz	4 MHz	8 MHz	20 MHz	32 MHz
0	0	0	1	f _{CLK} /2	1 MHz	2 MHz	4 MHz	10 MHz	16 MHz
0	0	1	0	f _{CLK} /2 ²	500 kHz	1 MHz	2 MHz	5 MHz	8 MHz
0	0	1	1	f _{CLK} /2 ³	250 kHz	500 kHz	1 MHz	2.5 MHz	4 MHz
0	1	0	0	f _{CLK} /2 ⁴	125 kHz	250 kHz	500 kHz	1.25 MHz	2 MHz
0	1	0	1	f _{CLK} /2 ⁵	62.5 kHz	125 kHz	250 kHz	625 kHz	1 MHz
0	1	1	0	f _{CLK} /2 ⁶	31.3 kHz	62.5 kHz	125 kHz	313 kHz	500 kHz
0	1	1	1	f _{CLK} /2 ⁷	15.6 kHz	31.3 kHz	62.5 kHz	156 kHz	250 kHz
1	0	0	0	f _{CLK} /2 ⁸	7.81 kHz	15.6 kHz	31.3 kHz	78.1 kHz	125 kHz
1	0	0	1	f _{CLK} /2 ⁹	3.91 kHz	7.81 kHz	15.6 kHz	39.1 kHz	62.5 kHz
1	0	1	0	f _{CLK} /2 ¹⁰	1.95 kHz	3.91 kHz	7.81 kHz	19.5 kHz	31.25 kHz
1	0	1	1	f _{CLK} /2 ¹¹	977 Hz	1.95 kHz	3.91 kHz	9.77 kHz	15.6 kHz
1	1	0	0	f _{CLK} /2 ¹²	488 Hz	977 Hz	1.95 kHz	4.88 kHz	7.81 kHz
1	1	0	1	f _{CLK} /2 ¹³	244 Hz	488 Hz	977 Hz	2.44 kHz	3.91 kHz
1	1	1	0	f _{CLK} /2 ¹⁴	122 Hz	244 Hz	488 Hz	1.22 kHz	1.95 kHz
1	1	1	1	f _{CLK} /2 ¹⁵	61.0 Hz	122 Hz	244 Hz	610 Hz	977 Hz

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル3の動作モードの設定

- タイマ・モード・レジスタ 03 (TMR03)
動作モードの選択、ソフトウェア・トリガ・スタート、動作クロックの選択

略号：TMR03

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS031	CKS030	0	CCS03	SPLIT03	STS032	STS031	STS030	CIS031	CIS030	0	0	MD033	MD032	MD031	MD030
0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0

ビット 15 - 14

CKS031	CKS030	チャンネル3の動作クロック(f_{MCK})の選択
0	0	タイマ・クロック選択レジスタ 0 (TPS0)で設定した動作クロック CK00
0	1	タイマ・クロック選択レジスタ 0 (TPS0)で設定した動作クロック CK02
1	0	タイマ・クロック選択レジスタ 0 (TPS0)で設定した動作クロック CK01
1	1	タイマ・クロック選択レジスタ 0 (TPS0)で設定した動作クロック CK03

ビット 12

CCS03	チャンネル3のカウント・クロック(f_{TCLK})の選択
0	CKS030、CKS031 ビットで指定した動作クロック f_{MCK}
1	TI03 端子からの入力信号の有効エッジ

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

略号：TMR03

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS031	CKS030	0	CCS03	SPLIT03	STS032	STS031	STS030	CIS031	CIS030	0	0	MD033	MD032	MD031	MD030
0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0

ビット 11

SPLIT03	チャンネル 3 の 8 ビット・タイマ/16 ビット・タイマ動作の選択
0	16 ビット・タイマとして動作 (単独チャンネル動作機能, または複数チャンネル連動動作機能でスレーブ・チャンネルとして動作)
1	8 ビット・タイマとして動作

ビット 10 - 8

STS032	STS031	STS030	チャンネル 3 のスタート・トリガ, キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI03 端子入力の有効エッジを, スタート・トリガ, キャプチャ・トリガの両方に使用
0	1	0	TI03 端子入力の両エッジを, スタート・トリガと キャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (複数チャンネル連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

ビット 7, 6

CIS031	CIS030	TI03 端子の有効エッジ選択
0	0	立ち下がりエッジ
0	1	立ち上がりエッジ
1	0	両エッジ(ロウ・レベル幅測定時) スタート・トリガ: 立ち下がりエッジ, キャプチャ・トリガ: 立ち上がりエッジ
1	1	両エッジ(ハイ・レベル幅測定時) スタート・トリガ: 立ち上がりエッジ, キャプチャ・トリガ: 立ち下がりエッジ

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

略号：TMR03

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS031	CKS030	0	CCS03	SPLIT03	STS032	STS031	STS030	CIS031	CIS030	0	0	MD033	MD032	MD031	MD030
0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0

ビット 3-0

MD033	MD032	MD031	MD030	チャンネル 3 の動作モードの設定	対応する機能	TCR のカウント動作
0	0	0	1/0	インターバル・タイマ・モード	インターバル・タイマ／方形波出力／分周器機能／PWM 出力(マスタ)	ダウン・カウント
0	1	0	1/0	キャプチャ・モード	入力パルス間隔測定	アップ・カウント
0	1	1	0	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウント
1	0	0	1/0	ワンカウント・モード	ディレイ・カウンタ／ワンショット・パルス出力／PWM 出力(スレーブ)	ダウン・カウント
1	1	0	0	キャプチャ&ワンカウント・モード	入力信号のハイ／ロウ・レベル幅測定	アップ・カウント
上記以外				設定禁止		

各モードの動作は、MD030 ビットによって変わります(下表を参照)。

動作モード(MD033-MD031 で設定 (上表参照))	MD030	カウント・スタートと割り込みの設定
<ul style="list-style-type: none"> インターバル・タイマ・モード (0, 0, 0) キャプチャ・モード (0, 1, 0) 	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
	1	カウント開始時にタイマ割り込みを発生する(タイマ出力も変化させる)。
<ul style="list-style-type: none"> イベント・カウンタ・モード (0, 1, 1) 	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
<ul style="list-style-type: none"> ワンカウント・モード (1, 0, 0) 	0	カウント動作中のスタート・トリガは無効とする。その際に割り込みは発生しない。
	1	カウント動作中のスタート・トリガを有効とする。その際に割り込みは発生しない。
<ul style="list-style-type: none"> キャプチャ&ワンカウント・モード (1, 1, 0) 	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。カウント動作中のスタート・トリガは無効とする。その際に割り込みは発生しない。
上記以外		設定禁止

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ出力端子の出力値設定

- タイマ出力レジスタ 0 (TO0)
チャンネル 3 のタイマ出力端子の出力値を設定します。

略号：TO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TO03	TO02	TO01	TO00
0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x

ビット 3

TO03	チャンネル 3 のタイマ出力
0	タイマ出力値が"0"
1	タイマ出力値が"1"

タイマ出力許可設定

- タイマ出力許可レジスタ 0 (TOE0)
チャンネル 3 のタイマ出力許可/禁止を設定します。

略号：TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOE03	TOE02	TOE01	TOE00
0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x

ビット 3

TOE03	チャンネル 3 のタイマ出力許可/禁止
0	タイマの出力を禁止 タイマ動作を TO03 ビットに反映せず、出力を固定します。 TO03 ビットへの書き込みが可能となり、 TO03 ビットに設定したレベルが TO03 端子から出力されます。
1	タイマの出力を許可 タイマ動作を TO03 ビットに反映し、出力波形を生成します。 TO03 ビットへの書き込みは無視されます。

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

4.4.7.7 メイン処理

図 4.10 にメイン処理のフローチャートを示します。

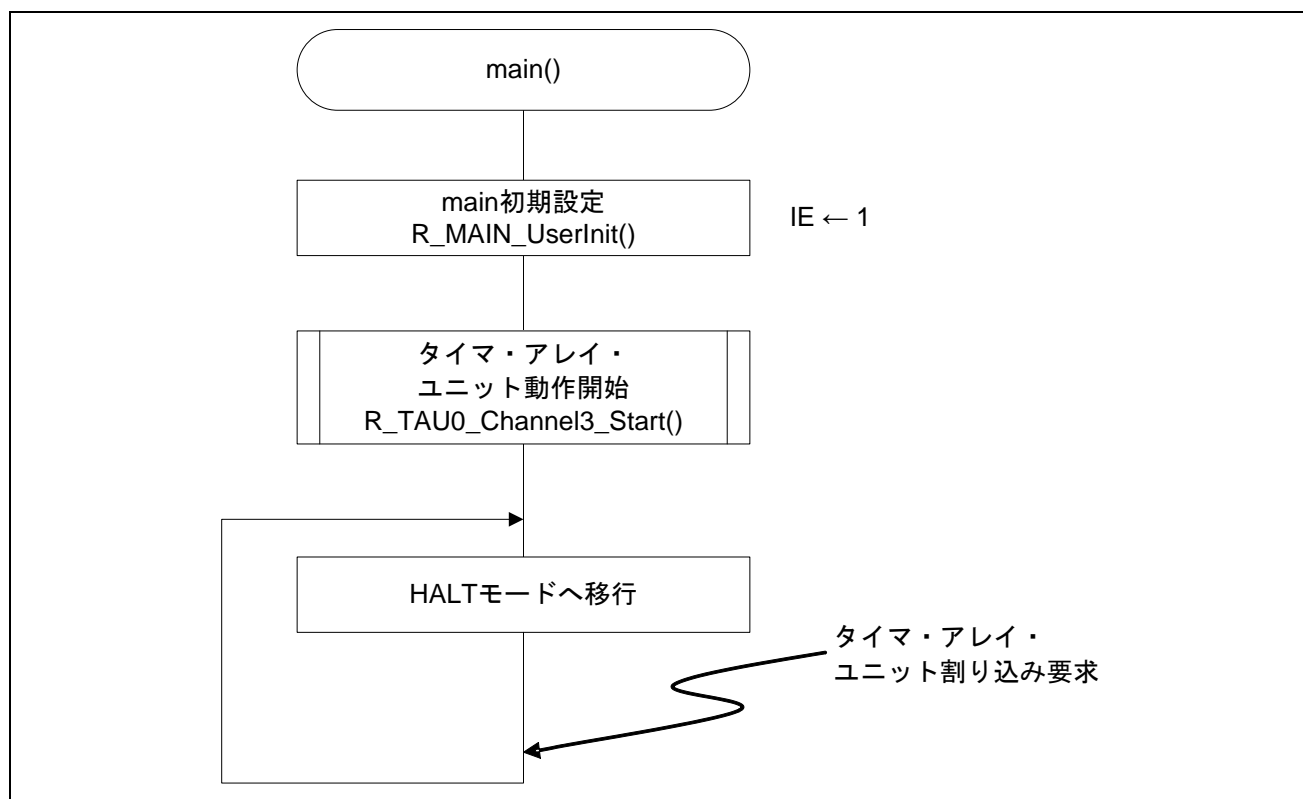


図 4.10 メイン処理

4.4.7.8 タイマ・アレイ・ユニット動作開始

図 4.11 にタイマ・アレイ・ユニット動作開始のフローチャートを示します。

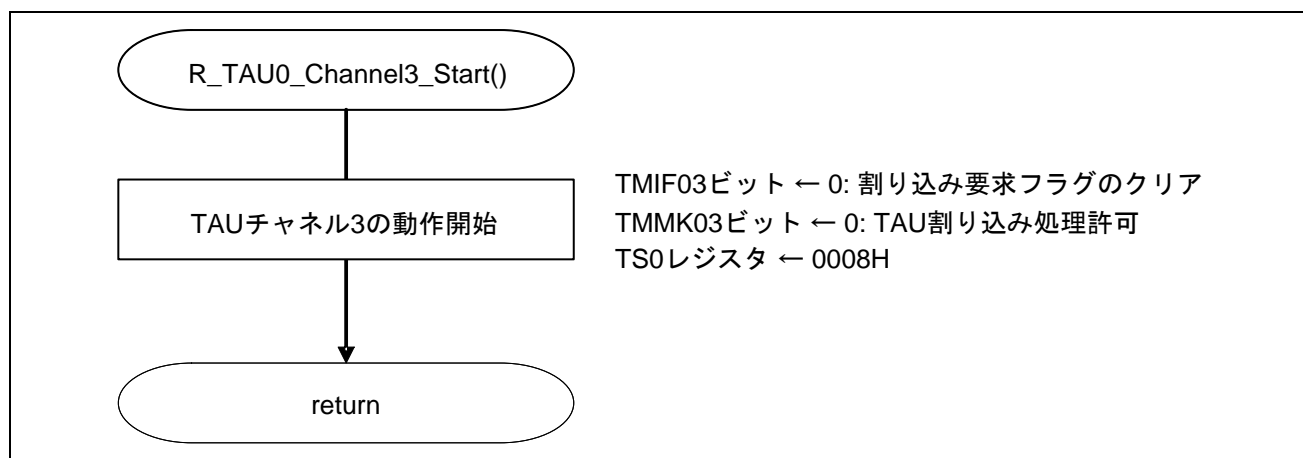


図 4.11 タイマ・アレイ・ユニット動作開始

タイマ割り込みの設定

- 割り込み要求フラグ・レジスタ (IF1L)
割り込み要求フラグのクリア
- 割り込みマスク・フラグ・レジスタ (MK1L)
割り込み処理を許可に設定します。

略号：IF1L

7	6	5	4	3	2	1	0
TMIF03	TMIF02	TMIF01	TMIF00	IICAIF0	SREIF1 TMIF03H	SRIF1 CSIF11 IICIF11	STIF1 CSIF10 IICIF10
0	X	X	X	X	X	X	X

ビット7

TMIF03	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK1L

7	6	5	4	3	2	1	0
TMMK03	TMMK02	TMMK01	TMMK00	IICAMK0	SREMK1 TMMK03H	SRMK1 CSIMK11 IICMK11	STMK1 CSIMK10 IICMK10
0	X	X	X	X	X	X	X

ビット7

TMMK03	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ動作許可設定

- タイマ・チャンネル開始レジスタ 0 (TS0)
チャンネル 3 のカウント動作開始設定

略号：TS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TSH03	0	TSH01	0	0	0	0	0	TS03	TS02	TS01	TS00
0	0	0	0	x	0	x	0	0	0	0	0	1	x	x	x

ビット 3

TS03	チャンネル 3 の動作許可(スタート)トリガ
0	トリガ動作しない
1	TE03 ビットを 1 にセットし、カウント動作許可状態になる。 カウント動作許可状態における TCR03 レジスタのカウント動作開始は、各動作モードにより異なります。

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

4.4.7.9 INTTM03 割り込み処理

図 4.12 に INTTM03 割り込み処理のフローチャートを示します。

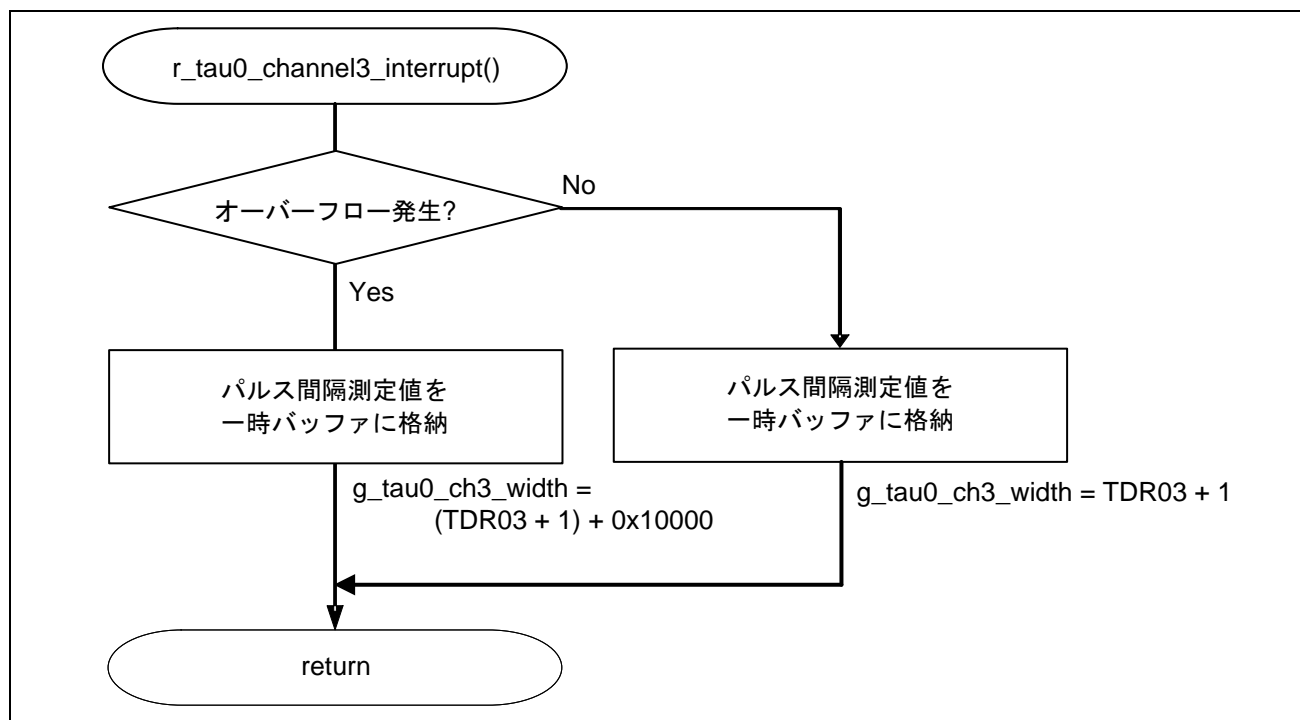


図 4.12 INTTM03 割り込み処理

5. タイマモード(アウトプットコンペア機能)または PWM モードからの移行例

5.1 仕様

R8C/36M でのタイマ RC のタイマモード(アウトプットコンペア機能)または PWM モードを RL78/G14 で対応する場合、タイマ・アレイ・ユニットの PWM 出力を使用します。

タイマ・アレイ・ユニットの 2 チャンネルをセットで使用し、周期とデューティ比を任意に設定できるパルスを生成します。

表 5.1 に使用する周辺機能と用途を、図 5.1 に動作概要を示します。

表 5.1 使用する周辺機能と用途
(タイマモード(アウトプットコンペア機能)または PWM モードからの移行例)

周辺機能	用途
タイマ・アレイ・ユニット (PWM (Pulse Width Modulation) 出力)	任意の周期およびデューティ比のパルスを生成する。

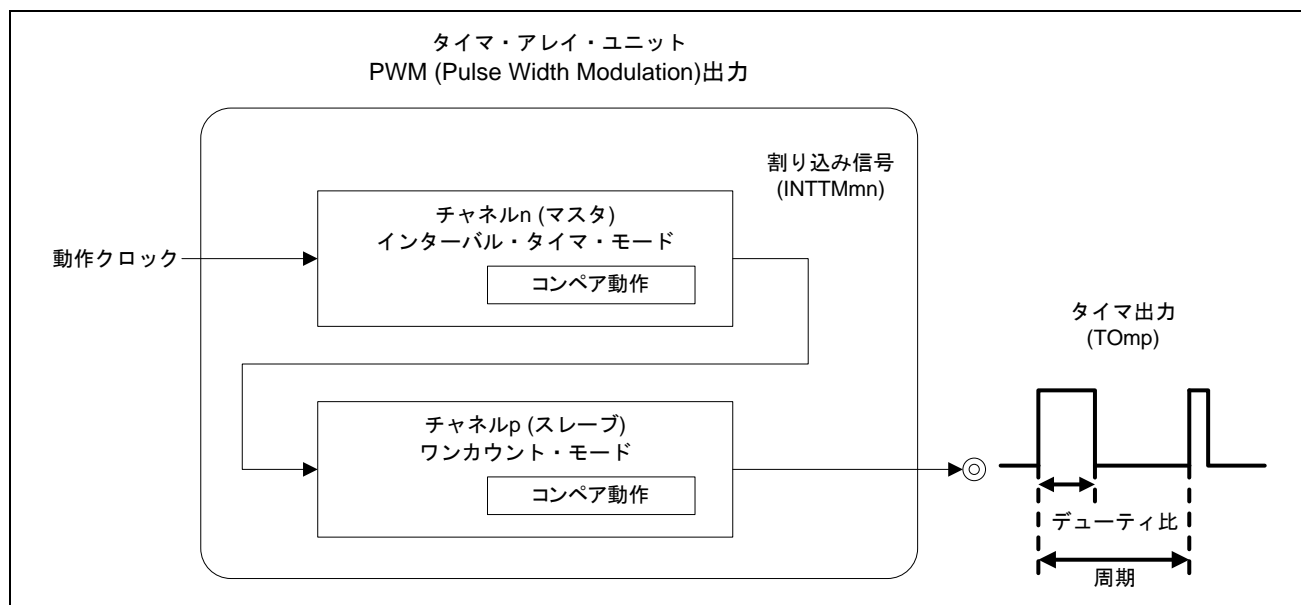


図 5.1 動作概要(タイマモード(アウトプットコンペア機能)または PWM モードからの移行例)

5.2 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 5.2 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104LEAFB)
動作周波数	- 高速オンチップ・オシレータ・クロック(f_{IH}) : 32 MHz - CPU/周辺ハードウェア・クロック(f_{CLK}) : 32 MHz
動作電圧	5.0 V (2.9 V ~ 5.5 V で動作可能) LVD 動作 (V_{LVD}) : リセット・モード立ち上がり 2.81 V/立下がり 2.75 V
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V5.00.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.04.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V5.2.0.020
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.04.00

5.3 ハードウェア説明

5.3.1 ハードウェア構成例

図 5.2 に本アプリケーションノートで使用するハードウェア構成例を示します。

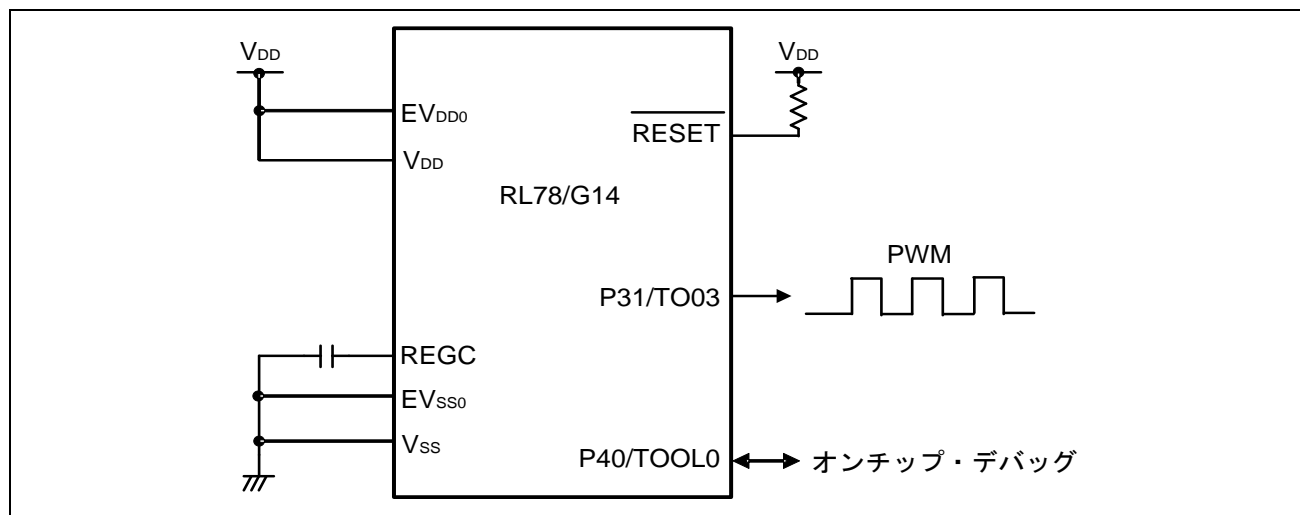


図 5.2 ハードウェア構成例

- 注 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。
入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。
- 注 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、
 EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注 3. V_{DD} は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

5.3.2 使用端子一覧

表 5.3 に使用端子と機能を示します。

表 5.3 使用端子と機能

端子名	入出力	内容
P31/TO03	出力	PWM 出力

5.4 ソフトウェア説明

5.4.1 動作概要

本サンプルコードでは、TAU0 のチャンネル 0 とチャンネル 3 を連動動作させることで PWM 機能に設定し、P31/TO03 から PWM 出力を行います。

TO03 はデューティ比 50% の PWM 出力を行います。

表 5.4 に使用する周辺機能と用途を示します。また、図 5.3 にタイマと割り込みの動作概要を示します。

(1) TAU の初期設定を行います。

<設定条件>

P31/TO03 端子を PWM 出力に設定します。

TAU0 のチャンネル 0 を 2ms 周期のインターバル・タイマ・モードとして動作させます。

TAU0 のチャンネル 3 をワンカウント・モードとして動作させます。

PWM 出力のデューティ比の初期値は、50% に設定します。

(2) TAU0 のチャンネル 0 とチャンネル 3 の動作許可トリガ・ビットを同時に “1” に設定することで動作を開始します。HALT 命令を実行して、チャンネル 0 のタイマ割り込み (INTTM00) を待ちます。

(3) マスタチャンネル(チャンネル 0)のカウンタが 0000H に達すると、TDR00 レジスタの値が再び TCR00 レジスタにロードされ、カウンタがダウン・カウントします。同時に、PWM 出力(TO03)はアクティブレベル("H"レベル)になります。

(4) マスタ・チャンネル(チャンネル 0)を開始トリガとして使用し、TCR03 レジスタは TDR03 レジスタの値をロードして、カウンタは 0000H までカウントダウンします。スレーブ・チャンネル(チャンネル 3)のカウンタが 0000H に達すると、(マスタ・チャンネルからの)次の開始トリガが発生するまで待機します。同時に、PWM 出力(TO03)は非アクティブレベル("L"レベル)になります。

(5) 上記(3)、(4)の操作を繰り返します。

表 5.4 使用する周辺機能と用途

周辺機能	用途
タイマ・アレイ・ユニット 0	TO03 端子出力を反転させる PWM 出力制御を行います。

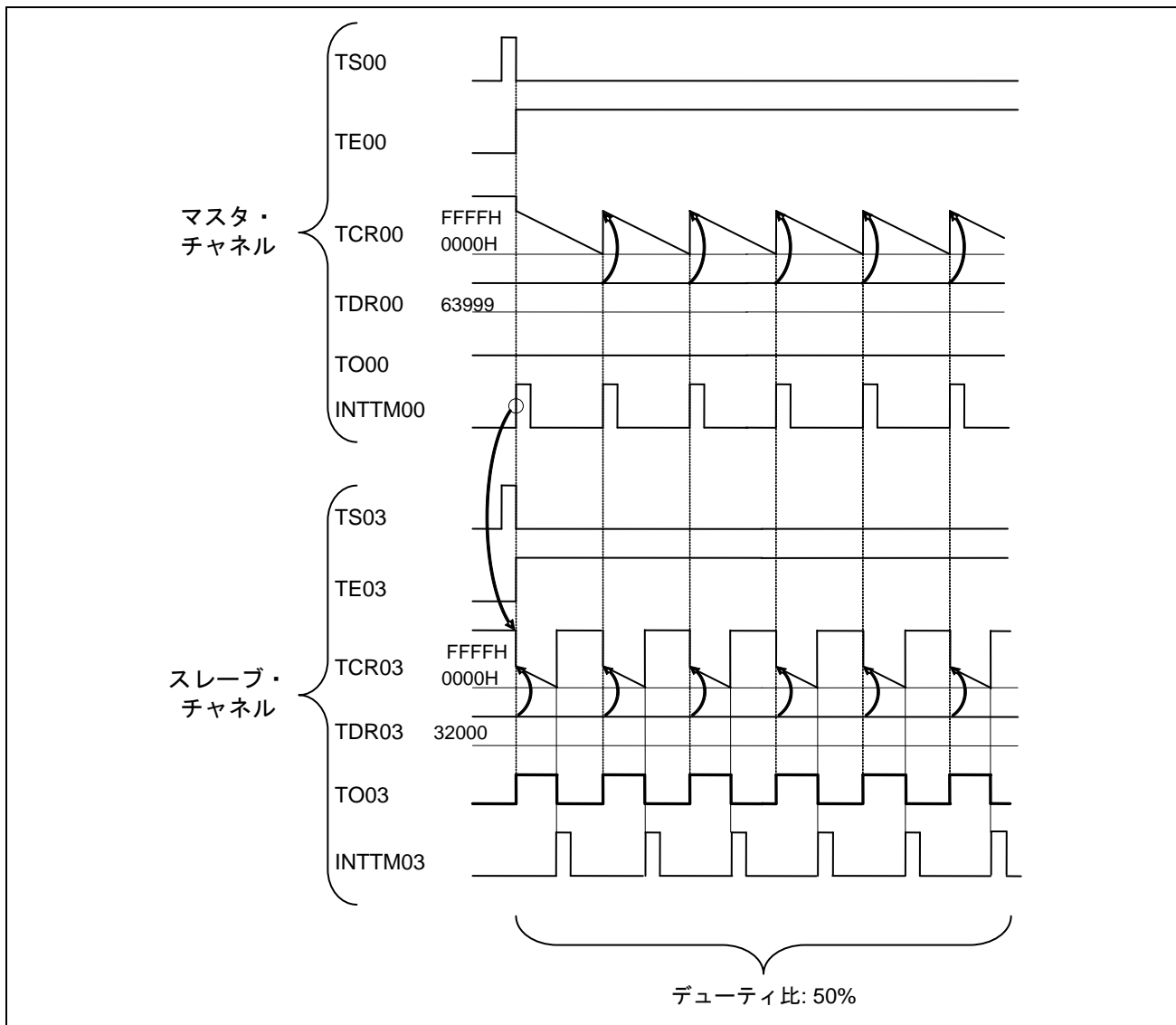


図 5.3 タイマと割り込みの動作概要

5.4.2 オプション・バイトの設定一覧

表 5.5 にオプション・バイト設定を示します。

表 5.5 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり 2.81 V/立下がり 2.75 V
000C2H/010C2H	11101000B	HS モード 高速オンチップ・オシレータ・クロック 周波数：32 MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

5.4.3 関数一覧

表 5.6 に関数を示します。

表 5.6 関数

関数名	概要
R_TAU0_Channel0_Start	TAU0 チャンネル 0 の動作開始設定処理

5.4.4 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_TAU0_Channel0_Start

概要	TAU0 チャンネル 0 の動作開始設定処理
ヘッダ	r_cg_macrodriver.h r_cg_timer.h r_cg_userdefine.h
宣言	void R_TAU0_Channel0_Start(void)
説明	TAU0 チャンネル 0 の割り込みマスクを解除して、カウント動作開始します。
引数	なし
リターン値	なし
備考	なし

5.4.5 フローチャート

5.4.5.1 全体フローチャート

図 5.4 に本アプリケーションノートの全体フローを示します。

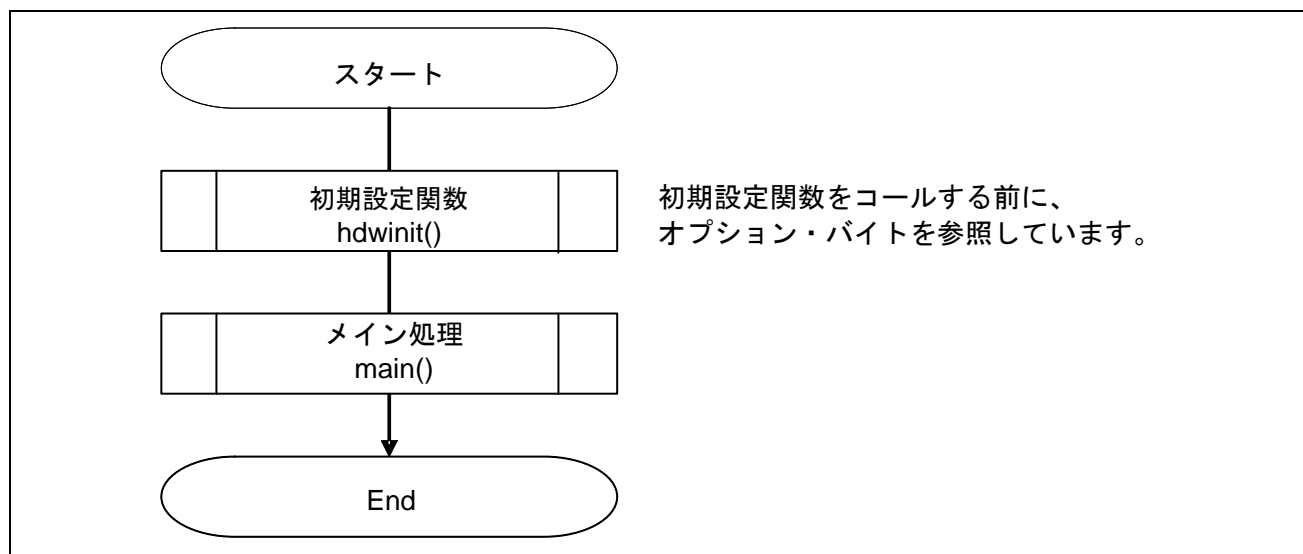


図 5.4 全体フロー

5.4.5.2 初期設定

図 5.5 に初期設定のフローチャートを示します。

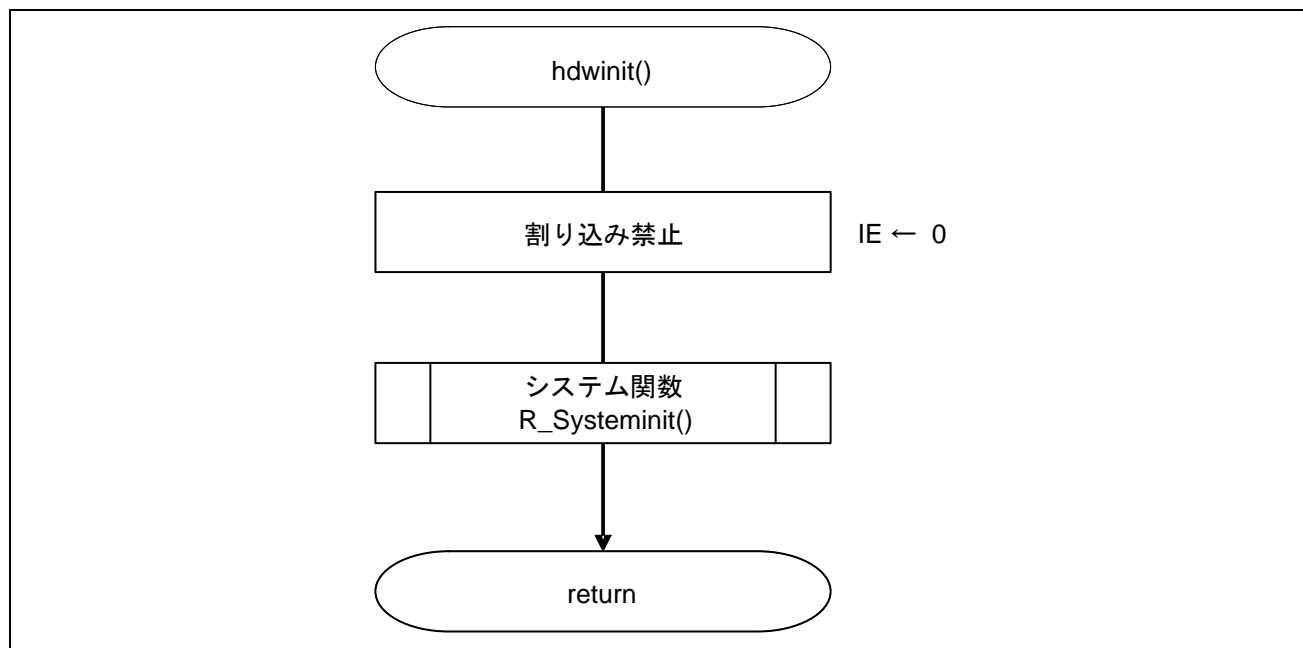


図 5.5 初期設定

5.4.5.3 システム関数

図 5.6 にシステム関数のフローチャートを示します。

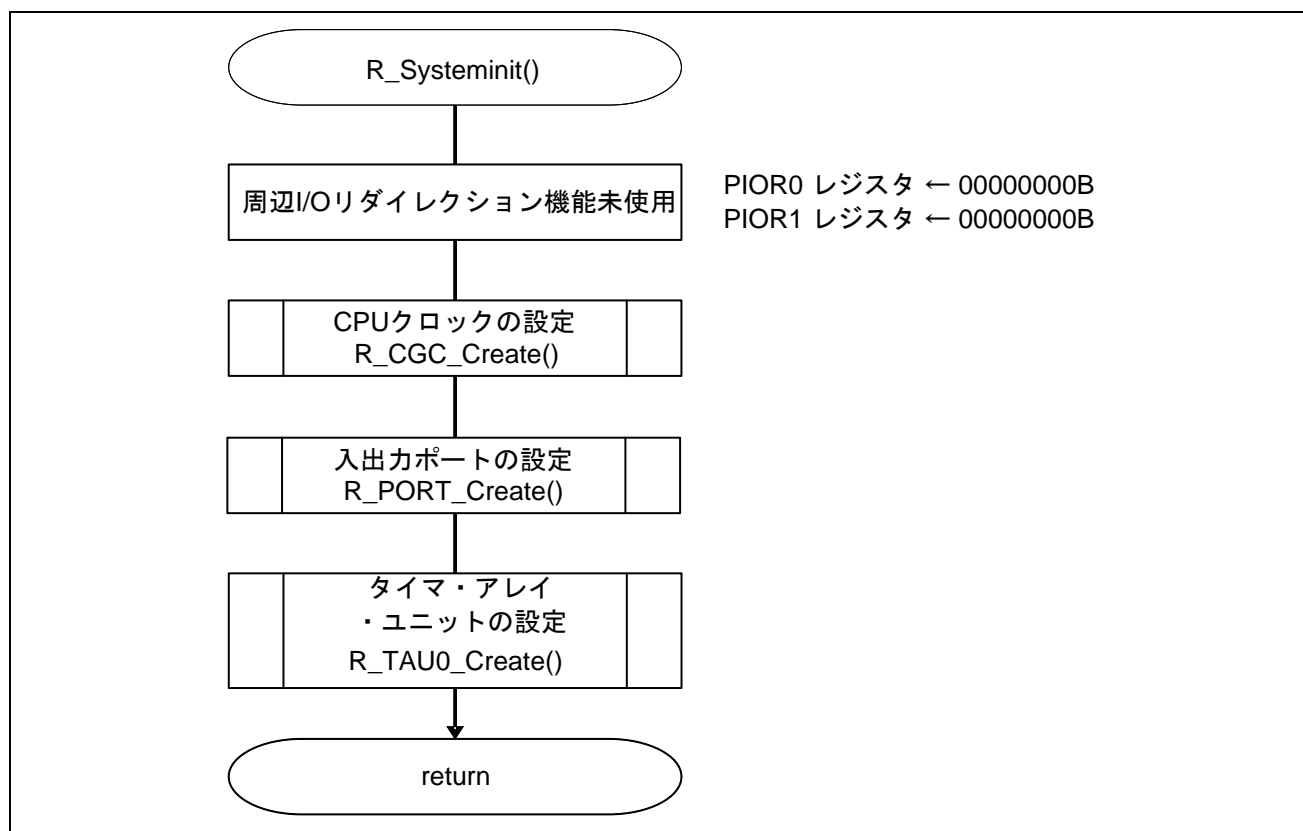


図 5.6 システム関数

5.4.5.4 CPU クロックの設定

図 5.7 に CPU クロックの設定のフローチャートを示します。

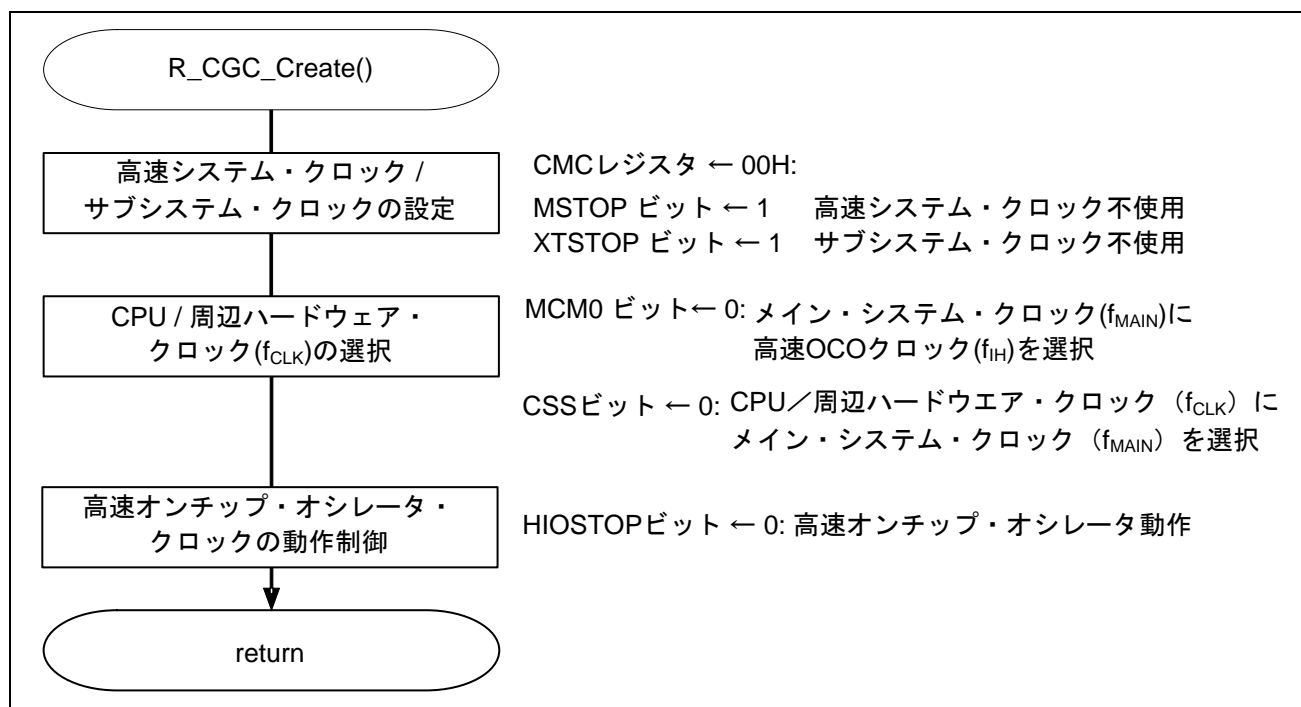


図 5.7 CPU クロックの設定

5.4.5.5 入出力ポート設定

図 5.8 に入出力ポートの設定のフローチャートを示します。

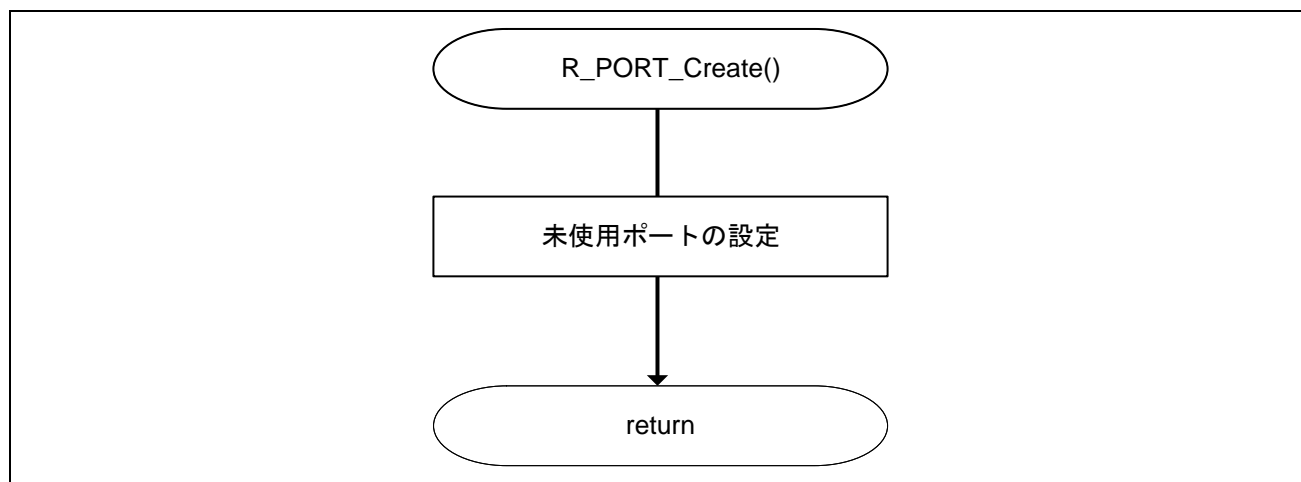


図 5.8 入出力ポートの設定

注意. 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。
また、未使用の入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい。

5.4.5.6 タイマ・アレイ・ユニットの設定

図 5.9 および図 5.10 にタイマ・アレイ・ユニットの設定のフローチャートを示します。

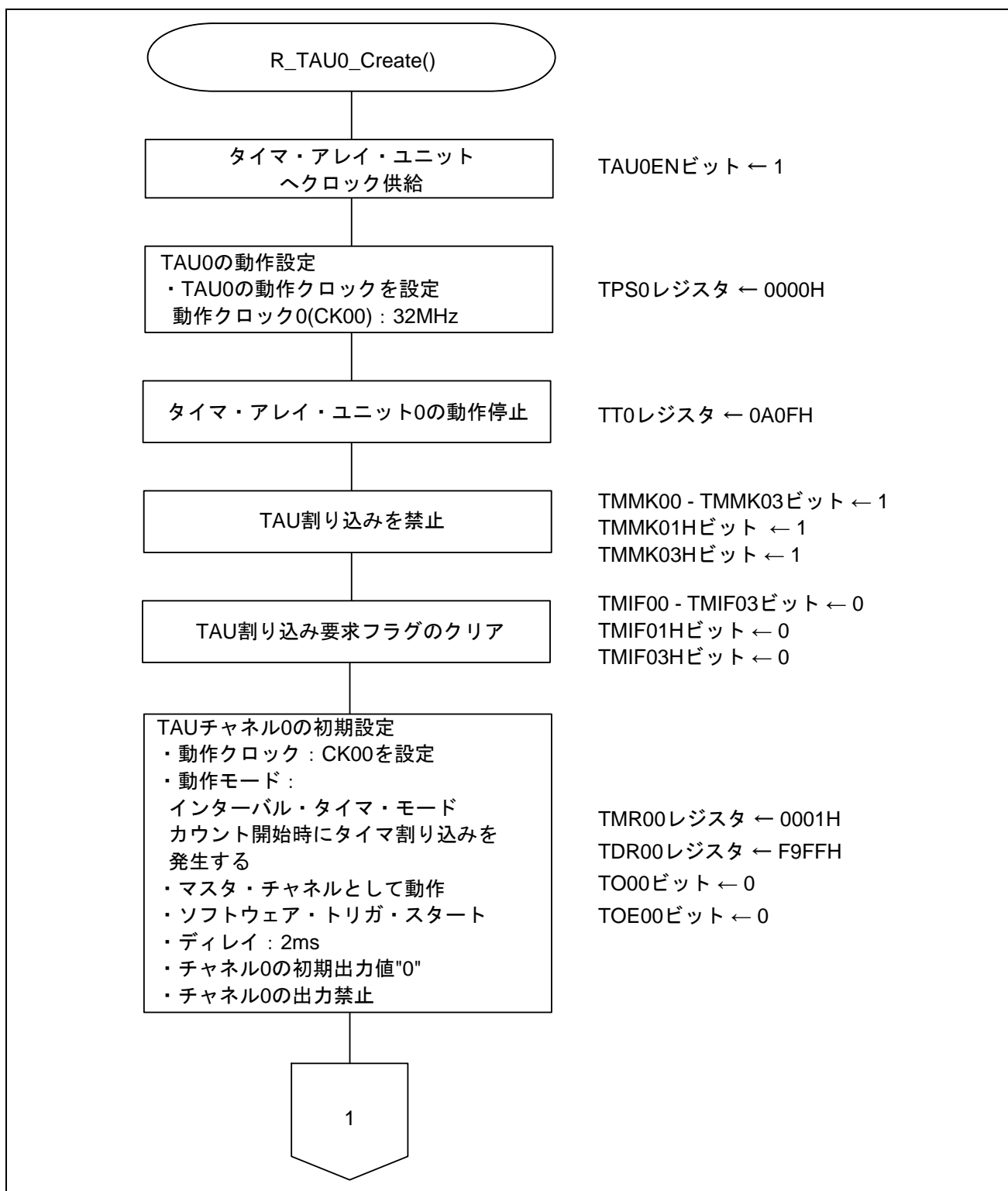


図 5.9 タイマ・アレイ・ユニットの設定 (1/2)

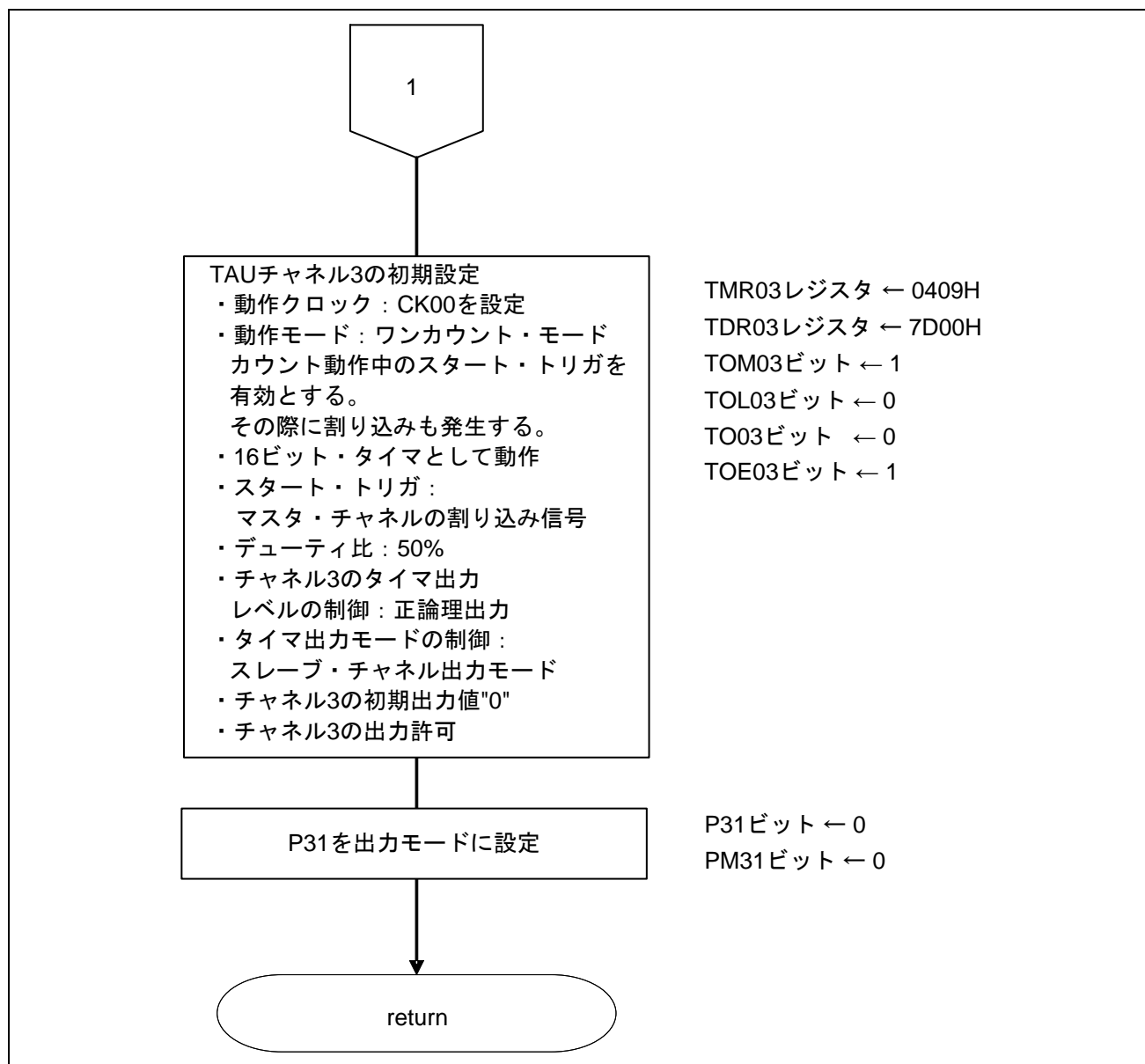


図 5.10 タイマ・アレイ・ユニットの設定 (2/2)

タイマ・アレイ・ユニット 0 へのクロック供給開始

- 周辺イネーブル・レジスタ 0 (PER0)
タイマ・アレイ・ユニット 0 へクロック供給

略号：PER0

7	6	5	4	3	2	1	0
RTCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
X	X	X	X	X	X	X	1

ビット 0

TAU0EN	タイマ・アレイ・ユニット 0 の入力クロック供給の制御
0	入力クロック供給停止
1	入力クロック供給

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ・クロック周波数の設定

- タイマ・クロック選択レジスタ 0 (TPS0)
タイマ・アレイ・ユニット 0 の動作クロックを選択

略号：TPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	PRS 031	PRS 030	0	0	PRS 021	PRS 020	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
0	0	x	x	0	0	x	x	x	x	x	x	0	0	0	0

ビット 3-0

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック(CK00)の選択					
				f _{CLK}	f _{CLK} = 2 MHz	f _{CLK} = 4 MHz	f _{CLK} = 8 MHz	f _{CLK} = 20 MHz	f _{CLK} = 32 MHz
0	0	0	0	f _{CLK}	2 MHz	4 MHz	8 MHz	20 MHz	32 MHz
0	0	0	1	f _{CLK} /2	1 MHz	2 MHz	4 MHz	10 MHz	16 MHz
0	0	1	0	f _{CLK} /2 ²	500 kHz	1 MHz	2 MHz	5 MHz	8 MHz
0	0	1	1	f _{CLK} /2 ³	250 kHz	500 kHz	1 MHz	2.5 MHz	4 MHz
0	1	0	0	f _{CLK} /2 ⁴	125 kHz	250 kHz	500 kHz	1.25 MHz	2 MHz
0	1	0	1	f _{CLK} /2 ⁵	62.5 kHz	125 kHz	250 kHz	625 kHz	1 MHz
0	1	1	0	f _{CLK} /2 ⁶	31.3 kHz	62.5 kHz	125 kHz	313 kHz	500 kHz
0	1	1	1	f _{CLK} /2 ⁷	15.6 kHz	31.3 kHz	62.5 kHz	156 kHz	250 kHz
1	0	0	0	f _{CLK} /2 ⁸	7.81 kHz	15.6 kHz	31.3 kHz	78.1 kHz	125 kHz
1	0	0	1	f _{CLK} /2 ⁹	3.91 kHz	7.81 kHz	15.6 kHz	39.1 kHz	62.5 kHz
1	0	1	0	f _{CLK} /2 ¹⁰	1.95 kHz	3.91 kHz	7.81 kHz	19.5 kHz	31.25 kHz
1	0	1	1	f _{CLK} /2 ¹¹	977 Hz	1.95 kHz	3.91 kHz	9.77 kHz	15.6 kHz
1	1	0	0	f _{CLK} /2 ¹²	488 Hz	977 Hz	1.95 kHz	4.88 kHz	7.81 kHz
1	1	0	1	f _{CLK} /2 ¹³	244 Hz	488 Hz	977 Hz	2.44 kHz	3.91 kHz
1	1	1	0	f _{CLK} /2 ¹⁴	122 Hz	244 Hz	488 Hz	1.22 kHz	1.95 kHz
1	1	1	1	f _{CLK} /2 ¹⁵	61.0 Hz	122 Hz	244 Hz	610 Hz	977 Hz

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル 0 の動作モードの設定

- タイマ・モード・レジスタ 00 (TMR00)
 - 動作クロック(f_{MCK})の選択
 - カウント・クロックの選択
 - スタート・トリガとキャプチャ・トリガの設定
 - タイマ入力の有効エッジ選択
 - 動作モード設定

略号：TMR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS001	CKS000	0	CCS00	0	STS002	STS001	STS000	CIS001	CIS000	0	0	MD003	MD002	MD001	MD000
0	0	0	0	0	0	0	0	x	x	0	0	0	0	0	1

ビット 15 - 14

CKS001	CKS000	チャンネル 0 の動作クロック(f_{MCK})の選択
0	0	タイマ・クロック選択レジスタ 0 (TPS0)で設定した動作クロック CK00
0	1	タイマ・クロック選択レジスタ 0 (TPS0)で設定した動作クロック CK02
1	0	タイマ・クロック選択レジスタ 0 (TPS0)で設定した動作クロック CK01
1	1	タイマ・クロック選択レジスタ 0 (TPS0)で設定した動作クロック CK03

ビット 12

CCS00	チャンネル 0 のカウント・クロック(f_{TCLK})の選択
0	CKS000、CKS001 ビットで指定した動作クロック(f_{MCK})
1	T100 端子からの入力信号の有効エッジ

ビット 10 - 8

STS002	STS001	STS000	チャンネル 0 のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	T100 端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	T100 端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (複数チャンネル連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

略号：TMR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS001	CKS000	0	CCS00	0	STS002	STS001	STS000	CIS001	CIS000	0	0	MD003	MD002	MD001	MD000
0	0	0	0	0	0	0	0	x	x	0	0	0	0	0	1

ビット 3-0

MD003	MD002	MD001	MD000	チャンネル0の動作モードの設定	対応する機能	TCRのカウンタ動作
0	0	0	1/0	インターバル・タイマ・モード	インターバル・タイマ／方形波出力／分周器機能／PWM出力(マスタ)	ダウン・カウンタ
0	1	0	1/0	キャプチャ・モード	入力パルス間隔測定	アップ・カウンタ
0	1	1	0	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウンタ
1	0	0	1/0	ワンカウント・モード	ディレイ・カウンタ／ワンショット・パルス出力／PWM出力(スレーブ)	ダウン・カウンタ
1	1	0	0	キャプチャ&ワンカウント・モード	入力信号のハイ／ロウ・レベル幅測定	アップ・カウンタ
上記以外				設定禁止		

各モードの動作は、MD000 ビットによって変わります(下表を参照)。

動作モード(MD003-MD001で設定(上表参照))	MD000	カウント・スタートと割り込みの設定
<ul style="list-style-type: none"> インターバル・タイマ・モード (0, 0, 0) キャプチャ・モード (0, 1, 0) 	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
	1	カウント開始時にタイマ割り込みを発生する(タイマ出力も変化させる)。
イベント・カウンタ・モード (0, 1, 1)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
ワンカウント・モード (1, 0, 0)	0	カウント動作中のスタート・トリガは無効とする。その際に割り込みは発生しない。
	1	カウント動作中のスタート・トリガを有効とする。その際に割り込みは発生しない。
キャプチャ&ワンカウント・モード (1, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。カウント動作中のスタート・トリガは無効とする。その際に割り込みは発生しない。
上記以外		設定禁止

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

チャンネル3の動作モードの設定

- タイマ・モード・レジスタ 03 (TMR03)
 - 動作クロック (f_{MCK}) の選択
 - カウント・クロックの選択
 - 16 ビット/8 ビット・タイマの選択
 - スタート・トリガとキャプチャ・トリガの設定
 - タイマ入力の有効エッジ選択
 - 動作モード設定

略号：TMR03

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS031	CKS030	0	CCS03	SPLIT03	STS032	STS031	STS030	CIS031	CIS030	0	0	MD033	MD032	MD031	MD030
0	0	0	0	0	1	0	0	x	x	0	0	1	0	0	1

ビット 15 - 14

CKS031	CKS030	チャンネル3の動作クロック (f_{MCK}) の選択
0	0	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK00
0	1	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK02
1	0	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK01
1	1	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK03

ビット 12

CCS03	チャンネル3のカウント・クロック (f_{TCLK}) の選択
0	CKS030、CKS031 ビットで指定した動作クロック (f_{MCK})
1	TI03 端子からの入力信号の有効エッジ

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

略号：TMR03

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS031	CKS030	0	CCS03	SPLIT03	STS032	STS031	STS030	CIS031	CIS030	0	0	MD033	MD032	MD031	MD030
0	0	0	0	0	1	0	0	x	x	0	0	1	0	0	1

ビット 11

SPLIT03	チャンネル 3 の 8 ビット・タイマ/16 ビット・タイマ動作の選択
0	16 ビット・タイマとして動作 (単独チャンネル動作機能, または複数チャンネル連動動作機能でスレーブ・チャンネルとして動作)
1	8 ビット・タイマとして動作

ビット 10 - 8

STS032	STS031	STS030	チャンネル 3 のスタート・トリガ, キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI03 端子入力の有効エッジを, スタート・トリガ, キャプチャ・トリガの両方に使用
0	1	0	TI03 端子入力の両エッジを, スタート・トリガとキャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (複数チャンネル連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

レジスタ表の設定値 × : 本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

略号：TMR03

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS031	CKS030	0	CCS03	SPLIT03	STS032	STS031	STS030	CIS031	CIS030	0	0	MD033	MD032	MD031	MD030
0	0	0	0	0	1	0	0	x	x	0	0	1	0	0	1

ビット 3-0

MD033	MD032	MD031	MD030	チャンネル3の動作モードの設定	対応する機能	TCRのカウンタ動作
0	0	0	1/0	インターバル・タイマ・モード	インターバル・タイマ／方形波出力／分周器機能／PWM出力(マスタ)	ダウン・カウンタ
0	1	0	1/0	キャプチャ・モード	入力パルス間隔測定	アップ・カウンタ
0	1	1	0	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウンタ
1	0	0	1/0	ワンカウント・モード	ディレイ・カウンタ／ワンショット・パルス出力／PWM出力(スレーブ)	ダウン・カウンタ
1	1	0	0	キャプチャ&ワンカウント・モード	入力信号のハイ／ロウ・レベル幅測定	アップ・カウンタ
上記以外				設定禁止		

各モードの動作は、MD030 ビットによって変わります(下表を参照)。

動作モード(MD033-MD031で設定(上表参照))	MD030	カウンタ・スタートと割り込みの設定
<ul style="list-style-type: none"> インターバル・タイマ・モード (0, 0, 0) キャプチャ・モード (0, 1, 0) 	0	カウンタ開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
	1	カウンタ開始時にタイマ割り込みを発生する(タイマ出力も変化させる)。
<ul style="list-style-type: none"> イベント・カウンタ・モード (0, 1, 1) 	0	カウンタ開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
<ul style="list-style-type: none"> ワンカウント・モード (1, 0, 0) 	0	カウンタ動作中のスタート・トリガは無効とする。その際に割り込みは発生しない。
	1	カウンタ動作中のスタート・トリガを有効とする。その際に割り込みは発生しない。
<ul style="list-style-type: none"> キャプチャ&ワンカウント・モード (1, 1, 0) 	0	カウンタ開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。カウンタ動作中のスタート・トリガは無効とする。その際に割り込みは発生しない。
上記以外		設定禁止

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

PWM 出力のパルス周期設定

タイマ・データ・レジスタ 00 (TDR00)

PWM 出力のパルス周期を設定します。

略号：TDR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

パルス周期 = (TDR00 の設定値 + 1) × カウント・クロック周期

$$2 \text{ [ms]} = (1 / 32 \text{ [MHz]}) \times (\text{TDR00 の設定値} + 1) \Rightarrow \text{TDR00 の設定値} = 63999$$

PWM 出力のデューティ比設定

- タイマ・データ・レジスタ 03 (TDR03)
PWM 出力のデューティ比を設定

略号：TDR03

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

デューティ比 = (TDR03 の設定値) / (TDR00 の設定値 + 1) × 100

$$50 \text{ [%]} = (\text{TDR03 の設定値}) / (63999 + 1) \times 100 \Rightarrow \text{TDR03 の設定値} = 32000$$

タイマ出力モードの設定

- タイマ出力モード・レジスタ 0 (TOM0)
各チャンネルのタイマ出力モードの設定

略号：TOM0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOM03	TOM02	TOM01	0
0	0	0	0	0	0	0	0	0	0	0	0	1	x	x	0

ビット 3

TOM03	チャンネル 3 のタイマ出力モードの制御
0	マスタ・チャンネル出力モード(タイマ割り込み要求信号(INTTM03)によりトグル出力を行う)
1	スレーブ・チャンネル出力モード (マスタ・チャンネルのタイマ割り込み要求信号(INTTM00)で出力がセット、 スレーブ・チャンネルのタイマ割り込み要求信号(INTTM03)で出力がリセットされる)

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ出力端子の出力レベル設定

- タイマ出力レベル・レジスタ 0 (TOL0)
各チャネルのタイマ出力端子の出力レベル設定

略号：TOL0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOL03	TOL02	TOL01	0
0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	0

ビット 3

TOL03	チャンネル 3 のタイマ出力レベルの制御
0	正論理出力(アクティブ・ハイ)
1	反転出力(アクティブ・ロウ)

タイマ出力端子の出力値設定

- タイマ出力レジスタ 0 (TO0)
各チャネルのタイマ出力端子の出力値設定

略号：TO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TO03	TO02	TO01	TO00
0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	0

ビット 3

TO03	チャンネル 3 のタイマ出力
0	タイマ出力値が"0"
1	タイマ出力値が"1"

ビット 0

TO00	チャンネル 0 のタイマ出力
0	タイマ出力値が"0"
1	タイマ出力値が"1"

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

タイマ出力許可設定

- タイマ出力許可レジスタ 0 (TOE0)
各チャネルのタイマ出力許可/禁止の値設定

略号：TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOE03	TOE02	TOE01	TOE00
0	0	0	0	0	0	0	0	0	0	0	0	1	x	x	0

ビット 3

TOE03	チャンネル 3 のタイマ出力許可/禁止
0	タイマの出力を禁止 タイマ動作を TO03 ビットに反映せず、出力を固定します。 TO03 ビットへの書き込みが可能となり、 TO03 ビットに設定したレベルが TO03 端子から出力されます。
1	タイマの出力を許可 タイマ動作を TO03 ビットに反映し、出力波形を生成します。 TO03 ビットへの書き込みは無視されます。

ビット 0

TOE00	チャンネル 0 のタイマ出力許可/禁止
0	タイマの出力を禁止 タイマ動作を TO00 ビットに反映せず、出力を固定します。 TO00 ビットへの書き込みが可能となり、 TO00 ビットに設定したレベルが TO00 端子から出力されます。
1	タイマの出力を許可 タイマ動作を TO00 ビットに反映し、出力波形を生成します。 TO00 ビットへの書き込みは無視されます。

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

PWM 出力する端子の設定

- ポート・レジスタ (P3)
ポートの出力ラッチの値を設定

略号：P3

7	6	5	4	3	2	1	0
0	0	0	0	0	0	P31	P30
0	0	0	0	0	0	0	x

ビット 1

P31	出力データの制御(出力モード時)
0	0 を出力
1	1 を出力

- ポート・モード・レジスタ (PM3)
PM31 の入出力モードの選択

略号：PM3

7	6	5	4	3	2	1	0
1	1	1	1	1	1	PM31	PM30
1	1	1	1	1	1	0	x

ビット 1

PM31	P31 端子の入出力モードの選択
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとして機能(出力バッファ・オフ))

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

5.4.5.7 メイン処理

図 5.11 にメイン処理のフローチャートを示します。

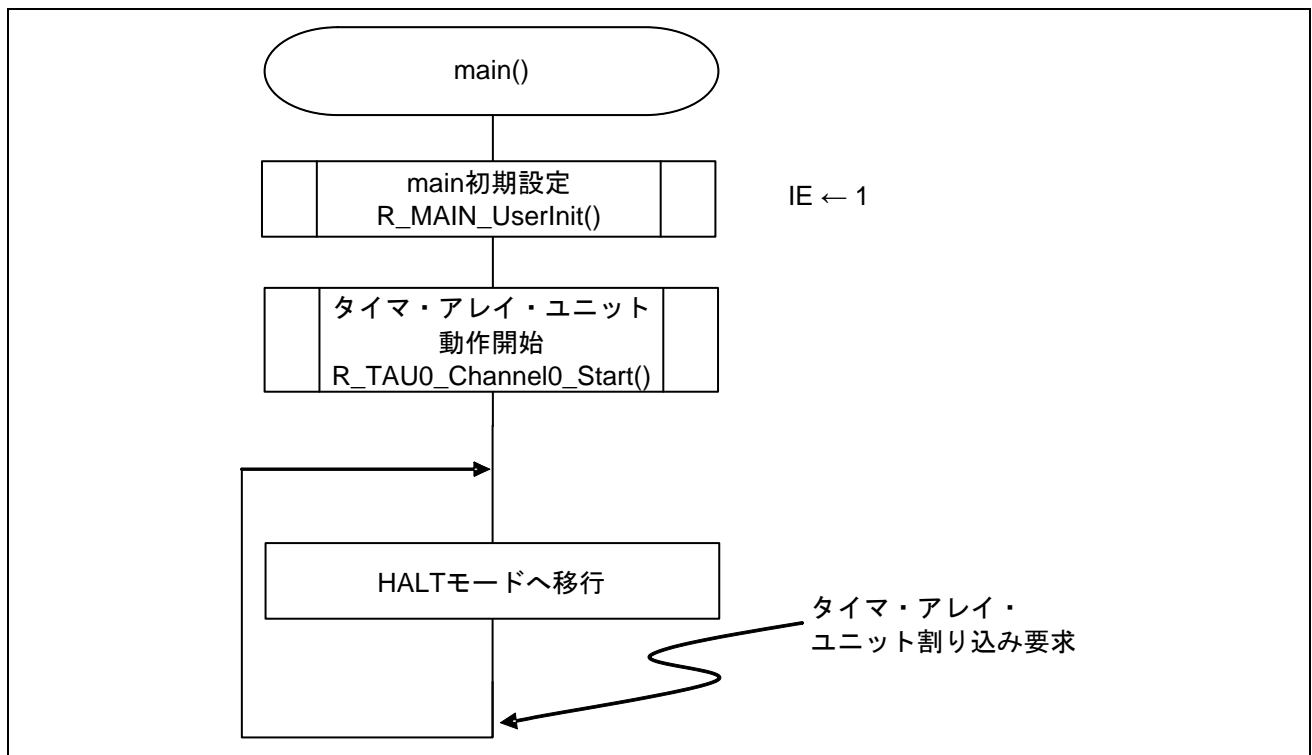


図 5.11 メイン処理

5.4.5.8 タイマ・アレイ・ユニット動作開始

図 5.12 にタイマ・アレイ・ユニット動作開始のフローチャートを示します。

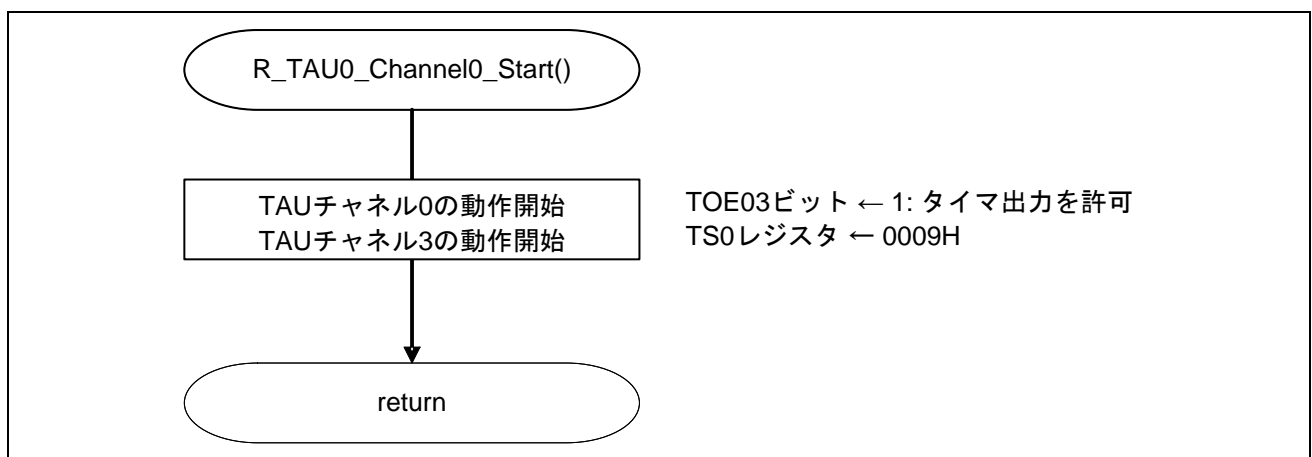


図 5.12 タイマ・アレイ・ユニット動作開始

タイマ出力許可設定

- タイマ出力許可レジスタ 0 (TOE0)
各チャンネルのタイマ出力許可/禁止の値設定

略号：TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOE03	TOE02	TOE01	TOE00
0	0	0	0	0	0	0	0	0	0	0	0	1	X	X	X

ビット 3

TOE03	チャンネル 3 のタイマ出力許可/禁止
0	タイマの出力を禁止 タイマ動作を TO03 ビットに反映せず、出力を固定します。 TO03 ビットへの書き込みが可能となり、 TO03 ビットに設定したレベルが TO03 端子から出力されます。
1	タイマの出力を許可 タイマ動作を TO03 ビットに反映し、出力波形を生成します。 TO03 ビットへの書き込みは無視されます。

タイマ動作許可設定

- タイマ・チャンネル開始レジスタ 0 (TS0)
チャンネル 0、チャンネル 3 のカウント動作開始設定

略号：TS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TSH03	0	TSH01	0	0	0	0	0	TS03	TS02	TS01	TS00
0	0	0	0	X	0	X	0	0	0	0	0	1	X	X	1

ビット 3

TS03	チャンネル 3 の動作許可(スタート)トリガ
0	トリガ動作しない
1	TE03 ビットを 1 にセットし、カウント動作許可状態になる。 カウント動作許可状態における TCR03 レジスタのカウント動作開始は、 各動作モードにより異なります。

ビット 0

TS00	チャンネル 0 の動作許可(スタート)トリガ
0	トリガ動作しない
1	TE00 ビットを 1 にセットし、カウント動作許可状態になる。 カウント動作許可状態における TCR00 レジスタのカウント動作開始は、 各動作モードにより異なります。

レジスタ表の設定値 ×：本項目で使用しないビット

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

6. サンプルコード

サンプルコードは、ルネサスエレクトロニクスホームページから入手してください。

7. 関連アプリケーションノート

- RL78/G13 タイマ・アレイ・ユニット（パルス間隔測定） CC-RL (R01AN2702)
（最新版をルネサス エレクトロニクスホームページから入手してください。）

8. 参考ドキュメント

- ユーザーズマニュアル
RL78/G14 ユーザーズマニュアル ハードウェア編 (R01UH0186)
（最新版をルネサス エレクトロニクスホームページから入手してください。）

R8C/36M グループ ユーザーズマニュアル ハードウェア編 (R01UH0259)
（最新版をルネサス エレクトロニクスホームページから入手してください。）
- テクニカルアップデート
（最新の情報をルネサス エレクトロニクスホームページから入手してください。）

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.01	2018.03.30	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子

（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部ROM、レイアウトパターンの相違などにより、電气的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
 6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>