

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>

E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A078A/J	Rev.	第1版
題名	32ビット積和演算回路の割り込み動作注意事項追加について		情報分類	技術情報	
適用製品	RL78/I1C R5F10Nxx	対象ロット等	関連資料	RL78/I1C ユーザーズ・マニュアル ハードウェア編 Rev. 1.00 R01UH0587JJ0100(May 2016)	
		全ロット			

上記適用製品のユーザーズ・マニュアルにおいて、以下の注意事項を追加します。次回適用製品のユーザーズ・マニュアル改版時に本内容を反映します。

1. 32ビット積和演算回路の割り込み動作 注意事項追加について

RL78/I1C ユーザーズ・マニュアル Rev.1.00 R01UH0587JJ0100(May 2016) p.1074 第39章 32ビット積和演算回路の39.4.4 乗算動作において、以下の注意事項を追加します。

[注意事項]

演算モードが乗算モード(符号付き)かつ、演算開始前の演算結果レジスタ(MULR3-MULR0)が負の場合、積和演算オーバーフロー/アンダーフロー割り込み(INTMACLOF)が発生する場合があります。乗算モード(符号付き)の演算時は、MULBH レジスタに乗数をセットして演算を開始する前に割り込みマスク・フラグ・レジスタ(MACMK)に 1 を設定して、INTMACLOF を禁止してください。または、MULBH レジスタに乗数をセットして演算を開始する前に、演算結果レジスタ(MULR3)をゼロまたは正の値に設定してください。

以上