

RX610 グループ、RX630 グループ

R01AN1080JJ0100

RX610 グループ、RX630 グループの相違点

Rev.1.00

2013.02.08

要旨

本アプリケーションノートは、RX610 グループ、RX630 グループの相違点を確認する際の参考資料です。

対象デバイス

RX610 グループ、RX630 グループ

目次

1.	RX610 グループから RX630 グループへの置き換え	2
1.1	新機能追加	2
1.2	削除機能	3
1.3	変更機能	3
1.3.1	変更 1：仕様変更、または機能削減により見直しが必要なもの	3
1.3.2	変更 2：割り込みコントローラの変更により、エラー処理の見直しが必要なもの	4
1.3.3	変更 3：一部機能変更のため、必要に応じてソフト見直しが必要なもの	4
1.4	互換機能	4
1.4.1	互換機能	4
1.4.2	上位互換機能	4
2.	相違点の説明	5
2.1	機能及び仕様の相違点	5
3.	参考ドキュメント	36
4.	ホームページとサポート窓口	36

1. RX610 グループから RX630 グループへの置き換え

RX610 グループと RX630 グループは互換品種ではありません。そのため、RX630 グループへ置き換えを行う場合には注意が必要です。詳細は「4. 相違点の説明」とユーザーズマニュアルハードウェア編を参照ください。

1.1 新機能追加

- (1) パワーオンリセット回路 (POR)
- (2) ソフトウェアリセット
- (3) コールドスタート/ウォームスタート判定機能
- (4) オプション設定メモリ
- (5) 電圧検出回路 (LVDA)
- (6) 低速クロック発振 (LOCO)、高速クロック発振 (HOCO)
- (7) 周波数測定機能 (MCK)
- (8) バッテリバックアップ機能
- (9) レジスタライトプロテクション機能
- (10) メモリプロテクションユニット (MPU)
- (11) マルチファンクションピンコントローラ (MPC)
- (12) マルチファンクションタイマユニット 2 (MTU2a)
- (13) ポートアウトプットイネーブル 2 (POE2a)
- (14) リアルタイムクロック (RTCa)
- (15) 独立ウォッチドッグタイマ (IWDTa)
- (16) USB2.0 ファンクションモジュール (USBa)
- (17) シリアルペリフェラルインタフェース (RSPI)
- (18) IEBusTM コントローラ (IEB)
- (19) 12 ビット A/D コンバータ (S12ADa)
- (20) 温度センサ

1.2 削除機能

- (1) MD1 端子 (モード 1 端子)、MDE 端子 (エンディアン選択端子)
- (2) MD1 端子、MDE 端子ステータスフラグ (MDMONR.MD1、MDE)
- (3) 内蔵 ROM 起動ステータスフラグ (MDSR.IROM)、他
- (4) リセットコントロール/ステータスレジスタ (RSTCSR)
- (5) スタンバイタイム選択ビット (SBYCR.STS[4:0])
- (6) ディープスタンバイウェイトコントロールレジスタ (DPSWCR)
- (7) 割り込み要求先設定レジスタ i (ISELR i) (i =割り込みベクタ番号)
- (8) IRQ 検出許可レジスタ n (IRQER n) ($n=0 \sim 15$)
- (9) ソフトウェアスタンバイ解除 IRQ イネーブルレジスタ (SSIER)

1.3 変更機能

1.3.1 変更 1 : 仕様変更、または機能削減により見直しが必要なもの

- | | |
|--------------------------------|---|
| (1) MCU 動作モードのエントリ方法 | : MD 端子削除、UB コード A、B 追加 |
| (2) エンディアン判定方法 | : MDEB、MDES の MDE[2 : 0]ビット |
| (3) クロック発振回路 | : 低速クロック発振 (LOCO) 起動、PLL 分周、発振停止検出追加、他 |
| (4) 消費電力低減機能 | : 発振安定時間待ち変更、他 |
| (5) 割り込みコントローラ (ICUb) | : 割り込み優先レベル (max) : 7 ~ 15
グループ割り込み、ユニット選択、他 |
| (6) バス | : アドレス/データマルチプレクスバス、 |
| (7) 周辺バス変更バスプライオリティ追加、他 | |
| (8) DMA コントローラ (DMACA) | : オペランド、転送方式の変更、他 |
| (9) データトランスファコントローラ (DTCa) | : バスの優先順位の変更、リピート転送後の
チェーン転送削除 |
| (10) I/O ポート | : マルチファンクションピンコントローラ
に変更、他 |
| (11) ウォッチドッグタイマ (WDTA) | : 8 ビット ~ 14 ビット |
| (12) 10 ビット A/D コンバータ (ADb) | : 4 ch \times 4 ユニット
(8ch \times 1 ユニット) \times 拡張 1 本 |
| (13) ROM (コード格納用フラッシュメモリ) | : 書き込み単位の変更、他 |
| (14) データフラッシュ (データ格納用フラッシュメモリ) | : ブロック、書き込み単位の変更 |
| (15) バウンダリスキャン | : コマンド構成、ID コードの変更 |

1.3.2 変更 2 : 割り込みコントローラの変更により、エラー処理の見直しが必要なもの

- (1) シリアルコミュニケーションインタフェース (SCIc、SCIId) : 7ch 13ch、機能追加、他

1.3.3 変更 3 : 一部機能変更のため、必要に応じてソフト見直しが必要なもの

- (1) プログラマブルパルスジェネレータ (PPG) : トリガ要因の変更

1.4 互換機能

1.4.1 互換機能

- (1) 8 ビットタイマ (TMR)
- (2) コンペアマッチタイマ (CMT)
- (3) CRC 演算器 (CRC)

1.4.2 上位互換機能

- (1) D/A コンバータ (DAa) : D/A A/D 同期機能追加

2. 相違点の説明

2.1 機能及び仕様の相違点

表 4.1 ~ 表 4.30 に機能および仕様の相違点を示します。

表 4.1 機能および仕様の相違点(1)

項目		RX610 グループ	RX630 グループ																																										
メモリ	ROM/RAM	<ul style="list-style-type: none"> メモリ展開 <table border="1"> <tr> <td>ROM/RAM 容量</td> <td></td> </tr> <tr> <td></td> <td>768KB/128KB</td> </tr> <tr> <td></td> <td>1.0MB/128KB</td> </tr> <tr> <td></td> <td>1.5MB/128KB</td> </tr> <tr> <td></td> <td>2.0MB/128KB</td> </tr> </table>	ROM/RAM 容量			768KB/128KB		1.0MB/128KB		1.5MB/128KB		2.0MB/128KB	<ul style="list-style-type: none"> メモリ展開 <table border="1"> <tr> <td>ROM/RAM 容量</td> <td>384KB/ 64KB</td> </tr> <tr> <td></td> <td>512KB/ 64KB</td> </tr> <tr> <td></td> <td>768KB/ 96KB</td> </tr> <tr> <td></td> <td>1.0MB/ 96KB</td> </tr> <tr> <td></td> <td>1.5MB/128KB</td> </tr> <tr> <td></td> <td>2.0MB/128KB</td> </tr> </table>	ROM/RAM 容量	384KB/ 64KB		512KB/ 64KB		768KB/ 96KB		1.0MB/ 96KB		1.5MB/128KB		2.0MB/128KB																				
ROM/RAM 容量																																													
	768KB/128KB																																												
	1.0MB/128KB																																												
	1.5MB/128KB																																												
	2.0MB/128KB																																												
ROM/RAM 容量	384KB/ 64KB																																												
	512KB/ 64KB																																												
	768KB/ 96KB																																												
	1.0MB/ 96KB																																												
	1.5MB/128KB																																												
	2.0MB/128KB																																												
MCU 動作モード	動作モード	<ul style="list-style-type: none"> モードエントリ <table border="1"> <tr> <td>MD1</td> <td>MD0</td> <td>動作モード</td> </tr> <tr> <td>0</td> <td>1</td> <td>ブートモード</td> </tr> <tr> <td>1</td> <td>0</td> <td>ユーザブートモード</td> </tr> <tr> <td>1</td> <td>1</td> <td>シングルチップモード</td> </tr> </table>	MD1	MD0	動作モード	0	1	ブートモード	1	0	ユーザブートモード	1	1	シングルチップモード	<ul style="list-style-type: none"> モードエントリ <table border="1"> <tr> <td>PC7</td> <td>MD</td> <td>UB コード A</td> <td>動作モード</td> </tr> <tr> <td>Low</td> <td>Low</td> <td></td> <td>ブートモード</td> </tr> <tr> <td>High</td> <td>Low</td> <td>~ 426F6F74h</td> <td>ユーザブートモード</td> </tr> <tr> <td></td> <td>High</td> <td></td> <td>シングルチップモード</td> </tr> </table>	PC7	MD	UB コード A	動作モード	Low	Low		ブートモード	High	Low	~ 426F6F74h	ユーザブートモード		High		シングルチップモード														
MD1	MD0	動作モード																																											
0	1	ブートモード																																											
1	0	ユーザブートモード																																											
1	1	シングルチップモード																																											
PC7	MD	UB コード A	動作モード																																										
Low	Low		ブートモード																																										
High	Low	~ 426F6F74h	ユーザブートモード																																										
	High		シングルチップモード																																										
	レジスタ / ビット	<ul style="list-style-type: none"> エンディアン選択 ・ MDE 端子 MDE 端子=Low : リトルエンディアン MDE 端子=High : ビッグエンディアン 	<ul style="list-style-type: none"> エンディアン選択 ・ MDEB.MDE[2:0]または MDES.MDE[2:0] MDE[2:0]=111b : リトルエンディアン MDE[2:0]=000b : ビッグエンディアン 																																										
		<ul style="list-style-type: none"> モードモニタレジスタ (MDMONR) <table border="1"> <tr> <td>b0</td> <td>MD0</td> <td>MD0 端子ステータスフラグ</td> </tr> <tr> <td>b1</td> <td>MD1</td> <td>MD1 端子ステータスフラグ</td> </tr> <tr> <td>b7</td> <td>MDE</td> <td>MDE 端子ステータスフラグ</td> </tr> </table>	b0	MD0	MD0 端子ステータスフラグ	b1	MD1	MD1 端子ステータスフラグ	b7	MDE	MDE 端子ステータスフラグ	<ul style="list-style-type: none"> モードモニタレジスタ (MDMONR) <table border="1"> <tr> <td>b0</td> <td>MD</td> <td>MD 端子ステータスフラグ</td> </tr> <tr> <td>b1</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b7</td> <td></td> <td>(予約ビット)</td> </tr> </table>	b0	MD	MD 端子ステータスフラグ	b1		(予約ビット)	b7		(予約ビット)																								
b0	MD0	MD0 端子ステータスフラグ																																											
b1	MD1	MD1 端子ステータスフラグ																																											
b7	MDE	MDE 端子ステータスフラグ																																											
b0	MD	MD 端子ステータスフラグ																																											
b1		(予約ビット)																																											
b7		(予約ビット)																																											
		<ul style="list-style-type: none"> モードステータスレジスタ (MDSR) <table border="1"> <tr> <td>b0</td> <td>IR0M</td> <td>内蔵 ROM 起動ステータスフラグ</td> </tr> <tr> <td>b1</td> <td>EXB</td> <td>外部バス起動ステータスフラグ</td> </tr> <tr> <td>b2</td> <td>BSW[1:0]</td> <td>起動外部バス幅フラグ</td> </tr> <tr> <td>b3</td> <td></td> <td></td> </tr> <tr> <td>b4</td> <td>BOTS</td> <td>ブートモード起動フラグ</td> </tr> <tr> <td>b5</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b6</td> <td>UBTS</td> <td>ユーザブートモード起動フラグ</td> </tr> </table>	b0	IR0M	内蔵 ROM 起動ステータスフラグ	b1	EXB	外部バス起動ステータスフラグ	b2	BSW[1:0]	起動外部バス幅フラグ	b3			b4	BOTS	ブートモード起動フラグ	b5		(予約ビット)	b6	UBTS	ユーザブートモード起動フラグ	<ul style="list-style-type: none"> モードステータスレジスタ (MDSR) <table border="1"> <tr> <td>b0</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b1</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b2</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b3</td> <td></td> <td></td> </tr> <tr> <td>b4</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b5</td> <td>UBTS</td> <td>ユーザブートモード起動フラグ</td> </tr> <tr> <td>b6</td> <td></td> <td>(予約ビット)</td> </tr> </table>	b0		(予約ビット)	b1		(予約ビット)	b2		(予約ビット)	b3			b4		(予約ビット)	b5	UBTS	ユーザブートモード起動フラグ	b6		(予約ビット)
b0	IR0M	内蔵 ROM 起動ステータスフラグ																																											
b1	EXB	外部バス起動ステータスフラグ																																											
b2	BSW[1:0]	起動外部バス幅フラグ																																											
b3																																													
b4	BOTS	ブートモード起動フラグ																																											
b5		(予約ビット)																																											
b6	UBTS	ユーザブートモード起動フラグ																																											
b0		(予約ビット)																																											
b1		(予約ビット)																																											
b2		(予約ビット)																																											
b3																																													
b4		(予約ビット)																																											
b5	UBTS	ユーザブートモード起動フラグ																																											
b6		(予約ビット)																																											
リセット	機能	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td>リセットの種類</td> <td>端子リセット</td> </tr> <tr> <td></td> <td></td> </tr> <tr> <td></td> <td></td> </tr> <tr> <td></td> <td></td> </tr> <tr> <td></td> <td>ディープソフトウェアスタンバイリセット</td> </tr> <tr> <td></td> <td></td> </tr> <tr> <td></td> <td>ウォッチドッグタイマリセット</td> </tr> <tr> <td></td> <td></td> </tr> </table>	リセットの種類	端子リセット								ディープソフトウェアスタンバイリセット				ウォッチドッグタイマリセット			<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td>リセットの種類</td> <td>RES#端子リセット</td> </tr> <tr> <td></td> <td>パワーオンリセット</td> </tr> <tr> <td></td> <td>電圧監視 0 リセット</td> </tr> <tr> <td></td> <td>電圧監視 1 リセット</td> </tr> <tr> <td></td> <td>電圧監視 2 リセット</td> </tr> <tr> <td></td> <td>ディープソフトウェアスタンバイリセット</td> </tr> <tr> <td></td> <td>独立ウォッチドッグタイマリセット</td> </tr> <tr> <td></td> <td>ウォッチドッグタイマリセット</td> </tr> <tr> <td></td> <td>ソフトウェアリセット</td> </tr> <tr> <td>拡張機能</td> <td>コールド/ウォームスタート判定機能</td> </tr> </table>	リセットの種類	RES#端子リセット		パワーオンリセット		電圧監視 0 リセット		電圧監視 1 リセット		電圧監視 2 リセット		ディープソフトウェアスタンバイリセット		独立ウォッチドッグタイマリセット		ウォッチドッグタイマリセット		ソフトウェアリセット	拡張機能	コールド/ウォームスタート判定機能						
リセットの種類	端子リセット																																												
	ディープソフトウェアスタンバイリセット																																												
	ウォッチドッグタイマリセット																																												
リセットの種類	RES#端子リセット																																												
	パワーオンリセット																																												
	電圧監視 0 リセット																																												
	電圧監視 1 リセット																																												
	電圧監視 2 リセット																																												
	ディープソフトウェアスタンバイリセット																																												
	独立ウォッチドッグタイマリセット																																												
	ウォッチドッグタイマリセット																																												
	ソフトウェアリセット																																												
拡張機能	コールド/ウォームスタート判定機能																																												
	レジスタ / ビット	<ul style="list-style-type: none"> リセットステータスレジスタ (RSTSR) <table border="1"> <tr> <td>b0</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b1</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b2</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b3</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b7</td> <td>DPSRSTF</td> <td>ディープソフトウェアスタンバイリセットフラグ</td> </tr> </table>	b0		(予約ビット)	b1		(予約ビット)	b2		(予約ビット)	b3		(予約ビット)	b7	DPSRSTF	ディープソフトウェアスタンバイリセットフラグ	<ul style="list-style-type: none"> リセットステータスレジスタ 0 (RSTSR0) <table border="1"> <tr> <td>b0</td> <td>PORF</td> <td>パワーオンリセット検出フラグ</td> </tr> <tr> <td>b1</td> <td>LVDORF</td> <td>電圧監視 0 リセット検出フラグ</td> </tr> <tr> <td>b2</td> <td>LVD1RF</td> <td>電圧監視 1 リセット検出フラグ</td> </tr> <tr> <td>b3</td> <td>LVD2RF</td> <td>電圧監視 2 リセット検出フラグ</td> </tr> <tr> <td>b7</td> <td>DPSRSTF</td> <td>ディープソフトウェアスタンバイリセットフラグ</td> </tr> </table>	b0	PORF	パワーオンリセット検出フラグ	b1	LVDORF	電圧監視 0 リセット検出フラグ	b2	LVD1RF	電圧監視 1 リセット検出フラグ	b3	LVD2RF	電圧監視 2 リセット検出フラグ	b7	DPSRSTF	ディープソフトウェアスタンバイリセットフラグ												
b0		(予約ビット)																																											
b1		(予約ビット)																																											
b2		(予約ビット)																																											
b3		(予約ビット)																																											
b7	DPSRSTF	ディープソフトウェアスタンバイリセットフラグ																																											
b0	PORF	パワーオンリセット検出フラグ																																											
b1	LVDORF	電圧監視 0 リセット検出フラグ																																											
b2	LVD1RF	電圧監視 1 リセット検出フラグ																																											
b3	LVD2RF	電圧監視 2 リセット検出フラグ																																											
b7	DPSRSTF	ディープソフトウェアスタンバイリセットフラグ																																											
		<ul style="list-style-type: none"> リセットステータスレジスタ 1 (RSTSR1) リセットステータスレジスタ 2 (RSTSR2) 																																											
		<ul style="list-style-type: none"> リセットコントロール/ステータスレジスタ (RSTCSR) 																																											
			<ul style="list-style-type: none"> ソフトウェアリセットレジスタ (SWRR) 																																										

表 4.2 機能および仕様の相違点(2)

項目		RX610 グループ	RX630 グループ																																																																
オプション 設定メモリ	レジスタ/ ビット		<ul style="list-style-type: none"> • オプション機能選択レジスタ 0 (OFS0) • オプション機能選択レジスタ 1 (OFS1) • エンディアン選択レジスタ B (MDEB) • エンディアン選択レジスタ S (MDES) 																																																																
電圧検出 回路	レジスタ/ ビット		<ul style="list-style-type: none"> • 電圧監視 1 回路制御レジスタ 1 (LVD1CR1) • 電圧監視 1 回路ステータスレジスタ (LVD1SR) • 電圧監視 2 回路制御レジスタ 1 (LVD2CR1) • 電圧監視 2 回路ステータスレジスタ (LVD2SR) • 電圧監視回路制御レジスタ (LVCMPCR) • 電圧検出レベル選択レジスタ (LVDLVLRL) • 電圧監視 1 回路制御レジスタ 0 (LVD1CR0) • 電圧監視 2 回路制御レジスタ 0 (LVD2CR0) 																																																																
クロック 発振器	機能	<ul style="list-style-type: none"> • 仕様概要 <table border="1"> <tr> <td rowspan="2">クロックの種類</td> <td>ICLK</td> <td>: 100.0MHz (max)</td> </tr> <tr> <td>PCLK</td> <td>: 50.0MHz (max)</td> </tr> <tr> <td></td> <td></td> <td></td> </tr> <tr> <td></td> <td>BCLK</td> <td>: 25.0MHz (max)</td> </tr> <tr> <td></td> <td>BCLK 出力端子</td> <td>: 25.0MHz (max)</td> </tr> <tr> <td></td> <td></td> <td></td> </tr> <tr> <td></td> <td></td> <td></td> </tr> <tr> <td></td> <td></td> <td></td> </tr> <tr> <td></td> <td></td> <td></td> </tr> <tr> <td></td> <td></td> <td></td> </tr> </table>	クロックの種類	ICLK	: 100.0MHz (max)	PCLK	: 50.0MHz (max)					BCLK	: 25.0MHz (max)		BCLK 出力端子	: 25.0MHz (max)																<ul style="list-style-type: none"> • 仕様概要 <table border="1"> <tr> <td rowspan="2">クロックの種類</td> <td>ICLK</td> <td>: 100.0MHz (max)</td> </tr> <tr> <td>PCLKB</td> <td>: 50.0MHz (max)</td> </tr> <tr> <td></td> <td>FCLK</td> <td>: 50.0MHz (max)</td> </tr> <tr> <td></td> <td>BCLK</td> <td>: 50.0MHz (max)</td> </tr> <tr> <td></td> <td>BCLK 出力端子</td> <td>: 25.0MHz (max)</td> </tr> <tr> <td></td> <td>UCLK</td> <td>: 48.0MHz (max)</td> </tr> <tr> <td></td> <td>CANMCLK</td> <td>: 20.0MHz (max)</td> </tr> <tr> <td></td> <td>IECLK</td> <td>: 50.0MHz (max)</td> </tr> <tr> <td></td> <td>RTCMCLK</td> <td>: 4.0MHz ~ 16.0MHz</td> </tr> <tr> <td></td> <td>RTCSCLK</td> <td>: 32.768KHz</td> </tr> <tr> <td></td> <td>IWDTCLK</td> <td>: 125.000KHz (typ)</td> </tr> <tr> <td></td> <td>JTAGTCK</td> <td>: 10.0MHz (max)</td> </tr> </table>	クロックの種類	ICLK	: 100.0MHz (max)	PCLKB	: 50.0MHz (max)		FCLK	: 50.0MHz (max)		BCLK	: 50.0MHz (max)		BCLK 出力端子	: 25.0MHz (max)		UCLK	: 48.0MHz (max)		CANMCLK	: 20.0MHz (max)		IECLK	: 50.0MHz (max)		RTCMCLK	: 4.0MHz ~ 16.0MHz		RTCSCLK	: 32.768KHz		IWDTCLK	: 125.000KHz (typ)		JTAGTCK	: 10.0MHz (max)
	クロックの種類	ICLK		: 100.0MHz (max)																																																															
		PCLK	: 50.0MHz (max)																																																																
		BCLK	: 25.0MHz (max)																																																																
		BCLK 出力端子	: 25.0MHz (max)																																																																
クロックの種類	ICLK	: 100.0MHz (max)																																																																	
	PCLKB	: 50.0MHz (max)																																																																	
	FCLK	: 50.0MHz (max)																																																																	
	BCLK	: 50.0MHz (max)																																																																	
	BCLK 出力端子	: 25.0MHz (max)																																																																	
	UCLK	: 48.0MHz (max)																																																																	
	CANMCLK	: 20.0MHz (max)																																																																	
	IECLK	: 50.0MHz (max)																																																																	
	RTCMCLK	: 4.0MHz ~ 16.0MHz																																																																	
	RTCSCLK	: 32.768KHz																																																																	
	IWDTCLK	: 125.000KHz (typ)																																																																	
	JTAGTCK	: 10.0MHz (max)																																																																	
	メイン クロック 発振器	<ul style="list-style-type: none"> • 仕様概要 <table border="1"> <tr> <td>発振子</td> <td>水晶発振子</td> </tr> <tr> <td></td> <td></td> </tr> <tr> <td>周波数</td> <td>8.0MHz ~ 14.0MHz</td> </tr> <tr> <td>外部クロック</td> <td>14.0MHz (max)</td> </tr> </table>	発振子	水晶発振子			周波数	8.0MHz ~ 14.0MHz	外部クロック	14.0MHz (max)	<ul style="list-style-type: none"> • 仕様概要 <table border="1"> <tr> <td>発振子</td> <td>水晶発振子</td> </tr> <tr> <td></td> <td>セラミック発振子</td> </tr> <tr> <td>周波数</td> <td>4.0MHz ~ 16.0MHz</td> </tr> <tr> <td>外部クロック</td> <td>20.0MHz (max)</td> </tr> </table>	発振子	水晶発振子		セラミック発振子	周波数	4.0MHz ~ 16.0MHz	外部クロック	20.0MHz (max)																																																
発振子	水晶発振子																																																																		
周波数	8.0MHz ~ 14.0MHz																																																																		
外部クロック	14.0MHz (max)																																																																		
発振子	水晶発振子																																																																		
	セラミック発振子																																																																		
周波数	4.0MHz ~ 16.0MHz																																																																		
外部クロック	20.0MHz (max)																																																																		
	サブ クロック 発振器		<ul style="list-style-type: none"> • 仕様概要 <table border="1"> <tr> <td>発振子</td> <td>水晶発振子</td> </tr> <tr> <td>周波数</td> <td>32.768Hz</td> </tr> </table>	発振子	水晶発振子	周波数	32.768Hz																																																												
発振子	水晶発振子																																																																		
周波数	32.768Hz																																																																		
	低速 オンチップ オシレータ		<ul style="list-style-type: none"> • 発振周波数 : 125.0KHz 																																																																
	高速 オンチップ オシレータ		<ul style="list-style-type: none"> • 発振周波数 : 50.0MHz • HOCO 電源制御 																																																																
	IWDT 専用 オンチップ オシレータ		<ul style="list-style-type: none"> • 発振周波数 : 125.0KHz 																																																																

表 4.3 機能および仕様の相違点(3)

項目		RX610 グループ	RX630 グループ																																										
クロック発振器	レジスタ/ビット	<ul style="list-style-type: none"> システムクロックコントロールレジスタ (SCKCR) <table border="1"> <tr> <td>b0</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b7</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b8 b11</td> <td>PCK [3:0]</td> <td>周辺モジュールクロック (PCLK) 選択ビット</td> </tr> <tr> <td>b16 b19</td> <td>BCK [3:0]</td> <td>外部バスクロック (BCLK) 選択ビット</td> </tr> <tr> <td>b23</td> <td>PSTOP1</td> <td>BCLK 出力停止ビット</td> </tr> <tr> <td>b24 b27</td> <td>ICK [3:0]</td> <td>システムクロック (ICK) 選択ビット</td> </tr> <tr> <td>b28 b31</td> <td></td> <td>(予約ビット)</td> </tr> </table> <p>・ b7-b0 : (予約ビット) 読むと "0" が読めます。書く場合、"0" としてください。</p> <p>・ PCK[3:0], BCK[3:0], ICK[3:0] 0000b : ×8 0001b : ×4 0010b : ×2 0011b : ×1</p>	b0		(予約ビット)	b7		(予約ビット)	b8 b11	PCK [3:0]	周辺モジュールクロック (PCLK) 選択ビット	b16 b19	BCK [3:0]	外部バスクロック (BCLK) 選択ビット	b23	PSTOP1	BCLK 出力停止ビット	b24 b27	ICK [3:0]	システムクロック (ICK) 選択ビット	b28 b31		(予約ビット)	<ul style="list-style-type: none"> システムクロックコントロールレジスタ (SCKCR) <table border="1"> <tr> <td>b0 b3</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b4 b7</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b8 b11</td> <td>PCKB[3:0]</td> <td>周辺モジュールクロック B (PCLKB) 選択ビット</td> </tr> <tr> <td>b16 b19</td> <td>BCK [3:0]</td> <td>外部バスクロック (BCLK) 選択ビット</td> </tr> <tr> <td>b23</td> <td>PSTOP1</td> <td>BCLK 端子出力制御ビット</td> </tr> <tr> <td>b24 b27</td> <td>ICK [3:0]</td> <td>システムクロック (ICK) 選択ビット</td> </tr> <tr> <td>b28 b31</td> <td>FCK [3:0]</td> <td>FlashIF クロック (FCLK) 選択ビット</td> </tr> </table> <p>・ b7-b4, b3-b0 : (予約ビット) "0001b" を設定してください。</p> <p>・ PCKB[3:0], BCK[3:0], ICK[3:0], FCK[3:0] 0000b : 1分周 0001b : 2分周 0010b : 4分周 0011b : 8分周 0100b : 16分周 0101b : 32分周 0110b : 64分周</p>	b0 b3		(予約ビット)	b4 b7		(予約ビット)	b8 b11	PCKB[3:0]	周辺モジュールクロック B (PCLKB) 選択ビット	b16 b19	BCK [3:0]	外部バスクロック (BCLK) 選択ビット	b23	PSTOP1	BCLK 端子出力制御ビット	b24 b27	ICK [3:0]	システムクロック (ICK) 選択ビット	b28 b31	FCK [3:0]	FlashIF クロック (FCLK) 選択ビット
		b0		(予約ビット)																																									
b7		(予約ビット)																																											
b8 b11	PCK [3:0]	周辺モジュールクロック (PCLK) 選択ビット																																											
b16 b19	BCK [3:0]	外部バスクロック (BCLK) 選択ビット																																											
b23	PSTOP1	BCLK 出力停止ビット																																											
b24 b27	ICK [3:0]	システムクロック (ICK) 選択ビット																																											
b28 b31		(予約ビット)																																											
b0 b3		(予約ビット)																																											
b4 b7		(予約ビット)																																											
b8 b11	PCKB[3:0]	周辺モジュールクロック B (PCLKB) 選択ビット																																											
b16 b19	BCK [3:0]	外部バスクロック (BCLK) 選択ビット																																											
b23	PSTOP1	BCLK 端子出力制御ビット																																											
b24 b27	ICK [3:0]	システムクロック (ICK) 選択ビット																																											
b28 b31	FCK [3:0]	FlashIF クロック (FCLK) 選択ビット																																											
周波数測定機能	レジスタ/ビット		<ul style="list-style-type: none"> システムクロックコントロールレジスタ 2 (SCKCR2) システムクロックコントロールレジスタ 3 (SCKCR3) PLL コントロールレジスタ (PLLCR) PLL コントロールレジスタ 2 (PLLCR2) 外部バスクロックコントロールレジスタ (BCKCR) メインクロック発振器コントロールレジスタ (MOSCCR) サブクロック発振器コントロールレジスタ (SOSCCR) 低速オンチップオシレータコントロールレジスタ (LOCOCR) IWDT 専用オンチップオシレータコントロールレジスタ (ILOCOCR) 高速オンチップオシレータコントロールレジスタ (HOCOOCR) 発振停止検出コントロールレジスタ (OSTDCR) 発振停止検出ステータスレジスタ (OSTDSR) メインクロック発振器強制発振コントロールレジスタ (MOFCR) 高速オンチップオシレータ電源コントロールレジスタ (HOCOPCR) カウントクロック拡張レジスタ 1 (SCK1) カウントクロック拡張レジスタ 2 (SCK2) 																																										

表 4.4 機能および仕様の相違点(4)

項目		RX610 グループ		RX630 グループ																																																																																														
消費電力 低減機能	機能	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td>低消費電力状態</td> <td>スリープモード</td> </tr> <tr> <td></td> <td>全モジュールクロックストップモード</td> </tr> <tr> <td></td> <td>ソフトウェアスタンバイモード</td> </tr> <tr> <td></td> <td>ディープソフトウェアスタンバイモード</td> </tr> </table> 		低消費電力状態	スリープモード		全モジュールクロックストップモード		ソフトウェアスタンバイモード		ディープソフトウェアスタンバイモード	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td>低消費電力状態</td> <td>スリープモード</td> </tr> <tr> <td></td> <td>全モジュールクロックストップモード</td> </tr> <tr> <td></td> <td>ソフトウェアスタンバイモード</td> </tr> <tr> <td></td> <td>ディープソフトウェアスタンバイモード</td> </tr> </table> 動作電力低減機能 <table border="1"> <tr> <td></td> <td>低速動作モード 1</td> </tr> <tr> <td></td> <td>低速動作モード 2</td> </tr> </table> 		低消費電力状態	スリープモード		全モジュールクロックストップモード		ソフトウェアスタンバイモード		ディープソフトウェアスタンバイモード		低速動作モード 1		低速動作モード 2																																																																									
	低消費電力状態	スリープモード																																																																																																
	全モジュールクロックストップモード																																																																																																	
	ソフトウェアスタンバイモード																																																																																																	
	ディープソフトウェアスタンバイモード																																																																																																	
低消費電力状態	スリープモード																																																																																																	
	全モジュールクロックストップモード																																																																																																	
	ソフトウェアスタンバイモード																																																																																																	
	ディープソフトウェアスタンバイモード																																																																																																	
	低速動作モード 1																																																																																																	
	低速動作モード 2																																																																																																	
レジスタ/ ビット	<ul style="list-style-type: none"> スタンバイコントロールレジスタ (SBYCR) <table border="1"> <tr> <td>b8</td> <td>STS[4:0]</td> <td>スタンバイタイム選択ビット</td> </tr> <tr> <td>b12</td> <td></td> <td></td> </tr> <tr> <td>b14</td> <td>OPE</td> <td>出力ポート許可ビット</td> </tr> <tr> <td>b15</td> <td>SSBY</td> <td>ソフトウェアスタンバイビット</td> </tr> </table> SBYCR.STS[4:0] <ul style="list-style-type: none"> 00000b : (設定禁止) 00001b : (設定禁止) 00010b : (設定禁止) 00011b : (設定禁止) 00100b : (設定禁止) 00101b : 待機時間 = 64 サイクル 00110b : 待機時間 = 512 サイクル 00111b : 待機時間 = 1024 サイクル 01000b : 待機時間 = 2048 サイクル 01001b : 待機時間 = 4096 サイクル 01010b : 待機時間 = 16384 サイクル 01011b : 待機時間 = 32768 サイクル 01100b : 待機時間 = 65536 サイクル 01101b : 待機時間 = 131072 サイクル 01110b : 待機時間 = 262144 サイクル 01111b : 待機時間 = 524288 サイクル モジュールストップコントロールレジスタ A (MSTPCRA) <table border="1"> <tr> <td>b4</td> <td>MSTPA4</td> <td>8ビットタイマ3、2(ユニット1)モジュールストップ設定ビット</td> </tr> <tr> <td>b5</td> <td>MSTPA5</td> <td>8ビットタイマ1、0(ユニット0)モジュールストップ設定ビット</td> </tr> <tr> <td>b9</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b10</td> <td>MSTPA10</td> <td>プログラマブルパルスジェネレータ1(ユニット1)モジュールストップ設定ビット</td> </tr> <tr> <td>b11</td> <td>MSTPA11</td> <td>プログラマブルパルスジェネレータ0(ユニット0)モジュールストップ設定ビット</td> </tr> <tr> <td>b12</td> <td>MSTPA12</td> <td>16ビットタイマパルスユニット1(ユニット1)モジュールストップ設定ビット</td> </tr> <tr> <td>b13</td> <td>MSTPA13</td> <td>16ビットタイマパルスユニット0(ユニット0)モジュールストップ設定ビット</td> </tr> <tr> <td>b14</td> <td>MSTPA14</td> <td>コンペアマッチタイマ1(ユニット1)モジュールストップ設定ビット</td> </tr> <tr> <td>b15</td> <td>MSTPA15</td> <td>コンペアマッチタイマ0(ユニット0)モジュールストップ設定ビット</td> </tr> <tr> <td>b17</td> <td></td> <td>(予約ビット)</td> </tr> </table> 	b8	STS[4:0]	スタンバイタイム選択ビット	b12			b14	OPE	出力ポート許可ビット	b15	SSBY	ソフトウェアスタンバイビット	b4	MSTPA4	8ビットタイマ3、2(ユニット1)モジュールストップ設定ビット	b5	MSTPA5	8ビットタイマ1、0(ユニット0)モジュールストップ設定ビット	b9		(予約ビット)	b10	MSTPA10	プログラマブルパルスジェネレータ1(ユニット1)モジュールストップ設定ビット	b11	MSTPA11	プログラマブルパルスジェネレータ0(ユニット0)モジュールストップ設定ビット	b12	MSTPA12	16ビットタイマパルスユニット1(ユニット1)モジュールストップ設定ビット	b13	MSTPA13	16ビットタイマパルスユニット0(ユニット0)モジュールストップ設定ビット	b14	MSTPA14	コンペアマッチタイマ1(ユニット1)モジュールストップ設定ビット	b15	MSTPA15	コンペアマッチタイマ0(ユニット0)モジュールストップ設定ビット	b17		(予約ビット)	<ul style="list-style-type: none"> スタンバイコントロールレジスタ (SBYCR) <table border="1"> <tr> <td>b8</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b12</td> <td></td> <td></td> </tr> <tr> <td>b14</td> <td>OPE</td> <td>出力ポート許可ビット</td> </tr> <tr> <td>b15</td> <td>SSBY</td> <td>ソフトウェアスタンバイビット</td> </tr> </table> メインクロック発振器ウェイトコントロールレジスタ (MOSCWTCR) <table border="1"> <tr> <td>b0</td> <td>MSTS[4:0]</td> <td>メインクロック発振器ウェイト時間設定ビット</td> </tr> <tr> <td>b4</td> <td></td> <td></td> </tr> </table> <ul style="list-style-type: none"> MOSCWTCR.MSTS[4:0] <ul style="list-style-type: none"> 00000b : 待機時間 = 2 サイクル 00001b : 待機時間 = 4 サイクル 00010b : 待機時間 = 8 サイクル 00011b : 待機時間 = 16 サイクル 00100b : 待機時間 = 32 サイクル 00101b : 待機時間 = 64 サイクル 00110b : 待機時間 = 512 サイクル 00111b : 待機時間 = 1024 サイクル 01000b : 待機時間 = 2048 サイクル 01001b : 待機時間 = 4096 サイクル 01010b : 待機時間 = 16384 サイクル 01011b : 待機時間 = 32768 サイクル 01100b : 待機時間 = 65536 サイクル 01101b : 待機時間 = 131072 サイクル 01110b : 待機時間 = 262144 サイクル 01111b : 待機時間 = 524288 サイクル PLL ウェイトコントロールレジスタ (PLLWTCR) <table border="1"> <tr> <td>b0</td> <td>PSTS[4:0]</td> <td>PLL ウェイト時間設定ビット</td> </tr> <tr> <td>b4</td> <td></td> <td></td> </tr> </table> <ul style="list-style-type: none"> PLLWTCR.PSTS[4:0] <ul style="list-style-type: none"> 00000b : 待機時間 = 16 サイクル - - - 01111b : 待機時間 = 4194304 サイクル モジュールストップコントロールレジスタ A (MSTPCRA) <table border="1"> <tr> <td>b4</td> <td>MSTPA4</td> <td>8ビットタイマ3、2(ユニット1)モジュールストップ設定ビット</td> </tr> <tr> <td>b5</td> <td>MSTPA5</td> <td>8ビットタイマ1、0(ユニット0)モジュールストップ設定ビット</td> </tr> <tr> <td>b9</td> <td>MSTPA9</td> <td>マルチファンクションタイマパルスユニット2モジュールストップ設定ビット</td> </tr> <tr> <td>b10</td> <td>MSTPA10</td> <td>プログラマブルパルスジェネレータ(ユニット1)モジュールストップ設定ビット</td> </tr> <tr> <td>b11</td> <td>MSTPA11</td> <td>プログラマブルパルスジェネレータ(ユニット0)モジュールストップ設定ビット</td> </tr> <tr> <td>b12</td> <td>MSTPA12</td> <td>16ビットタイマパルスユニット1(ユニット1)モジュールストップ設定ビット</td> </tr> <tr> <td>b13</td> <td>MSTPA13</td> <td>16ビットタイマパルスユニット0(ユニット0)モジュールストップ設定ビット</td> </tr> <tr> <td>b14</td> <td>MSTPA14</td> <td>コンペアマッチタイマ(ユニット1)モジュールストップ設定ビット</td> </tr> <tr> <td>b15</td> <td>MSTPA15</td> <td>コンペアマッチタイマ(ユニット0)モジュールストップ設定ビット</td> </tr> <tr> <td>b17</td> <td>MSTPA17</td> <td>12ビットA/Dコンバータモジュールストップ設定ビット</td> </tr> </table> 	b8		(予約ビット)	b12			b14	OPE	出力ポート許可ビット	b15	SSBY	ソフトウェアスタンバイビット	b0	MSTS[4:0]	メインクロック発振器ウェイト時間設定ビット	b4			b0	PSTS[4:0]	PLL ウェイト時間設定ビット	b4			b4	MSTPA4	8ビットタイマ3、2(ユニット1)モジュールストップ設定ビット	b5	MSTPA5	8ビットタイマ1、0(ユニット0)モジュールストップ設定ビット	b9	MSTPA9	マルチファンクションタイマパルスユニット2モジュールストップ設定ビット	b10	MSTPA10	プログラマブルパルスジェネレータ(ユニット1)モジュールストップ設定ビット	b11	MSTPA11	プログラマブルパルスジェネレータ(ユニット0)モジュールストップ設定ビット	b12	MSTPA12	16ビットタイマパルスユニット1(ユニット1)モジュールストップ設定ビット	b13	MSTPA13	16ビットタイマパルスユニット0(ユニット0)モジュールストップ設定ビット	b14	MSTPA14	コンペアマッチタイマ(ユニット1)モジュールストップ設定ビット	b15	MSTPA15	コンペアマッチタイマ(ユニット0)モジュールストップ設定ビット	b17	MSTPA17	12ビットA/Dコンバータモジュールストップ設定ビット
b8	STS[4:0]	スタンバイタイム選択ビット																																																																																																
b12																																																																																																		
b14	OPE	出力ポート許可ビット																																																																																																
b15	SSBY	ソフトウェアスタンバイビット																																																																																																
b4	MSTPA4	8ビットタイマ3、2(ユニット1)モジュールストップ設定ビット																																																																																																
b5	MSTPA5	8ビットタイマ1、0(ユニット0)モジュールストップ設定ビット																																																																																																
b9		(予約ビット)																																																																																																
b10	MSTPA10	プログラマブルパルスジェネレータ1(ユニット1)モジュールストップ設定ビット																																																																																																
b11	MSTPA11	プログラマブルパルスジェネレータ0(ユニット0)モジュールストップ設定ビット																																																																																																
b12	MSTPA12	16ビットタイマパルスユニット1(ユニット1)モジュールストップ設定ビット																																																																																																
b13	MSTPA13	16ビットタイマパルスユニット0(ユニット0)モジュールストップ設定ビット																																																																																																
b14	MSTPA14	コンペアマッチタイマ1(ユニット1)モジュールストップ設定ビット																																																																																																
b15	MSTPA15	コンペアマッチタイマ0(ユニット0)モジュールストップ設定ビット																																																																																																
b17		(予約ビット)																																																																																																
b8		(予約ビット)																																																																																																
b12																																																																																																		
b14	OPE	出力ポート許可ビット																																																																																																
b15	SSBY	ソフトウェアスタンバイビット																																																																																																
b0	MSTS[4:0]	メインクロック発振器ウェイト時間設定ビット																																																																																																
b4																																																																																																		
b0	PSTS[4:0]	PLL ウェイト時間設定ビット																																																																																																
b4																																																																																																		
b4	MSTPA4	8ビットタイマ3、2(ユニット1)モジュールストップ設定ビット																																																																																																
b5	MSTPA5	8ビットタイマ1、0(ユニット0)モジュールストップ設定ビット																																																																																																
b9	MSTPA9	マルチファンクションタイマパルスユニット2モジュールストップ設定ビット																																																																																																
b10	MSTPA10	プログラマブルパルスジェネレータ(ユニット1)モジュールストップ設定ビット																																																																																																
b11	MSTPA11	プログラマブルパルスジェネレータ(ユニット0)モジュールストップ設定ビット																																																																																																
b12	MSTPA12	16ビットタイマパルスユニット1(ユニット1)モジュールストップ設定ビット																																																																																																
b13	MSTPA13	16ビットタイマパルスユニット0(ユニット0)モジュールストップ設定ビット																																																																																																
b14	MSTPA14	コンペアマッチタイマ(ユニット1)モジュールストップ設定ビット																																																																																																
b15	MSTPA15	コンペアマッチタイマ(ユニット0)モジュールストップ設定ビット																																																																																																
b17	MSTPA17	12ビットA/Dコンバータモジュールストップ設定ビット																																																																																																

表 4.5 機能および仕様の相違点(5)

項目	RX610 グループ			RX630 グループ																																																																																																																	
消費電力 低減機能	レジスタ / ビット	<ul style="list-style-type: none"> モジュールストップコントロールレジスタ A (MSTPCRA) 			<ul style="list-style-type: none"> モジュールストップコントロールレジスタ A (MSTPCRA) 																																																																																																																
		<table border="1"> <tr><td>b19</td><td>MSTPA19</td><td>D/A コンバータ モジュールストップ設定ビット</td></tr> <tr><td>b20</td><td>MSTPA20</td><td>A/D コンバータ(ユニット 3) モジュールストップ設定ビット</td></tr> <tr><td>b21</td><td>MSTPA21</td><td>A/D コンバータ(ユニット 2) モジュールストップ設定ビット</td></tr> <tr><td>b22</td><td>MSTPA22</td><td>A/D コンバータ(ユニット 1) モジュールストップ設定ビット</td></tr> <tr><td>b23</td><td>MSTPA23</td><td>A/D コンバータ(ユニット 0) モジュールストップ設定ビット</td></tr> <tr><td>b24</td><td></td><td>(予約ビット)</td></tr> <tr><td>b27</td><td>MSTPA27</td><td>データトランスファコントローラ モジュールストップ設定ビット</td></tr> <tr><td>b28</td><td>MSTPA28</td><td>DMA コントローラ モジュールストップ設定ビット</td></tr> <tr><td>b29</td><td></td><td>(予約ビット)</td></tr> <tr><td>b31</td><td>ACSE</td><td>全モジュールクロックストップモード 許可ビット</td></tr> </table>	b19	MSTPA19	D/A コンバータ モジュールストップ設定ビット	b20	MSTPA20	A/D コンバータ(ユニット 3) モジュールストップ設定ビット	b21	MSTPA21	A/D コンバータ(ユニット 2) モジュールストップ設定ビット	b22	MSTPA22	A/D コンバータ(ユニット 1) モジュールストップ設定ビット	b23	MSTPA23	A/D コンバータ(ユニット 0) モジュールストップ設定ビット	b24		(予約ビット)	b27	MSTPA27	データトランスファコントローラ モジュールストップ設定ビット	b28	MSTPA28	DMA コントローラ モジュールストップ設定ビット	b29		(予約ビット)	b31	ACSE	全モジュールクロックストップモード 許可ビット	<table border="1"> <tr><td>b19</td><td>MSTPA19</td><td>D/A コンバータ モジュールストップ設定ビット</td></tr> <tr><td>b20</td><td></td><td>(予約ビット)</td></tr> <tr><td>b21</td><td></td><td>(予約ビット)</td></tr> <tr><td>b22</td><td></td><td>(予約ビット)</td></tr> <tr><td>b23</td><td>MSTPA23</td><td>10bitA/D コンバータ(ユニット 0) モジュールストップ設定ビット</td></tr> <tr><td>b24</td><td>MSTPA24</td><td>モジュールストップ A24 設定ビット</td></tr> <tr><td>b27</td><td>MSTPA27</td><td>モジュールストップ A27 設定ビット</td></tr> <tr><td>b28</td><td>MSTPA28</td><td>DMA コントローラ/ データトランスファコントローラ モジュールストップ設定ビット</td></tr> <tr><td>b29</td><td>MSTPA29</td><td>モジュールストップ A29 設定ビット</td></tr> <tr><td>b31</td><td>ACSE</td><td>全モジュールクロックストップモード 許可ビット</td></tr> </table>	b19	MSTPA19	D/A コンバータ モジュールストップ設定ビット	b20		(予約ビット)	b21		(予約ビット)	b22		(予約ビット)	b23	MSTPA23	10bitA/D コンバータ(ユニット 0) モジュールストップ設定ビット	b24	MSTPA24	モジュールストップ A24 設定ビット	b27	MSTPA27	モジュールストップ A27 設定ビット	b28	MSTPA28	DMA コントローラ/ データトランスファコントローラ モジュールストップ設定ビット	b29	MSTPA29	モジュールストップ A29 設定ビット	b31	ACSE	全モジュールクロックストップモード 許可ビット																																																						
b19	MSTPA19	D/A コンバータ モジュールストップ設定ビット																																																																																																																			
b20	MSTPA20	A/D コンバータ(ユニット 3) モジュールストップ設定ビット																																																																																																																			
b21	MSTPA21	A/D コンバータ(ユニット 2) モジュールストップ設定ビット																																																																																																																			
b22	MSTPA22	A/D コンバータ(ユニット 1) モジュールストップ設定ビット																																																																																																																			
b23	MSTPA23	A/D コンバータ(ユニット 0) モジュールストップ設定ビット																																																																																																																			
b24		(予約ビット)																																																																																																																			
b27	MSTPA27	データトランスファコントローラ モジュールストップ設定ビット																																																																																																																			
b28	MSTPA28	DMA コントローラ モジュールストップ設定ビット																																																																																																																			
b29		(予約ビット)																																																																																																																			
b31	ACSE	全モジュールクロックストップモード 許可ビット																																																																																																																			
b19	MSTPA19	D/A コンバータ モジュールストップ設定ビット																																																																																																																			
b20		(予約ビット)																																																																																																																			
b21		(予約ビット)																																																																																																																			
b22		(予約ビット)																																																																																																																			
b23	MSTPA23	10bitA/D コンバータ(ユニット 0) モジュールストップ設定ビット																																																																																																																			
b24	MSTPA24	モジュールストップ A24 設定ビット																																																																																																																			
b27	MSTPA27	モジュールストップ A27 設定ビット																																																																																																																			
b28	MSTPA28	DMA コントローラ/ データトランスファコントローラ モジュールストップ設定ビット																																																																																																																			
b29	MSTPA29	モジュールストップ A29 設定ビット																																																																																																																			
b31	ACSE	全モジュールクロックストップモード 許可ビット																																																																																																																			
		<ul style="list-style-type: none"> モジュールストップコントロールレジスタ B (MSTPCRB) 			<ul style="list-style-type: none"> モジュールストップコントロールレジスタ B (MSTPCRB) 																																																																																																																
		<table border="1"> <tr><td>b0</td><td></td><td>(予約ビット)</td></tr> <tr><td>b1</td><td></td><td>(予約ビット)</td></tr> <tr><td>b2</td><td></td><td>(予約ビット)</td></tr> <tr><td>b4</td><td></td><td>(予約ビット)</td></tr> <tr><td>b8</td><td></td><td>(予約ビット)</td></tr> <tr><td>b16</td><td></td><td>(予約ビット)</td></tr> <tr><td>b17</td><td></td><td>(予約ビット)</td></tr> <tr><td>b19</td><td></td><td>(予約ビット)</td></tr> <tr><td>b20</td><td>MSTPB20</td><td>I2C バスインタフェース 1 (ユニット 1) モジュールストップ設定ビット</td></tr> <tr><td>b21</td><td>MSTPB21</td><td>I2C バスインタフェース 0 (ユニット 0) モジュールストップ設定ビット</td></tr> <tr><td>b23</td><td>MSTPB23</td><td>CRC 演算器 モジュールストップ設定ビット</td></tr> <tr><td>b24</td><td></td><td>(予約ビット)</td></tr> <tr><td>b25</td><td>MSTPB25</td><td>シリアルコミュニケーション インタフェース 6 モジュールストップ設定ビット</td></tr> <tr><td>b26</td><td>MSTPB26</td><td>シリアルコミュニケーション インタフェース 5 モジュールストップ設定ビット</td></tr> <tr><td>b27</td><td>MSTPB27</td><td>シリアルコミュニケーション インタフェース 4 モジュールストップ設定ビット</td></tr> <tr><td>b28</td><td>MSTPB28</td><td>シリアルコミュニケーション インタフェース 3 モジュールストップ設定ビット</td></tr> <tr><td>b29</td><td>MSTPB29</td><td>シリアルコミュニケーション インタフェース 2 モジュールストップ設定ビット</td></tr> <tr><td>b30</td><td>MSTPB30</td><td>シリアルコミュニケーション インタフェース 1 モジュールストップ設定ビット</td></tr> <tr><td>b31</td><td>MSTPB31</td><td>シリアルコミュニケーション インタフェース 0 モジュールストップ設定ビット</td></tr> </table>	b0		(予約ビット)	b1		(予約ビット)	b2		(予約ビット)	b4		(予約ビット)	b8		(予約ビット)	b16		(予約ビット)	b17		(予約ビット)	b19		(予約ビット)	b20	MSTPB20	I2C バスインタフェース 1 (ユニット 1) モジュールストップ設定ビット	b21	MSTPB21	I2C バスインタフェース 0 (ユニット 0) モジュールストップ設定ビット	b23	MSTPB23	CRC 演算器 モジュールストップ設定ビット	b24		(予約ビット)	b25	MSTPB25	シリアルコミュニケーション インタフェース 6 モジュールストップ設定ビット	b26	MSTPB26	シリアルコミュニケーション インタフェース 5 モジュールストップ設定ビット	b27	MSTPB27	シリアルコミュニケーション インタフェース 4 モジュールストップ設定ビット	b28	MSTPB28	シリアルコミュニケーション インタフェース 3 モジュールストップ設定ビット	b29	MSTPB29	シリアルコミュニケーション インタフェース 2 モジュールストップ設定ビット	b30	MSTPB30	シリアルコミュニケーション インタフェース 1 モジュールストップ設定ビット	b31	MSTPB31	シリアルコミュニケーション インタフェース 0 モジュールストップ設定ビット	<table border="1"> <tr><td>b0</td><td>MSTPB0</td><td>CAN モジュール 0 モジュールストップ設定ビット</td></tr> <tr><td>b1</td><td>MSTPB1</td><td>CAN モジュール 1 モジュールストップ設定ビット</td></tr> <tr><td>b2</td><td>MSTPB2</td><td>CAN モジュール 2 モジュールストップ設定ビット</td></tr> <tr><td>b4</td><td>MSTPB4</td><td>シリアルコミュニケーション インタフェース SC1d モジュールストップ設定ビット</td></tr> <tr><td>b8</td><td>MSTPB8</td><td>温度センサ モジュールストップ設定ビット</td></tr> <tr><td>b16</td><td>MSTPB16</td><td>シリアルペリフェラルインタフェース 1 モジュールストップ設定ビット</td></tr> <tr><td>b17</td><td>MSTPB17</td><td>シリアルペリフェラルインタフェース 0 モジュールストップ設定ビット</td></tr> <tr><td>b19</td><td>MSTPB19</td><td>ユニバーサルシリアルバス インタフェース (ポート 0) モジュールストップ設定ビット</td></tr> <tr><td>b20</td><td>MSTPB20</td><td>I2C バスインタフェース 1 モジュールストップ設定ビット</td></tr> <tr><td>b21</td><td>MSTPB21</td><td>I2C バスインタフェース 0 モジュールストップ設定ビット</td></tr> <tr><td>b23</td><td>MSTPB23</td><td>CRC 演算器 モジュールストップ設定ビット</td></tr> <tr><td>b24</td><td>MSTPB24</td><td>シリアルコミュニケーション インタフェース 7 モジュールストップ設定ビット</td></tr> <tr><td>b25</td><td>MSTPB25</td><td>シリアルコミュニケーション インタフェース 6 モジュールストップ設定ビット</td></tr> <tr><td>b26</td><td>MSTPB26</td><td>シリアルコミュニケーション インタフェース 5 モジュールストップ設定ビット</td></tr> <tr><td>b27</td><td>MSTPB27</td><td>シリアルコミュニケーション インタフェース 4 モジュールストップ設定ビット</td></tr> <tr><td>b28</td><td>MSTPB28</td><td>シリアルコミュニケーション インタフェース 3 モジュールストップ設定ビット</td></tr> <tr><td>b29</td><td>MSTPB29</td><td>シリアルコミュニケーション インタフェース 2 モジュールストップ設定ビット</td></tr> <tr><td>b30</td><td>MSTPB30</td><td>シリアルコミュニケーション インタフェース 1 モジュールストップ設定ビット</td></tr> <tr><td>b31</td><td>MSTPB31</td><td>シリアルコミュニケーション インタフェース 0 モジュールストップ設定ビット</td></tr> </table>	b0	MSTPB0	CAN モジュール 0 モジュールストップ設定ビット	b1	MSTPB1	CAN モジュール 1 モジュールストップ設定ビット	b2	MSTPB2	CAN モジュール 2 モジュールストップ設定ビット	b4	MSTPB4	シリアルコミュニケーション インタフェース SC1d モジュールストップ設定ビット	b8	MSTPB8	温度センサ モジュールストップ設定ビット	b16	MSTPB16	シリアルペリフェラルインタフェース 1 モジュールストップ設定ビット	b17	MSTPB17	シリアルペリフェラルインタフェース 0 モジュールストップ設定ビット	b19	MSTPB19	ユニバーサルシリアルバス インタフェース (ポート 0) モジュールストップ設定ビット	b20	MSTPB20	I2C バスインタフェース 1 モジュールストップ設定ビット	b21	MSTPB21	I2C バスインタフェース 0 モジュールストップ設定ビット	b23	MSTPB23	CRC 演算器 モジュールストップ設定ビット	b24	MSTPB24	シリアルコミュニケーション インタフェース 7 モジュールストップ設定ビット	b25	MSTPB25	シリアルコミュニケーション インタフェース 6 モジュールストップ設定ビット	b26	MSTPB26	シリアルコミュニケーション インタフェース 5 モジュールストップ設定ビット	b27	MSTPB27	シリアルコミュニケーション インタフェース 4 モジュールストップ設定ビット	b28	MSTPB28	シリアルコミュニケーション インタフェース 3 モジュールストップ設定ビット	b29	MSTPB29	シリアルコミュニケーション インタフェース 2 モジュールストップ設定ビット	b30	MSTPB30	シリアルコミュニケーション インタフェース 1 モジュールストップ設定ビット	b31	MSTPB31	シリアルコミュニケーション インタフェース 0 モジュールストップ設定ビット
b0		(予約ビット)																																																																																																																			
b1		(予約ビット)																																																																																																																			
b2		(予約ビット)																																																																																																																			
b4		(予約ビット)																																																																																																																			
b8		(予約ビット)																																																																																																																			
b16		(予約ビット)																																																																																																																			
b17		(予約ビット)																																																																																																																			
b19		(予約ビット)																																																																																																																			
b20	MSTPB20	I2C バスインタフェース 1 (ユニット 1) モジュールストップ設定ビット																																																																																																																			
b21	MSTPB21	I2C バスインタフェース 0 (ユニット 0) モジュールストップ設定ビット																																																																																																																			
b23	MSTPB23	CRC 演算器 モジュールストップ設定ビット																																																																																																																			
b24		(予約ビット)																																																																																																																			
b25	MSTPB25	シリアルコミュニケーション インタフェース 6 モジュールストップ設定ビット																																																																																																																			
b26	MSTPB26	シリアルコミュニケーション インタフェース 5 モジュールストップ設定ビット																																																																																																																			
b27	MSTPB27	シリアルコミュニケーション インタフェース 4 モジュールストップ設定ビット																																																																																																																			
b28	MSTPB28	シリアルコミュニケーション インタフェース 3 モジュールストップ設定ビット																																																																																																																			
b29	MSTPB29	シリアルコミュニケーション インタフェース 2 モジュールストップ設定ビット																																																																																																																			
b30	MSTPB30	シリアルコミュニケーション インタフェース 1 モジュールストップ設定ビット																																																																																																																			
b31	MSTPB31	シリアルコミュニケーション インタフェース 0 モジュールストップ設定ビット																																																																																																																			
b0	MSTPB0	CAN モジュール 0 モジュールストップ設定ビット																																																																																																																			
b1	MSTPB1	CAN モジュール 1 モジュールストップ設定ビット																																																																																																																			
b2	MSTPB2	CAN モジュール 2 モジュールストップ設定ビット																																																																																																																			
b4	MSTPB4	シリアルコミュニケーション インタフェース SC1d モジュールストップ設定ビット																																																																																																																			
b8	MSTPB8	温度センサ モジュールストップ設定ビット																																																																																																																			
b16	MSTPB16	シリアルペリフェラルインタフェース 1 モジュールストップ設定ビット																																																																																																																			
b17	MSTPB17	シリアルペリフェラルインタフェース 0 モジュールストップ設定ビット																																																																																																																			
b19	MSTPB19	ユニバーサルシリアルバス インタフェース (ポート 0) モジュールストップ設定ビット																																																																																																																			
b20	MSTPB20	I2C バスインタフェース 1 モジュールストップ設定ビット																																																																																																																			
b21	MSTPB21	I2C バスインタフェース 0 モジュールストップ設定ビット																																																																																																																			
b23	MSTPB23	CRC 演算器 モジュールストップ設定ビット																																																																																																																			
b24	MSTPB24	シリアルコミュニケーション インタフェース 7 モジュールストップ設定ビット																																																																																																																			
b25	MSTPB25	シリアルコミュニケーション インタフェース 6 モジュールストップ設定ビット																																																																																																																			
b26	MSTPB26	シリアルコミュニケーション インタフェース 5 モジュールストップ設定ビット																																																																																																																			
b27	MSTPB27	シリアルコミュニケーション インタフェース 4 モジュールストップ設定ビット																																																																																																																			
b28	MSTPB28	シリアルコミュニケーション インタフェース 3 モジュールストップ設定ビット																																																																																																																			
b29	MSTPB29	シリアルコミュニケーション インタフェース 2 モジュールストップ設定ビット																																																																																																																			
b30	MSTPB30	シリアルコミュニケーション インタフェース 1 モジュールストップ設定ビット																																																																																																																			
b31	MSTPB31	シリアルコミュニケーション インタフェース 0 モジュールストップ設定ビット																																																																																																																			

表 4.6 機能および仕様の相違点(6)

項目	RX610 グループ	RX630 グループ																																	
消費電力 低減機能	レジスタ/ ビット	レジスタ C (MSTPCRC)																																	
		<table border="1"> <tr> <td>b0</td> <td>MSTPC0</td> <td>RAM0 モジュールストップ設定ビット</td> </tr> <tr> <td>b1</td> <td>MSTPC1</td> <td>RAM1 モジュールストップ設定ビット</td> </tr> <tr> <td>b16</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b17</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b18</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b19</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b22</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b24</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b25</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b26</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b27</td> <td></td> <td>(予約ビット)</td> </tr> </table>	b0	MSTPC0	RAM0 モジュールストップ設定ビット	b1	MSTPC1	RAM1 モジュールストップ設定ビット	b16		(予約ビット)	b17		(予約ビット)	b18		(予約ビット)	b19		(予約ビット)	b22		(予約ビット)	b24		(予約ビット)	b25		(予約ビット)	b26		(予約ビット)	b27		(予約ビット)
	b0	MSTPC0	RAM0 モジュールストップ設定ビット																																
	b1	MSTPC1	RAM1 モジュールストップ設定ビット																																
	b16		(予約ビット)																																
	b17		(予約ビット)																																
	b18		(予約ビット)																																
	b19		(予約ビット)																																
	b22		(予約ビット)																																
	b24		(予約ビット)																																
b25		(予約ビット)																																	
b26		(予約ビット)																																	
b27		(予約ビット)																																	
	<table border="1"> <tr> <td>b0</td> <td>MSTPC0</td> <td>RAM0 モジュールストップ設定ビット</td> </tr> <tr> <td>b1</td> <td>MSTPC1</td> <td>RAM1 モジュールストップ設定ビット</td> </tr> <tr> <td>b16</td> <td>MSTPC16</td> <td>I²C バスインタフェース 3 モジュールストップ設定ビット</td> </tr> <tr> <td>b17</td> <td>MSTPC17</td> <td>I²C バスインタフェース 2 モジュールストップ設定ビット</td> </tr> <tr> <td>b18</td> <td>MSTPC18</td> <td>IEBUS モジュールストップ設定ビット</td> </tr> <tr> <td>b19</td> <td>MSTPC19</td> <td>周波数測定機能 モジュールストップ設定ビット</td> </tr> <tr> <td>b22</td> <td>MSTPC22</td> <td>シリアルペリフェラルインタフェース 2 モジュールストップ設定ビット</td> </tr> <tr> <td>b24</td> <td>MSTPC24</td> <td>シリアルコミュニケーション インタフェース 11 モジュールストップ設定ビット</td> </tr> <tr> <td>b25</td> <td>MSTPC25</td> <td>シリアルコミュニケーション インタフェース 10 モジュールストップ設定ビット</td> </tr> <tr> <td>b26</td> <td>MSTPC26</td> <td>シリアルコミュニケーション インタフェース 9 モジュールストップ設定ビット</td> </tr> <tr> <td>b27</td> <td>MSTPC27</td> <td>シリアルコミュニケーション インタフェース 8 モジュールストップ設定ビット</td> </tr> </table>	b0	MSTPC0	RAM0 モジュールストップ設定ビット	b1	MSTPC1	RAM1 モジュールストップ設定ビット	b16	MSTPC16	I ² C バスインタフェース 3 モジュールストップ設定ビット	b17	MSTPC17	I ² C バスインタフェース 2 モジュールストップ設定ビット	b18	MSTPC18	IEBUS モジュールストップ設定ビット	b19	MSTPC19	周波数測定機能 モジュールストップ設定ビット	b22	MSTPC22	シリアルペリフェラルインタフェース 2 モジュールストップ設定ビット	b24	MSTPC24	シリアルコミュニケーション インタフェース 11 モジュールストップ設定ビット	b25	MSTPC25	シリアルコミュニケーション インタフェース 10 モジュールストップ設定ビット	b26	MSTPC26	シリアルコミュニケーション インタフェース 9 モジュールストップ設定ビット	b27	MSTPC27	シリアルコミュニケーション インタフェース 8 モジュールストップ設定ビット	
b0	MSTPC0	RAM0 モジュールストップ設定ビット																																	
b1	MSTPC1	RAM1 モジュールストップ設定ビット																																	
b16	MSTPC16	I ² C バスインタフェース 3 モジュールストップ設定ビット																																	
b17	MSTPC17	I ² C バスインタフェース 2 モジュールストップ設定ビット																																	
b18	MSTPC18	IEBUS モジュールストップ設定ビット																																	
b19	MSTPC19	周波数測定機能 モジュールストップ設定ビット																																	
b22	MSTPC22	シリアルペリフェラルインタフェース 2 モジュールストップ設定ビット																																	
b24	MSTPC24	シリアルコミュニケーション インタフェース 11 モジュールストップ設定ビット																																	
b25	MSTPC25	シリアルコミュニケーション インタフェース 10 モジュールストップ設定ビット																																	
b26	MSTPC26	シリアルコミュニケーション インタフェース 9 モジュールストップ設定ビット																																	
b27	MSTPC27	シリアルコミュニケーション インタフェース 8 モジュールストップ設定ビット																																	
	<ul style="list-style-type: none"> 動作電力コントロールレジスタ (OPCCR) スリープモード復帰クロックソース切り替えレジスタ (RSTCKCR) サブクロック発振器ウェイトコントロールレジスタ (SOSCWTCCR) 																																		
	<ul style="list-style-type: none"> ディープスタンバイコントロールレジスタ (DPSBYCR) 																																		
	<table border="1"> <tr> <td>b0</td> <td>RAMCUTO</td> <td>内蔵 RAM オフ 0 ビット</td> </tr> <tr> <td>b1</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b4</td> <td>RAMCUT1</td> <td>内蔵 RAM オフ 1 ビット</td> </tr> <tr> <td>b5</td> <td>RAMCUT2</td> <td>内蔵 RAM オフ 2 ビット</td> </tr> <tr> <td>b6</td> <td>IOKEEP</td> <td>I/O ポート保持ビット</td> </tr> <tr> <td>b7</td> <td>DPSBY</td> <td>ディープソフトウェアスタンバイ ビット</td> </tr> </table> <p>・ RAMCUT2~0 000b: ディープソフトウェアスタンバイモード時、 内蔵 RAM (RAM0) と USB レジューム検出部に 電源を供給する 111b: ディープソフトウェアスタンバイモード時、 内蔵 RAM (RAM0) と USB レジューム検出部に 電源を供給しない</p>	b0	RAMCUTO	内蔵 RAM オフ 0 ビット	b1		(予約ビット)	b4	RAMCUT1	内蔵 RAM オフ 1 ビット	b5	RAMCUT2	内蔵 RAM オフ 2 ビット	b6	IOKEEP	I/O ポート保持ビット	b7	DPSBY	ディープソフトウェアスタンバイ ビット																
b0	RAMCUTO	内蔵 RAM オフ 0 ビット																																	
b1		(予約ビット)																																	
b4	RAMCUT1	内蔵 RAM オフ 1 ビット																																	
b5	RAMCUT2	内蔵 RAM オフ 2 ビット																																	
b6	IOKEEP	I/O ポート保持ビット																																	
b7	DPSBY	ディープソフトウェアスタンバイ ビット																																	
	<table border="1"> <tr> <td>b0</td> <td>DEEPCUT</td> <td>ディープカットビット</td> </tr> <tr> <td>b1</td> <td>[1:0]</td> <td></td> </tr> <tr> <td>b4</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b5</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b6</td> <td>IOKEEP</td> <td>I/O ポート保持ビット</td> </tr> <tr> <td>b7</td> <td>DPSBY</td> <td>ディープソフトウェアスタンバイ ビット</td> </tr> </table> <p>・ DEEPCUT[1:0] 00b: ディープソフトウェアスタンバイモード時、 RAM (RAM0) と USB レジューム検出部に 電源を供給する 01b: ディープソフトウェアスタンバイモード時、 RAM (RAM0) と USB レジューム検出部に 電源を供給しない 10b: (設定禁止) 11b: ディープソフトウェアスタンバイモード時、 RAM (RAM0) と USB レジューム検出部に 電源を供給しない。また LVD を停止し、 パワーオンリセット回路の低消費電力機構を 有効にする</p>	b0	DEEPCUT	ディープカットビット	b1	[1:0]		b4		(予約ビット)	b5		(予約ビット)	b6	IOKEEP	I/O ポート保持ビット	b7	DPSBY	ディープソフトウェアスタンバイ ビット																
b0	DEEPCUT	ディープカットビット																																	
b1	[1:0]																																		
b4		(予約ビット)																																	
b5		(予約ビット)																																	
b6	IOKEEP	I/O ポート保持ビット																																	
b7	DPSBY	ディープソフトウェアスタンバイ ビット																																	
	<ul style="list-style-type: none"> ディープスタンバイウェイトコントロールレジスタ (DPSWCR) <p>・ DPSWCR.WTSTS[5:0] 00101b: 待機時間 = 64 サイクル 00110b: 待機時間 = 512 サイクル 00111b: 待機時間 = 1024 サイクル 01000b: 待機時間 = 2048 サイクル 01001b: 待機時間 = 4096 サイクル 01010b: 待機時間 = 16384 サイクル 01011b: 待機時間 = 32768 サイクル 01100b: 待機時間 = 65536 サイクル 01101b: 待機時間 = 131072 サイクル 01110b: 待機時間 = 262144 サイクル 01111b: 待機時間 = 524288 サイクル</p>																																		
	(LOCO 復帰)																																		

表 4.7 機能および仕様の相違点(7)

項目	RX610 グループ	RX630 グループ																																																																								
消費電力 低減機能	レジスタ/ ビット																																																																									
	<ul style="list-style-type: none"> ディープスタンバイインタラプトイネーブルレジスタ (DPS1ER) <table border="1"> <tr><td>b0</td><td>DIRQ0E</td><td>IRQ0 端子許可ビット</td></tr> <tr><td>b1</td><td>DIRQ1E</td><td>IRQ1 端子許可ビット</td></tr> <tr><td>b2</td><td>DIRQ2E</td><td>IRQ2 端子許可ビット</td></tr> <tr><td>b3</td><td>DIRQ3E</td><td>IRQ3 端子許可ビット</td></tr> <tr><td>b4</td><td></td><td>(予約ビット)</td></tr> <tr><td>b5</td><td></td><td>(予約ビット)</td></tr> <tr><td>b6</td><td></td><td>(予約ビット)</td></tr> <tr><td>b7</td><td>DNM1E</td><td>NMI 端子許可ビット</td></tr> </table>	b0	DIRQ0E	IRQ0 端子許可ビット	b1	DIRQ1E	IRQ1 端子許可ビット	b2	DIRQ2E	IRQ2 端子許可ビット	b3	DIRQ3E	IRQ3 端子許可ビット	b4		(予約ビット)	b5		(予約ビット)	b6		(予約ビット)	b7	DNM1E	NMI 端子許可ビット	<ul style="list-style-type: none"> ディープスタンバイインタラプトイネーブルレジスタ 0 (DPS1ER0) <table border="1"> <tr><td>b0</td><td>DIRQ0E</td><td>IRQ0-DS 端子許可ビット</td></tr> <tr><td>b1</td><td>DIRQ1E</td><td>IRQ1-DS 端子許可ビット</td></tr> <tr><td>b2</td><td>DIRQ2E</td><td>IRQ2-DS 端子許可ビット</td></tr> <tr><td>b3</td><td>DIRQ3E</td><td>IRQ3-DS 端子許可ビット</td></tr> <tr><td>b4</td><td>DIRQ4E</td><td>IRQ4-DS 端子許可ビット</td></tr> <tr><td>b5</td><td>DIRQ5E</td><td>IRQ5-DS 端子許可ビット</td></tr> <tr><td>b6</td><td>DIRQ6E</td><td>IRQ6-DS 端子許可ビット</td></tr> <tr><td>b7</td><td>DIRQ7E</td><td>IRQ7-DS 端子許可ビット</td></tr> </table> <ul style="list-style-type: none"> ディープスタンバイインタラプトイネーブルレジスタ 2 (DPS1ER2) <table border="1"> <tr><td>b0</td><td>DLVD11E</td><td>LVD1 ディープスタンバイ解除信号許可ビット</td></tr> <tr><td>b1</td><td>DLVD21E</td><td>LVD2 ディープスタンバイ解除信号許可ビット</td></tr> <tr><td>b2</td><td>DRTCI1E</td><td>RTC 周期割り込み ディープスタンバイ解除信号許可ビット</td></tr> <tr><td>b3</td><td>DRTCA1E</td><td>RTC アラーム割り込み ディープスタンバイ解除信号許可ビット</td></tr> <tr><td>b4</td><td>DNM1E</td><td>NMI 端子許可ビット</td></tr> <tr><td>b5</td><td>DR11CD1E</td><td>SDA2-DS ディープスタンバイ解除信号許可ビット</td></tr> <tr><td>b6</td><td>DR11CC1E</td><td>SCL2-DS ディープスタンバイ解除信号許可ビット</td></tr> <tr><td>b7</td><td>DUSB1E</td><td>USB サスペンド/レゾーム ディープスタンバイ解除信号許可ビット</td></tr> </table>	b0	DIRQ0E	IRQ0-DS 端子許可ビット	b1	DIRQ1E	IRQ1-DS 端子許可ビット	b2	DIRQ2E	IRQ2-DS 端子許可ビット	b3	DIRQ3E	IRQ3-DS 端子許可ビット	b4	DIRQ4E	IRQ4-DS 端子許可ビット	b5	DIRQ5E	IRQ5-DS 端子許可ビット	b6	DIRQ6E	IRQ6-DS 端子許可ビット	b7	DIRQ7E	IRQ7-DS 端子許可ビット	b0	DLVD11E	LVD1 ディープスタンバイ解除信号許可ビット	b1	DLVD21E	LVD2 ディープスタンバイ解除信号許可ビット	b2	DRTCI1E	RTC 周期割り込み ディープスタンバイ解除信号許可ビット	b3	DRTCA1E	RTC アラーム割り込み ディープスタンバイ解除信号許可ビット	b4	DNM1E	NMI 端子許可ビット	b5	DR11CD1E	SDA2-DS ディープスタンバイ解除信号許可ビット	b6	DR11CC1E	SCL2-DS ディープスタンバイ解除信号許可ビット	b7	DUSB1E	USB サスペンド/レゾーム ディープスタンバイ解除信号許可ビット
b0	DIRQ0E	IRQ0 端子許可ビット																																																																								
b1	DIRQ1E	IRQ1 端子許可ビット																																																																								
b2	DIRQ2E	IRQ2 端子許可ビット																																																																								
b3	DIRQ3E	IRQ3 端子許可ビット																																																																								
b4		(予約ビット)																																																																								
b5		(予約ビット)																																																																								
b6		(予約ビット)																																																																								
b7	DNM1E	NMI 端子許可ビット																																																																								
b0	DIRQ0E	IRQ0-DS 端子許可ビット																																																																								
b1	DIRQ1E	IRQ1-DS 端子許可ビット																																																																								
b2	DIRQ2E	IRQ2-DS 端子許可ビット																																																																								
b3	DIRQ3E	IRQ3-DS 端子許可ビット																																																																								
b4	DIRQ4E	IRQ4-DS 端子許可ビット																																																																								
b5	DIRQ5E	IRQ5-DS 端子許可ビット																																																																								
b6	DIRQ6E	IRQ6-DS 端子許可ビット																																																																								
b7	DIRQ7E	IRQ7-DS 端子許可ビット																																																																								
b0	DLVD11E	LVD1 ディープスタンバイ解除信号許可ビット																																																																								
b1	DLVD21E	LVD2 ディープスタンバイ解除信号許可ビット																																																																								
b2	DRTCI1E	RTC 周期割り込み ディープスタンバイ解除信号許可ビット																																																																								
b3	DRTCA1E	RTC アラーム割り込み ディープスタンバイ解除信号許可ビット																																																																								
b4	DNM1E	NMI 端子許可ビット																																																																								
b5	DR11CD1E	SDA2-DS ディープスタンバイ解除信号許可ビット																																																																								
b6	DR11CC1E	SCL2-DS ディープスタンバイ解除信号許可ビット																																																																								
b7	DUSB1E	USB サスペンド/レゾーム ディープスタンバイ解除信号許可ビット																																																																								
		<ul style="list-style-type: none"> ディープスタンバイインタラプトイネーブルレジスタ 1 (DPS1ER1) ディープスタンバイインタラプトイネーブルレジスタ 3 (DPS1ER3) 																																																																								
	<ul style="list-style-type: none"> ディープスタンバイインタラプトフラグレジスタ (DPS1FR) <table border="1"> <tr><td>b0</td><td>DIRQ0F</td><td>IRQ0 ディープスタンバイ解除フラグ</td></tr> <tr><td>b1</td><td>DIRQ1F</td><td>IRQ1 ディープスタンバイ解除フラグ</td></tr> <tr><td>b2</td><td>DIRQ2F</td><td>IRQ2 ディープスタンバイ解除フラグ</td></tr> <tr><td>b3</td><td>DIRQ3F</td><td>IRQ3 ディープスタンバイ解除フラグ</td></tr> <tr><td>b4</td><td></td><td>(予約ビット)</td></tr> <tr><td>b5</td><td></td><td>(予約ビット)</td></tr> <tr><td>b6</td><td></td><td>(予約ビット)</td></tr> <tr><td>b7</td><td>DNM1F</td><td>NMI ディープスタンバイ解除フラグ</td></tr> </table>	b0	DIRQ0F	IRQ0 ディープスタンバイ解除フラグ	b1	DIRQ1F	IRQ1 ディープスタンバイ解除フラグ	b2	DIRQ2F	IRQ2 ディープスタンバイ解除フラグ	b3	DIRQ3F	IRQ3 ディープスタンバイ解除フラグ	b4		(予約ビット)	b5		(予約ビット)	b6		(予約ビット)	b7	DNM1F	NMI ディープスタンバイ解除フラグ	<ul style="list-style-type: none"> ディープスタンバイインタラプトフラグレジスタ 0 (DPS1FR0) <table border="1"> <tr><td>b0</td><td>DIRQ0F</td><td>IRQ0-DS 端子ディープスタンバイ解除フラグ</td></tr> <tr><td>b1</td><td>DIRQ1F</td><td>IRQ1-DS 端子ディープスタンバイ解除フラグ</td></tr> <tr><td>b2</td><td>DIRQ2F</td><td>IRQ2-DS 端子ディープスタンバイ解除フラグ</td></tr> <tr><td>b3</td><td>DIRQ3F</td><td>IRQ3-DS 端子ディープスタンバイ解除フラグ</td></tr> <tr><td>b4</td><td>DIRQ4F</td><td>IRQ4-DS 端子ディープスタンバイ解除フラグ</td></tr> <tr><td>b5</td><td>DIRQ5F</td><td>IRQ5-DS 端子ディープスタンバイ解除フラグ</td></tr> <tr><td>b6</td><td>DIRQ6F</td><td>IRQ6-DS 端子ディープスタンバイ解除フラグ</td></tr> <tr><td>b7</td><td>DIRQ7F</td><td>IRQ7-DS 端子ディープスタンバイ解除フラグ</td></tr> </table> <ul style="list-style-type: none"> ディープスタンバイインタラプトフラグレジスタ 2 (DPS1FR2) <table border="1"> <tr><td>b0</td><td>DLVD11F</td><td>LVD1 ディープスタンバイ解除フラグ</td></tr> <tr><td>b1</td><td>DLVD21F</td><td>LVD2 ディープスタンバイ解除フラグ</td></tr> <tr><td>b2</td><td>DRTCI1F</td><td>RTC 周期割り込み ディープスタンバイ解除フラグ</td></tr> <tr><td>b3</td><td>DRTCA1F</td><td>RTC アラーム割り込み ディープスタンバイ解除フラグ</td></tr> <tr><td>b4</td><td>DNM1F</td><td>NMI ディープスタンバイ解除フラグ</td></tr> <tr><td>b5</td><td>DR11CD1F</td><td>SDA2-DS ディープスタンバイ解除フラグ</td></tr> <tr><td>b6</td><td>DR11CC1F</td><td>SCL2-DS ディープスタンバイ解除フラグ</td></tr> <tr><td>b7</td><td>DUSB1F</td><td>USB サスペンド/レゾーム ディープスタンバイ解除フラグ</td></tr> </table>	b0	DIRQ0F	IRQ0-DS 端子ディープスタンバイ解除フラグ	b1	DIRQ1F	IRQ1-DS 端子ディープスタンバイ解除フラグ	b2	DIRQ2F	IRQ2-DS 端子ディープスタンバイ解除フラグ	b3	DIRQ3F	IRQ3-DS 端子ディープスタンバイ解除フラグ	b4	DIRQ4F	IRQ4-DS 端子ディープスタンバイ解除フラグ	b5	DIRQ5F	IRQ5-DS 端子ディープスタンバイ解除フラグ	b6	DIRQ6F	IRQ6-DS 端子ディープスタンバイ解除フラグ	b7	DIRQ7F	IRQ7-DS 端子ディープスタンバイ解除フラグ	b0	DLVD11F	LVD1 ディープスタンバイ解除フラグ	b1	DLVD21F	LVD2 ディープスタンバイ解除フラグ	b2	DRTCI1F	RTC 周期割り込み ディープスタンバイ解除フラグ	b3	DRTCA1F	RTC アラーム割り込み ディープスタンバイ解除フラグ	b4	DNM1F	NMI ディープスタンバイ解除フラグ	b5	DR11CD1F	SDA2-DS ディープスタンバイ解除フラグ	b6	DR11CC1F	SCL2-DS ディープスタンバイ解除フラグ	b7	DUSB1F	USB サスペンド/レゾーム ディープスタンバイ解除フラグ
b0	DIRQ0F	IRQ0 ディープスタンバイ解除フラグ																																																																								
b1	DIRQ1F	IRQ1 ディープスタンバイ解除フラグ																																																																								
b2	DIRQ2F	IRQ2 ディープスタンバイ解除フラグ																																																																								
b3	DIRQ3F	IRQ3 ディープスタンバイ解除フラグ																																																																								
b4		(予約ビット)																																																																								
b5		(予約ビット)																																																																								
b6		(予約ビット)																																																																								
b7	DNM1F	NMI ディープスタンバイ解除フラグ																																																																								
b0	DIRQ0F	IRQ0-DS 端子ディープスタンバイ解除フラグ																																																																								
b1	DIRQ1F	IRQ1-DS 端子ディープスタンバイ解除フラグ																																																																								
b2	DIRQ2F	IRQ2-DS 端子ディープスタンバイ解除フラグ																																																																								
b3	DIRQ3F	IRQ3-DS 端子ディープスタンバイ解除フラグ																																																																								
b4	DIRQ4F	IRQ4-DS 端子ディープスタンバイ解除フラグ																																																																								
b5	DIRQ5F	IRQ5-DS 端子ディープスタンバイ解除フラグ																																																																								
b6	DIRQ6F	IRQ6-DS 端子ディープスタンバイ解除フラグ																																																																								
b7	DIRQ7F	IRQ7-DS 端子ディープスタンバイ解除フラグ																																																																								
b0	DLVD11F	LVD1 ディープスタンバイ解除フラグ																																																																								
b1	DLVD21F	LVD2 ディープスタンバイ解除フラグ																																																																								
b2	DRTCI1F	RTC 周期割り込み ディープスタンバイ解除フラグ																																																																								
b3	DRTCA1F	RTC アラーム割り込み ディープスタンバイ解除フラグ																																																																								
b4	DNM1F	NMI ディープスタンバイ解除フラグ																																																																								
b5	DR11CD1F	SDA2-DS ディープスタンバイ解除フラグ																																																																								
b6	DR11CC1F	SCL2-DS ディープスタンバイ解除フラグ																																																																								
b7	DUSB1F	USB サスペンド/レゾーム ディープスタンバイ解除フラグ																																																																								

表 4.9 機能および仕様の相違点(9)

項目		RX610 グループ				RX630 グループ						
割り込み コントローラ	ベクタ テーブル	●ベクタテーブル (1/4)				●ベクタテーブル (1/4)						
		No	割り込み	名称	ISELR	IPR	No	割り込み	名称	DTCER	IPR	
		0		(予約)			0		無条件トラップ専用			
		1		(予約)			1		無条件トラップ専用			
		2		(予約)			2		無条件トラップ専用			
		3		(予約)			3		無条件トラップ専用			
		4		(予約)			4		無条件トラップ専用			
		5		(予約)			5		無条件トラップ専用			
		6		(予約)			6		無条件トラップ専用			
		7		(予約)			7		無条件トラップ専用			
		8		(予約)			8		無条件トラップ専用			
		9		(予約)			9		無条件トラップ専用			
		10		(予約)			10		無条件トラップ専用			
		11		(予約)			11		無条件トラップ専用			
		12		(予約)			12		無条件トラップ専用			
		13		(予約)			13		無条件トラップ専用			
		14		(予約)			14		無条件トラップ専用			
		15		(予約)			15		無条件トラップ専用			
		16	バスエラー	BUSERR			00	BSC	BUSERR		000	
		21	FCU	FIFERR			01	FCU	FIFERR		001	
		23		FRDYI			02		FRDYI		002	
		27		(予約)				27	ICU	SWINT	027	003
		28	CMT	CM10	028		04	28	CMT0	CM10	028	004
		29	ユニット 0	CM11	029		05	29	CMT1	CM11	029	005
		30	CMT	CM12	030		06	30	CMT2	CM12	030	006
		31	ユニット 1	CM13	031		07	31	CMT3	CM13	031	007
		33		(予約)				33	USB0	DOFIFO0	033	033
		34		(予約)				34		D1FIFO0	034	034
		35		(予約)				35		USB10		035
		39		(予約)				39	RSP10	SPR10	039	039
		40		(予約)				40		SPT10	040	
		41		(予約)				41		SPI10		
		42		(予約)				42	RSP11	SPR11	042	042
		43		(予約)				43		SPT11	043	
		44		(予約)				44		SPI11		
		45		(予約)				45	RSP12	SPR12	045	045
		46		(予約)				46		SPT12	046	
		47		(予約)				47		SPI12		
		48		(予約)				48	CAN0	RXF0		048
		49		(予約)				49		TXF0		
		50		(予約)				50		RXM0		
		51		(予約)				51		TXM0		
		52		(予約)				52	CAN1	RXF1		052
		53		(予約)				53		TXF1		
		54		(予約)				54		RXM1		
		55		(予約)				55		TXM1		
		56		(予約)				56	CAN2	RXF2		056
		57		(予約)				57		TXF2		
		58		(予約)				58		RXM2		
		59		(予約)				59		TXM2		
		62		(予約)				62	RTC	CUP		062
		64	外部端子	IRQ0	064		20	64	ICU	IRQ0	064	064
		65		IRQ1	065		21	65		IRQ1	065	065
		66		IRQ2	066		22	66		IRQ2	066	066
		67		IRQ3	067		23	67		IRQ3	067	067
		68		IRQ4	068		24	68		IRQ4	068	068
		69		IRQ5	069		25	69		IRQ5	069	069
		70		IRQ6	070		26	70		IRQ6	070	070
		71		IRQ7	071		27	71		IRQ7	071	071
		72		IRQ8	072		28	72		IRQ8	072	072
		73		IRQ9	073		29	73		IRQ9	073	073
		74		IRQ10	074		2A	74		IRQ10	074	074
		75		IRQ11	075		2B	75		IRQ11	075	075
		76		IRQ12	076		2C	76		IRQ12	076	076
		77		IRQ13	077		2D	77		IRQ13	077	077
		78		IRQ14	078		2E	78		IRQ14	078	078
		79		IRQ15	079		2F	79		IRQ15	079	079
		90		(予約)				90	USB	USB0		090

表 4.10 機能および仕様の相違点(10)

項目		RX610 グループ				RX630 グループ						
割り込み コントローラ	ベクタ テーブル	●ベクタテーブル (2/4)				●ベクタテーブル (2/4)						
		NO	割り込み	名称	DTCER	IPR	No	割り込み	名称	DTCER	IPR	
		92		(予約)			92	RTC	ALM		092	
		93		(予約)			93		PRD		093	
		96	WDT	WOVI			96		(予約)			
		98	AD0	AD10	098		98	AD	AD10	098	098	
		99	AD1	AD11	099		99		(予約)			
		100	AD2	AD12	100		100		(予約)			
		101	AD3	AD13	101		101		(予約)			
		102		(予約)			102	S12AD	S12AD10	102	102	
		104	TPU0	TG10A	104	4C	104		(予約)			
		105		TG10B	105		105		(予約)			
		106		TG10C	106		106		106	ICU	GROUP0	106
		107		TG10D	107		107		107		GROUP1	107
		108		TG10V				4D	108		GROUP2	108
		109		(予約)			109		GROUP3	109		
		110		(予約)			110		GROUP4	110		
		111	TPU1	TG11A	111	4E	111		GROUP5	111		
		112		TG11B	112		112		GROUP6	112		
		114			(予約)				114		GROUP12	114
		115		TG11V		4F	115		(予約)			
		116		TG11U			116		(予約)			
		117	TPU2	TG12A	117	50	117		(予約)			
		118		TG12B	118		118		(予約)			
		120		TG12V				51	120		(予約)	
		121		TG12U			121		(予約)			
		122	TPU3	TG13A	122	52	122	SCI12	SCI10		122	
		123		TG13B	123		123		SCI11			SCI11
		124		TG13C	124		124		SCI12			SCI12
		125		TG13D	125		125		SCI13			SCI13
		126		TG13V			126	TPU0	TG10A	126	126	
		127	TPU4	TG14A	127	54	127		TG10B	127		
		128		TG14B	128		128		TG10C	128		
		129			(予約)				129		TG10D	129
		130		(予約)			130	TPU1	TG11A	130	130	
		131		TG14V		55	131		TG11B	131		
132		TG14U			132	TPU2	TG12A	132	132			
133	TPU5	TG15A	133	56	133		TG12B	133				
134		TG15B	134		134		134	TPU3	TG13A	134		
135			(予約)				135		TG13B	135		
136		TG15V		57	136		TG13C	136				
137		TG15U			137		TG13D	137				
138	TPU6	TG16A	138	58	138	TPU4	TG14A	138	138			
139		TG16B	139		139		139		TG14B	139		
140		TG16C	140		140		140	TPU5	TG15A	140		
141		TG16D	141		141		141		TG15B	141		
142			TG16V			59	142	TPU6/MTU0	TG16A/TG1A0	142	142	
143		(予約)			143		TG16B/TG1B0	143				
144		(予約)			144		TG16C/TG1C0	144				
145	TPU7	TG17A	145	5A	145		TG16D/TG1D0	145				
146		TG17B	146		146		146		/TG1E0	146		
147			(予約)				147		/TG1F0			
148			(予約)				148	TPU7/MTU1	TG17A/TG1A1	148	148	
149		TG17V		5B	149		TG17B/TG1B1	149				
150		TG17U			150	TPU8/MTU2	TG18A/TG1A2	150	150			
151	TPU8	TG18A	151	5C	151		TG18B/TG1B2	151				
152		TG18B	152		152		152	TPU9/MTU3	TG19A/TG1A3	152		
153			(予約)				153		TG19B/TG1B3	153		
154		TG18V		5D	154		TG19C/TG1C3	154				
155		TG18U			155		TG19D/TG1D3	155				
156	TPU9	TG19A	156	5E	156	TPU10/MTU4	TG110A/TG1A4	156	156			
157		TG19B	157		157		157		TG110B/TG1B4	157		
158		TG19C	158		158		158		/TG1C4	158		
159		TG19D	159		159		159		/TG1D4	159		
160			TG19V			5F	160		/TG1V4	160	160	

表 4.11 機能および仕様の相違点(11)

項目		RX610 グループ				RX630 グループ							
割り込み コントローラ	ベクタ テーブル	●ベクタテーブル (3/4)				●ベクタテーブル (3/4)							
		No	割り込み	名称	DTCER	IPR	No	割り込み	名称	DTCER	IPR		
		161	TPU10	TG110A	161	60	161	TPU11/MTU5	/TG1U5	161	161		
		162		TG110B	162		162		/TG1V5	162			
		163		(予約)					163	/TG1W5		163	
		164		(予約)					164	TG111A/ -		164	164
		165		TG110V					165	TG111B/ -		165	
		166	TG110U			61	166	POE	OE10		166		
		167	TPU11	TG111A	167	62	167	OE11					
		168		TG111B	168		168	(予約)					
		169		(予約)				169	(予約)				
		170		TG111V				63	170	TMR0	CMIA0	170	170
		171		TG111U				171	CMIB0	171			
		172	(予約)			172	OV10						
		173	(予約)				173	TMR1	CMIA1	173	173		
		174	TMR0	CMIA0	174	68	174	CMIB1	174				
		175		CMIB0	175		175	OV11					
		176		OV10				176	TMR2	CMIA2	176	176	
		177		TMR1	CMIA1		177	69	177	CMIB2	177		
		178			CMIB1		178		178	OV12			
		179	OV11				179		TMR3	CMIA3	179	179	
		180	TMR2	CMIA2	180	6A	180	CMIB3	180				
		181		CMIB2	181		181	OV13					
		182		OV12				182	RIIC0	EEI0		182	
		183	TMR3	CMIA3	183	6B	183	RX10	183	183			
		184		CMIB3	184		184	184	TX10	184	184		
		185		OV13				185	TE10			185	
		186		(予約)				186	RIIC1	EEI1		186	
		187		(予約)				187	RX11	187	187	187	
		188	(予約)			188	TX11	188	188	188			
		189	(予約)			189	TE11			189			
		190	(予約)				190	RIIC2	EEI2		190		
		191	(予約)				191	RX12	191	191			
		192	(予約)				192	TX12	192	192			
		193	(予約)				193	TE12			193		
		194	(予約)				194	RIIC3	EEI3		194		
		195	(予約)				195	RX13	195	195			
		196	(予約)				196	TX13	196	196			
		197	(予約)				197	TE13			197		
		198	DMAC	DMITENDO	198	70	198	DMAC0I	198	198			
		199		DMTEND1	199		71	199	DMAC1I		199	199	
		200		DMTEND2	200		72	200	DMAC2I		200	200	
		201		DMTEND3	201		73	201	DMAC3I		201	201	
		214	SCI0	ER10		80	214	SCI0	RX10	214	214		
		215		RX10	215		215	215	TX10	215			
		216		TX10	216		216	216	TE10				
		217		TE10				217	SCI1	RX11		217	217
218	SCI1	ER11		81	218	TX11	218						
219		RX11	219		219	219	TE11						
220		TX11	220		220	220	SCI2	RX12	220	220			
221	TE11			221	TX12	221							
222	SCI2	ER12		82	222	TE12							
223		RX12	223		223	223	SCI3	RX13	223	223			
224		TX12	224		224	224	TX13	224					
225	TE12			225	TE13			225					
226	SCI3	ER13		83	226	SCI4	RX14	226	226				
227		RX13	227		227	227	TX14	227					
228		TX13	228		228	228	TE14						
229		TE13				229	SCI5	RX15		229	229		
230	SCI4	ER14		84	230	TX15	230						
231		RX14	231		231	231	TE15						
232		TX14	232		232	232	SCI6	RX16	232	232			
233		TE14				233	TX16	233					
234	SCI5	ER15		85	234	TE16							
235		RX15	235		235	235	SCI7	RX17	235	235			
236		TX15	236		236	236	TX17	236					
237		TE15				237	TE17						

表 4.12 機能および仕様の相違点(12)

項目		RX610 グループ	RX630 グループ																																																																																																																																												
割り込み コントローラ	ベクタ テーブル	<ul style="list-style-type: none"> ベクタテーブル (4/4) <table border="1"> <thead> <tr> <th>NO</th> <th>割り込み</th> <th>名称</th> <th>DTCER</th> <th>IPR</th> </tr> </thead> <tbody> <tr> <td>238</td> <td rowspan="4">SCI6</td> <td>ER16</td> <td></td> <td rowspan="4">86</td> </tr> <tr> <td>239</td> <td>RX16</td> <td>239</td> </tr> <tr> <td>240</td> <td>TX16</td> <td>240</td> </tr> <tr> <td>241</td> <td>TE16</td> <td></td> </tr> <tr> <td>242</td> <td></td> <td>(予約)</td> <td></td> <td></td> </tr> <tr> <td>243</td> <td></td> <td>(予約)</td> <td></td> <td></td> </tr> <tr> <td>244</td> <td></td> <td>(予約)</td> <td></td> <td></td> </tr> <tr> <td>245</td> <td></td> <td>(予約)</td> <td></td> <td></td> </tr> <tr> <td>246</td> <td rowspan="4">RI1C0</td> <td>ICEE10</td> <td></td> <td>88</td> </tr> <tr> <td>247</td> <td>ICRX10</td> <td>247</td> <td>89</td> </tr> <tr> <td>248</td> <td>ICTX10</td> <td>248</td> <td>8A</td> </tr> <tr> <td>249</td> <td>ICTE10</td> <td></td> <td>8B</td> </tr> <tr> <td>250</td> <td rowspan="4">RI1C1</td> <td>ICEE11</td> <td></td> <td>8C</td> </tr> <tr> <td>251</td> <td>ICRX11</td> <td>251</td> <td>8D</td> </tr> <tr> <td>252</td> <td>ICTX11</td> <td>252</td> <td>8E</td> </tr> <tr> <td>253</td> <td>ICTE11</td> <td></td> <td>8F</td> </tr> </tbody> </table>	NO	割り込み	名称	DTCER	IPR	238	SCI6	ER16		86	239	RX16	239	240	TX16	240	241	TE16		242		(予約)			243		(予約)			244		(予約)			245		(予約)			246	RI1C0	ICEE10		88	247	ICRX10	247	89	248	ICTX10	248	8A	249	ICTE10		8B	250	RI1C1	ICEE11		8C	251	ICRX11	251	8D	252	ICTX11	252	8E	253	ICTE11		8F	<ul style="list-style-type: none"> ベクタテーブル (4/4) <table border="1"> <thead> <tr> <th>No</th> <th>割り込み</th> <th>名称</th> <th>DTCER</th> <th>IPR</th> </tr> </thead> <tbody> <tr> <td>238</td> <td rowspan="3">SCI8</td> <td>RX18</td> <td>238</td> <td rowspan="3">238</td> </tr> <tr> <td>239</td> <td>TX18</td> <td>239</td> </tr> <tr> <td>240</td> <td>TE18</td> <td></td> </tr> <tr> <td>241</td> <td rowspan="3">SCI9</td> <td>RX19</td> <td>241</td> <td rowspan="3">241</td> </tr> <tr> <td>242</td> <td>TX19</td> <td>242</td> </tr> <tr> <td>243</td> <td>TE19</td> <td></td> </tr> <tr> <td>244</td> <td rowspan="2">SCI10</td> <td>RX110</td> <td>244</td> <td rowspan="2">244</td> </tr> <tr> <td>245</td> <td>TX110</td> <td>245</td> </tr> <tr> <td>246</td> <td></td> <td>TE110</td> <td></td> <td></td> </tr> <tr> <td>247</td> <td rowspan="3">SCI11</td> <td>RX111</td> <td>247</td> <td rowspan="3">247</td> </tr> <tr> <td>248</td> <td>TX111</td> <td>248</td> </tr> <tr> <td>249</td> <td>TE111</td> <td></td> </tr> <tr> <td>250</td> <td rowspan="3">SCI12</td> <td>RX112</td> <td>250</td> <td rowspan="3">250</td> </tr> <tr> <td>251</td> <td>TX112</td> <td>251</td> </tr> <tr> <td>252</td> <td>TE112</td> <td></td> </tr> <tr> <td>253</td> <td>IEB</td> <td>IEBINT</td> <td></td> <td>253</td> </tr> </tbody> </table>	No	割り込み	名称	DTCER	IPR	238	SCI8	RX18	238	238	239	TX18	239	240	TE18		241	SCI9	RX19	241	241	242	TX19	242	243	TE19		244	SCI10	RX110	244	244	245	TX110	245	246		TE110			247	SCI11	RX111	247	247	248	TX111	248	249	TE111		250	SCI12	RX112	250	250	251	TX112	251	252	TE112		253	IEB	IEBINT		253
	NO	割り込み	名称	DTCER	IPR																																																																																																																																										
238	SCI6	ER16		86																																																																																																																																											
239		RX16	239																																																																																																																																												
240		TX16	240																																																																																																																																												
241		TE16																																																																																																																																													
242		(予約)																																																																																																																																													
243		(予約)																																																																																																																																													
244		(予約)																																																																																																																																													
245		(予約)																																																																																																																																													
246	RI1C0	ICEE10		88																																																																																																																																											
247		ICRX10	247	89																																																																																																																																											
248		ICTX10	248	8A																																																																																																																																											
249		ICTE10		8B																																																																																																																																											
250	RI1C1	ICEE11		8C																																																																																																																																											
251		ICRX11	251	8D																																																																																																																																											
252		ICTX11	252	8E																																																																																																																																											
253		ICTE11		8F																																																																																																																																											
No	割り込み	名称	DTCER	IPR																																																																																																																																											
238	SCI8	RX18	238	238																																																																																																																																											
239		TX18	239																																																																																																																																												
240		TE18																																																																																																																																													
241	SCI9	RX19	241	241																																																																																																																																											
242		TX19	242																																																																																																																																												
243		TE19																																																																																																																																													
244	SCI10	RX110	244	244																																																																																																																																											
245		TX110	245																																																																																																																																												
246		TE110																																																																																																																																													
247	SCI11	RX111	247	247																																																																																																																																											
248		TX111	248																																																																																																																																												
249		TE111																																																																																																																																													
250	SCI12	RX112	250	250																																																																																																																																											
251		TX112	251																																																																																																																																												
252		TE112																																																																																																																																													
253	IEB	IEBINT		253																																																																																																																																											
レジスタ/ ビット		<ul style="list-style-type: none"> 割り込み要求先設定レジスタ i (ISELri) 割り込み要因プライオリティレジスタ i (IPRi) <table border="1"> <thead> <tr> <th>b0</th> <th>IPR[2:0]</th> <th>割り込み優先レベル設定ビット</th> </tr> </thead> <tbody> <tr> <td>b2</td> <td></td> <td></td> </tr> <tr> <td>b3</td> <td></td> <td>(予約ビット)</td> </tr> </tbody> </table> <ul style="list-style-type: none"> IPR[2:0] <ul style="list-style-type: none"> 000b : レベル 0 001b : レベル 1 010b : レベル 2 011b : レベル 3 100b : レベル 4 101b : レベル 5 110b : レベル 6 111b : レベル 7 	b0	IPR[2:0]	割り込み優先レベル設定ビット	b2			b3		(予約ビット)	<ul style="list-style-type: none"> 割り込み要因プライオリティレジスタ n (IPRn) <table border="1"> <thead> <tr> <th>b0</th> <th>IPR[3:0]</th> <th>割り込み優先レベル設定ビット</th> </tr> </thead> <tbody> <tr> <td>b3</td> <td></td> <td></td> </tr> </tbody> </table> <ul style="list-style-type: none"> IPR[3:0] <ul style="list-style-type: none"> 0000b : レベル 0 0001b : レベル 1 0010b : レベル 2 0011b : レベル 3 0100b : レベル 4 0101b : レベル 5 0110b : レベル 6 0111b : レベル 7 1000b : レベル 8 1001b : レベル 9 1010b : レベル 10 1011b : レベル 11 1100b : レベル 12 1101b : レベル 13 1110b : レベル 14 1111b : レベル 15 	b0	IPR[3:0]	割り込み優先レベル設定ビット	b3																																																																																																																															
	b0	IPR[2:0]	割り込み優先レベル設定ビット																																																																																																																																												
b2																																																																																																																																															
b3		(予約ビット)																																																																																																																																													
b0	IPR[3:0]	割り込み優先レベル設定ビット																																																																																																																																													
b3																																																																																																																																															
		<ul style="list-style-type: none"> ソフトウェア割り込み起動レジスタ (SWINTR) DTC 起動許可レジスタ n (DTCERn) DMAC 起動要求選択レジスタ m (DMRSRm) IRQ 検出許可レジスタ n (IRQERn) 	<ul style="list-style-type: none"> IRQ コントロールレジスタ i (IRQCRi) IRQ 端子デジタルフィルタ許可レジスタ 0 (IRQFLTE0) IRQ 端子デジタルフィルタ許可レジスタ 1 (IRQFLTE1) IRQ 端子デジタルフィルタ設定レジスタ 0 (IRQFLTC0) IRQ 端子デジタルフィルタ設定レジスタ 1 (IRQFLTC1) 																																																																																																																																												

表 4.13 機能および仕様の相違点(13)

項目		RX610 グループ			RX630 グループ		
割り込み コントローラ	レジスタ/ ビット	<ul style="list-style-type: none"> • ノンマスクابل割り込み許可レジスタ (NMIER) 			<ul style="list-style-type: none"> • ノンマスクابل割り込み許可レジスタ (NMIER) 		
		b0	NMIEN	NMI 許可ビット	b0	NMIEN	NMI 端子割り込み許可ビット
		b1		(予約ビット)	b1	OSTEN	発振停止検出割り込み許可ビット
		b2		(予約ビット)	b2	WDTEN	WDT アンダフロー/リフレッシュエラー許可ビット
		b3		(予約ビット)	b3	IWDTEN	IWDT アンダフロー/リフレッシュエラー許可ビット
		b4		(予約ビット)	b4	LVD1EN	電圧監視 1 割り込み許可ビット
		b5		(予約ビット)	b5	LVD2EN	電圧監視 2 割り込み許可ビット
		<ul style="list-style-type: none"> • ノンマスクابل割り込みステータスレジスタ (NMISR) 			<ul style="list-style-type: none"> • ノンマスクابل割り込みステータスレジスタ (NMISR) 		
		b0	NMIST	NMI ステータスフラグ	b0	NMIST	NMI ステータスフラグ
		b1		(予約ビット)	b1	OSTST	発振停止検出割り込みステータスフラグ
b2		(予約ビット)	b2	WDTST	WDT アンダフロー/リフレッシュエラーステータスフラグ		
b3		(予約ビット)	b3	IWDTST	IWDT アンダフロー/リフレッシュエラーステータスフラグ		
b4		(予約ビット)	b4	LVD1ST	電圧監視 1 割り込みステータスフラグ		
b5		(予約ビット)	b5	LVD2ST	電圧監視 2 割り込みステータスフラグ		
<ul style="list-style-type: none"> • ノンマスクابل割り込みクリアレジスタ (NMICLR) 			<ul style="list-style-type: none"> • ノンマスクابل割り込みステータスクリアレジスタ (NMICLR) 				
b0	NMICLR	NMI クリアビット	b0	NMICLR	NMI クリアビット		
b1		(予約ビット)	b1	OSTCLR	OSTクリアビット		
b2		(予約ビット)	b2	WDTCLR	WDTクリアビット		
b3		(予約ビット)	b3	IWDTCLR	IWDTクリアビット		
b4		(予約ビット)	b4	LVD1CLR	LVD1クリアビット		
b5		(予約ビット)	b5	LVD2CLR	LVD2クリアビット		
<ul style="list-style-type: none"> • ソフトウェアスタンバイ解除 IRQ イネーブルレジスタ (SSIER) 			<ul style="list-style-type: none"> • NMI 端子デジタルフィルタ許可レジスタ (NMIFLTE) • NMI 端子デジタルフィルタ設定レジスタ (NMIFLTC) • グループ m 割り込み要因レジスタ (GRPm) • グループ m 割り込み許可レジスタ (GENm) • グループ m 割り込みクリアレジスタ (GCRm) • ユニット選択レジスタ (SEL) 				
バス	機能	<ul style="list-style-type: none"> • バスの構成 (内部周辺バス) 			<ul style="list-style-type: none"> • バスの構成 (内部周辺バス) 		
		内部周辺バス 1	DMAC、 割り込みコントローラ、 バスエラー監視部	ICLK	内部周辺バス 1	DTC, DMACA、 割り込みコントローラ、 バスエラー監視部	ICLK
		内部周辺バス 2	周辺機能 内蔵 ROM、データフラッシュ	PCLK	内部周辺バス 2	周辺機能	PCLKB
					内部周辺バス 3	USB	PCLKB
					内部周辺バス 4		
					内部周辺バス 5		
					内部周辺バス 6	ROM、E2 データフラッシュ FCU-RAM	FCLK

表 4.14 機能および仕様の相違点(14)

項目	RX610 グループ	RX630 グループ																																																																																																
バス	機能	機能																																																																																																
	バスエラー（不正アドレスアクセス）	バスエラー（不正アドレスアクセス）																																																																																																
	<table border="1"> <thead> <tr> <th rowspan="2">アドレス</th> <th colspan="2">内蔵 ROM モード</th> </tr> <tr> <th>有効</th> <th>無効</th> </tr> </thead> <tbody> <tr><td>0000 0000h ~ 0007 FFFFh</td><td></td><td></td></tr> <tr><td>0008 0000h ~ 0000 8FFFh</td><td></td><td></td></tr> <tr><td>0009 0000h ~ 000F FFFFh</td><td></td><td></td></tr> <tr><td>0010 0000h ~ 0011 FFFFh</td><td></td><td></td></tr> <tr><td>0012 0000h ~ 007F 7FFFh</td><td></td><td></td></tr> <tr><td>007F 8000h ~ 007F 9FFFh</td><td></td><td></td></tr> <tr><td>007F A000h ~ 007F BFFFh</td><td></td><td></td></tr> <tr><td>007F C000h ~ 007F C4FFh</td><td></td><td></td></tr> <tr><td>007F C500h ~ 007F FBFFh</td><td></td><td></td></tr> <tr><td>007F FC00h ~ 007F FFFFh</td><td></td><td></td></tr> <tr><td>0080 0000h ~ 00DF FFFFh</td><td></td><td></td></tr> <tr><td>00E0 0000h ~ 00FF FFFFh</td><td></td><td></td></tr> <tr><td>0100 0000h ~ 07FF FFFFh</td><td>[IA]</td><td></td></tr> <tr><td>0800 0000h ~ 7FFF FFFFh</td><td></td><td></td></tr> <tr><td>8000 0000h ~ FFFF FFFFh</td><td></td><td></td></tr> <tr><td>FF00 0000h ~ FFFF FFFFh</td><td></td><td>[IA]</td></tr> </tbody> </table>	アドレス	内蔵 ROM モード		有効	無効	0000 0000h ~ 0007 FFFFh			0008 0000h ~ 0000 8FFFh			0009 0000h ~ 000F FFFFh			0010 0000h ~ 0011 FFFFh			0012 0000h ~ 007F 7FFFh			007F 8000h ~ 007F 9FFFh			007F A000h ~ 007F BFFFh			007F C000h ~ 007F C4FFh			007F C500h ~ 007F FBFFh			007F FC00h ~ 007F FFFFh			0080 0000h ~ 00DF FFFFh			00E0 0000h ~ 00FF FFFFh			0100 0000h ~ 07FF FFFFh	[IA]		0800 0000h ~ 7FFF FFFFh			8000 0000h ~ FFFF FFFFh			FF00 0000h ~ FFFF FFFFh		[IA]	<table border="1"> <thead> <tr> <th rowspan="2">アドレス</th> <th colspan="2">内蔵 ROM モード</th> </tr> <tr> <th>有効</th> <th>無効</th> </tr> </thead> <tbody> <tr><td>0000 0000h ~ 0007 FFFFh</td><td></td><td></td></tr> <tr><td>0008 0000h ~ 0008 7FFFh</td><td></td><td></td></tr> <tr><td>0008 8000h ~ 0009 FFFFh</td><td></td><td></td></tr> <tr><td>000A 0000h ~ 000B FFFFh</td><td></td><td></td></tr> <tr><td>000C 0000h ~ 000D FFFFh</td><td></td><td></td></tr> <tr><td>000E 0000h ~ 000F FFFFh</td><td></td><td></td></tr> <tr><td>0010 0000h ~ 00FF FFFFh</td><td></td><td></td></tr> <tr><td>0100 0000h ~ 07FF FFFFh</td><td></td><td>[IA]</td></tr> <tr><td>0800 0000h ~ 7FFF FFFFh</td><td></td><td></td></tr> <tr><td>8000 0000h ~ FFFF FFFFh</td><td></td><td></td></tr> <tr><td>FF00 0000h ~ FFFF FFFFh</td><td></td><td>[IA]</td></tr> </tbody> </table>	アドレス	内蔵 ROM モード		有効	無効	0000 0000h ~ 0007 FFFFh			0008 0000h ~ 0008 7FFFh			0008 8000h ~ 0009 FFFFh			000A 0000h ~ 000B FFFFh			000C 0000h ~ 000D FFFFh			000E 0000h ~ 000F FFFFh			0010 0000h ~ 00FF FFFFh			0100 0000h ~ 07FF FFFFh		[IA]	0800 0000h ~ 7FFF FFFFh			8000 0000h ~ FFFF FFFFh			FF00 0000h ~ FFFF FFFFh		[IA]					
アドレス	内蔵 ROM モード																																																																																																	
	有効	無効																																																																																																
0000 0000h ~ 0007 FFFFh																																																																																																		
0008 0000h ~ 0000 8FFFh																																																																																																		
0009 0000h ~ 000F FFFFh																																																																																																		
0010 0000h ~ 0011 FFFFh																																																																																																		
0012 0000h ~ 007F 7FFFh																																																																																																		
007F 8000h ~ 007F 9FFFh																																																																																																		
007F A000h ~ 007F BFFFh																																																																																																		
007F C000h ~ 007F C4FFh																																																																																																		
007F C500h ~ 007F FBFFh																																																																																																		
007F FC00h ~ 007F FFFFh																																																																																																		
0080 0000h ~ 00DF FFFFh																																																																																																		
00E0 0000h ~ 00FF FFFFh																																																																																																		
0100 0000h ~ 07FF FFFFh	[IA]																																																																																																	
0800 0000h ~ 7FFF FFFFh																																																																																																		
8000 0000h ~ FFFF FFFFh																																																																																																		
FF00 0000h ~ FFFF FFFFh		[IA]																																																																																																
アドレス	内蔵 ROM モード																																																																																																	
	有効	無効																																																																																																
0000 0000h ~ 0007 FFFFh																																																																																																		
0008 0000h ~ 0008 7FFFh																																																																																																		
0008 8000h ~ 0009 FFFFh																																																																																																		
000A 0000h ~ 000B FFFFh																																																																																																		
000C 0000h ~ 000D FFFFh																																																																																																		
000E 0000h ~ 000F FFFFh																																																																																																		
0010 0000h ~ 00FF FFFFh																																																																																																		
0100 0000h ~ 07FF FFFFh		[IA]																																																																																																
0800 0000h ~ 7FFF FFFFh																																																																																																		
8000 0000h ~ FFFF FFFFh																																																																																																		
FF00 0000h ~ FFFF FFFFh		[IA]																																																																																																
レジスタ/ ビット	CSi 制御レジスタ (CSnCNT)	マルチプレクスバス機能																																																																																																
	<table border="1"> <thead> <tr> <th>b0</th> <th>EXENB</th> <th>動作許可ビット</th> </tr> </thead> <tbody> <tr> <td>b4</td> <td>BSIZE[1:0]</td> <td>外部バス幅選択ビット</td> </tr> <tr> <td>b8</td> <td>EMODE</td> <td>エンディアンモード指定ビット</td> </tr> <tr> <td>b12</td> <td></td> <td>(予約ビット)</td> </tr> </tbody> </table> <p>・BSIZE[1:0] 00b : 16 ビットバス空間に設定 01b : (設定禁止) 10b : 8 ビットバス空間に設定 11b : (設定禁止)</p>	b0	EXENB	動作許可ビット	b4	BSIZE[1:0]	外部バス幅選択ビット	b8	EMODE	エンディアンモード指定ビット	b12		(予約ビット)	<p>CSn 制御レジスタ (CSnCR)</p> <table border="1"> <thead> <tr> <th>b0</th> <th>EXENB</th> <th>動作許可ビット</th> </tr> </thead> <tbody> <tr> <td>b4</td> <td>BSIZE[1:0]</td> <td>外部バス幅選択ビット</td> </tr> <tr> <td>b8</td> <td>EMODE</td> <td>エンディアンモード指定ビット</td> </tr> <tr> <td>b12</td> <td>MPXEN</td> <td>アドレス/データマルチプレクス I/O インタフェース選択ビット</td> </tr> </tbody> </table> <p>・BSIZE[1:0] 00b : 16 ビットバス空間に設定 01b : 32 ビットバス空間に設定 10b : 8 ビットバス空間に設定 11b : (設定禁止)</p>	b0	EXENB	動作許可ビット	b4	BSIZE[1:0]	外部バス幅選択ビット	b8	EMODE	エンディアンモード指定ビット	b12	MPXEN	アドレス/データマルチプレクス I/O インタフェース選択ビット																																																																								
b0	EXENB	動作許可ビット																																																																																																
b4	BSIZE[1:0]	外部バス幅選択ビット																																																																																																
b8	EMODE	エンディアンモード指定ビット																																																																																																
b12		(予約ビット)																																																																																																
b0	EXENB	動作許可ビット																																																																																																
b4	BSIZE[1:0]	外部バス幅選択ビット																																																																																																
b8	EMODE	エンディアンモード指定ビット																																																																																																
b12	MPXEN	アドレス/データマルチプレクス I/O インタフェース選択ビット																																																																																																
	CSi リカバリサイクル挿入許可レジスタ (CSRECEM)	CSn リカバリサイクル挿入許可レジスタ (CSRECEM)																																																																																																
	CSi ウェイト制御レジスタ 1 (CSiWCNT1)	CSn ウェイト制御レジスタ 1 (CSnWCR1)																																																																																																
	CSi ウェイト制御レジスタ 2 (CSiWCNT2)	CSn ウェイト制御レジスタ 2 (CSnWCR2)																																																																																																
	<table border="1"> <thead> <tr> <th>b0</th> <th>CSROFF</th> <th>読み出し時 CS 延長サイクル選択ビット</th> </tr> </thead> <tbody> <tr> <td>b2 <td>[2:0]</td> <td></td> </td></tr> <tr> <td>b4 <td>CSWOFF <td>書き込み時 CS 延長サイクル選択ビット</td> </td></td></tr> <tr> <td>b5 <td>[2:0]</td> <td></td> </td></tr> <tr> <td>b8 <td>WDOFF[2:0]</td> <td>書き込みデータ出力延長サイクル選択ビット</td> </td></tr> <tr> <td>b10 <td></td> <td></td> </td></tr> <tr> <td>b12</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b13 <td></td> <td></td> </td></tr> <tr> <td>b16 <td>RDON[2:0]</td> <td>RD アサートウェイト選択ビット</td> </td></tr> <tr> <td>b18 <td></td> <td></td> </td></tr> <tr> <td>b20 <td>WRON[2:0]</td> <td>WR アサートウェイト選択ビット</td> </td></tr> <tr> <td>b22 <td></td> <td></td> </td></tr> <tr> <td>b24 <td>WDON[2:0]</td> <td>書き込みデータ出力ウェイト選択ビット</td> </td></tr> <tr> <td>b26 <td></td> <td></td> </td></tr> <tr> <td>b28 <td>CSON[2:0]</td> <td>CS アサートウェイト選択ビット</td> </td></tr> <tr> <td>b30 <td></td> <td></td> </td></tr> </tbody> </table>	b0	CSROFF	読み出し時 CS 延長サイクル選択ビット	b2 <td>[2:0]</td> <td></td>	[2:0]		b4 <td>CSWOFF <td>書き込み時 CS 延長サイクル選択ビット</td> </td>	CSWOFF <td>書き込み時 CS 延長サイクル選択ビット</td>	書き込み時 CS 延長サイクル選択ビット	b5 <td>[2:0]</td> <td></td>	[2:0]		b8 <td>WDOFF[2:0]</td> <td>書き込みデータ出力延長サイクル選択ビット</td>	WDOFF[2:0]	書き込みデータ出力延長サイクル選択ビット	b10 <td></td> <td></td>			b12		(予約ビット)	b13 <td></td> <td></td>			b16 <td>RDON[2:0]</td> <td>RD アサートウェイト選択ビット</td>	RDON[2:0]	RD アサートウェイト選択ビット	b18 <td></td> <td></td>			b20 <td>WRON[2:0]</td> <td>WR アサートウェイト選択ビット</td>	WRON[2:0]	WR アサートウェイト選択ビット	b22 <td></td> <td></td>			b24 <td>WDON[2:0]</td> <td>書き込みデータ出力ウェイト選択ビット</td>	WDON[2:0]	書き込みデータ出力ウェイト選択ビット	b26 <td></td> <td></td>			b28 <td>CSON[2:0]</td> <td>CS アサートウェイト選択ビット</td>	CSON[2:0]	CS アサートウェイト選択ビット	b30 <td></td> <td></td>			<table border="1"> <thead> <tr> <th>b0</th> <th>CSROFF</th> <th>リード時 CS 延長サイクル選択ビット</th> </tr> </thead> <tbody> <tr> <td>b2 <td>[2:0]</td> <td></td> </td></tr> <tr> <td>b4 <td>CSWOFF <td>ライト時 CS 延長サイクル選択ビット</td> </td></td></tr> <tr> <td>b5 <td>[2:0]</td> <td></td> </td></tr> <tr> <td>b8 <td>WDOFF[2:0]</td> <td>ライトデータ出力延長サイクル選択ビット</td> </td></tr> <tr> <td>b10 <td></td> <td></td> </td></tr> <tr> <td>b12 <td>AWAIT[1:0]</td> <td>アドレスサイクルウェイト選択ビット</td> </td></tr> <tr> <td>b13 <td></td> <td></td> </td></tr> <tr> <td>b16 <td>RDON[2:0]</td> <td>RD アサートウェイト選択ビット</td> </td></tr> <tr> <td>b18 <td></td> <td></td> </td></tr> <tr> <td>b20 <td>WRON[2:0]</td> <td>WR アサートウェイト選択ビット</td> </td></tr> <tr> <td>b22 <td></td> <td></td> </td></tr> <tr> <td>b24 <td>WDON[2:0]</td> <td>ライトデータ出力ウェイト選択ビット</td> </td></tr> <tr> <td>b26 <td></td> <td></td> </td></tr> <tr> <td>b28 <td>CSON[2:0]</td> <td>CS アサートウェイト選択ビット</td> </td></tr> <tr> <td>b30 <td></td> <td></td> </td></tr> </tbody> </table>	b0	CSROFF	リード時 CS 延長サイクル選択ビット	b2 <td>[2:0]</td> <td></td>	[2:0]		b4 <td>CSWOFF <td>ライト時 CS 延長サイクル選択ビット</td> </td>	CSWOFF <td>ライト時 CS 延長サイクル選択ビット</td>	ライト時 CS 延長サイクル選択ビット	b5 <td>[2:0]</td> <td></td>	[2:0]		b8 <td>WDOFF[2:0]</td> <td>ライトデータ出力延長サイクル選択ビット</td>	WDOFF[2:0]	ライトデータ出力延長サイクル選択ビット	b10 <td></td> <td></td>			b12 <td>AWAIT[1:0]</td> <td>アドレスサイクルウェイト選択ビット</td>	AWAIT[1:0]	アドレスサイクルウェイト選択ビット	b13 <td></td> <td></td>			b16 <td>RDON[2:0]</td> <td>RD アサートウェイト選択ビット</td>	RDON[2:0]	RD アサートウェイト選択ビット	b18 <td></td> <td></td>			b20 <td>WRON[2:0]</td> <td>WR アサートウェイト選択ビット</td>	WRON[2:0]	WR アサートウェイト選択ビット	b22 <td></td> <td></td>			b24 <td>WDON[2:0]</td> <td>ライトデータ出力ウェイト選択ビット</td>	WDON[2:0]	ライトデータ出力ウェイト選択ビット	b26 <td></td> <td></td>			b28 <td>CSON[2:0]</td> <td>CS アサートウェイト選択ビット</td>	CSON[2:0]	CS アサートウェイト選択ビット	b30 <td></td> <td></td>		
b0	CSROFF	読み出し時 CS 延長サイクル選択ビット																																																																																																
b2 <td>[2:0]</td> <td></td>	[2:0]																																																																																																	
b4 <td>CSWOFF <td>書き込み時 CS 延長サイクル選択ビット</td> </td>	CSWOFF <td>書き込み時 CS 延長サイクル選択ビット</td>	書き込み時 CS 延長サイクル選択ビット																																																																																																
b5 <td>[2:0]</td> <td></td>	[2:0]																																																																																																	
b8 <td>WDOFF[2:0]</td> <td>書き込みデータ出力延長サイクル選択ビット</td>	WDOFF[2:0]	書き込みデータ出力延長サイクル選択ビット																																																																																																
b10 <td></td> <td></td>																																																																																																		
b12		(予約ビット)																																																																																																
b13 <td></td> <td></td>																																																																																																		
b16 <td>RDON[2:0]</td> <td>RD アサートウェイト選択ビット</td>	RDON[2:0]	RD アサートウェイト選択ビット																																																																																																
b18 <td></td> <td></td>																																																																																																		
b20 <td>WRON[2:0]</td> <td>WR アサートウェイト選択ビット</td>	WRON[2:0]	WR アサートウェイト選択ビット																																																																																																
b22 <td></td> <td></td>																																																																																																		
b24 <td>WDON[2:0]</td> <td>書き込みデータ出力ウェイト選択ビット</td>	WDON[2:0]	書き込みデータ出力ウェイト選択ビット																																																																																																
b26 <td></td> <td></td>																																																																																																		
b28 <td>CSON[2:0]</td> <td>CS アサートウェイト選択ビット</td>	CSON[2:0]	CS アサートウェイト選択ビット																																																																																																
b30 <td></td> <td></td>																																																																																																		
b0	CSROFF	リード時 CS 延長サイクル選択ビット																																																																																																
b2 <td>[2:0]</td> <td></td>	[2:0]																																																																																																	
b4 <td>CSWOFF <td>ライト時 CS 延長サイクル選択ビット</td> </td>	CSWOFF <td>ライト時 CS 延長サイクル選択ビット</td>	ライト時 CS 延長サイクル選択ビット																																																																																																
b5 <td>[2:0]</td> <td></td>	[2:0]																																																																																																	
b8 <td>WDOFF[2:0]</td> <td>ライトデータ出力延長サイクル選択ビット</td>	WDOFF[2:0]	ライトデータ出力延長サイクル選択ビット																																																																																																
b10 <td></td> <td></td>																																																																																																		
b12 <td>AWAIT[1:0]</td> <td>アドレスサイクルウェイト選択ビット</td>	AWAIT[1:0]	アドレスサイクルウェイト選択ビット																																																																																																
b13 <td></td> <td></td>																																																																																																		
b16 <td>RDON[2:0]</td> <td>RD アサートウェイト選択ビット</td>	RDON[2:0]	RD アサートウェイト選択ビット																																																																																																
b18 <td></td> <td></td>																																																																																																		
b20 <td>WRON[2:0]</td> <td>WR アサートウェイト選択ビット</td>	WRON[2:0]	WR アサートウェイト選択ビット																																																																																																
b22 <td></td> <td></td>																																																																																																		
b24 <td>WDON[2:0]</td> <td>ライトデータ出力ウェイト選択ビット</td>	WDON[2:0]	ライトデータ出力ウェイト選択ビット																																																																																																
b26 <td></td> <td></td>																																																																																																		
b28 <td>CSON[2:0]</td> <td>CS アサートウェイト選択ビット</td>	CSON[2:0]	CS アサートウェイト選択ビット																																																																																																
b30 <td></td> <td></td>																																																																																																		
	バスエラー要因クリアレジスタ (BERCLR)	バスエラーステータスクリアレジスタ (BERCLR)																																																																																																
	<table border="1"> <thead> <tr> <th>b0</th> <th>STSCLR</th> <th>バスエラー要因クリアビット</th> </tr> </thead> <tbody> <tr> <td>b1 <td></td> <td>(予約ビット)</td> </td></tr> <tr> <td>b7 <td></td> <td></td> </td></tr> </tbody> </table>	b0	STSCLR	バスエラー要因クリアビット	b1 <td></td> <td>(予約ビット)</td>		(予約ビット)	b7 <td></td> <td></td>			<table border="1"> <thead> <tr> <th>b0</th> <th>STSCLR</th> <th>ステータスクリアビット</th> </tr> </thead> <tbody> <tr> <td>b1 <td></td> <td>(予約ビット)</td> </td></tr> <tr> <td>b3 <td></td> <td></td> </td></tr> </tbody> </table>	b0	STSCLR	ステータスクリアビット	b1 <td></td> <td>(予約ビット)</td>		(予約ビット)	b3 <td></td> <td></td>																																																																																
b0	STSCLR	バスエラー要因クリアビット																																																																																																
b1 <td></td> <td>(予約ビット)</td>		(予約ビット)																																																																																																
b7 <td></td> <td></td>																																																																																																		
b0	STSCLR	ステータスクリアビット																																																																																																
b1 <td></td> <td>(予約ビット)</td>		(予約ビット)																																																																																																
b3 <td></td> <td></td>																																																																																																		
	バスエラー割り込み許可レジスタ (BERIE)	バスエラーステータスレジスタ 1 (BERSR1)																																																																																																
		バスエラーステータスレジスタ 2 (BERSR2)																																																																																																
		バスプライオリティ制御レジスタ (BUSPRI)																																																																																																

表 4.15 機能および仕様の相違点(15)

項目		RX610 グループ	RX630 グループ																																													
メモリ プロテクション ユニット	レジスタ		<ul style="list-style-type: none"> 領域 n 開始ページ番号レジスタ (RSPAGEn) (n=0~7) 領域 n 終了ページ番号レジスタ (RSPAGEn) (n=0~7) メモリプロテクション機能有効化レジスタ (MPEN) バックグラウンドアクセス制御レジスタ (MPBAC) メモリプロテクションエラーステータスクリアレジスタ (MPECLR) メモリプロテクションエラーステータスレジスタ (MPESTS) データメモリプロテクションエラーアドレスレジスタ (MPDEA) 領域サーチアドレスレジスタ (MPSA) 領域サーチオペレーションレジスタ (MPOPS) 領域インバリデイトオペレーションレジスタ (MPOPI) 命令ヒット領域レジスタ (MHITI) データヒット領域レジスタ (MHITD) 																																													
			DMA コントローラ	機能	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td>転送空間</td> <td>4G バイト</td> </tr> <tr> <td>最大転送バイト数</td> <td>64M バイト</td> </tr> <tr> <td>1 オペランド</td> <td>データ数 : 1、2、4、8、16、32、64、128</td> </tr> <tr> <td rowspan="3">転送方式</td> <td>単一オペランド転送</td> </tr> <tr> <td>連続オペランド転送</td> </tr> <tr> <td>ノンストップ転送</td> </tr> <tr> <td>選択機能</td> <td>リロード機能</td> </tr> </table>	転送空間	4G バイト	最大転送バイト数	64M バイト	1 オペランド	データ数 : 1、2、4、8、16、32、64、128	転送方式	単一オペランド転送	連続オペランド転送	ノンストップ転送	選択機能	リロード機能	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td>転送空間</td> <td>512M バイト</td> </tr> <tr> <td>最大転送データ数</td> <td>1M データ</td> </tr> <tr> <td>ブロックサイズ</td> <td>データ数 : 1~1024 データ</td> </tr> <tr> <td rowspan="3">転送方式</td> <td></td> </tr> <tr> <td>ノーマル転送モード</td> </tr> <tr> <td>リピート転送モード</td> </tr> <tr> <td>選択機能</td> <td>ブロック転送モード</td> </tr> <tr> <td></td> <td>拡張リピートエリア機能</td> </tr> </table>	転送空間	512M バイト	最大転送データ数	1M データ	ブロックサイズ	データ数 : 1~1024 データ	転送方式		ノーマル転送モード	リピート転送モード	選択機能	ブロック転送モード		拡張リピートエリア機能																
					転送空間	4G バイト																																										
					最大転送バイト数	64M バイト																																										
					1 オペランド	データ数 : 1、2、4、8、16、32、64、128																																										
					転送方式	単一オペランド転送																																										
						連続オペランド転送																																										
						ノンストップ転送																																										
					選択機能	リロード機能																																										
					転送空間	512M バイト																																										
最大転送データ数	1M データ																																															
ブロックサイズ	データ数 : 1~1024 データ																																															
転送方式																																																
	ノーマル転送モード																																															
	リピート転送モード																																															
選択機能	ブロック転送モード																																															
	拡張リピートエリア機能																																															
レジスタ/ ビット		<ul style="list-style-type: none"> DMA モードレジスタ (DMMOD) 	<ul style="list-style-type: none"> DMA 転送元アドレスレジスタ (DMSAR) DMA 転送先アドレスレジスタ (DMDAR) 																																													
		<ul style="list-style-type: none"> DMA 制御レジスタ A (DMCRA) <table border="1"> <tr> <td>b0</td> <td>DCTG[5:0]</td> <td>DMA 起動要因選択ビット</td> </tr> <tr> <td>b5</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b6</td> <td></td> <td></td> </tr> <tr> <td>b7</td> <td></td> <td></td> </tr> <tr> <td>b8</td> <td>DRLOD</td> <td>転送先アドレスリロード機能 選択ビット</td> </tr> <tr> <td>b9</td> <td>SRLOD</td> <td>転送元アドレスリロード機能 選択ビット</td> </tr> <tr> <td>b10</td> <td>BRL0D</td> <td>転送バイトカウントリロード機能 選択ビット</td> </tr> <tr> <td>b11</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b23</td> <td></td> <td></td> </tr> <tr> <td>b24</td> <td>DSEL[1:0]</td> <td>転送方式選択ビット</td> </tr> <tr> <td>b25</td> <td></td> <td></td> </tr> </table>	b0	DCTG[5:0]	DMA 起動要因選択ビット	b5		(予約ビット)	b6			b7			b8	DRLOD	転送先アドレスリロード機能 選択ビット	b9	SRLOD	転送元アドレスリロード機能 選択ビット	b10	BRL0D	転送バイトカウントリロード機能 選択ビット	b11		(予約ビット)	b23			b24	DSEL[1:0]	転送方式選択ビット	b25			<ul style="list-style-type: none"> DMA 転送カウントレジスタ (DMCRA) <table border="1"> <tr> <td>b0</td> <td>DMCRAH</td> <td>転送カウント下位ビット</td> </tr> <tr> <td>b15</td> <td></td> <td></td> </tr> <tr> <td>b16</td> <td>DMCRAH</td> <td>転送カウント上位ビット</td> </tr> <tr> <td>b25</td> <td></td> <td></td> </tr> </table>	b0	DMCRAH	転送カウント下位ビット	b15			b16	DMCRAH	転送カウント上位ビット	b25		
		b0	DCTG[5:0]	DMA 起動要因選択ビット																																												
		b5		(予約ビット)																																												
		b6																																														
		b7																																														
		b8	DRLOD	転送先アドレスリロード機能 選択ビット																																												
		b9	SRLOD	転送元アドレスリロード機能 選択ビット																																												
		b10	BRL0D	転送バイトカウントリロード機能 選択ビット																																												
		b11		(予約ビット)																																												
b23																																																
b24	DSEL[1:0]	転送方式選択ビット																																														
b25																																																
b0	DMCRAH	転送カウント下位ビット																																														
b15																																																
b16	DMCRAH	転送カウント上位ビット																																														
b25																																																
<ul style="list-style-type: none"> DMA 制御レジスタ B (DMCRB) <table border="1"> <tr> <td>b0</td> <td>DSCLR</td> <td>DMAC 内部状態初期化ビット</td> </tr> <tr> <td>b1</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b9</td> <td></td> <td></td> </tr> </table>	b0	DSCLR	DMAC 内部状態初期化ビット	b1		(予約ビット)	b9			<ul style="list-style-type: none"> DMA ブロック転送カウントレジスタ (DMCRB) <table border="1"> <tr> <td>b0</td> <td></td> <td></td> </tr> <tr> <td>b9</td> <td></td> <td></td> </tr> </table>	b0			b9																																		
b0	DSCLR	DMAC 内部状態初期化ビット																																														
b1		(予約ビット)																																														
b9																																																
b0																																																
b9																																																

表 4.16 機能および仕様の相違点(16)

項目	RX610 グループ	RX630 グループ																																																	
DMA コントローラ	レジスタ/ ビット	<ul style="list-style-type: none"> • DMA 制御レジスタ C (DMCRC) • DMA 制御レジスタ D (DMCRD) • DMA 制御レジスタ E (DMCRE) • DMA カレント転送元アドレスレジスタ (DMCSA) • DMA カレント転送先アドレスレジスタ (DMCDA) • DMA カレント転送バイトカウントレジスタ (DMCBC) • DMA リロード転送元アドレスレジスタ (DMRSA) • DMA リロード転送先アドレスレジスタ (DMRDA) • DMA リロード転送バイトカウントレジスタ (DMRBC) • DMA 割り込み制御レジスタ (DMICNT) • DMA 起動制御レジスタ (DMSCNT) • DMA アービトレーションステータスレジスタ (DMASTS) • DMA 転送終了検出レジスタ (DMEDET) 	<ul style="list-style-type: none"> • DMA 転送モードレジスタ (DMTMD) • DMA 割り込み設定レジスタ (DMINT) • DMA アドレスモードレジスタ (DMAMD) • DMA オフセットレジスタ (DMOFR) • DMA 転送許可レジスタ (DMCNT) • DMA ソフトウェア起動レジスタ (DMREQ) • DMA ステータスレジスタ (DMSTS) • DMA 起動要因フラグ制御レジスタ (DMCSL) • DMA モジュール起動レジスタ (DMAST) 																																																
	機能	<ul style="list-style-type: none"> • DMAC との優先順位 DMAC > DTC 	<ul style="list-style-type: none"> • DMACA との優先順位 DMACA = DTC • 注：DMACA と DTC が同時の場合のみ DMACA > DTC 																																																
DTC コントローラ	レジスタ/ ビット	<ul style="list-style-type: none"> • DTC コントロールレジスタ (DTCCR) <table border="1"> <tr> <td>b0</td> <td>ERR</td> <td>転送停止フラグ</td> </tr> <tr> <td>b3</td> <td>RCHNE</td> <td>DTC リピート転送後チェーン転送許可ビット</td> </tr> <tr> <td>b4</td> <td>RRS</td> <td>DTC 転送情報リードスキップ許可ビット</td> </tr> </table> <ul style="list-style-type: none"> • DTC ベクタベースレジスタ (DTCVBR) 下位 12 ビット (b11-b0) は "0" に固定されており、書き込みは無効です。 	b0	ERR	転送停止フラグ	b3	RCHNE	DTC リピート転送後チェーン転送許可ビット	b4	RRS	DTC 転送情報リードスキップ許可ビット	<ul style="list-style-type: none"> • DTC コントロールレジスタ (DTCCR) <table border="1"> <tr> <td>b0</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b3</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b4</td> <td>RRS</td> <td>DTC 転送情報リードスキップ許可ビット</td> </tr> </table> <ul style="list-style-type: none"> • DTC ベクタベースレジスタ (DTCVBR) 下位 12 ビット (b11 ~ b0) には "0" を書いてください。読むと "0" が読めます。 • DTC ステータスレジスタ (DTCSTS) 	b0		(予約ビット)	b3		(予約ビット)	b4	RRS	DTC 転送情報リードスキップ許可ビット																														
	b0	ERR	転送停止フラグ																																																
b3	RCHNE	DTC リピート転送後チェーン転送許可ビット																																																	
b4	RRS	DTC 転送情報リードスキップ許可ビット																																																	
b0		(予約ビット)																																																	
b3		(予約ビット)																																																	
b4	RRS	DTC 転送情報リードスキップ許可ビット																																																	
1/0 ポート	レジスタ/ ビット	<ul style="list-style-type: none"> • データディレクションレジスタ (DDR) • データレジスタ (DR) • ポートレジスタ (PORT) • 入力バッファコントロールレジスタ (ICR) • ブルアップ抵抗コントロールレジスタ (PCR) • データディレクションレジスタ (DDR) • オープンドレインコントロールレジスタ (ODR) <table border="1"> <tr> <td>b0</td> <td>B0</td> <td>Pm0 出力形態指定ビット</td> </tr> <tr> <td>b1</td> <td>B1</td> <td>Pm1 出力形態指定ビット</td> </tr> <tr> <td>b2</td> <td>B2</td> <td>Pm2 出力形態指定ビット</td> </tr> <tr> <td>b3</td> <td>B3</td> <td>Pm3 出力形態指定ビット</td> </tr> <tr> <td>b4</td> <td>B4</td> <td>Pm4 出力形態指定ビット</td> </tr> <tr> <td>b5</td> <td>B5</td> <td>Pm5 出力形態指定ビット</td> </tr> <tr> <td>b6</td> <td>B6</td> <td>Pm6 出力形態指定ビット</td> </tr> <tr> <td>b7</td> <td>B7</td> <td>Pm7 出力形態指定ビット</td> </tr> </table>	b0	B0	Pm0 出力形態指定ビット	b1	B1	Pm1 出力形態指定ビット	b2	B2	Pm2 出力形態指定ビット	b3	B3	Pm3 出力形態指定ビット	b4	B4	Pm4 出力形態指定ビット	b5	B5	Pm5 出力形態指定ビット	b6	B6	Pm6 出力形態指定ビット	b7	B7	Pm7 出力形態指定ビット	<ul style="list-style-type: none"> • ポート方向レジスタ (PDR) • ポート出力データレジスタ (PODR) • ポート入力レジスタ (PIDR) • ポートモードレジスタ (PMR) • ブルアップ制御レジスタ (PCR) • ポート方向レジスタ (PDR) • オープンドレイン制御レジスタ 0 (ODR0) <table border="1"> <tr> <td>b0</td> <td>B0</td> <td>Pm0 出力形態指定ビット</td> </tr> <tr> <td>b1</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b2</td> <td>B2</td> <td>Pm1 出力形態指定ビット</td> </tr> <tr> <td>b3</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b4</td> <td>B4</td> <td>Pm2 出力形態指定ビット</td> </tr> <tr> <td>b5</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b6</td> <td>B6</td> <td>Pm3 出力形態指定ビット</td> </tr> <tr> <td>b7</td> <td></td> <td>(予約ビット)</td> </tr> </table>	b0	B0	Pm0 出力形態指定ビット	b1		(予約ビット)	b2	B2	Pm1 出力形態指定ビット	b3		(予約ビット)	b4	B4	Pm2 出力形態指定ビット	b5		(予約ビット)	b6	B6	Pm3 出力形態指定ビット	b7		(予約ビット)
b0	B0	Pm0 出力形態指定ビット																																																	
b1	B1	Pm1 出力形態指定ビット																																																	
b2	B2	Pm2 出力形態指定ビット																																																	
b3	B3	Pm3 出力形態指定ビット																																																	
b4	B4	Pm4 出力形態指定ビット																																																	
b5	B5	Pm5 出力形態指定ビット																																																	
b6	B6	Pm6 出力形態指定ビット																																																	
b7	B7	Pm7 出力形態指定ビット																																																	
b0	B0	Pm0 出力形態指定ビット																																																	
b1		(予約ビット)																																																	
b2	B2	Pm1 出力形態指定ビット																																																	
b3		(予約ビット)																																																	
b4	B4	Pm2 出力形態指定ビット																																																	
b5		(予約ビット)																																																	
b6	B6	Pm3 出力形態指定ビット																																																	
b7		(予約ビット)																																																	

表 4.17 機能および仕様の相違点(17)

項目		RX610 グループ	RX630 グループ												
I/O ポート	レジスタ/ ビット		<ul style="list-style-type: none"> • オープンドレイン制御レジスタ 1 (ODR1) <table border="1" style="margin-left: 20px;"> <tr> <td>b0</td> <td>B0</td> <td>Pm4 出力形態指定ビット</td> </tr> <tr> <td>b2</td> <td>B2</td> <td>Pm5 出力形態指定ビット</td> </tr> <tr> <td>b4</td> <td>B4</td> <td>Pm6 出力形態指定ビット</td> </tr> <tr> <td>b6</td> <td>B6</td> <td>Pm7 出力形態指定ビット</td> </tr> </table> • 駆動能力制御レジスタ (DSCR) 	b0	B0	Pm4 出力形態指定ビット	b2	B2	Pm5 出力形態指定ビット	b4	B4	Pm6 出力形態指定ビット	b6	B6	Pm7 出力形態指定ビット
		b0	B0	Pm4 出力形態指定ビット											
		b2	B2	Pm5 出力形態指定ビット											
		b4	B4	Pm6 出力形態指定ビット											
		b6	B6	Pm7 出力形態指定ビット											
		• ポートファンクションコントロールレジスタ 0 (PFCR0)													
		• ポートファンクションコントロールレジスタ 1 (PFCR1)													
		• ポートファンクションコントロールレジスタ 2 (PFCR2)													
		• ポートファンクションコントロールレジスタ 3 (PFCR3)													
		• ポートファンクションコントロールレジスタ 4 (PFCR4)													
• ポートファンクションコントロールレジスタ 5 (PFCR5)															
• ポートファンクションコントロールレジスタ 6 (PFCR6)															
• ポートファンクションコントロールレジスタ 7 (PFCR7)															
• ポートファンクションコントロールレジスタ 8 (PFCR8)															
• ポートファンクションコントロールレジスタ 9 (PFCR9)															
マルチファンクションピンコントローラ	レジスタ/ ビット		<ul style="list-style-type: none"> • 書き込みプロテクトレジスタ (PWPR) • P0n 端子機能制御レジスタ (P0nPFS) • P1n 端子機能制御レジスタ (P1nPFS) • P2n 端子機能制御レジスタ (P2nPFS) • P3n 端子機能制御レジスタ (P3nPFS) • P4n 端子機能制御レジスタ (P4nPFS) • P5n 端子機能制御レジスタ (P5nPFS) • P6n 端子機能制御レジスタ (P6nPFS) • P7n 端子機能制御レジスタ (P7nPFS) • P8n 端子機能制御レジスタ (P8nPFS) • P9n 端子機能制御レジスタ (P9nPFS) • Pan 端子機能制御レジスタ (PANPFS) • Pbn 端子機能制御レジスタ (PBnPFS) • PCn 端子機能制御レジスタ (PCnPFS) • PDn 端子機能制御レジスタ (PDnPFS) • Pen 端子機能制御レジスタ (PENPFS) • PFn 端子機能制御レジスタ (PFnPFS) • PJ3 端子機能制御レジスタ (PJ3PFS) • PKn 端子機能制御レジスタ (PKnPFS) • CS 出力許可レジスタ (FCSE) • CS 出力端子選択レジスタ 0 (PFCSS0) • CS 出力端子選択レジスタ 1 (PFCSS1) • アドレス出力許可レジスタ 0 (PFAOE0) • アドレス出力許可レジスタ 1 (PFAOE1) • 外部バス制御レジスタ 0 (PFBCR0) • 外部バス制御レジスタ 1 (PFBCR1) • USB0 制御レジスタ (PFUSB0) 												

表 4.18 機能および仕様の相違点(18)

項目		RX610 グループ	RX630 グループ
マルチファンクション タイマパルス ユニット2	レジスタ/ ビット		• タイマコントロールレジスタ (TCR)
			• タイマモードレジスタ (TMDR)
			• タイマ I/O コントロールレジスタ (TIOR)
			• タイマコンペアマッチクリアレジスタ (TCNTCMPCLR)
			• タイマ割り込み許可レジスタ (TIER)
			• タイマステータスレジスタ (TSR)
			• タイマバッファ動作転送モードレジスタ (TBTM)
			• タイマインพุットキャプチャコントロールレジスタ (TICCR)
			• タイマ A/D 変換開始要求コントロールレジスタ (TADCR)
			• タイマ A/D 変換開始要求周期設定レジスタ A、B (TADCORA/B)
			• タイマ A/D 変換開始要求周期設定バッファレジスタ A、B (TADCOBRA/B)
			• タイマカウンタ (TCNT)
			• タイマジェネラルレジスタ (TGR)
			• タイマスタートレジスタ (TSTR)
			• タイマシンクロレジスタ (TSYR)
			• タイマリードライト許可レジスタ (TRWER)
			• タイマアウトプットマスタ許可レジスタ (TOER)
			• タイマアウトプットコントロールレジスタ 1 (TOCR1)
			• タイマアウトプットコントロールレジスタ 2 (TOCR2)
			• タイマアウトプットレベルバッファレジスタ (TOLBR)
			• タイマゲートコントロールレジスタ (TGCR)
			• タイマサブカウンタ (TCNTS)
			• タイマデッドタイムデータレジスタ (TDDR)
			• タイマ周期データレジスタ (TCDR)
			• タイマ周期バッファレジスタ (TCBR)
			• タイマ割り込み間引き設定レジスタ (TITCR)
			• タイマ割り込み間引き回数カウンタ (TITCNT)
			• タイマバッファ転送設定レジスタ (TBTER)
			• タイマデッドタイム許可レジスタ (TDER)
			• タイマ波形コントロールレジスタ (TWCR)
			• ノイズフィルタコントロールレジスタ (NFCR)

表 4.20 機能および仕様の相違点(20)

項目	RX610 グループ	RX630 グループ
プログラマブルパルスジェネレータ	レジスタ/ ビット	
	<ul style="list-style-type: none"> PPG トリガセレクトレジスタ (PTRSLR) <ul style="list-style-type: none"> ・ PTRSL <ul style="list-style-type: none"> 0 : PPG1 のトリガは TPU0 ~ 3 1 : PPG1 のトリガは TPU6 ~ 9 	<ul style="list-style-type: none"> PPG トリガセレクトレジスタ (PTRSLR) <ul style="list-style-type: none"> ・ PTRSL <ul style="list-style-type: none"> 0 : PPG1 のトリガは MTU0 ~ MTU3 1 : PPG1 のトリガは TPU0 ~ TPU3
	<ul style="list-style-type: none"> PPG 出力コントロールレジスタ (PCR) <ul style="list-style-type: none"> PPG0.PCR <ul style="list-style-type: none"> ・ PCR.GOCMS[1:0] ~ G3CMS[1:0] <ul style="list-style-type: none"> 00b : TPU0 のコンペアマッチ 01b : TPU1 のコンペアマッチ 10b : TPU2 のコンペアマッチ 11b : TPU3 のコンペアマッチ PPG1.PCR <ul style="list-style-type: none"> ・ PCR.GOCMS[1:0] ~ G3CMS[1:0] <ul style="list-style-type: none"> PPG1.PTRSLR.PTRSL ビットが "0" の場合 <ul style="list-style-type: none"> 00b : TPU0 のコンペアマッチ 01b : TPU1 のコンペアマッチ 10b : TPU2 のコンペアマッチ 11b : TPU3 のコンペアマッチ PPG1.PTRSLR.PTRSL ビットが "1" の場合 <ul style="list-style-type: none"> 00b : TPU6 のコンペアマッチ 01b : TPU7 のコンペアマッチ 10b : TPU8 のコンペアマッチ 11b : TPU9 のコンペアマッチ 	<ul style="list-style-type: none"> PPG 出力コントロールレジスタ (PCR) <ul style="list-style-type: none"> PPG0.PCR <ul style="list-style-type: none"> ・ PCR.GOCMS[1:0] ~ G3CMS[1:0] <ul style="list-style-type: none"> 00b : MTU0 のコンペアマッチ 01b : MTU1 のコンペアマッチ 10b : MTU2 のコンペアマッチ 11b : MTU3 のコンペアマッチ PPG1.PCR <ul style="list-style-type: none"> ・ PCR.GOCMS[1:0] ~ G3CMS[1:0] <ul style="list-style-type: none"> PPG1.PTRSLR.PTRSL ビットが "0" の場合 <ul style="list-style-type: none"> 00b : MTU0 のコンペアマッチ 01b : MTU1 のコンペアマッチ 10b : MTU2 のコンペアマッチ 11b : MTU3 のコンペアマッチ PPG1.PTRSLR.PTRSL ビットが "1" の場合 <ul style="list-style-type: none"> 00b : TPU0 のコンペアマッチ 01b : TPU1 のコンペアマッチ 10b : TPU2 のコンペアマッチ 11b : TPU3 のコンペアマッチ
<ul style="list-style-type: none"> PPG 出力モードレジスタ (PMR) <ul style="list-style-type: none"> PPG0.PMR <ul style="list-style-type: none"> ・ PMR.GONOV ~ G3NOV <ul style="list-style-type: none"> 0 : 通常動作 <ul style="list-style-type: none"> (選択された TPUm のコンペアマッチ A で出力値を更新) 1 : ノンオーバーラップ動作 <ul style="list-style-type: none"> (選択された TPUm のコンペアマッチ A、B で出力値を更新) PPG1.PMR <ul style="list-style-type: none"> ・ PMR.GONOV ~ G3NOV <ul style="list-style-type: none"> 0 : 通常動作 <ul style="list-style-type: none"> (選択された TPUm のコンペアマッチ A で出力値を更新) 1 : ノンオーバーラップ動作 <ul style="list-style-type: none"> (選択された TPUm のコンペアマッチ A、B で出力値を更新) 	<ul style="list-style-type: none"> PPG 出力モードレジスタ (PMR) <ul style="list-style-type: none"> PPG0.PMR <ul style="list-style-type: none"> ・ PMR.GONOV ~ G3NOV <ul style="list-style-type: none"> 0 : 通常動作 <ul style="list-style-type: none"> (選択された MTUn のコンペアマッチ A で出力値を更新) 1 : ノンオーバーラップ動作 <ul style="list-style-type: none"> (選択された MTUn のコンペアマッチ A、B で出力値を更新) PPG1.PMR <ul style="list-style-type: none"> ・ PMR.GONOV ~ G3NOV <ul style="list-style-type: none"> PPG1.PTRSLR.PTRSL ビットが "0" の場合 <ul style="list-style-type: none"> 0 : 通常動作 <ul style="list-style-type: none"> (選択された MTUn のコンペアマッチ A で出力値を更新) 1 : ノンオーバーラップ動作 <ul style="list-style-type: none"> (選択された MTUn のコンペアマッチ A、B で出力値を更新) PPG1.PTRSLR.PTRSL ビットが "1" の場合 <ul style="list-style-type: none"> 0 : 通常動作 <ul style="list-style-type: none"> (選択された TPUm のコンペアマッチ A で出力値を更新) 1 : ノンオーバーラップ動作 <ul style="list-style-type: none"> (選択された TPUm のコンペアマッチ A、B で出力値を更新) 	

表 4.21 機能および仕様の相違点(21)

項目		RX610 グループ	RX630 グループ		
リアルタイム クロック	レジスタ/ ビット		• 64Hz カウンタ (R64CNT)		
			• 秒カウンタ (RSECCNT)		
			• 分カウンタ (RMINCNT)		
			• 時カウンタ (RHRCNT)		
			• 曜日カウンタ (RWKCNT)		
			• 日カウンタ (RDAYCNT)		
			• 月カウンタ (RMONCNT)		
			• 年カウンタ (RYRCNT)		
			• 秒アラームレジスタ (RSECAR)		
			• 分アラームレジスタ (RMINAR)		
			• 時アラームレジスタ (RHRAR)		
			• 曜日アラームレジスタ (RWKAR)		
			• 日アラームレジスタ (RDAYAR)		
			• 月アラームレジスタ (RMONAR)		
			• 年アラームレジスタ (RYRAR)		
			• 年アラームイネーブルレジスタ (RYRAREN)		
			• RTC コントロールレジスタ 1 (RCR1)		
			• RTC コントロールレジスタ 2 (RCR2)		
			• RTC コントロールレジスタ 3 (RCR3)		
			• RTC コントロールレジスタ 4 (RCR4)		
			• 周波数レジスタ H/L (RFRH/L)		
• 時間誤差補正レジスタ (RADJ)					
• 時間キャプチャ制御レジスタ y (RTCCRy)					
• 秒キャプチャレジスタ y (RSECCPy)					
• 分キャプチャレジスタ y (RMINCPy)					
• 時キャプチャレジスタ y (RHRCPy)					
• 日キャプチャレジスタ y (RDAYCPy)					
• 月キャプチャレジスタ y (RMONCPy)					
ウォッチ ドッグタイマ	機能	• 仕様概要	• 仕様概要		
		ビット数	8ビット	ビット数	14ビット
		動作モード	ウォッチドッグタイマモード インタバルタイマモード	動作モード	ウォッチドッグタイマモード
		動作開始モード	レジスタスタートモード	動作開始モード	オートスタートモード レジスタスタートモード
		出力信号	WDTOVF#信号出力 (外部) リセット信号 (内部) インタバルタイマ割り込み	ウィンドウ機能	ウィンドウ開始/終了位置を設定可能
				出力信号	リセット信号 (内部) 割り込み要求信号
	レジスタ/ ビット	• タイマカウンタ (TCNT)		• WDT リフレッシュレジスタ (WDTRR)	
		• タイマコントロール/ステータスレジスタ (TCSR)		• WDT コントロールレジスタ (WDTCR)	
		• リセットコントロール/ステータスレジスタ (RSTCSR)		• WDT ステータスレジスタ (WDTSR)	
		• ライトウィンドウ A レジスタ (WINA)		• WDT リセットコントロールレジスタ (WDTRCR)	
		• ライトウィンドウ B レジスタ (WINB)		• IWDT リフレッシュレジスタ (IWDTRR)	
	独立 ウォッチ ドッグタイマ	レジスタ/ ビット		• IWDT コントロールレジスタ (IWDTCR)	
• IWDT ステータスレジスタ (IWDTSR)					
• IWDT リセットコントロールレジスタ (IWDTRCR)					
• IWDT カウント停止コントロールレジスタ (IWDTCSTPR)					

表 4.22 機能および仕様の相違点(22)

項目		RX610 グループ	RX630 グループ
USB2.0 ファンク ション モジュール	レジスタ/ ビット		<ul style="list-style-type: none"> システムコンフィギュレーションコントロールレジスタ (SYSCFG) システムコンフィギュレーションステータスレジスタ 0 (SYSSTS0) デバイスステートコントロールレジスタ 0 (DVSTCTR0) CFIFO ポートレジスタ (CFIFO) DOFIFO ポートレジスタ (DOFIFO) D1FIFO ポートレジスタ (D1FIFO) CFIFO ポート選択レジスタ (CFIFOSEL) DOFIFO ポート選択レジスタ (DOFIFOSEL) D1FIFO ポート選択レジスタ (D1FIFOSEL) CFIFO ポートコントロールレジスタ (CFIFOCTR) DOFIFO ポートコントロールレジスタ (DOFIFOCTR) D1FIFO ポートコントロールレジスタ (D1FIFOCTR) 割り込み許可レジスタ 0 (INTENB0) BRDY 割り込み許可レジスタ (BRDYENB) NRDY 割り込み許可レジスタ (NRDYENB) BEMP 割り込み許可レジスタ (BEMPENB) SOF 出力コンフィギュレーションレジスタ (SOFCFG) 割り込みステータスレジスタ 0 (INTSTS0) BRDY 割り込みステータスレジスタ (BRDYSTS) NRDY 割り込みステータスレジスタ (NRDYSTS) BEMP 割り込みステータスレジスタ (BEMPSTS) フレームナンバレジスタ (FRMNUM) デバイスステート切り替えレジスタ (DVCHGR) USB アドレスレジスタ (USBADDR) USB リクエストタイプレジスタ (USBREQ) USB リクエストバリュージスタ (USBVAL) USB リクエストインデックスレジスタ (USBINDX) USB リクエストレングスレジスタ (USBLENG) DCP マックスパケットサイズレジスタ (DCPMAXP) DCP コントロールレジスタ (DCPCTR) パイプウィンドウ選択レジスタ (PIPESEL) パイプコンフィギュレーションレジスタ (PIPECFG) パイプマックスパケットサイズレジスタ (PIPEMAXP) パイプ周期制御レジスタ (PIPEPERI) パイプ n コントロールレジスタ (PIPECTR) パイプ n トランザクションカウンタイネーブルレジスタ (PIPEnTRE) パイプ n トランザクションカウンタレジスタ (PIPEnTRN) ディープスタンバイ USB トランシーバ制御/ 端子モニタレジスタ (DPUSROR) ディープスタンバイ USB サスペンド/ レジューム割り込みレジスタ (DPUSR1R)

表 4.23 機能および仕様の相違点(23)

項目	RX610 グループ	RX630 グループ																																																																																																																																																																																										
シリアル コミュニケー ションインタ フェース	機能	機能																																																																																																																																																																																										
	<ul style="list-style-type: none"> • SCI <table border="1"> <tr><td>シリアル通信方式</td><td>調歩同期式</td></tr> <tr><td></td><td>クロック同期式</td></tr> <tr><td></td><td>スマートカードインタフェース</td></tr> <tr><td></td><td></td></tr> <tr><td></td><td>TMR クロック入力</td></tr> </table> 	シリアル通信方式	調歩同期式		クロック同期式		スマートカードインタフェース				TMR クロック入力	<ul style="list-style-type: none"> • SC1c <table border="1"> <tr><td>シリアル通信方式</td><td>調歩同期式</td></tr> <tr><td></td><td>クロック同期式</td></tr> <tr><td></td><td>スマートカードインタフェース</td></tr> <tr><td></td><td>簡易 I²C バス</td></tr> <tr><td></td><td>簡易 SPI バス</td></tr> <tr><td></td><td>TMR クロック入力</td></tr> </table> ハードウェアフロー制御 <table border="1"> <tr><td></td><td>調歩同期式</td></tr> <tr><td></td><td>クロック同期式</td></tr> </table> • SC1d <table border="1"> <tr><td>シリアル通信方式</td><td>調歩同期式</td></tr> <tr><td></td><td>クロック同期式</td></tr> <tr><td></td><td>スマートカードインタフェース</td></tr> <tr><td></td><td>簡易 I²C バス</td></tr> <tr><td></td><td>簡易 SPI バス</td></tr> <tr><td></td><td>TMR クロック入力</td></tr> </table> ハードウェアフロー制御 <table border="1"> <tr><td></td><td>調歩同期式</td></tr> <tr><td></td><td>クロック同期式</td></tr> </table> 拡張シリアルモード <table border="1"> <tr><td></td><td>Start Frame 送信/受信機能</td></tr> </table> 	シリアル通信方式	調歩同期式		クロック同期式		スマートカードインタフェース		簡易 I ² C バス		簡易 SPI バス		TMR クロック入力		調歩同期式		クロック同期式	シリアル通信方式	調歩同期式		クロック同期式		スマートカードインタフェース		簡易 I ² C バス		簡易 SPI バス		TMR クロック入力		調歩同期式		クロック同期式		Start Frame 送信/受信機能																																																																																																																																														
シリアル通信方式	調歩同期式																																																																																																																																																																																											
	クロック同期式																																																																																																																																																																																											
	スマートカードインタフェース																																																																																																																																																																																											
	TMR クロック入力																																																																																																																																																																																											
シリアル通信方式	調歩同期式																																																																																																																																																																																											
	クロック同期式																																																																																																																																																																																											
	スマートカードインタフェース																																																																																																																																																																																											
	簡易 I ² C バス																																																																																																																																																																																											
	簡易 SPI バス																																																																																																																																																																																											
	TMR クロック入力																																																																																																																																																																																											
	調歩同期式																																																																																																																																																																																											
	クロック同期式																																																																																																																																																																																											
シリアル通信方式	調歩同期式																																																																																																																																																																																											
	クロック同期式																																																																																																																																																																																											
	スマートカードインタフェース																																																																																																																																																																																											
	簡易 I ² C バス																																																																																																																																																																																											
	簡易 SPI バス																																																																																																																																																																																											
	TMR クロック入力																																																																																																																																																																																											
	調歩同期式																																																																																																																																																																																											
	クロック同期式																																																																																																																																																																																											
	Start Frame 送信/受信機能																																																																																																																																																																																											
レジスタ/ ビット	<ul style="list-style-type: none"> • シリアルモードレジスタ (SMR) <table border="1"> <tr><td>b0</td><td>CKS[1:0]</td><td>クロック選択ビット</td></tr> <tr><td>b1</td><td></td><td></td></tr> <tr><td>b2</td><td></td><td>(予約ビット)</td></tr> <tr><td>b3</td><td>STOP</td><td>ストップビット長選択ビット</td></tr> <tr><td>b4</td><td>PM</td><td>パリティモードビット</td></tr> <tr><td>b5</td><td>PE</td><td>パリティ許可ビット</td></tr> <tr><td>b6</td><td>CHR</td><td>キャラクタ長ビット</td></tr> <tr><td>b7</td><td>CM</td><td>コミュニケーションモードビット</td></tr> </table> • シリアルコントロールレジスタ (SCR) <table border="1"> <tr><td>b0</td><td>CKE[1:0]</td><td>クロック許可ビット</td></tr> <tr><td>b1</td><td></td><td></td></tr> <tr><td>b2</td><td>TEIE</td><td>送信完了割り込み許可ビット</td></tr> <tr><td>b3</td><td></td><td>(予約ビット)</td></tr> <tr><td>b4</td><td>RE</td><td>受信許可ビット</td></tr> <tr><td>b5</td><td>TE</td><td>送信許可ビット</td></tr> <tr><td>b6</td><td>RIE</td><td>受信割り込み許可ビット</td></tr> <tr><td>b7</td><td>TIE</td><td>送信完了割り込みビット</td></tr> </table> • シリアルステータスレジスタ (SSR) <table border="1"> <tr><td>b0</td><td></td><td>(予約ビット)</td></tr> <tr><td>b1</td><td></td><td>(予約ビット)</td></tr> <tr><td>b2</td><td>TEND</td><td>送信完了フラグ</td></tr> <tr><td>b3</td><td>PER</td><td>パリティエラーフラグ</td></tr> <tr><td>b4</td><td>FER</td><td>フレーミングエラーフラグ</td></tr> <tr><td>b5</td><td>ORER</td><td>オーバランエラーフラグ</td></tr> <tr><td>b6</td><td>RDRF</td><td>受信データフルフラグ</td></tr> <tr><td>b7</td><td>TDRE</td><td>送信データエンptyフラグ</td></tr> </table> • スマートカードモードレジスタ (SCMR) <table border="1"> <tr><td>b0</td><td>SMIF</td><td>スマートカードインタフェースモード選択ビット</td></tr> <tr><td>b2</td><td>SINV</td><td>送受信データインパートビット</td></tr> <tr><td>b3</td><td>SDIR</td><td>送受信データトランスファディレクションビット</td></tr> <tr><td>b7</td><td>BCP2</td><td>基本クロックパルスビット 2</td></tr> </table> • シリアル拡張モードレジスタ (SEMR) <table border="1"> <tr><td>b0</td><td>ACSO</td><td>調歩同期クロックソース選択ビット</td></tr> <tr><td>b4</td><td>ABCS</td><td>調歩同期基本クロック選択ビット</td></tr> <tr><td>b5</td><td></td><td>(予約ビット)</td></tr> </table> 	b0	CKS[1:0]	クロック選択ビット	b1			b2		(予約ビット)	b3	STOP	ストップビット長選択ビット	b4	PM	パリティモードビット	b5	PE	パリティ許可ビット	b6	CHR	キャラクタ長ビット	b7	CM	コミュニケーションモードビット	b0	CKE[1:0]	クロック許可ビット	b1			b2	TEIE	送信完了割り込み許可ビット	b3		(予約ビット)	b4	RE	受信許可ビット	b5	TE	送信許可ビット	b6	RIE	受信割り込み許可ビット	b7	TIE	送信完了割り込みビット	b0		(予約ビット)	b1		(予約ビット)	b2	TEND	送信完了フラグ	b3	PER	パリティエラーフラグ	b4	FER	フレーミングエラーフラグ	b5	ORER	オーバランエラーフラグ	b6	RDRF	受信データフルフラグ	b7	TDRE	送信データエンptyフラグ	b0	SMIF	スマートカードインタフェースモード選択ビット	b2	SINV	送受信データインパートビット	b3	SDIR	送受信データトランスファディレクションビット	b7	BCP2	基本クロックパルスビット 2	b0	ACSO	調歩同期クロックソース選択ビット	b4	ABCS	調歩同期基本クロック選択ビット	b5		(予約ビット)	<ul style="list-style-type: none"> • シリアルモードレジスタ (SMR) <table border="1"> <tr><td>b0</td><td>CKS[1:0]</td><td>クロックセレクトビット</td></tr> <tr><td>b1</td><td></td><td></td></tr> <tr><td>b2</td><td>MP</td><td>マルチプロセスモードビット</td></tr> <tr><td>b3</td><td>STOP</td><td>ストップビットレングスビット</td></tr> <tr><td>b4</td><td>PM</td><td>パリティモードビット</td></tr> <tr><td>b5</td><td>PE</td><td>パリティイネーブルビット</td></tr> <tr><td>b6</td><td>CHR</td><td>キャラクタレングスビット</td></tr> <tr><td>b7</td><td>CM</td><td>コミュニケーションモードビット</td></tr> </table> • シリアルコントロールレジスタ (SCR) <table border="1"> <tr><td>b0</td><td>CKE[1:0]</td><td>クロックイネーブルビット</td></tr> <tr><td>b1</td><td></td><td></td></tr> <tr><td>b2</td><td>TEIE</td><td>トランスミットエンドインタラプトイネーブルビット</td></tr> <tr><td>b3</td><td>MPIE</td><td>マルチプロセスインタラプトイネーブルビット</td></tr> <tr><td>b4</td><td>RE</td><td>レシーブイネーブルビット</td></tr> <tr><td>b5</td><td>TE</td><td>トランスミットイネーブルビット</td></tr> <tr><td>b6</td><td>RIE</td><td>レシーブインタラプトイネーブルビット</td></tr> <tr><td>b7</td><td>TIE</td><td>トランスミットインタラプトイネーブルビット</td></tr> </table> • シリアルステータスレジスタ (SSR) <table border="1"> <tr><td>b0</td><td>MPBT</td><td>マルチプロセスビットトランスファビット</td></tr> <tr><td>b1</td><td>MPB</td><td>マルチプロセスビット</td></tr> <tr><td>b2</td><td>TEND</td><td>トランスミットエンドフラグ</td></tr> <tr><td>b3</td><td>PER</td><td>パリティエラーフラグ</td></tr> <tr><td>b4</td><td>FER</td><td>フレーミングエラーフラグ</td></tr> <tr><td>b5</td><td>ORER</td><td>オーバランエラーフラグ</td></tr> <tr><td>b6</td><td></td><td>(予約ビット)</td></tr> <tr><td>b7</td><td></td><td>(予約ビット)</td></tr> </table> • スマートカードモードレジスタ (SCMR) <table border="1"> <tr><td>b0</td><td>SMIF</td><td>スマートカードインタフェースモードセレクトビット</td></tr> <tr><td>b2</td><td>SINV</td><td>スマートカードデータインパートビット</td></tr> <tr><td>b3</td><td>SDIR</td><td>ビットオーダ選択ビット</td></tr> <tr><td>b7</td><td>BCP2</td><td>基本クロックパルスビット 2</td></tr> </table> • シリアル拡張モードレジスタ (SEMR) <table border="1"> <tr><td>b0</td><td>ACSO</td><td>調歩同期クロックソースセレクトビット</td></tr> <tr><td>b4</td><td>ABCS</td><td>調歩同期基本クロックセレクトビット</td></tr> <tr><td>b5</td><td>NFEN</td><td>デジタルノイズフィルタ機能イネーブルビット</td></tr> </table> 	b0	CKS[1:0]	クロックセレクトビット	b1			b2	MP	マルチプロセスモードビット	b3	STOP	ストップビットレングスビット	b4	PM	パリティモードビット	b5	PE	パリティイネーブルビット	b6	CHR	キャラクタレングスビット	b7	CM	コミュニケーションモードビット	b0	CKE[1:0]	クロックイネーブルビット	b1			b2	TEIE	トランスミットエンドインタラプトイネーブルビット	b3	MPIE	マルチプロセスインタラプトイネーブルビット	b4	RE	レシーブイネーブルビット	b5	TE	トランスミットイネーブルビット	b6	RIE	レシーブインタラプトイネーブルビット	b7	TIE	トランスミットインタラプトイネーブルビット	b0	MPBT	マルチプロセスビットトランスファビット	b1	MPB	マルチプロセスビット	b2	TEND	トランスミットエンドフラグ	b3	PER	パリティエラーフラグ	b4	FER	フレーミングエラーフラグ	b5	ORER	オーバランエラーフラグ	b6		(予約ビット)	b7		(予約ビット)	b0	SMIF	スマートカードインタフェースモードセレクトビット	b2	SINV	スマートカードデータインパートビット	b3	SDIR	ビットオーダ選択ビット	b7	BCP2	基本クロックパルスビット 2	b0	ACSO	調歩同期クロックソースセレクトビット	b4	ABCS	調歩同期基本クロックセレクトビット	b5	NFEN	デジタルノイズフィルタ機能イネーブルビット
b0	CKS[1:0]	クロック選択ビット																																																																																																																																																																																										
b1																																																																																																																																																																																												
b2		(予約ビット)																																																																																																																																																																																										
b3	STOP	ストップビット長選択ビット																																																																																																																																																																																										
b4	PM	パリティモードビット																																																																																																																																																																																										
b5	PE	パリティ許可ビット																																																																																																																																																																																										
b6	CHR	キャラクタ長ビット																																																																																																																																																																																										
b7	CM	コミュニケーションモードビット																																																																																																																																																																																										
b0	CKE[1:0]	クロック許可ビット																																																																																																																																																																																										
b1																																																																																																																																																																																												
b2	TEIE	送信完了割り込み許可ビット																																																																																																																																																																																										
b3		(予約ビット)																																																																																																																																																																																										
b4	RE	受信許可ビット																																																																																																																																																																																										
b5	TE	送信許可ビット																																																																																																																																																																																										
b6	RIE	受信割り込み許可ビット																																																																																																																																																																																										
b7	TIE	送信完了割り込みビット																																																																																																																																																																																										
b0		(予約ビット)																																																																																																																																																																																										
b1		(予約ビット)																																																																																																																																																																																										
b2	TEND	送信完了フラグ																																																																																																																																																																																										
b3	PER	パリティエラーフラグ																																																																																																																																																																																										
b4	FER	フレーミングエラーフラグ																																																																																																																																																																																										
b5	ORER	オーバランエラーフラグ																																																																																																																																																																																										
b6	RDRF	受信データフルフラグ																																																																																																																																																																																										
b7	TDRE	送信データエンptyフラグ																																																																																																																																																																																										
b0	SMIF	スマートカードインタフェースモード選択ビット																																																																																																																																																																																										
b2	SINV	送受信データインパートビット																																																																																																																																																																																										
b3	SDIR	送受信データトランスファディレクションビット																																																																																																																																																																																										
b7	BCP2	基本クロックパルスビット 2																																																																																																																																																																																										
b0	ACSO	調歩同期クロックソース選択ビット																																																																																																																																																																																										
b4	ABCS	調歩同期基本クロック選択ビット																																																																																																																																																																																										
b5		(予約ビット)																																																																																																																																																																																										
b0	CKS[1:0]	クロックセレクトビット																																																																																																																																																																																										
b1																																																																																																																																																																																												
b2	MP	マルチプロセスモードビット																																																																																																																																																																																										
b3	STOP	ストップビットレングスビット																																																																																																																																																																																										
b4	PM	パリティモードビット																																																																																																																																																																																										
b5	PE	パリティイネーブルビット																																																																																																																																																																																										
b6	CHR	キャラクタレングスビット																																																																																																																																																																																										
b7	CM	コミュニケーションモードビット																																																																																																																																																																																										
b0	CKE[1:0]	クロックイネーブルビット																																																																																																																																																																																										
b1																																																																																																																																																																																												
b2	TEIE	トランスミットエンドインタラプトイネーブルビット																																																																																																																																																																																										
b3	MPIE	マルチプロセスインタラプトイネーブルビット																																																																																																																																																																																										
b4	RE	レシーブイネーブルビット																																																																																																																																																																																										
b5	TE	トランスミットイネーブルビット																																																																																																																																																																																										
b6	RIE	レシーブインタラプトイネーブルビット																																																																																																																																																																																										
b7	TIE	トランスミットインタラプトイネーブルビット																																																																																																																																																																																										
b0	MPBT	マルチプロセスビットトランスファビット																																																																																																																																																																																										
b1	MPB	マルチプロセスビット																																																																																																																																																																																										
b2	TEND	トランスミットエンドフラグ																																																																																																																																																																																										
b3	PER	パリティエラーフラグ																																																																																																																																																																																										
b4	FER	フレーミングエラーフラグ																																																																																																																																																																																										
b5	ORER	オーバランエラーフラグ																																																																																																																																																																																										
b6		(予約ビット)																																																																																																																																																																																										
b7		(予約ビット)																																																																																																																																																																																										
b0	SMIF	スマートカードインタフェースモードセレクトビット																																																																																																																																																																																										
b2	SINV	スマートカードデータインパートビット																																																																																																																																																																																										
b3	SDIR	ビットオーダ選択ビット																																																																																																																																																																																										
b7	BCP2	基本クロックパルスビット 2																																																																																																																																																																																										
b0	ACSO	調歩同期クロックソースセレクトビット																																																																																																																																																																																										
b4	ABCS	調歩同期基本クロックセレクトビット																																																																																																																																																																																										
b5	NFEN	デジタルノイズフィルタ機能イネーブルビット																																																																																																																																																																																										

表 4.24 機能および仕様の相違点(24)

項目		RX610 グループ	RX630 グループ																																																
シリアル コミュニケー ションインタ フェース	レジスタ/ ビット		<ul style="list-style-type: none"> ノイズフィルタ設定レジスタ (SNFR) I²C モードレジスタ 1 (SIMR1) I²C モードレジスタ 2 (SIMR2) I²C モードレジスタ 3 (SIMR3) I²C ステータスレジスタ (SISR) SPI モードレジスタ (SPMR) 拡張シリアルモード有効レジスタ (ESMER) コントロールレジスタ 0 (CRO) コントロールレジスタ 1 (CR1) コントロールレジスタ 2 (CR2) コントロールレジスタ 3 (CR3) ポートコントロールレジスタ (PCR) 割り込みコントロールレジスタ (ICR) ステータスレジスタ (STR) ステータスクリアレジスタ (STCR) Control Field 0 データレジスタ (CFODR) Control Field 0 コンペアイネーブルレジスタ (CFOCR) Control Field 0 受信データレジスタ (CFORR) プライマリ Control Field 1 データレジスタ (PCF1DR) セカンダリ Control Field 1 データレジスタ (SCF1DR) Control Field 1 コンペアイネーブルレジスタ (CF1CR) Control Field 1 受信データレジスタ (CF1RR) タイマコントロールレジスタ (TCR) タイマモードレジスタ (TMR) タイマプリスケアラレジスタ (TPRE) タイマカウントレジスタ (TCNT) 																																																
	I ² C バス インタフェース	機能	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td rowspan="5">使用上の 注意事項</td> <td>入力バッファコントロールレジスタの設定</td> </tr> <tr> <td>送信アクノリッジビットへの書き込みと出力タイミングについて</td> </tr> <tr> <td>マスタ送信時のストップコンディション発行要求と送信データ書き込みタイミングの制約事項</td> </tr> <tr> <td>マスタモードで NACK 受信したときの通信再開における注意事項</td> </tr> <tr> <td>RDRF フラグセットタイミング選択ビット (RDRFS ビット) の注意事項</td> </tr> </table>	使用上の 注意事項	入力バッファコントロールレジスタの設定	送信アクノリッジビットへの書き込みと出力タイミングについて	マスタ送信時のストップコンディション発行要求と送信データ書き込みタイミングの制約事項	マスタモードで NACK 受信したときの通信再開における注意事項	RDRF フラグセットタイミング選択ビット (RDRFS ビット) の注意事項	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td rowspan="2">使用上の 注意事項</td> <td></td> </tr> <tr> <td>通信の開始に関する注意事項</td> </tr> </table>	使用上の 注意事項		通信の開始に関する注意事項																																						
使用上の 注意事項	入力バッファコントロールレジスタの設定																																																		
	送信アクノリッジビットへの書き込みと出力タイミングについて																																																		
	マスタ送信時のストップコンディション発行要求と送信データ書き込みタイミングの制約事項																																																		
	マスタモードで NACK 受信したときの通信再開における注意事項																																																		
	RDRF フラグセットタイミング選択ビット (RDRFS ビット) の注意事項																																																		
使用上の 注意事項																																																			
	通信の開始に関する注意事項																																																		
	レジスタ/ ビット	<ul style="list-style-type: none"> I²C バスモードレジスタ 3 (ICMR3) <table border="1"> <tr> <td>b0</td> <td>NF[1:0]</td> <td>ノイズフィルタ段数選択ビット</td> </tr> <tr> <td>b1</td> <td></td> <td></td> </tr> <tr> <td>b2</td> <td>ACKBR</td> <td>受信アクノリッジビット</td> </tr> <tr> <td>b3</td> <td>ACKBT</td> <td>送信アクノリッジビット</td> </tr> <tr> <td>b4</td> <td>ACKWP</td> <td>ACKBT ライトプロテクトビット</td> </tr> <tr> <td>b5</td> <td>RDRFS</td> <td>RDRF フラグセットタイミング選択ビット</td> </tr> <tr> <td>b6</td> <td>WAIT</td> <td>WAIT ビット</td> </tr> <tr> <td>b7</td> <td>SMBS</td> <td>SMBus/I²C バス選択ビット</td> </tr> </table> <p>・ NF[1:0]</p> <p>00b : 1PCLK 以下のノイズを除去 01b : 2PCLK 以下のノイズを除去 10b : 3PCLK 以下のノイズを除去 11b : 4PCLK 以下のノイズを除去</p>	b0	NF[1:0]	ノイズフィルタ段数選択ビット	b1			b2	ACKBR	受信アクノリッジビット	b3	ACKBT	送信アクノリッジビット	b4	ACKWP	ACKBT ライトプロテクトビット	b5	RDRFS	RDRF フラグセットタイミング選択ビット	b6	WAIT	WAIT ビット	b7	SMBS	SMBus/I ² C バス選択ビット	<ul style="list-style-type: none"> I²C バスモードレジスタ 3 (ICMR3) <table border="1"> <tr> <td>b0</td> <td>NF[1:0]</td> <td>ノイズフィルタ段数選択ビット</td> </tr> <tr> <td>b1</td> <td></td> <td></td> </tr> <tr> <td>b2</td> <td>ACKBR</td> <td>受信アクノリッジビット</td> </tr> <tr> <td>b3</td> <td>ACKBT</td> <td>送信アクノリッジビット</td> </tr> <tr> <td>b4</td> <td>ACKWP</td> <td>ACKBT ライトプロテクトビット</td> </tr> <tr> <td>b5</td> <td>RDRFS</td> <td>RDRF フラグセットタイミング選択ビット</td> </tr> <tr> <td>b6</td> <td>WAIT</td> <td>WAIT ビット</td> </tr> <tr> <td>b7</td> <td>SMBS</td> <td>SMBus/I²C バス選択ビット</td> </tr> </table> <p>・ NF[1:0]</p> <p>00b : 11IC 以下のノイズを除去 01b : 21IC 以下のノイズを除去 10b : 31IC 以下のノイズを除去 11b : 41IC 以下のノイズを除去</p>	b0	NF[1:0]	ノイズフィルタ段数選択ビット	b1			b2	ACKBR	受信アクノリッジビット	b3	ACKBT	送信アクノリッジビット	b4	ACKWP	ACKBT ライトプロテクトビット	b5	RDRFS	RDRF フラグセットタイミング選択ビット	b6	WAIT	WAIT ビット	b7	SMBS	SMBus/I ² C バス選択ビット
b0	NF[1:0]	ノイズフィルタ段数選択ビット																																																	
b1																																																			
b2	ACKBR	受信アクノリッジビット																																																	
b3	ACKBT	送信アクノリッジビット																																																	
b4	ACKWP	ACKBT ライトプロテクトビット																																																	
b5	RDRFS	RDRF フラグセットタイミング選択ビット																																																	
b6	WAIT	WAIT ビット																																																	
b7	SMBS	SMBus/I ² C バス選択ビット																																																	
b0	NF[1:0]	ノイズフィルタ段数選択ビット																																																	
b1																																																			
b2	ACKBR	受信アクノリッジビット																																																	
b3	ACKBT	送信アクノリッジビット																																																	
b4	ACKWP	ACKBT ライトプロテクトビット																																																	
b5	RDRFS	RDRF フラグセットタイミング選択ビット																																																	
b6	WAIT	WAIT ビット																																																	
b7	SMBS	SMBus/I ² C バス選択ビット																																																	

表 4.25 機能および仕様の相違点(25)

項目		RX610 グループ	RX630 グループ
CAN モジュール	レジスタ/ ビット		• 制御レジスタ (CTRL)
			• ビットコンフィグレーションレジスタ (BCR)
			• マスクレジスタ k (MKRk)
			• FIFO 受信 ID 比較レジスタ 0、1 (FIDCR0、FIDCR1)
			• マスク無効レジスタ (MKIVLR)
			• メールボックスレジスタ j (MBj)
			• メールボックス割り込み許可レジスタ (MIER)
			• メッセージ制御レジスタ j (MCTLj)
			• 受信 FIFO 制御レジスタ (RFCR)
			• 受信 FIFO ポインタ制御レジスタ (RFPCR)
			• 送信 FIFO 制御レジスタ (TFCR)
			• 送信 FIFO ポインタ制御レジスタ (TFPCR)
			• ステータスレジスタ (STR)
			• メールボックスサーチモードレジスタ (MSMR)
			• メールボックスサーチステータスレジスタ (MSSR)
			• チャネルサーチサポートレジスタ (CSSR)
			• アクセプタンスフィルタサポートレジスタ (AFSR)
			• エラー割り込み許可レジスタ (EIER)
			• エラー割り込み要因判定レジスタ (EIFR)
			• 受信エラーカウンタレジスタ (RECR)
• 送信エラーカウンタレジスタ (TECR)			
• エラーコード格納レジスタ (ECSR)			
• タイムスタンプレジスタ (TSR)			
• テスト制御レジスタ (TCR)			
シリアル ペリフェラル インタフェース	レジスタ/ ビット		• RSPI 制御レジスタ (SPCR)
			• RSPI スレーブセレクト極性レジスタ (SSLP)
			• RSPI 端子制御レジスタ (SPPCR)
			• RSPI ステータスレジスタ (SPSR)
			• RSPI データレジスタ (SPDR)
			• RSPI シーケンス制御レジスタ (SPSCR)
			• RSPI シーケンスステータスレジスタ (SPSSR)
			• RSPI ビットレートレジスタ (SPBR)
			• RSPI データコントロールレジスタ (SPDCR)
			• RSPI クロック遅延レジスタ (SPCKD)
			• RSPI スレーブセレクトネゲート遅延レジスタ (SSLND)
			• RSPI 次アクセス遅延レジスタ (SPND)
			• RSPI 制御レジスタ 2 (SPCR2)
			• RSPI コマンドレジスタ 0~7 (SPCMD0~7)

表 4.26 機能および仕様の相違点(26)

項目		RX610 グループ	RX630 グループ
IEBus™ コントローラ	レジスタ/ ビット		• IEBus コントロールレジスタ (IECTR)
			• IEBus コマンドレジスタ (IECMR)
			• IEBus マスタコントロールレジスタ (IEMCR)
			• IEBus 自局アドレスレジスタ 1 (IEAR1)
			• IEBus 自局アドレスレジスタ 2 (IEAR2)
			• IEBus スレーブアドレス設定レジスタ 1 (IESA1)
			• IEBus スレーブアドレス設定レジスタ 2 (IESA2)
			• IEBus 送信電文長レジスタ (IETBFL)
			• IEBus 受信マスタアドレスレジスタ 1 (IEMA1)
			• IEBus 受信マスタアドレスレジスタ 2 (IEMA2)
			• IEBus 受信コントロールフィールドレジスタ (IERCTL)
			• IEBus 受信電文長レジスタ (IERBFL)
			• IEBus ロックアドレスレジスタ 1 (IELA1)
			• IEBus ロックアドレスレジスタ 2 (IELA2)
			• IEBus ゼネラルフラグレジスタ (IEFLG)
			• IEBus 送信ステータスレジスタ (IETSR)
			• IEBus 送信割り込み許可レジスタ (IEIET)
			• IEBus 受信ステータスレジスタ (IERSR)
			• IEBus 受信割り込み許可レジスタ (IEIER)
			12 ビット A/D コンバータ
• IEBus 送信データバッファレジスタ 001 ~ 032 (IETB001 ~ IETB032)			
• IEBus 受信データバッファレジスタ 001 ~ 032 (IERB001 ~ IERB032)			
• A/D コントロールレジスタ (ADCSR)			
• A/D チャンネル選択レジスタ 0 (ADANS0)			
• A/D チャンネル選択レジスタ 1 (ADANS1)			
• A/D 変換値加算モード選択レジスタ 0 (ADADS0)			
• A/D 変換値加算モード選択レジスタ 1 (ADADS1)			
• A/D 変換値加算回数選択レジスタ (ADADC)			
• A/D コントロール拡張レジスタ (ADCER)			
• A/D 開始トリガ選択レジスタ (ADSTRGR)			
• A/D 変換拡張入力コントロールレジスタ (ADEXICR)			
• A/D 温度センサデータレジスタ (ADTSR)			
• A/D 内部基準電圧データレジスタ (ADOCDR)			
• A/D データレジスタ y (ADDRy)			
• A/D サンプリングステートレジスタ 01 (ADSSTR01)			
• A/D サンプリングステートレジスタ 23 (ADSSTR23)			

表 4.27 機能および仕様の相違点(27)

項目	RX610 グループ	RX630 グループ																											
10 ビット A/D コンバータ	機能	機能																											
	仕様概要	仕様概要																											
	<table border="1"> <tr> <td>入力チャンネル</td> <td>(1 ユニット×4 チャンネル) ×4</td> </tr> <tr> <td rowspan="6">開始トリガ</td> <td>ソフトウェアトリガ</td> </tr> <tr> <td>TPU</td> </tr> <tr> <td>MTU</td> </tr> <tr> <td>TMR</td> </tr> <tr> <td>外部トリガ (ADTRG0#端子)</td> </tr> <tr> <td>外部トリガ (ADTRG1#端子)</td> </tr> <tr> <td>外部トリガ (ADTRG2#端子)</td> </tr> <tr> <td>外部トリガ (ADTRG3#端子)</td> </tr> <tr> <td rowspan="2">機能</td> <td>サンプル&ホールド機能</td> </tr> <tr> <td>サンプリングステート数可変機能</td> </tr> </table>	入力チャンネル	(1 ユニット×4 チャンネル) ×4	開始トリガ	ソフトウェアトリガ	TPU	MTU	TMR	外部トリガ (ADTRG0#端子)	外部トリガ (ADTRG1#端子)	外部トリガ (ADTRG2#端子)	外部トリガ (ADTRG3#端子)	機能	サンプル&ホールド機能	サンプリングステート数可変機能	<table border="1"> <tr> <td>入力チャンネル</td> <td>1 ユニット×8 チャンネル+拡張 1 本</td> </tr> <tr> <td rowspan="6">開始トリガ</td> <td>ソフトウェアトリガ</td> </tr> <tr> <td>TPU</td> </tr> <tr> <td>MTU</td> </tr> <tr> <td>TMR</td> </tr> <tr> <td>外部トリガ (ADTRG#端子)</td> </tr> <tr> <td></td> </tr> <tr> <td rowspan="3">機能</td> <td>サンプル&ホールド機能</td> </tr> <tr> <td>サンプリングステート数可変機能</td> </tr> <tr> <td>10 ビット A/D コンバータの自己診断機能</td> </tr> </table>	入力チャンネル	1 ユニット×8 チャンネル+拡張 1 本	開始トリガ	ソフトウェアトリガ	TPU	MTU	TMR	外部トリガ (ADTRG#端子)		機能	サンプル&ホールド機能	サンプリングステート数可変機能	10 ビット A/D コンバータの自己診断機能
入力チャンネル	(1 ユニット×4 チャンネル) ×4																												
開始トリガ	ソフトウェアトリガ																												
	TPU																												
	MTU																												
	TMR																												
	外部トリガ (ADTRG0#端子)																												
	外部トリガ (ADTRG1#端子)																												
外部トリガ (ADTRG2#端子)																													
外部トリガ (ADTRG3#端子)																													
機能	サンプル&ホールド機能																												
	サンプリングステート数可変機能																												
入力チャンネル	1 ユニット×8 チャンネル+拡張 1 本																												
開始トリガ	ソフトウェアトリガ																												
	TPU																												
	MTU																												
	TMR																												
	外部トリガ (ADTRG#端子)																												
機能	サンプル&ホールド機能																												
	サンプリングステート数可変機能																												
	10 ビット A/D コンバータの自己診断機能																												
レジスタ/ビット	• A/D データレジスタ A~D (ADDRA~D)	• A/D データレジスタ A~D (ADDRA~D)																											
	• A/D データレジスタ E~H (ADDRE~H)	• A/D データレジスタ E~H (ADDRE~H)																											
	• A/D コントロール/ステータスレジスタ (ADCSR)	• A/D コントロール/ステータスレジスタ (ADCSR)																											
	<table border="1"> <tr> <td>b0</td> <td>CH[3:0]</td> <td>チャンネル選択ビット</td> </tr> <tr> <td>b3</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b5</td> <td>ADST</td> <td>A/D スタートビット</td> </tr> <tr> <td>b6</td> <td>ADIE</td> <td>A/D 割り込み許可ビット</td> </tr> </table> <p>• AD0. ADCSR.CH[3:0]</p> <p>0000b : AN0(シングルモード)/AN0 (スキャンモード) 0001b : AN1(シングルモード)/AN0、1 (スキャンモード) 0010b : AN2(シングルモード)/AN0 ~ 2 (スキャンモード) 0011b : AN3(シングルモード)/AN0 ~ 3 (スキャンモード)</p> <p>• AD1. ADCSR.CH[3:0]</p> <p>0000b : AN4(シングルモード)/AN4 (スキャンモード) 0001b : AN5(シングルモード)/AN4、5 (スキャンモード) 0010b : AN6(シングルモード)/AN4 ~ 6 (スキャンモード) 0011b : AN7(シングルモード)/AN4 ~ 7 (スキャンモード)</p> <p>• AD2. ADCSR.CH[3:0]</p> <p>0000b : AN8 (シングルモード)/AN8 (スキャンモード) 0001b : AN9 (シングルモード)/AN8、9 (スキャンモード) 0010b : AN10(シングルモード)/AN8 ~ 10 (スキャンモード) 0011b : AN11(シングルモード)/AN8 ~ 11 (スキャンモード)</p> <p>• AD3. ADCSR.CH[3:0]</p> <p>0000b : AN12(シングルモード)/AN12 (スキャンモード) 0001b : AN13(シングルモード)/AN12、13 (スキャンモード) 0010b : AN14(シングルモード)/AN12 ~ 14 (スキャンモード) 0011b : AN15(シングルモード)/AN12 ~ 15 (スキャンモード)</p>	b0	CH[3:0]	チャンネル選択ビット	b3		(予約ビット)	b5	ADST	A/D スタートビット	b6	ADIE	A/D 割り込み許可ビット	<table border="1"> <tr> <td>b0</td> <td>CH[2:0]</td> <td>チャンネル選択ビット</td> </tr> <tr> <td>b2</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b3</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b5</td> <td>ADST</td> <td>A/D スタートビット</td> </tr> <tr> <td>b6</td> <td>ADIE</td> <td>A/D 割り込み許可ビット</td> </tr> </table> <p>• ADCSR.CH[2:0]</p> <p>000b : AN0(シングルモード)/AN0 (スキャンモード) 001b : AN1(シングルモード)/AN0、1 (スキャンモード) 010b : AN2(シングルモード)/AN0 ~ 2 (スキャンモード) 011b : AN3(シングルモード)/AN0 ~ 3 (スキャンモード) 100b : AN4(シングルモード)/AN0 ~ 4 (スキャンモード) 101b : AN5(シングルモード)/AN0 ~ 5 (スキャンモード) 110b : AN6(シングルモード)/AN0 ~ 6 (スキャンモード) 111b : AN7(シングルモード)/AN0 ~ 7 (スキャンモード)</p>	b0	CH[2:0]	チャンネル選択ビット	b2		(予約ビット)	b3		(予約ビット)	b5	ADST	A/D スタートビット	b6	ADIE	A/D 割り込み許可ビット
b0	CH[3:0]	チャンネル選択ビット																											
b3		(予約ビット)																											
b5	ADST	A/D スタートビット																											
b6	ADIE	A/D 割り込み許可ビット																											
b0	CH[2:0]	チャンネル選択ビット																											
b2		(予約ビット)																											
b3		(予約ビット)																											
b5	ADST	A/D スタートビット																											
b6	ADIE	A/D 割り込み許可ビット																											

表 4.28 機能および仕様の相違点(28)

項目		RX610 グループ	RX630 グループ																																				
10 ビット A/D コンバータ	レジスタ/ビット	<ul style="list-style-type: none"> • A/D コントロールレジスタ (ADCR) <table border="1"> <tr> <td>b0</td> <td>MODE[1:0]</td> <td>動作モード選択ビット</td> </tr> <tr> <td>b1</td> <td></td> <td></td> </tr> <tr> <td>b2</td> <td>CKS[1:0]</td> <td>クロック選択ビット</td> </tr> <tr> <td>b3</td> <td></td> <td></td> </tr> <tr> <td>b5</td> <td>TRGS[2:0]</td> <td>トリガ選択ビット</td> </tr> <tr> <td>b7</td> <td></td> <td></td> </tr> </table> <ul style="list-style-type: none"> • AD0 .ADCR .TGRS[2:0] <ul style="list-style-type: none"> 000b : ソフトウェアトリガ 001b : TPU0 ~ 5 コンペアマッチ/インプットキャプチャ A 010b : TMR0 コンペアマッチ A 011b : A/D 変換開始トリガ端子 (ADTRG0#端子) 100b : TPU0 コンペアマッチ/インプットキャプチャ A 101b : TPU6 ~ 11 コンペアマッチ/インプットキャプチャ A 110b : (設定禁止) 111b : (設定禁止) • AD1 .ADCR .TGRS[2:0] <ul style="list-style-type: none"> 000b : ソフトウェアトリガ 001b : TPU0 ~ 5 コンペアマッチ/インプットキャプチャ A 010b : TMR0 コンペアマッチ A 011b : A/D 変換開始トリガ端子 (ADTRG1#端子) 100b : TPU0 コンペアマッチ/インプットキャプチャ B 101b : TPU6 ~ 11 コンペアマッチ/インプットキャプチャ A 110b : (設定禁止) 111b : A/D 変換開始トリガ端子 (ADTRG0#端子) • AD2 .ADCR .TGRS[2:0] <ul style="list-style-type: none"> 000b : ソフトウェアトリガ 001b : TPU0 ~ 5 コンペアマッチ/インプットキャプチャ A 010b : TMR2 コンペアマッチ A 011b : A/D 変換開始トリガ端子 (ADTRG2#端子) 100b : TPU0 コンペアマッチ/インプットキャプチャ C 101b : TPU6 ~ 11 コンペアマッチ/インプットキャプチャ A 110b : (設定禁止) 111b : (設定禁止) • AD3 .ADCR .TGRS[2:0] <ul style="list-style-type: none"> 000b : ソフトウェアトリガ 001b : TPU0 ~ 5 コンペアマッチ/インプットキャプチャ A 010b : TMR2 コンペアマッチ A 011b : A/D 変換開始トリガ端子 (ADTRG3#端子) 100b : TPU0 コンペアマッチ/インプットキャプチャ D 101b : TPU6 ~ 11 コンペアマッチ/インプットキャプチャ A 110b : (設定禁止) 111b : A/D 変換開始トリガ端子 (ADTRG2#端子) 	b0	MODE[1:0]	動作モード選択ビット	b1			b2	CKS[1:0]	クロック選択ビット	b3			b5	TRGS[2:0]	トリガ選択ビット	b7			<ul style="list-style-type: none"> • A/D コントロールレジスタ (ADCR) <table border="1"> <tr> <td>b0</td> <td>MODE[1:0]</td> <td>動作モード選択ビット</td> </tr> <tr> <td>b1</td> <td></td> <td></td> </tr> <tr> <td>b2</td> <td>CKS[1:0]</td> <td>クロック選択ビット</td> </tr> <tr> <td>b3</td> <td></td> <td></td> </tr> <tr> <td>b5</td> <td>TRGS[2:0]</td> <td>トリガ選択ビット</td> </tr> <tr> <td>b7</td> <td></td> <td></td> </tr> </table> <ul style="list-style-type: none"> • ADCR .TGRS[2:0] <ul style="list-style-type: none"> 000b : ソフトウェアトリガ 001b : MTU0 ~ 4 コンペアマッチ/インプットキャプチャ A 010b : TMR0 コンペアマッチ 011b : A/D 変換開始トリガ端子 (ADTRG#端子) 100b : MTU0 コンペアマッチ/インプットキャプチャ A 101b : TPU0 ~ 4 コンペアマッチ/インプットキャプチャ A 110b : MTU4 コンペアマッチ 111b : TPUA0 コンペアマッチ/インプットキャプチャ A 	b0	MODE[1:0]	動作モード選択ビット	b1			b2	CKS[1:0]	クロック選択ビット	b3			b5	TRGS[2:0]	トリガ選択ビット	b7		
	b0	MODE[1:0]	動作モード選択ビット																																				
b1																																							
b2	CKS[1:0]	クロック選択ビット																																					
b3																																							
b5	TRGS[2:0]	トリガ選択ビット																																					
b7																																							
b0	MODE[1:0]	動作モード選択ビット																																					
b1																																							
b2	CKS[1:0]	クロック選択ビット																																					
b3																																							
b5	TRGS[2:0]	トリガ選択ビット																																					
b7																																							
		<ul style="list-style-type: none"> • ADDRy フォーマット選択レジスタ (ADDPY) <table border="1"> <tr> <td>b4</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b5</td> <td></td> <td></td> </tr> <tr> <td>b6</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b7</td> <td>DPSSEL</td> <td>ADDRy フォーマット選択ビット</td> </tr> </table> 	b4		(予約ビット)	b5			b6		(予約ビット)	b7	DPSSEL	ADDRy フォーマット選択ビット	<ul style="list-style-type: none"> • A/D コントロールレジスタ 2 (ADCR2) <table border="1"> <tr> <td>b4</td> <td>EXSEL[1:0]</td> <td>拡張アナログ入力セレクトビット</td> </tr> <tr> <td>b5</td> <td></td> <td></td> </tr> <tr> <td>b6</td> <td>EXOEN</td> <td>拡張アナログ出力制御ビット</td> </tr> <tr> <td>b7</td> <td>DPSSEL</td> <td>ADDRy フォーマット選択ビット</td> </tr> </table> • A/D 自己診断レジスタ (ADDIAGR) 	b4	EXSEL[1:0]	拡張アナログ入力セレクトビット	b5			b6	EXOEN	拡張アナログ出力制御ビット	b7	DPSSEL	ADDRy フォーマット選択ビット												
b4		(予約ビット)																																					
b5																																							
b6		(予約ビット)																																					
b7	DPSSEL	ADDRy フォーマット選択ビット																																					
b4	EXSEL[1:0]	拡張アナログ入力セレクトビット																																					
b5																																							
b6	EXOEN	拡張アナログ出力制御ビット																																					
b7	DPSSEL	ADDRy フォーマット選択ビット																																					
D/A コンバータ	機能	<ul style="list-style-type: none"> • 仕様概要 <table border="1"> <tr> <td></td> <td></td> </tr> </table> 			<ul style="list-style-type: none"> • 仕様概要 <table border="1"> <tr> <td>アナログモジュールの干渉対策</td> <td>D/A 変換と A/D 変換の干渉対策</td> </tr> </table> <p>ROM 容量が 1.5M バイト以上、または 176 ピン以上の製品にはアナログモジュールの干渉対策機能がありません。</p> 	アナログモジュールの干渉対策	D/A 変換と A/D 変換の干渉対策																																
アナログモジュールの干渉対策	D/A 変換と A/D 変換の干渉対策																																						
レジスタ/ビット		<ul style="list-style-type: none"> • D/A A/D 同期スタート制御レジスタ (DAADSCR) 																																					
温度センサ	レジスタ/ビット		<ul style="list-style-type: none"> • 温度センサコントロールレジスタ (TSCR) 																																				

表 4.29 機能および仕様の相違点(29)

項目		RX610 グループ	RX630 グループ																																										
コード格納用 フラッシュ メモリ	機能	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td>書き込み単位</td> <td>256 バイト単位</td> </tr> <tr> <td rowspan="4">ブロック構成</td> <td>8K バイト × 8 ブロック</td> </tr> <tr> <td>64K バイト × 9 ブロック</td> </tr> <tr> <td>128K バイト × 11 ブロック (max)</td> </tr> <tr> <td>BGO (バックグラウンドオペレーション) 機能</td> <td> <ul style="list-style-type: none"> データフラッシュへの書き込み/消去を実行している期間、ROM 領域に配置したプログラムを実行可能 ROM への書き込み/消去を実行している期間、CPU は ROM/データフラッシュ以外の領域に配置したプログラムを実行可能 </td> </tr> <tr> <td rowspan="3">オンボードプログラミング</td> <td>ブートモード</td> </tr> <tr> <td>ユーザブートモード</td> </tr> <tr> <td>ユーザプログラム</td> </tr> <tr> <td>オフボードプログラミング</td> <td>PROM ライタを使用して、ユーザマットとユーザブートマットの書き換えが可能</td> </tr> <tr> <td>プロテクト機能</td> <td>エラープロテクト機能</td> </tr> </table>	書き込み単位	256 バイト単位	ブロック構成	8K バイト × 8 ブロック	64K バイト × 9 ブロック	128K バイト × 11 ブロック (max)	BGO (バックグラウンドオペレーション) 機能	<ul style="list-style-type: none"> データフラッシュへの書き込み/消去を実行している期間、ROM 領域に配置したプログラムを実行可能 ROM への書き込み/消去を実行している期間、CPU は ROM/データフラッシュ以外の領域に配置したプログラムを実行可能 	オンボードプログラミング	ブートモード	ユーザブートモード	ユーザプログラム	オフボードプログラミング	PROM ライタを使用して、ユーザマットとユーザブートマットの書き換えが可能	プロテクト機能	エラープロテクト機能	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td>プログラム単位</td> <td>128 バイト単位</td> </tr> <tr> <td rowspan="4">ブロック構成</td> <td>4K バイト × 8 ブロック</td> </tr> <tr> <td>16K バイト × 30 ブロック (max)</td> </tr> <tr> <td>32K バイト × 16 ブロック (max)</td> </tr> <tr> <td>64K バイト × 16 ブロック (max)</td> </tr> <tr> <td>BGO (バックグラウンドオペレーション) 機能</td> <td>E2 データフラッシュへの P/E を実行している期間、CPU は ROM 領域のプログラムを実行可能</td> </tr> <tr> <td rowspan="3">オンボードプログラミング</td> <td>ブートモード</td> </tr> <tr> <td>USB ブートモード</td> </tr> <tr> <td>ユーザプログラム</td> </tr> <tr> <td>オフボードプログラミング</td> <td>フラッシュライタを使用して、ユーザ領域/ユーザブート領域の書き換えが可能</td> </tr> <tr> <td>プロテクト機能</td> <td>コマンドロック状態</td> </tr> </table>	プログラム単位	128 バイト単位	ブロック構成	4K バイト × 8 ブロック	16K バイト × 30 ブロック (max)	32K バイト × 16 ブロック (max)	64K バイト × 16 ブロック (max)	BGO (バックグラウンドオペレーション) 機能	E2 データフラッシュへの P/E を実行している期間、CPU は ROM 領域のプログラムを実行可能	オンボードプログラミング	ブートモード	USB ブートモード	ユーザプログラム	オフボードプログラミング	フラッシュライタを使用して、ユーザ領域/ユーザブート領域の書き換えが可能	プロテクト機能	コマンドロック状態									
	書き込み単位	256 バイト単位																																											
ブロック構成	8K バイト × 8 ブロック																																												
	64K バイト × 9 ブロック																																												
	128K バイト × 11 ブロック (max)																																												
	BGO (バックグラウンドオペレーション) 機能	<ul style="list-style-type: none"> データフラッシュへの書き込み/消去を実行している期間、ROM 領域に配置したプログラムを実行可能 ROM への書き込み/消去を実行している期間、CPU は ROM/データフラッシュ以外の領域に配置したプログラムを実行可能 																																											
オンボードプログラミング	ブートモード																																												
	ユーザブートモード																																												
	ユーザプログラム																																												
オフボードプログラミング	PROM ライタを使用して、ユーザマットとユーザブートマットの書き換えが可能																																												
プロテクト機能	エラープロテクト機能																																												
プログラム単位	128 バイト単位																																												
ブロック構成	4K バイト × 8 ブロック																																												
	16K バイト × 30 ブロック (max)																																												
	32K バイト × 16 ブロック (max)																																												
	64K バイト × 16 ブロック (max)																																												
BGO (バックグラウンドオペレーション) 機能	E2 データフラッシュへの P/E を実行している期間、CPU は ROM 領域のプログラムを実行可能																																												
オンボードプログラミング	ブートモード																																												
	USB ブートモード																																												
	ユーザプログラム																																												
オフボードプログラミング	フラッシュライタを使用して、ユーザ領域/ユーザブート領域の書き換えが可能																																												
プロテクト機能	コマンドロック状態																																												
レジスタ/ ビット	レジスタ	<ul style="list-style-type: none"> フラッシュステータスレジスタ 1 (FSTATR1) <ul style="list-style-type: none"> b1-b0: 予約ビット 読む場合、その値は不定です。書き込みは無効になります。 b7: FCU エラービット フラッシュ P/E モードエントリレジスタ (FENTRYR) <table border="1"> <tr> <td>b0</td> <td>FENTRY0</td> <td>ROM P/E モードエントリビット 0</td> </tr> <tr> <td>b1</td> <td>FENTRY1</td> <td>ROM P/E モードエントリビット 1</td> </tr> <tr> <td>b2</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b3</td> <td></td> <td>(予約ビット)</td> </tr> <tr> <td>b7</td> <td>FENTRYD</td> <td>データフラッシュ P/E モードエントリビット</td> </tr> <tr> <td>b8</td> <td>FEKEY[7:0]</td> <td>キーコード</td> </tr> <tr> <td>b15</td> <td></td> <td></td> </tr> </table> <ul style="list-style-type: none"> FENTRYR, FENTRY1 FENTRY1: 2MB/1.5MB 	b0	FENTRY0	ROM P/E モードエントリビット 0	b1	FENTRY1	ROM P/E モードエントリビット 1	b2		(予約ビット)	b3		(予約ビット)	b7	FENTRYD	データフラッシュ P/E モードエントリビット	b8	FEKEY[7:0]	キーコード	b15			<ul style="list-style-type: none"> フラッシュステータスレジスタ 1 (FSTATR1) <ul style="list-style-type: none"> b1-b0: 予約ビット 読むと "0" が読めます。書き込みは無効になります。 b7: FCU エラーフラグ フラッシュ P/E モードエントリレジスタ (FENTRYR) <table border="1"> <tr> <td>b0</td> <td>FENTRY0</td> <td>ROM P/E モードエントリビット 0</td> </tr> <tr> <td>b1</td> <td>FENTRY1</td> <td>ROM P/E モードエントリビット 1</td> </tr> <tr> <td>b2</td> <td>FENTRY2</td> <td>ROM P/E モードエントリビット 2</td> </tr> <tr> <td>b3</td> <td>FENTRY3</td> <td>ROM P/E モードエントリビット 3</td> </tr> <tr> <td>b7</td> <td>FENTRYD</td> <td>E2 データフラッシュ P/E モードエントリビット</td> </tr> <tr> <td>b8</td> <td>FEKEY[7:0]</td> <td>キーコード</td> </tr> <tr> <td>b15</td> <td></td> <td></td> </tr> </table> <ul style="list-style-type: none"> FENTRYR, FENTRY0 ~ 3 FENTRY0: 2MB/1.5MB/1.0MB/768kB/512kB/384kB FENTRY1: 2MB/1.5MB/1.0MB/768kB FENTRY2: 2MB/1.5MB FENTRY3: 2MB 	b0	FENTRY0	ROM P/E モードエントリビット 0	b1	FENTRY1	ROM P/E モードエントリビット 1	b2	FENTRY2	ROM P/E モードエントリビット 2	b3	FENTRY3	ROM P/E モードエントリビット 3	b7	FENTRYD	E2 データフラッシュ P/E モードエントリビット	b8	FEKEY[7:0]	キーコード	b15		
	b0	FENTRY0	ROM P/E モードエントリビット 0																																										
	b1	FENTRY1	ROM P/E モードエントリビット 1																																										
b2		(予約ビット)																																											
b3		(予約ビット)																																											
b7	FENTRYD	データフラッシュ P/E モードエントリビット																																											
b8	FEKEY[7:0]	キーコード																																											
b15																																													
b0	FENTRY0	ROM P/E モードエントリビット 0																																											
b1	FENTRY1	ROM P/E モードエントリビット 1																																											
b2	FENTRY2	ROM P/E モードエントリビット 2																																											
b3	FENTRY3	ROM P/E モードエントリビット 3																																											
b7	FENTRYD	E2 データフラッシュ P/E モードエントリビット																																											
b8	FEKEY[7:0]	キーコード																																											
b15																																													
周辺クロック通知レジスタ (PCKAR)	ROM/データフラッシュへの書き込み/消去時に周辺クロック (PCLK) を設定するためのビットです	ROM/E2 データフラッシュへの P/E 時に FlashIF クロック (FCLK) を設定するためのビットです																																											
データ格納用 フラッシュ メモリ	機能	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td>周辺バス経由での読み出し</td> <td>ワード、バイトアクセス時には PCLK3 サイクルでの読み出し</td> </tr> <tr> <td>書き込み単位</td> <td>8 バイトまたは 128 バイト単位</td> </tr> <tr> <td>プログラムコマンド</td> <td>2 サイクル目データ: 04h(8 バイト) : 40h(128 バイト)</td> </tr> <tr> <td>ブロック構成</td> <td>8K バイト × 4 ブロック</td> </tr> <tr> <td>ブランクチェック単位</td> <td>8K バイト/8 バイト単位</td> </tr> <tr> <td>BGO (バックグラウンドオペレーション) 機能</td> <td> <ul style="list-style-type: none"> ROM への書き込み/消去を実行している期間、CPU は ROM/データフラッシュ以外の領域に配置したプログラムを実行可能 データフラッシュへの書き込み/消去を実行している期間、ROM 領域に配置したプログラムを実行可能 </td> </tr> <tr> <td rowspan="3">オンボードプログラミング</td> <td>ブートモード</td> </tr> <tr> <td>ユーザブートモード</td> </tr> <tr> <td>ユーザプログラム</td> </tr> </table>	周辺バス経由での読み出し	ワード、バイトアクセス時には PCLK3 サイクルでの読み出し	書き込み単位	8 バイトまたは 128 バイト単位	プログラムコマンド	2 サイクル目データ: 04h(8 バイト) : 40h(128 バイト)	ブロック構成	8K バイト × 4 ブロック	ブランクチェック単位	8K バイト/8 バイト単位	BGO (バックグラウンドオペレーション) 機能	<ul style="list-style-type: none"> ROM への書き込み/消去を実行している期間、CPU は ROM/データフラッシュ以外の領域に配置したプログラムを実行可能 データフラッシュへの書き込み/消去を実行している期間、ROM 領域に配置したプログラムを実行可能 	オンボードプログラミング	ブートモード	ユーザブートモード	ユーザプログラム	<ul style="list-style-type: none"> 仕様概要 <table border="1"> <tr> <td>リードサイクル</td> <td>ワード、バイトアクセス時には FCLK6 サイクルでの読み出し</td> </tr> <tr> <td>プログラム単位</td> <td>2 バイト単位</td> </tr> <tr> <td>プログラムコマンド</td> <td>2 サイクル目データ: 01h(2 バイト)</td> </tr> <tr> <td>ブロック構成</td> <td>32 バイト × 1024 ブロック</td> </tr> <tr> <td>ブランクチェック単位</td> <td>2K バイト/2 バイト単位</td> </tr> <tr> <td>BGO (バックグラウンドオペレーション) 機能</td> <td>E2 データフラッシュへの P/E を実行している期間、CPU は ROM 領域のプログラムを実行可能</td> </tr> <tr> <td rowspan="3">オンボードプログラミング</td> <td>ブートモード</td> </tr> <tr> <td>USB ブートモード</td> </tr> <tr> <td>ユーザプログラム</td> </tr> </table>	リードサイクル	ワード、バイトアクセス時には FCLK6 サイクルでの読み出し	プログラム単位	2 バイト単位	プログラムコマンド	2 サイクル目データ: 01h(2 バイト)	ブロック構成	32 バイト × 1024 ブロック	ブランクチェック単位	2K バイト/2 バイト単位	BGO (バックグラウンドオペレーション) 機能	E2 データフラッシュへの P/E を実行している期間、CPU は ROM 領域のプログラムを実行可能	オンボードプログラミング	ブートモード	USB ブートモード	ユーザプログラム										
周辺バス経由での読み出し	ワード、バイトアクセス時には PCLK3 サイクルでの読み出し																																												
書き込み単位	8 バイトまたは 128 バイト単位																																												
プログラムコマンド	2 サイクル目データ: 04h(8 バイト) : 40h(128 バイト)																																												
ブロック構成	8K バイト × 4 ブロック																																												
ブランクチェック単位	8K バイト/8 バイト単位																																												
BGO (バックグラウンドオペレーション) 機能	<ul style="list-style-type: none"> ROM への書き込み/消去を実行している期間、CPU は ROM/データフラッシュ以外の領域に配置したプログラムを実行可能 データフラッシュへの書き込み/消去を実行している期間、ROM 領域に配置したプログラムを実行可能 																																												
オンボードプログラミング	ブートモード																																												
	ユーザブートモード																																												
	ユーザプログラム																																												
リードサイクル	ワード、バイトアクセス時には FCLK6 サイクルでの読み出し																																												
プログラム単位	2 バイト単位																																												
プログラムコマンド	2 サイクル目データ: 01h(2 バイト)																																												
ブロック構成	32 バイト × 1024 ブロック																																												
ブランクチェック単位	2K バイト/2 バイト単位																																												
BGO (バックグラウンドオペレーション) 機能	E2 データフラッシュへの P/E を実行している期間、CPU は ROM 領域のプログラムを実行可能																																												
オンボードプログラミング	ブートモード																																												
	USB ブートモード																																												
	ユーザプログラム																																												

表 4.30 機能および仕様の相違点(30)

項目	RX610 グループ	RX630 グループ																																																													
データ格納用 フラッシュ メモリ	レジスタ/ ビット	<ul style="list-style-type: none"> • データフラッシュ読み出し許可レジスタ (DFLRE) 	<ul style="list-style-type: none"> • E2 データフラッシュ読み出し許可レジスタ 0 (DFLRE0) 																																																												
		<table border="1"> <tr><td>b0</td><td>DBRE0</td><td>DB0 ブロック読み出し許可ビット</td></tr> <tr><td>b1</td><td>DBRE1</td><td>DB1 ブロック読み出し許可ビット</td></tr> <tr><td>b2</td><td>DBRE2</td><td>DB2 ブロック読み出し許可ビット</td></tr> <tr><td>b3</td><td>DBRE3</td><td>DB3 ブロック読み出し許可ビット</td></tr> <tr><td>b4</td><td></td><td>(予約ビット)</td></tr> <tr><td>b5</td><td></td><td>(予約ビット)</td></tr> <tr><td>b6</td><td></td><td>(予約ビット)</td></tr> <tr><td>b7</td><td></td><td>(予約ビット)</td></tr> <tr><td>b8</td><td>KEY[7:0]</td><td>キーコード</td></tr> <tr><td>b15</td><td></td><td></td></tr> </table>	b0	DBRE0	DB0 ブロック読み出し許可ビット	b1	DBRE1	DB1 ブロック読み出し許可ビット	b2	DBRE2	DB2 ブロック読み出し許可ビット	b3	DBRE3	DB3 ブロック読み出し許可ビット	b4		(予約ビット)	b5		(予約ビット)	b6		(予約ビット)	b7		(予約ビット)	b8	KEY[7:0]	キーコード	b15			<table border="1"> <tr><td>b0</td><td>DBRE00</td><td>0000-0063 ブロック読み出し許可ビット</td></tr> <tr><td>b1</td><td>DBRE01</td><td>0064-0127 ブロック読み出し許可ビット</td></tr> <tr><td>b2</td><td>DBRE02</td><td>0128-0191 ブロック読み出し許可ビット</td></tr> <tr><td>b3</td><td>DBRE03</td><td>0192-0255 ブロック読み出し許可ビット</td></tr> <tr><td>b4</td><td>DBRE04</td><td>0256-0319 ブロック読み出し許可ビット</td></tr> <tr><td>b5</td><td>DBRE05</td><td>0320-0383 ブロック読み出し許可ビット</td></tr> <tr><td>b6</td><td>DBRE06</td><td>0384-0447 ブロック読み出し許可ビット</td></tr> <tr><td>b7</td><td>DBRE07</td><td>0448-0511 ブロック読み出し許可ビット</td></tr> <tr><td>b8</td><td>KEY[7:0]</td><td>キーコード</td></tr> <tr><td>b15</td><td></td><td></td></tr> </table>	b0	DBRE00	0000-0063 ブロック読み出し許可ビット	b1	DBRE01	0064-0127 ブロック読み出し許可ビット	b2	DBRE02	0128-0191 ブロック読み出し許可ビット	b3	DBRE03	0192-0255 ブロック読み出し許可ビット	b4	DBRE04	0256-0319 ブロック読み出し許可ビット	b5	DBRE05	0320-0383 ブロック読み出し許可ビット	b6	DBRE06	0384-0447 ブロック読み出し許可ビット	b7	DBRE07	0448-0511 ブロック読み出し許可ビット	b8	KEY[7:0]	キーコード	b15		
	b0	DBRE0	DB0 ブロック読み出し許可ビット																																																												
	b1	DBRE1	DB1 ブロック読み出し許可ビット																																																												
	b2	DBRE2	DB2 ブロック読み出し許可ビット																																																												
	b3	DBRE3	DB3 ブロック読み出し許可ビット																																																												
	b4		(予約ビット)																																																												
	b5		(予約ビット)																																																												
	b6		(予約ビット)																																																												
	b7		(予約ビット)																																																												
b8	KEY[7:0]	キーコード																																																													
b15																																																															
b0	DBRE00	0000-0063 ブロック読み出し許可ビット																																																													
b1	DBRE01	0064-0127 ブロック読み出し許可ビット																																																													
b2	DBRE02	0128-0191 ブロック読み出し許可ビット																																																													
b3	DBRE03	0192-0255 ブロック読み出し許可ビット																																																													
b4	DBRE04	0256-0319 ブロック読み出し許可ビット																																																													
b5	DBRE05	0320-0383 ブロック読み出し許可ビット																																																													
b6	DBRE06	0384-0447 ブロック読み出し許可ビット																																																													
b7	DBRE07	0448-0511 ブロック読み出し許可ビット																																																													
b8	KEY[7:0]	キーコード																																																													
b15																																																															
	<ul style="list-style-type: none"> • データフラッシュ書き込み/消去許可レジスタ (DFLWE) 	<ul style="list-style-type: none"> • E2 データフラッシュ読み出し許可レジスタ 1 (DFLRE1) • E2 データフラッシュ P/E 許可レジスタ α (DFLWE0) 																																																													
	<table border="1"> <tr><td>b0</td><td>DBWE0</td><td>DB0 ブロック書き込み/消去許可ビット</td></tr> <tr><td>b1</td><td>DBWE1</td><td>DB1 ブロック書き込み/消去許可ビット</td></tr> <tr><td>b2</td><td>DBWE2</td><td>DB2 ブロック書き込み/消去許可ビット</td></tr> <tr><td>b3</td><td>DBWE3</td><td>DB3 ブロック書き込み/消去許可ビット</td></tr> <tr><td>b4</td><td></td><td>(予約ビット)</td></tr> <tr><td>b5</td><td></td><td>(予約ビット)</td></tr> <tr><td>b6</td><td></td><td>(予約ビット)</td></tr> <tr><td>b7</td><td></td><td>(予約ビット)</td></tr> <tr><td>b8</td><td>KEY[7:0]</td><td>キーコード</td></tr> <tr><td>b15</td><td></td><td></td></tr> </table>	b0	DBWE0	DB0 ブロック書き込み/消去許可ビット	b1	DBWE1	DB1 ブロック書き込み/消去許可ビット	b2	DBWE2	DB2 ブロック書き込み/消去許可ビット	b3	DBWE3	DB3 ブロック書き込み/消去許可ビット	b4		(予約ビット)	b5		(予約ビット)	b6		(予約ビット)	b7		(予約ビット)	b8	KEY[7:0]	キーコード	b15			<table border="1"> <tr><td>b0</td><td>DBWE00</td><td>0000-0063 ブロック P/E 許可ビット</td></tr> <tr><td>b1</td><td>DBWE01</td><td>0064-0127 ブロック P/E 許可ビット</td></tr> <tr><td>b2</td><td>DBWE02</td><td>0128-0191 ブロック P/E 許可ビット</td></tr> <tr><td>b3</td><td>DBWE03</td><td>0192-0255 ブロック P/E 許可ビット</td></tr> <tr><td>b4</td><td>DBWE04</td><td>0256-0319 ブロック P/E 許可ビット</td></tr> <tr><td>b5</td><td>DBWE05</td><td>0320-0383 ブロック P/E 許可ビット</td></tr> <tr><td>b6</td><td>DBWE06</td><td>0384-0447 ブロック P/E 許可ビット</td></tr> <tr><td>b7</td><td>DBWE07</td><td>0448-0511 ブロック P/E 許可ビット</td></tr> <tr><td>b8</td><td>KEY[7:0]</td><td>キーコード</td></tr> <tr><td>b15</td><td></td><td></td></tr> </table>	b0	DBWE00	0000-0063 ブロック P/E 許可ビット	b1	DBWE01	0064-0127 ブロック P/E 許可ビット	b2	DBWE02	0128-0191 ブロック P/E 許可ビット	b3	DBWE03	0192-0255 ブロック P/E 許可ビット	b4	DBWE04	0256-0319 ブロック P/E 許可ビット	b5	DBWE05	0320-0383 ブロック P/E 許可ビット	b6	DBWE06	0384-0447 ブロック P/E 許可ビット	b7	DBWE07	0448-0511 ブロック P/E 許可ビット	b8	KEY[7:0]	キーコード	b15			
b0	DBWE0	DB0 ブロック書き込み/消去許可ビット																																																													
b1	DBWE1	DB1 ブロック書き込み/消去許可ビット																																																													
b2	DBWE2	DB2 ブロック書き込み/消去許可ビット																																																													
b3	DBWE3	DB3 ブロック書き込み/消去許可ビット																																																													
b4		(予約ビット)																																																													
b5		(予約ビット)																																																													
b6		(予約ビット)																																																													
b7		(予約ビット)																																																													
b8	KEY[7:0]	キーコード																																																													
b15																																																															
b0	DBWE00	0000-0063 ブロック P/E 許可ビット																																																													
b1	DBWE01	0064-0127 ブロック P/E 許可ビット																																																													
b2	DBWE02	0128-0191 ブロック P/E 許可ビット																																																													
b3	DBWE03	0192-0255 ブロック P/E 許可ビット																																																													
b4	DBWE04	0256-0319 ブロック P/E 許可ビット																																																													
b5	DBWE05	0320-0383 ブロック P/E 許可ビット																																																													
b6	DBWE06	0384-0447 ブロック P/E 許可ビット																																																													
b7	DBWE07	0448-0511 ブロック P/E 許可ビット																																																													
b8	KEY[7:0]	キーコード																																																													
b15																																																															
	<ul style="list-style-type: none"> • フラッシュ P/E モードエントリレジスタ (FENTRYR) 	<ul style="list-style-type: none"> • E2 データフラッシュ P/E 許可レジスタ 1 (DFLWE1) • フラッシュ P/E モードエントリレジスタ (FENTRYR) 																																																													
	<table border="1"> <tr><td>b0</td><td>FENTRY0</td><td>ROM P/E モードエントリビット 0</td></tr> <tr><td>b1</td><td>FENTRY1</td><td>ROM P/E モードエントリビット 1</td></tr> <tr><td>b2</td><td></td><td>(予約ビット)</td></tr> <tr><td>b3</td><td></td><td>(予約ビット)</td></tr> <tr><td>b7</td><td>FENTRYD</td><td>データフラッシュ P/E モードエントリビット</td></tr> <tr><td>b8</td><td>FEKEY[7:0]</td><td>キーコード</td></tr> <tr><td>b15</td><td></td><td></td></tr> </table> <p>• FENTRYR.FENTRY1 FENTRY1 : 2MB/1.5MB</p>	b0	FENTRY0	ROM P/E モードエントリビット 0	b1	FENTRY1	ROM P/E モードエントリビット 1	b2		(予約ビット)	b3		(予約ビット)	b7	FENTRYD	データフラッシュ P/E モードエントリビット	b8	FEKEY[7:0]	キーコード	b15			<table border="1"> <tr><td>b0</td><td>FENTRY0</td><td>ROM P/E モードエントリビット 0</td></tr> <tr><td>b1</td><td>FENTRY1</td><td>ROM P/E モードエントリビット 1</td></tr> <tr><td>b2</td><td>FENTRY2</td><td>ROM P/E モードエントリビット 2</td></tr> <tr><td>b3</td><td>FENTRY3</td><td>ROM P/E モードエントリビット 3</td></tr> <tr><td>b7</td><td>FENTRYD</td><td>E2 データフラッシュ P/E モードエントリビット</td></tr> <tr><td>b8</td><td>FEKEY[7:0]</td><td>キーコード</td></tr> <tr><td>b15</td><td></td><td></td></tr> </table> <p>• FENTRYR.FENTRY0 ~ 3 FENTRY0 : 2MB/1.5MB/1.0MB/768kB/512kB/384kB FENTRY1 : 2MB/1.5MB/1.0MB/768kB FENTRY2 : 2MB/1.5MB FENTRY3 : 2MB</p>	b0	FENTRY0	ROM P/E モードエントリビット 0	b1	FENTRY1	ROM P/E モードエントリビット 1	b2	FENTRY2	ROM P/E モードエントリビット 2	b3	FENTRY3	ROM P/E モードエントリビット 3	b7	FENTRYD	E2 データフラッシュ P/E モードエントリビット	b8	FEKEY[7:0]	キーコード	b15																					
b0	FENTRY0	ROM P/E モードエントリビット 0																																																													
b1	FENTRY1	ROM P/E モードエントリビット 1																																																													
b2		(予約ビット)																																																													
b3		(予約ビット)																																																													
b7	FENTRYD	データフラッシュ P/E モードエントリビット																																																													
b8	FEKEY[7:0]	キーコード																																																													
b15																																																															
b0	FENTRY0	ROM P/E モードエントリビット 0																																																													
b1	FENTRY1	ROM P/E モードエントリビット 1																																																													
b2	FENTRY2	ROM P/E モードエントリビット 2																																																													
b3	FENTRY3	ROM P/E モードエントリビット 3																																																													
b7	FENTRYD	E2 データフラッシュ P/E モードエントリビット																																																													
b8	FEKEY[7:0]	キーコード																																																													
b15																																																															
	<ul style="list-style-type: none"> • データフラッシュブランクチェック制御レジスタ (DFLBCCNT) 	<ul style="list-style-type: none"> • E2 データフラッシュブランクチェック制御レジスタ (DFLBCCNT) 																																																													
	<table border="1"> <tr><td>b0</td><td>BCSIZE</td><td>ブランクチェックサイズ設定ビット</td></tr> <tr><td>b1</td><td></td><td>(予約ビット)</td></tr> <tr><td>b2</td><td></td><td>(予約ビット)</td></tr> <tr><td>b3</td><td>BCADR[9:0]</td><td>ブランクチェックアドレス設定ビット</td></tr> <tr><td>b12</td><td></td><td>(予約ビット)</td></tr> <tr><td>b15</td><td></td><td>(予約ビット)</td></tr> </table> <p>• BCSIZE 0 : ブランクチェック対象領域は 8 バイト 1 : ブランクチェック対象領域は 8K バイト</p>	b0	BCSIZE	ブランクチェックサイズ設定ビット	b1		(予約ビット)	b2		(予約ビット)	b3	BCADR[9:0]	ブランクチェックアドレス設定ビット	b12		(予約ビット)	b15		(予約ビット)	<table border="1"> <tr><td>b0</td><td>BCADR [10:0]</td><td>ブランクチェックアドレス設定ビット</td></tr> <tr><td>b10</td><td></td><td>(予約ビット)</td></tr> <tr><td>b11</td><td></td><td>(予約ビット)</td></tr> <tr><td>b12</td><td></td><td>(予約ビット)</td></tr> <tr><td>b15</td><td>BCSIZE</td><td>ブランクチェックサイズ設定ビット</td></tr> </table> <p>• BCSIZE 0 : ブランクチェック対象領域は 2 バイト 1 : ブランクチェック対象領域は 2K バイト</p>	b0	BCADR [10:0]	ブランクチェックアドレス設定ビット	b10		(予約ビット)	b11		(予約ビット)	b12		(予約ビット)	b15	BCSIZE	ブランクチェックサイズ設定ビット																												
b0	BCSIZE	ブランクチェックサイズ設定ビット																																																													
b1		(予約ビット)																																																													
b2		(予約ビット)																																																													
b3	BCADR[9:0]	ブランクチェックアドレス設定ビット																																																													
b12		(予約ビット)																																																													
b15		(予約ビット)																																																													
b0	BCADR [10:0]	ブランクチェックアドレス設定ビット																																																													
b10		(予約ビット)																																																													
b11		(予約ビット)																																																													
b12		(予約ビット)																																																													
b15	BCSIZE	ブランクチェックサイズ設定ビット																																																													

表 4.31 機能および仕様の相違点(31)

項目		RX610 グループ	RX630 グループ												
パウンダリ スキャン	レジスタ/ ビット	<ul style="list-style-type: none"> • インストラクションレジスタ (JTIR) <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 10%;">b0</td> <td style="width: 20%;">TS[3:0]</td> <td style="width: 70%;">テストビットセット</td> </tr> <tr> <td>b3</td> <td></td> <td></td> </tr> </table> • TS[3:0] <ul style="list-style-type: none"> 0000b : EXTEST 0001b : SAMPLE/PRELOAD 0100b : IDCODE (初期値) 0110b : CLAMP 0111b : HIGHZ 1111b : BYPASS 上記以外 : 予約 • IDCODE レジスタ (JTIDR) <p>0000 1000 0000 1001 1001 0100 0100 0111</p> 	b0	TS[3:0]	テストビットセット	b3			<ul style="list-style-type: none"> • インストラクションレジスタ (JTIR) <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 10%;">b0</td> <td style="width: 20%;">TS[7:0]</td> <td style="width: 70%;">テストビットセット</td> </tr> <tr> <td>b7</td> <td></td> <td></td> </tr> </table> • TS[7:0] <ul style="list-style-type: none"> 00000000b : EXTEST 01000000b : SAMPLE/PRELOAD 01010101b : IDCODE (初期値) 11010000b : CLAMP 10000000b : HIGHZ 11111111b : BYPASS 上記以外 : 予約 • ID コードレジスタ (JTIDR) <p>0000 1000 0000 1011 1011 0100 0100 0111</p> 	b0	TS[7:0]	テストビットセット	b7		
		b0	TS[3:0]	テストビットセット											
b3															
b0	TS[7:0]	テストビットセット													
b7															

3. 参考ドキュメント

RX610 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20

RX630 グループ ユーザーズマニュアル ハードウェア編 Rev.1.50

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

4. ホームページとサポート窓口

- ルネサス エレクトロニクスホームページ
<http://japan.renesas.com/>
- お問合せ先
<http://japan.renesas.com/inquiry>

改訂記録	RX610 グループ、RX630 グループ RX610 グループ、RX630 グループの相違点
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2013.02.08	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っていません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>