

RX610 グループ

ユーザブートモードによる 内蔵フラッシュメモリ書き換え (マスタ)

R01AN0210JJ0100
Rev.1.00
2010.12.27

要旨

本アプリケーションノートは、RX610 グループの「ユーザブートモードによる内蔵フラッシュメモリ書き換え (スレーブ)」(R01AN0223JJ) に対して、クロック同期式シリアル通信で消去する消去ブロック番号、書き込みデータのサイズ、および書き込みデータを送信する処理について説明しています。

ユーザブートモードを使用して内蔵フラッシュメモリ (ユーザマツト) を書き込み / 消去する処理に関しては RX610 グループの「ユーザブートモードによる内蔵フラッシュメモリ書き換え (スレーブ)」をご参考ください。

対象デバイス

RX610 グループ

RX610 グループと同様の I/O レジスタ (周辺装置制御レジスタ) を持つ他の RX ファミリでも本プログラムを使用することができます。ただし、一部の機能を機能追加等に変更している場合がありますのでマニュアルで確認してください。このアプリケーションノートをご使用に際しては十分な評価を行ってください。

目次

| | |
|-------------------|----|
| 1. 仕様 | 2 |
| 2. 動作確認環境 | 4 |
| 3. 使用機能 | 4 |
| 4. 動作説明 | 5 |
| 5. ソフトウェア説明 | 16 |
| 6. 使用上の注意事項 | 30 |
| 7. 参考ドキュメント | 31 |

1. 仕様

- マスタはスレーブへ消去ブロック番号、書き込みデータサイズ、および書き込みデータをクロック同期式シリアル通信でスレーブへ送信し、スレーブは自身のユーザマットの書き込み/消去を行います。
- マスタとスレーブ間のクロック同期式シリアル通信は、SCI チャンネル 0(SCI0)モジュールを使用します。
- クロック同期式シリアル通信仕様は、ビットレート 2.5Mbps、データビット 8 ビット、LSB ファーストとし、マスタが転送クロックを出力します。
- マスタの外部割り込み端子（IRQ8-A）に接続されたスイッチを押下することにより、マスタはシリアル通信を開始しスレーブのユーザマットの書き込み/消去処理を制御します。
- マスタは通信コマンドにより、スレーブのユーザマットの消去ブロック（EB00～EB27）のうちの 1 つを消去するようスレーブへ通知します。本アプリケーションノートでは、消去ブロック EB26 を通知します。
- スレーブが EB26 消去完了後、マスタは書き込みデータサイズ（4 バイト）および書き込みデータ（8K バイト）をスレーブに送信します。
- マスタとスレーブは通信制御のためにハンドシェイクしています。スレーブは I/O ポートを利用してビジー状態にアサート（Low）、ビジー解除時にネゲート（High）を出力します。マスタはスレーブからの出力を外部割り込み端子（IRQ9-A）で受け、立ち上がりエッジが入力されることにより次の送信を開始します。
- 正常にスレーブがユーザマットの消去/書き込み処理を完了すると、マスタの I/O ポートに接続された 4 個の LED で正常終了を知らせます。

図 1 に本アプリケーションノートにおける仕様を示します。

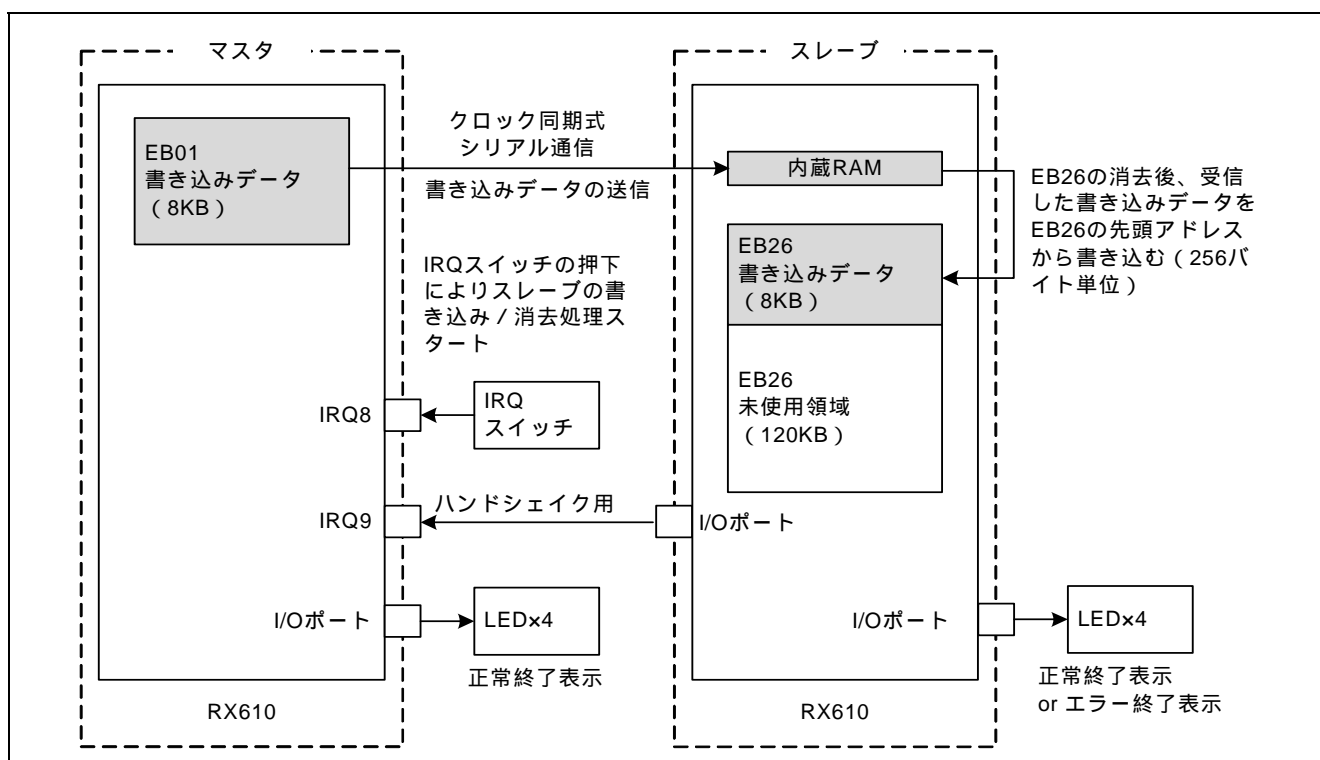


図 1 仕様

RX610 グループ ユーザブートモードによる内蔵フラッシュメモリ書き換え（マスタ）

図2に本アプリケーションノートにおけるマスタのハードウェア構成図を示します。

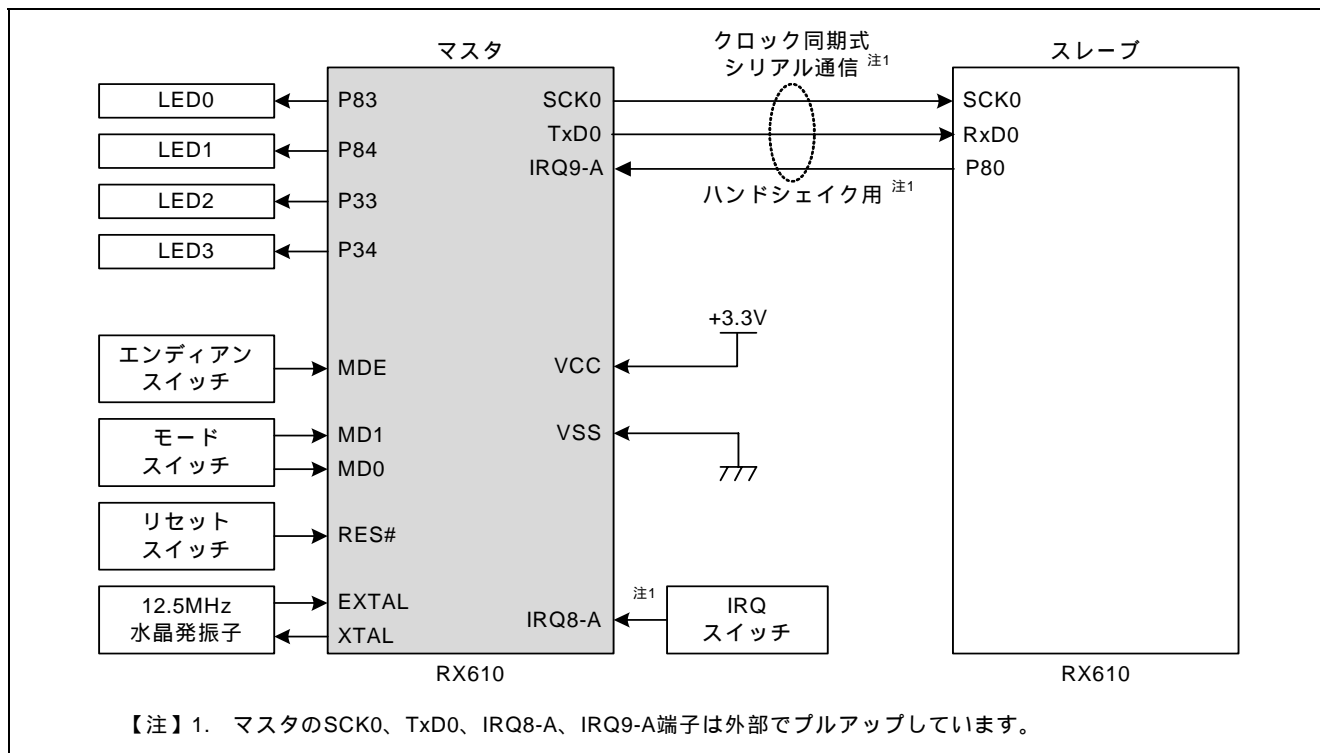


図2 マスタのハードウェア構成図

2. 動作確認環境

マスタの動作確認を行った環境を表 1 に示します。

表 1 マスタの動作確認環境

| 項目 | 内容 |
|--------------------|--|
| デバイス | RX610 グループ：R5F56108VNFP (ROM 容量：2M バイト、RAM 容量：128K バイト) |
| ボード | 評価ボード |
| 電源電圧 | 5.0V (CPU 動作電圧は 3.3V) |
| 入力クロック | 12.5MHz (ICLK=100MHz、PCLK=50MHz、BCLK=25MHz) |
| 動作温度 | 室温 |
| HEW | Version 4.07.00.007 |
| Toolchain | RX Standard Toolchain (V.1.0.0.0) |
| Debugger/Emulator | E20 エミュレータ |
| Debugger component | RX E1/E20 SYSTEM V.1.00.00.000 |

3. 使用機能

- クロック発生回路
- 低消費電力低減機能
- 割り込みコントローラ
- I/O ポート
- シリアルコミュニケーションインタフェース

詳細は「7. 参考ドキュメント」の「ハードウェアマニュアル」を参照

4. 動作説明

4.1 動作モードの設定

本アプリケーションノートでは、マスタのモード端子を MD1=1、MD0=1 に設定し動作モードをシングルチップモードに、システムコントロールレジスタ 0 (SYSCR0) の ROME ビットを 1 に設定し内蔵 ROM を有効に、SYSCR0 レジスタの EXBE ビットを 0 に設定し外部バスを無効にそれぞれ設定しています。

マスタはシングルチップモードでユーザマットから起動します。

表 2 に本アプリケーションノートにおけるマスタの動作モードの設定を示します。

表 2 マスタの動作モードの設定

| モード端子 | | SYSCR0 レジスタ | | 動作モード | 内蔵 ROM | 外部バス |
|-------|-----|-------------|------|------------|--------|------|
| MD1 | MD0 | ROME | EXBE | | | |
| 1 | 1 | 1 | 0 | シングルチップモード | 有効 | 無効 |

【注】 SYSCR0 レジスタの ROME ビットおよび EXBE ビットの初期値は、SYSCR0.ROME=1、SYSCR0.EXBE=0 のため、プログラム中で SYSCR0 レジスタの設定は行っていません。

4.2 クロックの設定

本アプリケーションノートで使用している評価ボードには 12.5MHz の水晶発振子が搭載されています。

そのため、本アプリケーションノートではシステムクロック (ICLK)、周辺モジュールクロック (PCLK)、および外部バスクロック (BCLK) をそれぞれ、8 週倍 (100MHz)、4 週倍 (50MHz)、2 週倍 (25MHz) に設定しています。

4.3 エンディアンの設定

本アプリケーションノートは、ビッグエンディアン/リトルエンディアンの両方に対応しています。ハードウェア (MDE 端子) によるエンディアンの設定を表 3 に示します。なお、マスタとスレーブのエンディアンは合わせてください。

表 3 エンディアン設定 (ハードウェア)

| MDE 端子 | エンディアン |
|--------|-----------|
| 0 | リトルエンディアン |
| 1 | ビッグエンディアン |

コンパイラオプションによるエンディアンの設定を表 4 に示します。

表 4 エンディアン設定 (コンパイラオプション)

| マイコンオプション | エンディアン |
|-----------------|-----------|
| endian = little | リトルエンディアン |
| endian = big | ビッグエンディアン |

【注】 コンパイラオプションで選択したエンディアンに合わせて、MDE 端子によるエンディアンを設定してください。

4.4 クロック同期式シリアル通信仕様

本アプリケーションノートでは、クロック同期式シリアル通信によりマスタからスレーブへ、通信コマンド、消去ブロック番号、書き込みデータサイズ、書き込みデータの送信を行います。転送クロックはマスタが出力します。使用する SCI0 の SCK0、TxD0 端子はそれぞれ外部でプルアップしています。

表 5 にクロック同期式シリアル通信仕様を示します。

表 5 クロック同期式シリアル通信仕様

| 項目 | 仕様 |
|--------------|------------------------|
| チャンネル | SCI チャンネル 0 (SCI0) |
| コミュニケーションモード | クロック同期式モード |
| ビットレート | 2.5Mbps (PCLK=50MHz 時) |
| データ転送方向 | LSB ファースト |

4.4.1 通信コマンド仕様

マスタとスレーブ間の通信コマンドの仕様を表 6 に示します。

表 6 通信コマンド仕様

| コマンド | 値 | 説明 | 通信方向 |
|--------|-----|-------------------------------------|----------|
| FSTART | 10h | スレーブのユーザマットの書き込み / 消去処理を開始するためのコマンド | マスタ スレーブ |
| ERASE | 11h | スレーブのユーザマットの消去を開始するためのコマンド | マスタ スレーブ |
| WRITE | 12h | スレーブのユーザマットの書き込みを開始するためのコマンド | マスタ スレーブ |

4.4.2 通信フロー

マスタとスレーブ間の通信フローを図3～図6に示します。

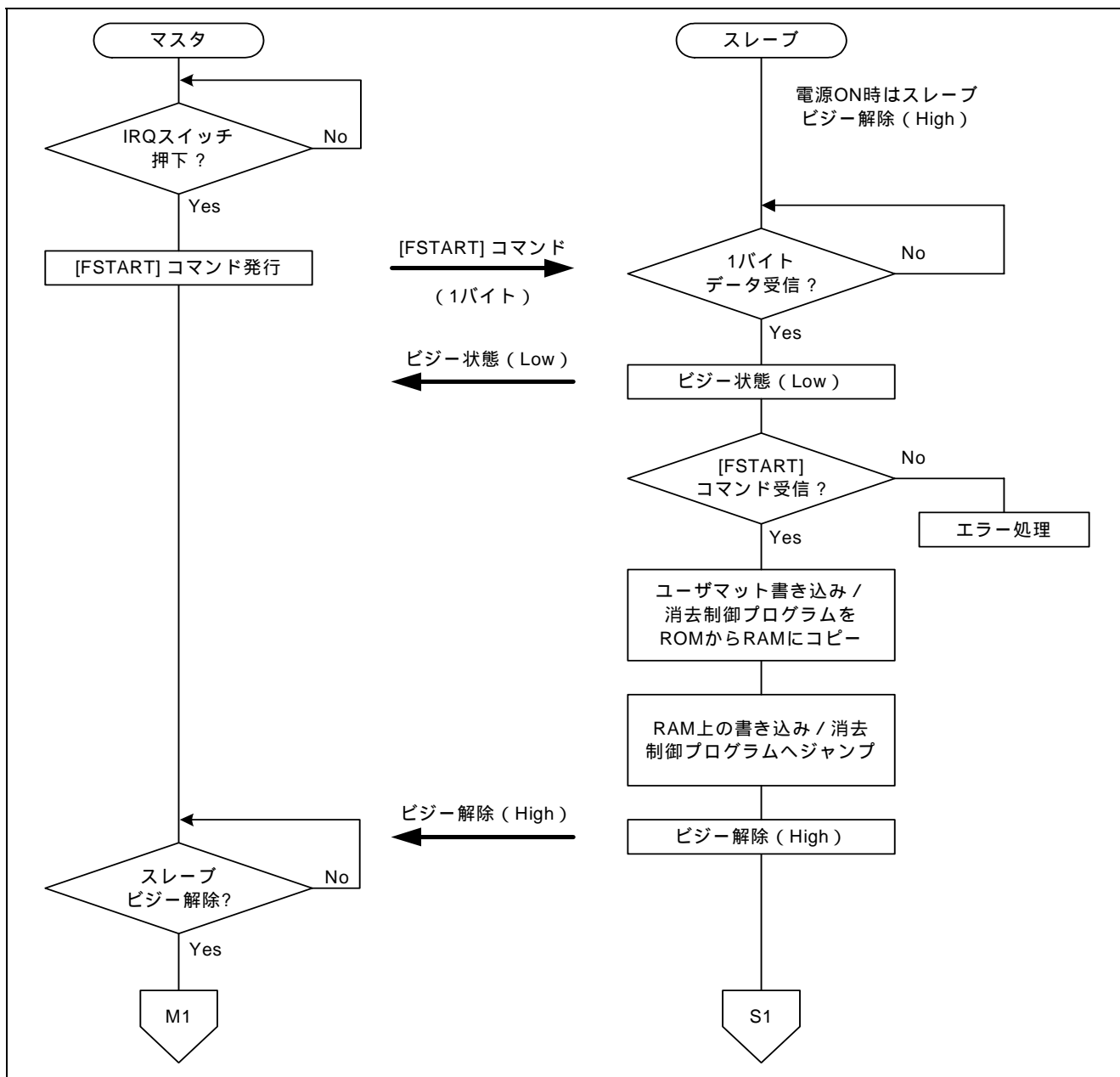


図3 通信フロー（1）

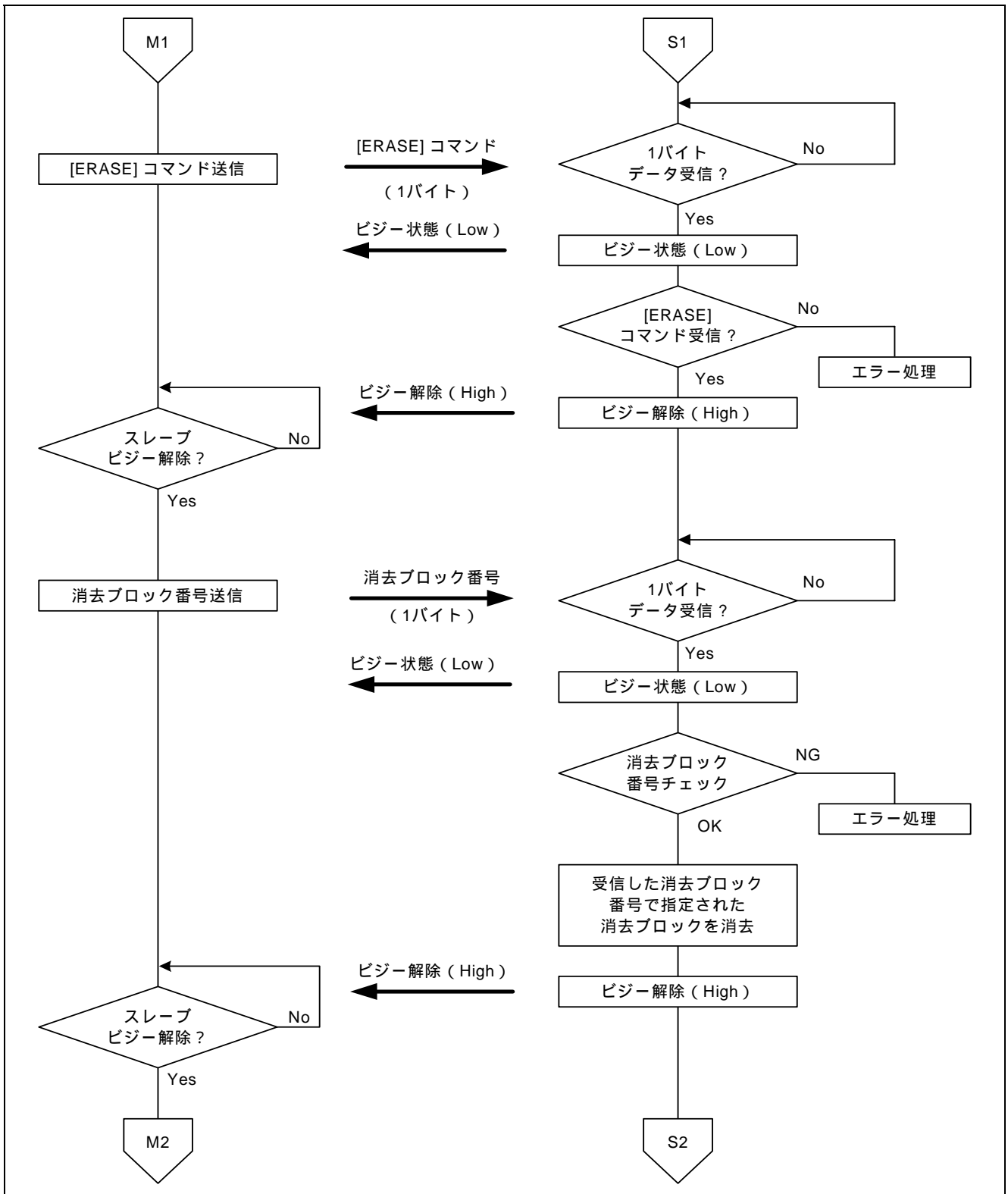


図 4 通信フロー（2）

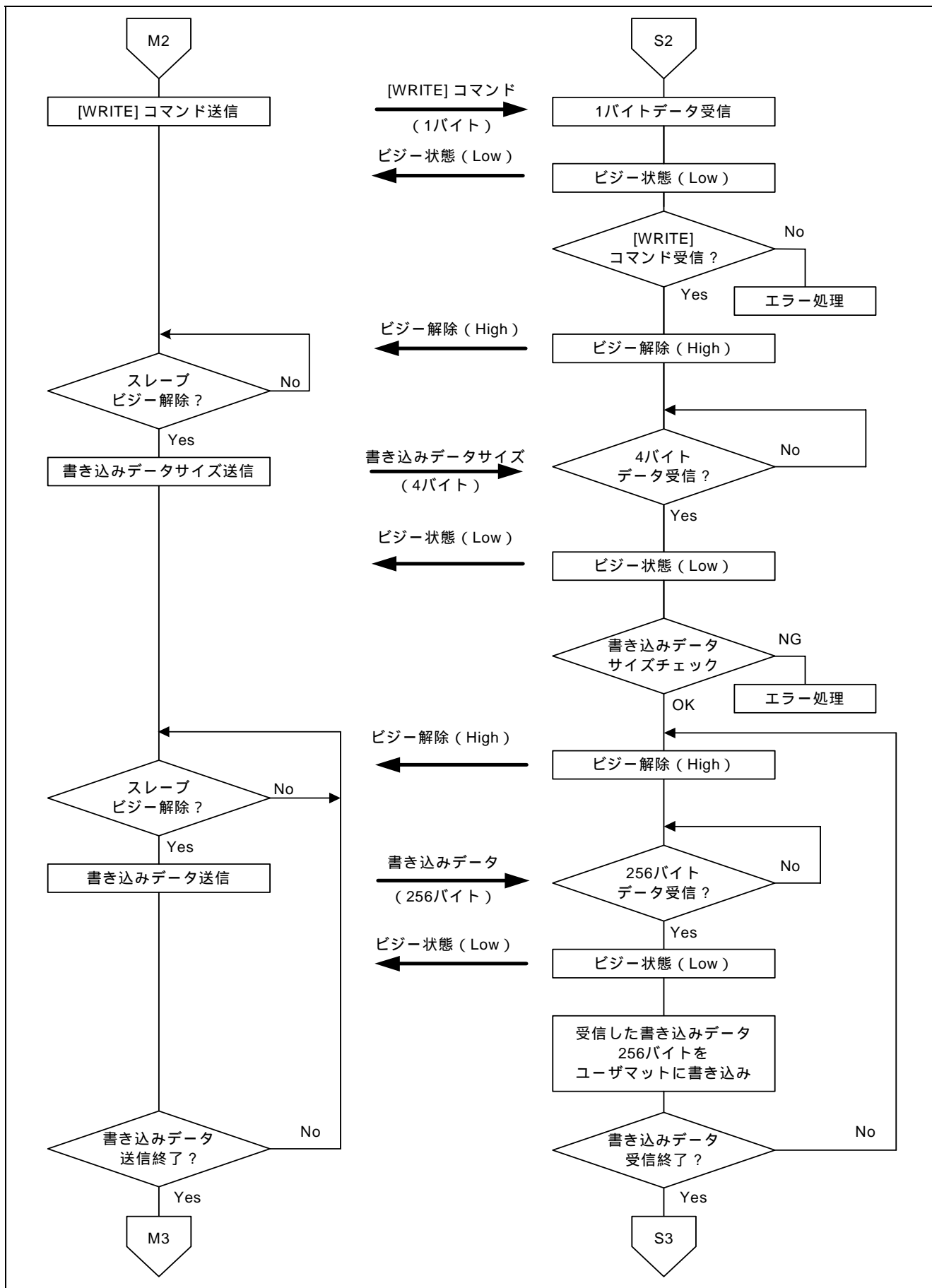


図5 通信フロー (3)

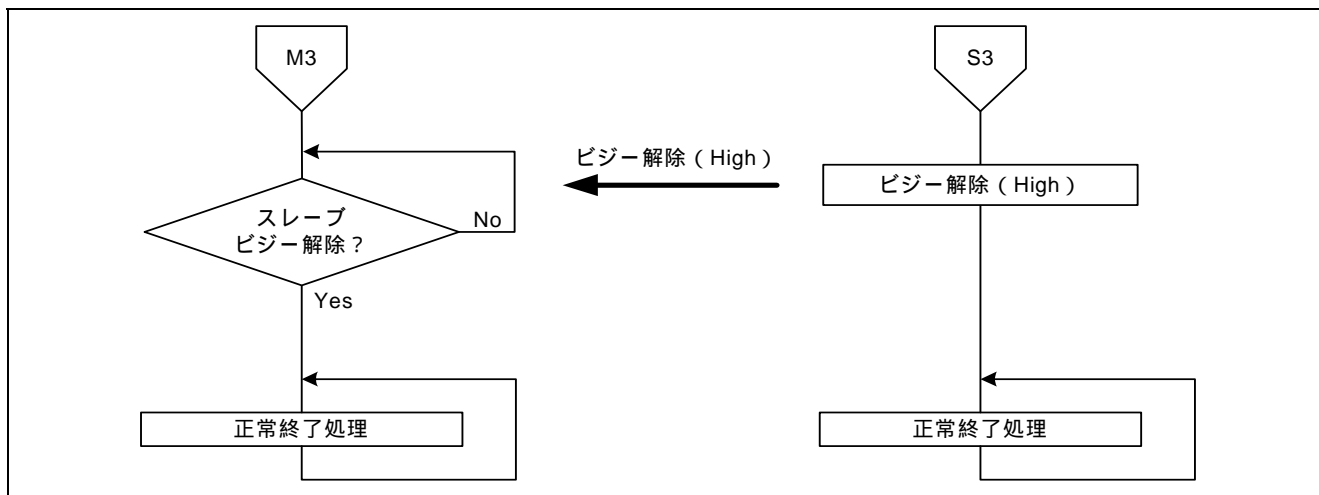


図 6 通信フロー (4)

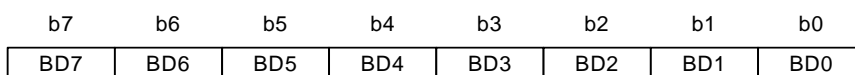
4.4.3 消去ブロック番号

マスタは[ERASE]コマンド送信後に1バイトの消去ブロック番号（記号定数で定義された1バイトのデータ）を送信します。表7に消去ブロック番号の一覧を示します。また、図7に消去ブロック番号の仕様を示します。

表7 消去ブロック番号一覧

| 消去ブロック番号 | | 内容 |
|------------|-----|-------------------------------|
| 記号定数名 | 値 | |
| EB27_INDEX | 00h | 消去ブロック EB27 を指定（サイズ：128K バイト） |
| EB26_INDEX | 01h | 消去ブロック EB26 を指定（サイズ：128K バイト） |
| EB25_INDEX | 02h | 消去ブロック EB25 を指定（サイズ：128K バイト） |
| EB24_INDEX | 03h | 消去ブロック EB24 を指定（サイズ：128K バイト） |
| EB23_INDEX | 04h | 消去ブロック EB23 を指定（サイズ：128K バイト） |
| EB22_INDEX | 05h | 消去ブロック EB22 を指定（サイズ：128K バイト） |
| EB21_INDEX | 06h | 消去ブロック EB21 を指定（サイズ：128K バイト） |
| EB20_INDEX | 07h | 消去ブロック EB20 を指定（サイズ：128K バイト） |
| EB19_INDEX | 08h | 消去ブロック EB19 を指定（サイズ：128K バイト） |
| EB18_INDEX | 09h | 消去ブロック EB18 を指定（サイズ：128K バイト） |
| EB17_INDEX | 0Ah | 消去ブロック EB17 を指定（サイズ：128K バイト） |
| EB16_INDEX | 0Bh | 消去ブロック EB16 を指定（サイズ：64K バイト） |
| EB15_INDEX | 0Ch | 消去ブロック EB15 を指定（サイズ：64K バイト） |
| EB14_INDEX | 0Dh | 消去ブロック EB14 を指定（サイズ：64K バイト） |
| EB13_INDEX | 0Eh | 消去ブロック EB13 を指定（サイズ：64K バイト） |
| EB12_INDEX | 0Fh | 消去ブロック EB12 を指定（サイズ：64K バイト） |
| EB11_INDEX | 10h | 消去ブロック EB11 を指定（サイズ：64K バイト） |
| EB10_INDEX | 11h | 消去ブロック EB10 を指定（サイズ：64K バイト） |
| EB09_INDEX | 12h | 消去ブロック EB09 を指定（サイズ：64K バイト） |
| EB08_INDEX | 13h | 消去ブロック EB08 を指定（サイズ：64K バイト） |
| EB07_INDEX | 14h | 消去ブロック EB07 を指定（サイズ：8K バイト） |
| EB06_INDEX | 15h | 消去ブロック EB06 を指定（サイズ：8K バイト） |
| EB05_INDEX | 16h | 消去ブロック EB05 を指定（サイズ：8K バイト） |
| EB04_INDEX | 17h | 消去ブロック EB04 を指定（サイズ：8K バイト） |
| EB03_INDEX | 18h | 消去ブロック EB03 を指定（サイズ：8K バイト） |
| EB02_INDEX | 19h | 消去ブロック EB02 を指定（サイズ：8K バイト） |
| EB01_INDEX | 1Ah | 消去ブロック EB01 を指定（サイズ：8K バイト） |
| EB00_INDEX | 1Bh | 消去ブロック EB00 を指定（サイズ：8K バイト） |

消去ブロック番号（unsigned char型）



本アプリケーションノートでは、スレーブの消去ブロックEB26の書き込み/消去を行うため、消去ブロック番号を [EB26_INDEX (01h)] としています。

【注】 消去ブロック番号は、表7に示した [EB27_INDEX (00h)] ~ [EB00_INDEX (1Bh)] の値を指定してください。消去ブロック番号を [1Ch] ~ [FFh] に指定した場合、スレーブはエラーと判定し、エラー処理を行います。

図7 消去ブロック番号仕様

4.4.4 書き込みデータサイズ

マスタは[WRITE]コマンド送信後に4バイトの書き込みデータサイズを送信します。図8に書き込みデータサイズの仕様を示します。

| 書き込みデータサイズ (unsigned long型) | | | | | | | |
|-----------------------------|------|------|------|------|------|------|------|
| b31 | b30 | b29 | b28 | b27 | b26 | b25 | b24 |
| SZ31 | SZ30 | SZ29 | SZ28 | SZ27 | SZ26 | SZ25 | SZ24 |
| b23 | b22 | b21 | b20 | b19 | b18 | b17 | b16 |
| SZ23 | SZ22 | SZ21 | SZ20 | SZ19 | SZ18 | SZ17 | SZ16 |
| b15 | b14 | b13 | b12 | b11 | b10 | b9 | b8 |
| SZ15 | SZ14 | SZ13 | SZ12 | SZ11 | SZ10 | SZ09 | SZ08 |
| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
| SZ07 | SZ06 | SZ05 | SZ04 | SZ03 | SZ02 | SZ01 | SZ00 |

本アプリケーションノートでは、書き込みサイズを8Kバイトにしているため、書き込みデータサイズを [0000 2000h] としています。

【注】1. 書き込みデータサイズは、0より大きい値かつ消去ブロック番号で指定した消去ブロックサイズ以下としてください。
0の場合もしくは消去ブロック番号で指定した消去ブロックより大きいサイズを指定した場合、スレーブはエラーと判定し、エラー処理を行います。

2. 書き込みデータの送信は256バイト固定としています。
したがって、書き込みデータサイズが256バイトの倍数でない場合、マスタは256バイトごとに送信を行っていき、最後の256バイトに満たない書き込みデータに関してはFFhを追加して256バイトの書き込みデータとしてスレーブに送信します。

図8 書き込みデータサイズ仕様

4.5 正常終了処理

マスタは、スレーブのユーザマットの書き込み/消去が正常に終了すると、I/Oポートに接続されている4個のLEDに正常終了の表示を行います。正常終了の表示は、LED0～LED3を順番に1つずつ点灯する処理を繰り返します。

4.6 LED 接続

マスタの I/O ポートに接続されている LED0~LED3 の接続図を図 9 に示します。

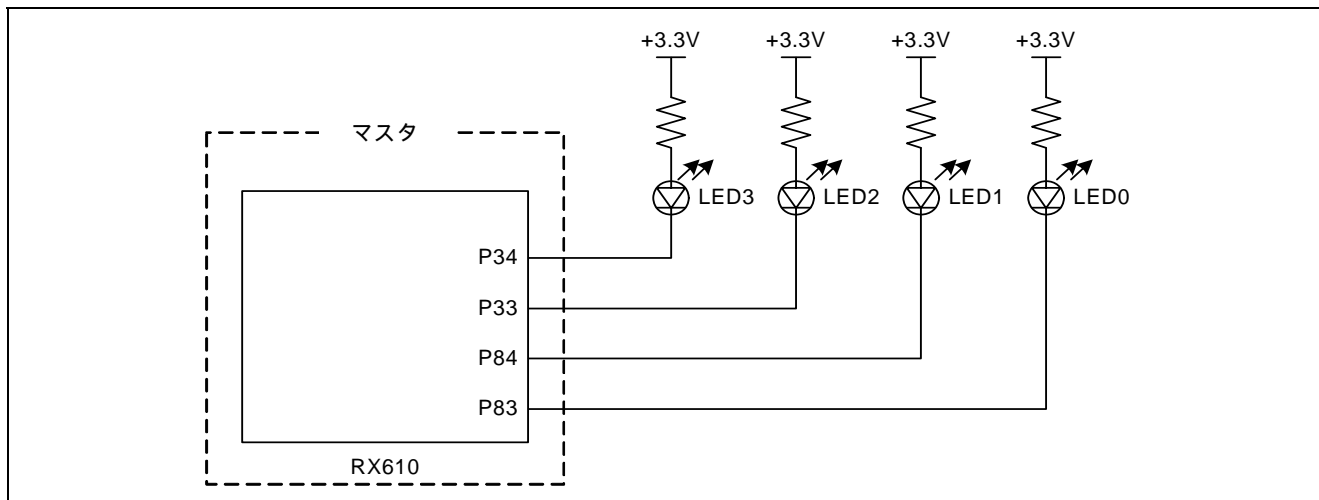


図 9 マスタの LED 接続図

図 9 に示すように、I/O ポート (P83、P84、P33 および P34) から "High" を出力すると LED0~LED3 は消灯、"Low" を出力すると LED0~LED3 は点灯します。表 8 に I/O ポート出力と LED の状態を示します。

表 8 マスタの I/O ポート出力と LED の状態

| I/O ポート | レジスタ設定 | I/O ポート状態 | LED 状態 | |
|---------|----------------------------------|-----------|--------|----|
| P83 | PORT8.DR.B3 = 1、PORT8.DDR.B3 = 1 | "High"出力 | LED0 | 消灯 |
| | PORT8.DR.B3 = 0、PORT8.DDR.B3 = 1 | "Low"出力 | | 点灯 |
| P84 | PORT8.DR.B4 = 1、PORT8.DDR.B4 = 1 | "High"出力 | LED1 | 消灯 |
| | PORT8.DR.B4 = 0、PORT8.DDR.B4 = 1 | "Low"出力 | | 点灯 |
| P33 | PORT3.DR.B3 = 1、PORT3.DDR.B3 = 1 | "High"出力 | LED2 | 消灯 |
| | PORT3.DR.B3 = 0、PORT3.DDR.B3 = 1 | "Low"出力 | | 点灯 |
| P34 | PORT3.DR.B4 = 1、PORT3.DDR.B4 = 1 | "High"出力 | LED3 | 消灯 |
| | PORT3.DR.B4 = 0、PORT3.DDR.B4 = 1 | "Low"出力 | | 点灯 |

4.7 IRQ スイッチ

マスタの外部割り込み端子（IRQ8-A）に接続されている IRQ スイッチの接続図を図 10 に示します。

マスタに接続されている IRQ スイッチの押下により、スレーブのユーザマットの書き込み / 消去処理を開始します。

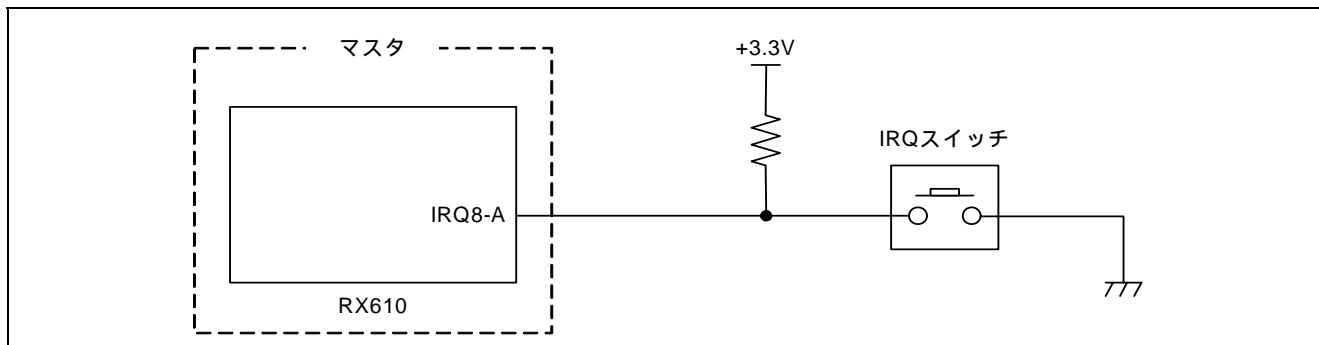


図 10 マスタの IRQ スイッチ接続図

マスタは、IRQ8-A 端子の立ち上がりエッジを検出することにより、IRQ スイッチの押下を判定します。割り込み処理には入らず、IRQ8 の割り込みステータスフラグ（IR072.IR）が"1"にセットされることを検出することにより、IRQ スイッチの判定を行います。

4.8 ハンドシェイク制御

マスタは通信制御するためにスレーブとハンドシェイクしており、外部割り込み端子（IRQ9-A）にスレーブの Busy ポートからの出力信号を入力しています。

ハンドシェイク制御としてマスタはシリアル送信後にスレーブの Busy ポートがネゲート（High）するまでウェイトします。マスタはスレーブの Busy ポートがネゲート（High）することにより発生する立ち上がりエッジを検出し、次のシリアル送信を開始します。

4.9 セクション設定

マスタのセクション設定を表9に示します。

表9 マスタのセクション設定

| セクション名 | 開始アドレス | 説明 | |
|-----------|------------|-------------------------------------|---------|
| B | 0000 1000h | 未初期化データ領域（ALIGN=4） | |
| R | | [D]セクションをROM化支援オプションによりRAM上にマップした領域 | |
| SU | | ユーザスタック領域 | |
| SI | | 割り込みスタック領域 | |
| CP_DATA_1 | | 定数領域（ALIGN=1）（書き込みデータ（8Kバイト）） | |
| PResetPRG | FFFF E000h | プログラム領域（PowerON_Reset_PCプログラム） | |
| C | FFFF E100h | 定数領域（ALIGN=4） | |
| C\$DSEC | | 初期化データ領域のセクション初期化用テーブル | |
| C\$BSEC | | 未初期化データ領域のセクション初期化用テーブル | |
| C\$VECT | | 可変ベクタ領域 | |
| D | | 初期化データ領域（ALIGN=4） | |
| P | | プログラム領域 | |
| PIntPRG | | プログラム領域（割り込みプログラム） | |
| FIXEDVECT | | FFFF FFD0h | 固定ベクタ領域 |

5. ソフトウェア説明

5.1 ファイル構成

マスタのファイル構成を表 10 に示します。表 10 で示されたファイル以外は、HEW が自動生成するファイルを使用しています。

表 10 マスタのファイル構成

| ファイル名 | 内容 |
|--------------------------|--|
| resetprg.c ^{注1} | 初期設定処理 |
| main.c | メイン処理、スレーブとのクロック同期式シリアル通信による通信コマンドの送信制御、消去ブロック番号、書き込みデータサイズ、および書き込みデータの送信制御、正常終了時の LED の表示制御 |

【注】 1. HEW が自動生成するファイルですが、PowerON_Reset_PC 関数内の HardwareSetup 関数の呼び出しのコメントアウトを解除して、main.c ファイル内の HardwareSetup 関数を PowerON_Reset_PC 関数から呼び出すように変更しています。

5.2 関数構成

マスタの関数一覧を表 11 に、図 11 にマスタの関数階層構造を示します。

表 11 マスタの関数一覧

| 関数名 | ファイル名 | 概要 |
|---------------------|------------|--------------|
| PowerON_Reset_PC | resetprg.c | 初期設定関数 |
| HardwareSetup | main.c | MCU 初期設定関数 |
| main | main.c | メイン関数 |
| Indicate_Ending_LED | main.c | 正常終了処理関数 |
| SCI_Trns1byte | main.c | 1 バイトデータ送信関数 |
| SCI_Trnsnbyte | main.c | n バイトデータ送信関数 |

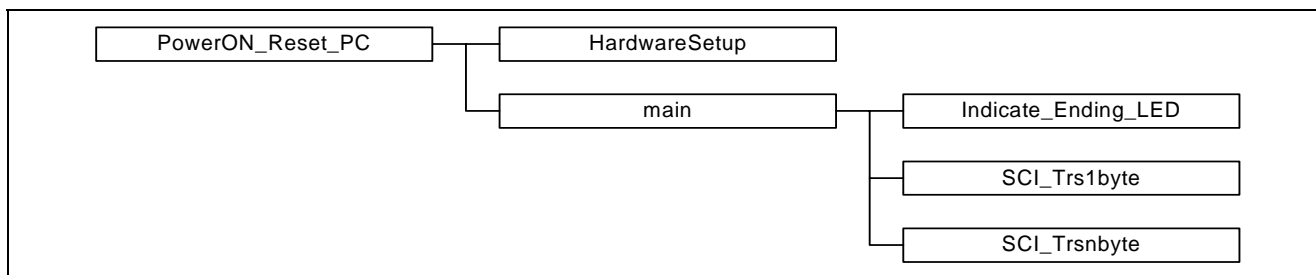


図 11 マスタの関数階層構造

5.3 記号定数説明

マスタが使用する記号定数を表 12 に示します。

表 12 マスタの記号定数一覧

| 記号定数名 | 設定値 | 内容 | 使用関数 |
|------------------|----------------------------|----------------------------------|--------------------------------------|
| FSTART | 0x10 | 書き込み / 消去開始コマンド | main |
| ERASE | 0x11 | 消去開始コマンド | main |
| WRITE | 0x12 | 書き込み開始コマンド | main |
| LED_ON | 0 | LED 点灯時の設定値 | Indicate_Ending_LED |
| LED_OFF | 1 | LED 消灯時の設定値 | HardwareSetup Indicate_Ending_LED |
| RSK_LED0 | PORT8.DR.BIT.B3 | 評価ボード搭載 LED0 の点灯 / 消灯制御 | HardwareSetup Indicate_Ending_LED |
| RSK_LED1 | PORT8.DR.BIT.B4 | 評価ボード搭載 LED1 の点灯 / 消灯制御 | HardwareSetup Indicate_Ending_LED |
| RSK_LED2 | PORT3.DR.BIT.B3 | 評価ボード搭載 LED2 の点灯 / 消灯制御 | HardwareSetup Indicate_Ending_LED |
| RSK_LED3 | PORT3.DR.BIT.B4 | 評価ボード搭載 LED3 の点灯 / 消灯制御 | HardwareSetup Indicate_Ending_LED |
| RSK_LED0_DDR | PORT8.DDR.BIT.B3 | 評価ボード搭載 LED0 の入出力制御 | HardwareSetup |
| RSK_LED1_DDR | PORT8.DDR.BIT.B4 | 評価ボード搭載 LED1 の入出力制御 | HardwareSetup |
| RSK_LED2_DDR | PORT3.DDR.BIT.B3 | 評価ボード搭載 LED2 の入出力制御 | HardwareSetup |
| RSK_LED3_DDR | PORT3.DDR.BIT.B4 | 評価ボード搭載 LED3 の入出力制御 | HardwareSetup |
| FALL_EDGE | 1 | 立ち下がりエッジ設定 | HardwareSetup |
| RISE_EDGE | 2 | 立ち上がりエッジ設定 | HardwareSetup |
| SW_ON | 1 | IRQ スイッチ ON 時の START_SW_IR 値 | |
| SW_OFF | 0 | IRQ スイッチ OFF 時の START_SW_IR 値 | HardwareSetup |
| START_SW_IR | ICU.IR[IR_ICU_IRQ8].BIT.IR | IRQ スイッチの状態 | main |
| START_SW_PFC | IOPORT.PFCR8.BIT.ITS8 | IRQ スイッチの端子選択 | HardwareSetup |
| START_SW_ICR | PORT0.ICR.BIT.B0 | IRQ スイッチの入力バッファ設定 | HardwareSetup |
| START_SW_IRQMD | ICU.IRQCR[8].BIT.IRQMD | IRQ スイッチの検出設定 | HardwareSetup |
| START_SW_IRQEN | ICU.IRQER[8].BIT.IRQEN | IRQ スイッチの検出許可設定 | HardwareSetup |
| ASSERT | 0 | Busy ポートアサート時の設定値 | main |
| NEGATE | 1 | Busy ポートネゲート時の設定値 | main |
| SLAVE_BUSY_IR | ICU.IR[IR_ICU_IRQ9].BIT.IR | Busy ポート信号の状態 | HardwareSetup main |
| SLAVE_BUSY_PFC | IOPORT.PFCR8.BIT.ITS9 | Busy ポート信号の端子選択 | HardwareSetup |
| SLAVE_BUSY_ICR | PORT0.ICR.BIT.B1 | Busy ポート信号の入力バッファ設定 | HardwareSetup |
| SLAVE_BUSY_IRQMD | ICU.IRQCR[9].BIT.IRQMD | Busy ポート信号の検出設定 | HardwareSetup |
| SLAVE_BUSY_IRQEN | ICU.IRQER[9].BIT.IRQEN | Busy ポート信号の検出許可設定 | HardwareSetup |

表 12 マスタの記号定数一覧（つづき）

| 記号定数名 | 設定値 | 内容 | 使用関数 |
|--------------|----------|---|---------------------|
| EB27_INDEX | 0x00 | スレーブの書き込み / 消去を行う消去ブロックを指定するために送信する消去ブロック番号 | main |
| EB26_INDEX | 0x01 | | |
| EB25_INDEX | 0x02 | | |
| EB24_INDEX | 0x03 | | |
| EB23_INDEX | 0x04 | | |
| EB22_INDEX | 0x05 | | |
| EB21_INDEX | 0x06 | | |
| EB20_INDEX | 0x07 | | |
| EB19_INDEX | 0x08 | | |
| EB18_INDEX | 0x09 | | |
| EB17_INDEX | 0x0A | | |
| EB16_INDEX | 0x0B | | |
| EB15_INDEX | 0x0C | | |
| EB14_INDEX | 0x0D | | |
| EB13_INDEX | 0x0E | | |
| EB12_INDEX | 0x0F | | |
| EB11_INDEX | 0x10 | | |
| EB10_INDEX | 0x11 | | |
| EB09_INDEX | 0x12 | | |
| EB08_INDEX | 0x13 | | |
| EB07_INDEX | 0x14 | | |
| EB06_INDEX | 0x15 | | |
| EB05_INDEX | 0x16 | | |
| EB04_INDEX | 0x17 | | |
| EB03_INDEX | 0x18 | | |
| EB02_INDEX | 0x19 | | |
| EB01_INDEX | 0x1A | | |
| EB00_INDEX | 0x1B | | |
| WAIT_SC11BIT | 23 | SCI0 の BRR レジスタ設定後の待機時間データ | HardwareSetup |
| WAIT_LED | 2000000 | スレーブのユーザマットの書き込み / 消去が正常に終了した際に表示する LED の点灯間隔の時間データ | Indicate_Ending_LED |
| TRS_SIZE | 256 | 書き込みデータの送信サイズ | main |
| BUF_SIZE | 8192 | 書き込みバッファのサイズ | main |
| WRITE_SIZE | BUF_SIZE | 書き込みデータの格納領域サイズ | main |

5.4 const 変数説明

マスタが使用する const 変数を表 13 に示します。

表 13 マスタの const 変数一覧

| 定数名 | 型 | 内容 |
|-----------------------|---------------------|------------------------------------|
| SAMPLE_DATA[BUF_SIZE] | const unsigned char | スレーブに送信するユーザマットへの書き込みデータ（8192 バイト） |

5.5 RAM 変数説明

本アプリケーションノートでは、マスタのユーザプログラムで使用する RAM 変数はありません。

5.6 使用 I/O レジスタ説明

マスタのプログラムで使用する I/O レジスタを以下に示します。なお、設定値は本アプリケーションノートで使用している値であり、初期値とは異なります。

(1) クロック発生回路

システムクロックコントロールレジスタ (SCKCR) ビット数 : 32 ビット アドレス : 0008 0020h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|---------|----------|------|--------------------------|---|-----|
| b11-b8 | PCK[3:0] | 0001 | 周辺モジュールクロック (PCLK) 選択ビット | 0001 : × 4 PCLK = 50MHz (EXTAL クロック = 12.5MHz 時) | R/W |
| b19-b16 | BCK[3:0] | 0010 | 外部バスクロック (BCLK) 選択ビット | 0010 : × 2 BCLK = 25MHz (EXTAL クロック = 12.5MHz 時) | R/W |
| b23 | PSTOP1 | 0 | BCLK 出力停止ビット | 0 : BCLK 出力 | R/W |
| b27-b24 | ICK[3:0] | 0000 | システムクロック (ICLK) 選択ビット | 0000 : × 8 ICLK = 100MHz (EXTAL クロック = 12.5MHz 時) | R/W |

(2) I/O ポート

ポート 8 データレジスタ (P8.DR) ビット数 : 8 ビット アドレス : 0008 C028h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|----------------|---------------|-----|
| b3 | B3 | 0 | P83 出力データ格納ビット | 0 : 出力データ = 0 | R/W |
| | | 1 | | 1 : 出力データ = 1 | |
| b4 | B4 | 0 | P84 出力データ格納ビット | 0 : 出力データ = 0 | R/W |
| | | 1 | | 1 : 出力データ = 1 | |

ポート 3 データレジスタ (P3.DR) ビット数 : 8 ビット アドレス : 0008 C023h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|----------------|---------------|-----|
| b3 | B3 | 0 | P33 出力データ格納ビット | 0 : 出力データ = 0 | R/W |
| | | 1 | | 1 : 出力データ = 1 | |
| b4 | B4 | 0 | P34 出力データ格納ビット | 0 : 出力データ = 0 | R/W |
| | | 1 | | 1 : 出力データ = 1 | |

ポート 8 データディレクションレジスタ (P8.DDR) ビット数 : 8 ビット アドレス : 0008 C008h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|------------------|-----------|-----|
| b3 | B3 | 1 | P83 入力 / 出力指定ビット | 1 : 出力ポート | R/W |
| b4 | B4 | 1 | P84 入力 / 出力指定ビット | 1 : 出力ポート | R/W |

ポート 3 データディレクションレジスタ (P3.DDR) ビット数 : 8 ビット アドレス : 0008 C003h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|------------------|-----------|-----|
| b3 | B3 | 1 | P33 入力 / 出力指定ビット | 1 : 出力ポート | R/W |
| b4 | B4 | 1 | P34 入力 / 出力指定ビット | 1 : 出力ポート | R/W |

RX610 グループ ユーザブートモードによる内蔵フラッシュメモリ書き換え (マスタ)

ポートファンクションレジスタ 8 (PFCR8) ビット数 : 8 ビット アドレス : 0008 C108h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|--------------|--------------------------|-----|
| b0 | ITS8 | 0 | IRQ8 端子選択ビット | 0 : P00 を IRQ8-A 入力端子に設定 | R/W |
| b1 | ITS9 | 0 | IRQ9 端子選択ビット | 0 : P01 を IRQ9-A 入力端子に設定 | R/W |

ポート 0 入力バッファコントロールレジスタ (P0.ICR) ビット数 : 8 ビット アドレス : 0008 C060h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|-----------------|--------------------|-----|
| b0 | B0 | 1 | P00 入力バッファ制御ビット | 1 : P00 の入力バッファは有効 | R/W |
| b1 | B1 | 1 | P01 入力バッファ制御ビット | 1 : P01 の入力バッファは有効 | R/W |

(3) 低消費電力低減機能

モジュールストップコントロールレジスタ B (MSTPCRB) ビット数 : 32 ビット アドレス : 0008 0014h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|---------|-----|---|------------------------------|-----|
| b31 | MSTPB31 | 0 | シリアルコミュニケーション インタフェース 0 モジュール ストップ設定ビット | 0 : SCI0 のモジュールストップ状 態の解除 | R/W |

(4) シリアルコミュニケーションインタフェース 0 (SCI0)

SCI0 シリアルコントロールレジスタ (SCI0.SCR) ビット数 : 8 ビット アドレス : 0008 8242h
(シリアルコミュニケーションインタフェースモードのとき (SCI0.SCMR.SMIF ビット=0))

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-------|----------|-----|---------------|---|-----------------------|
| b1-b0 | CKE[1:0] | 00 | クロック許可ビット | (クロック同期式の場合) 00 : 内部クロック SCK0 端子はクロック出力端 子 | R/W 注 ¹ |
| b2 | TEIE | 0 | 送信完了割り込み許可ビット | 0 : TEI0 割り込みを禁止 | R/W |
| b5 | TE | 0 | 送信許可ビット | 0 : シリアル送信動作を禁止 | R/W 注 ² |
| | | 1 | | 1 : シリアル送信動作を許可 | |
| b7 | TIE | 0 | 送信割り込み許可ビット | 0 : TXI0 割り込みを禁止 | R/W |
| | | 1 | | 1 : TXI0 割り込みを許可 | |

【注】 1. TE ビット=0、RE ビット=0 の場合のみ書き込み可能です。

2. TE ビット=0、RE ビット=0 の場合のみ"1"を書き込み可能です。いったん、TE、RE ビットのいずれかを"1"に設定した後は、TE ビット=0、RE ビット=0 の書き込みのみ可能になります。

SCI0 シリアルモードレジスタ (SCI0.SMR) ビット数 : 8 ビット アドレス : 0008 8240h
(シリアルコミュニケーションインタフェースモードのとき (SCI0.SCMR.SMIF ビット=0))

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-------|----------|-----|---------------------|-------------------------------------|-----------------------|
| b1-b0 | CKS[1:0] | 00 | クロック選択ビット | 00 : PCLK クロック (n=0) 注 ¹ | R/W 注 ² |
| b7 | CM | 1 | コミュニケーションモード ビット | 1 : クロック同期式モードで動作 | R/W 注 ² |

【注】 1. n の設定値については「7. 参考ドキュメント」の「ハードウェアマニュアル」を参照してください。

2. SCI0.SCR.TE ビット=0、SCI0.SCR.RE ビット=0 (シリアル送信動作を禁止、かつシリアル受信動作を禁止) の場合のみ書き込み可能です。

RX610 グループ ユーザブートモードによる内蔵フラッシュメモリ書き換え（マスタ）

SCI0 スマートカードモードレジスタ (SCI0.SCMR) ビット数：8 ビット アドレス：0008 8246h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|------------------------|----------------------------|-----------------------|
| b0 | SMIF | 0 | スマートカードインタフェースモード選択ビット | 0: シリアルコミュニケーションインタフェースモード | R/W 注 ¹ |
| b3 | SDIR | 0 | ビットオーダ選択ビット | 0: LSB ファーストで送受信 | R/W 注 ¹ |

【注】 1. SCI0.SCR.TE ビット=0、SCI0.SCR.RE ビット=0 (シリアル送信動作を禁止、かつシリアル受信動作を禁止) の場合のみ書き込み可能です。

SCI0 ビットレートレジスタ (SCI0.BRR) 注¹ ビット数：8 ビット アドレス：0008 8241h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-------|------|----------|------|---|-----------------------|
| b7-b0 | - | 00000100 | - | 04h: ビットレート = 2.5Mbps (PCLK = 50MHz 時) | R/W 注 ² |

【注】 1. BRR の設定値については、「7. 参考ドキュメント」の「ハードウェアマニュアル」を参照してください。

2. 読み出しは常に可能ですが、書き込みは SCI0.SCR.TE ビット=0、SCI0.SCR.RE ビット=0 (シリアル送信動作を禁止、かつシリアル受信動作を禁止) の場合のみ可能です。

SCI0 シリアルステータスレジスタ (SCI0.SSR) ビット数：8 ビット アドレス：0008 8244h
(シリアルコミュニケーションインタフェースモードのとき (SCI0.SCMR.SMIF ビット=0))

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|---------|-----------------------------|-----|
| b2 | TEND | - | 送信完了フラグ | 0: キャラクタ送信中 1: キャラクタ送信終了 | R |

SCI0 トランスミットデータレジスタ (SCI0.TDR) ビット数：8 ビット アドレス：0008 8243h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-------|------|---------------------|------|----------|-----|
| b7-b0 | - | - 注 ¹ | - | 送信データを格納 | R/W |

【注】 1. 送信データを設定します。

(5) 割り込みコントローラ (ICU)

割り込み要因プライオリティレジスタ 80 (IPR80) ビット数：8 ビット アドレス：0008 7380h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-------|----------|-----|---------------------|---------------------|-----|
| b2-b0 | IPR[2:0] | 000 | SCI0 割り込み優先レベル設定ビット | 000: レベル 0 (割り込み禁止) | R/W |

IRQ 検出許可レジスタ 8 (IRQER8) ビット数：8 ビット アドレス：0008 C308h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|-------|-----|--------------|---------------------------|-----|
| b0 | IRQEN | 1 | IRQ8 検出許可ビット | 1: IRQ8 端子による外部割り込みの検出を許可 | R/W |

IRQ 検出許可レジスタ 9 (IRQER9) ビット数：8 ビット アドレス：0008 C309h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|-------|-----|--------------|---------------------------|-----|
| b0 | IRQEN | 1 | IRQ9 検出許可ビット | 1: IRQ9 端子による外部割り込みの検出を許可 | R/W |

RX610 グループ ユーザブートモードによる内蔵フラッシュメモリ書き換え (マスタ)

IRQ コントロールレジスタ 8 (IRQCR8) ビット数: 8 ビット アドレス: 0008 C328h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-------|------------|-----|--------------|--------------|-----|
| b3-b2 | IRQMD[1:0] | 01 | IRQ8 検出設定ビット | 01: 立ち下がりエッジ | R/W |

IRQ コントロールレジスタ 9 (IRQCR9) ビット数: 8 ビット アドレス: 0008 C329h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-------|------------|-----|--------------|--------------|-----|
| b3-b2 | IRQMD[1:0] | 10 | IRQ9 検出設定ビット | 10: 立ち上がりエッジ | R/W |

割り込み要求許可レジスタ 1B (IER1B) ビット数: 8 ビット アドレス: 0008 721Bh

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|------------------|----------------|-----|
| b0 | IEN0 | 0 | TXI0 割り込み許可ビット 0 | 0: TXI0 割り込み禁止 | R/W |

割り込み要求レジスタ 072 (IR072) ビット数: 8 ビット アドレス: 0008 7048h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|-----------------------|--------------------------------------|-------------------------|
| b0 | IR | 0 | IRQ8 割り込みステータス フラグ | 0: IRQ8 割り込み要求なし 1: IRQ8 割り込み要求あり | R/(W) 注 ¹ |

【注】 1. フラグをクリアするための"0"書き込みのみ可能。"1"書き込みは禁止です。

割り込み要求レジスタ 073 (IR073) ビット数: 8 ビット アドレス: 0008 7049h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|-----------------------|--------------------------------------|-------------------------|
| b0 | IR | 0 | IRQ9 割り込みステータス フラグ | 0: IRQ9 割り込み要求なし 1: IRQ9 割り込み要求あり | R/(W) 注 ¹ |

【注】 1. フラグをクリアするための"0"書き込みのみ可能。"1"書き込みは禁止です。

割り込み要求レジスタ 216 (IR216) ビット数: 8 ビット アドレス: 0008 70D8h

| ビット | シンボル | 設定値 | ビット名 | 機能 | R/W |
|-----|------|-----|-----------------------|--------------------------------------|-------------------------|
| b0 | IR | 0 | TXI0 割り込みステータス フラグ | 0: TXI0 割り込み要求なし 1: TXI0 割り込み要求あり | R/(W) 注 ¹ |

【注】 1. フラグをクリアするための"0"書き込みのみ可能。"1"書き込みは禁止です。

5.7 関数仕様

マスタの各関数の仕様を以下に示します。

(1) PowerON_Reset_PC 関数

(a) 機能説明

PowerON_Reset_PC 関数は、スタックポインタの初期化（PowerON_Reset_PC 関数に対して #pragma entry を宣言することによりコンパイラが自動的に ISP/USP 初期化コードを関数先頭に生成）、INTB の設定（set_intb 関数：組み込み関数）、FPSW の初期化（set_fpsw 関数：組み込み関数）、RAM 領域セクションの初期化（_INITISCT 関数：標準ライブラリ関数）、HardwareSetup 関数の呼び出し、PSW の初期化（set_psw 関数：組み込み関数）、プロセッサモードをユーザモードに設定します。その後、main 関数を呼び出します。

(b) 引数

なし

(c) 戻り値

なし

(d) フローチャート

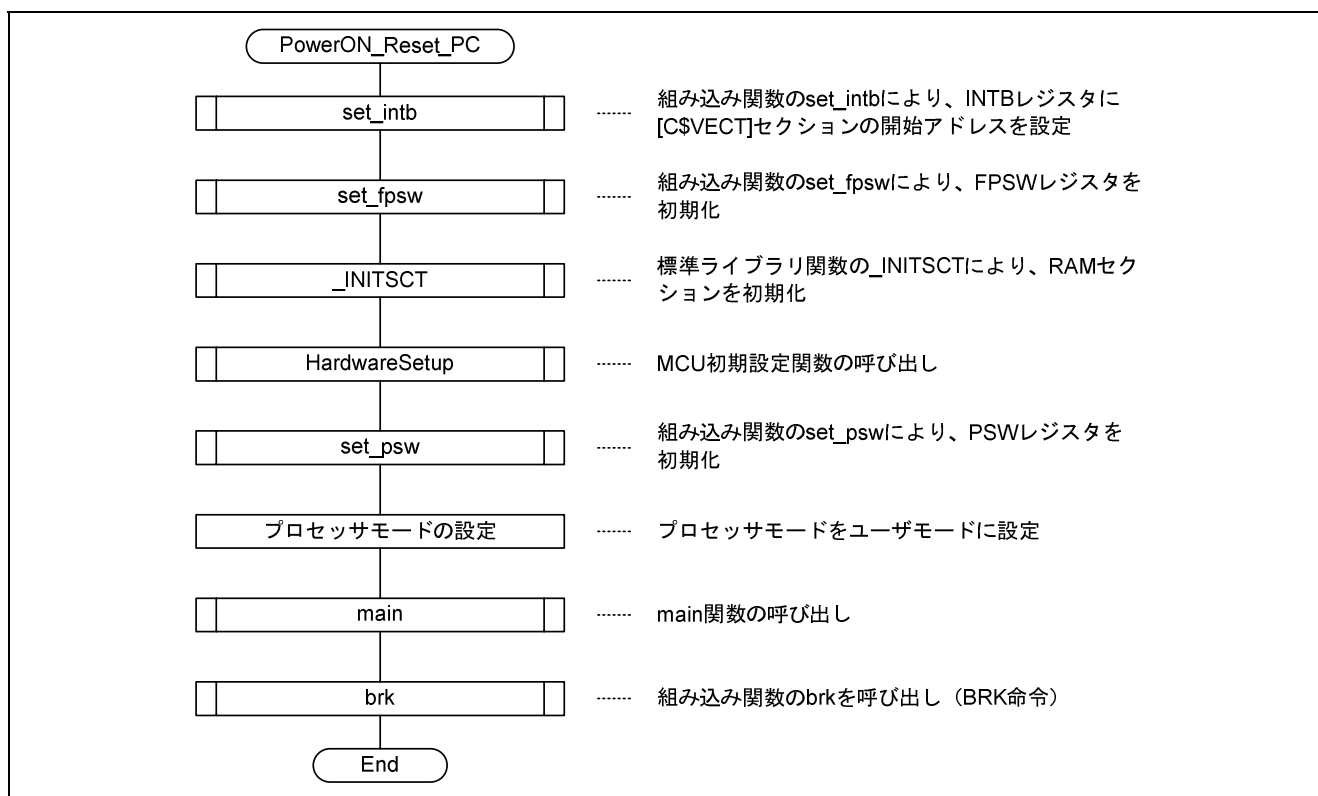


図 12 フローチャート（PowerON_Reset_PC）（マスタ）

(2) HardwareSetup 関数

(a) 機能説明

HardwareSetup 関数は MCU の初期設定を行います。クロック (システムクロック (ICLK)、周辺モジュールクロック (PCLK)、および外部バスクロック (BCLK)) の初期設定、LED0~LED3 を接続している I/O ポート (P83、P84、P33、および P34) の初期出力設定、スイッチを接続している I/O ポート (P00/IRQ8-A) の端子機能の初期設定、スレーブの Busy ポートに接続している IRQ9 の初期設定、および SCI0 の初期設定を行います。

(b) 引数

なし

(c) 戻り値

なし

(d) フローチャート

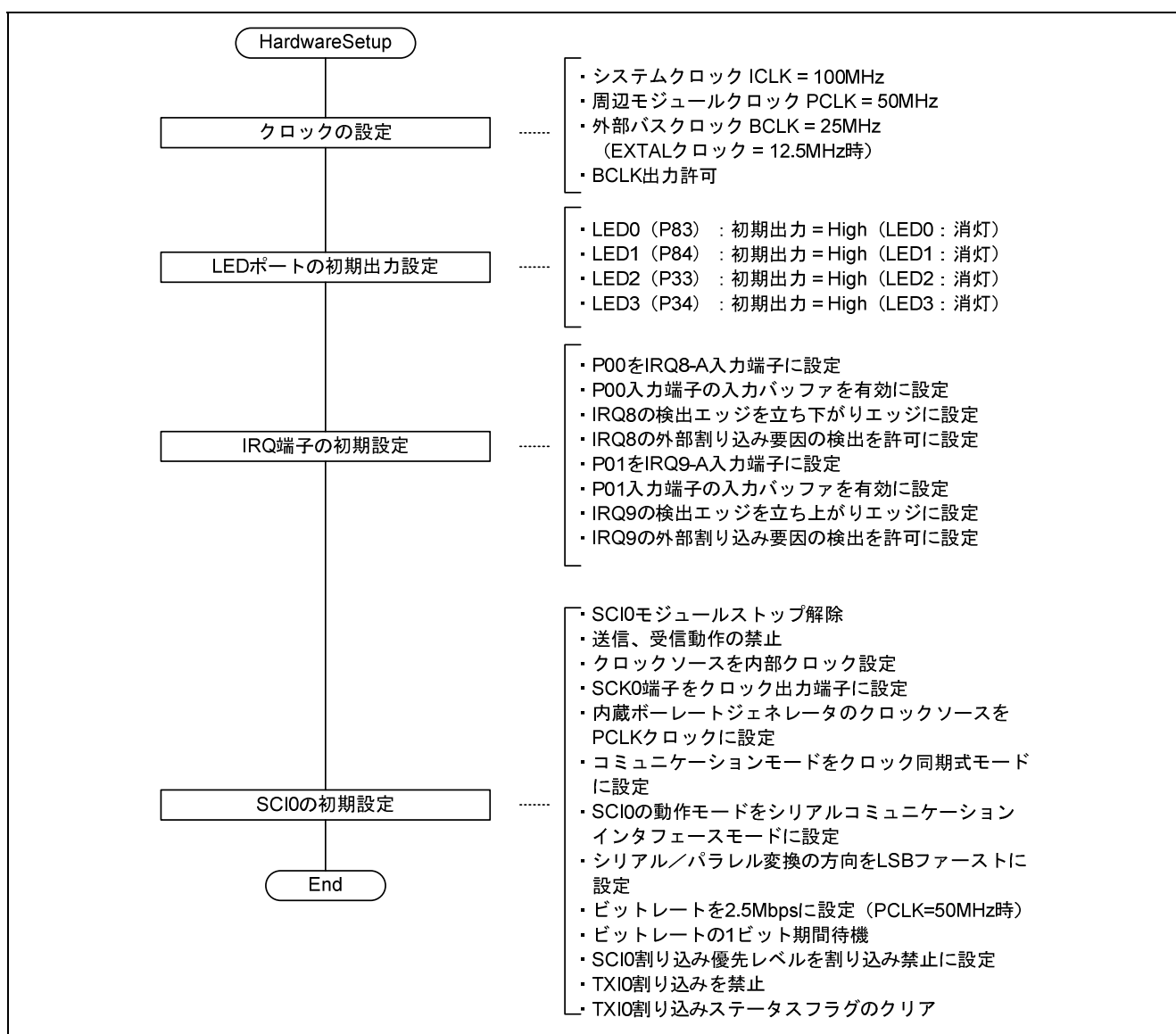


図 13 フローチャート (HardwareSetup) (マスタ)

(3) main 関数

(a) 機能説明

main 関数は、IRQ スイッチの押下判定、スレーブとの通信コマンドの送信制御、消去ブロック番号の送信制御、書き込みデータサイズの送信制御、書き込みデータの送信制御、シリアル通信のハンドシェイク制御、および正常終了時に Indicate_Ending_LED 関数の呼び出しを行います。

(b) 引数

なし

(c) 戻り値

なし

(d) フローチャート

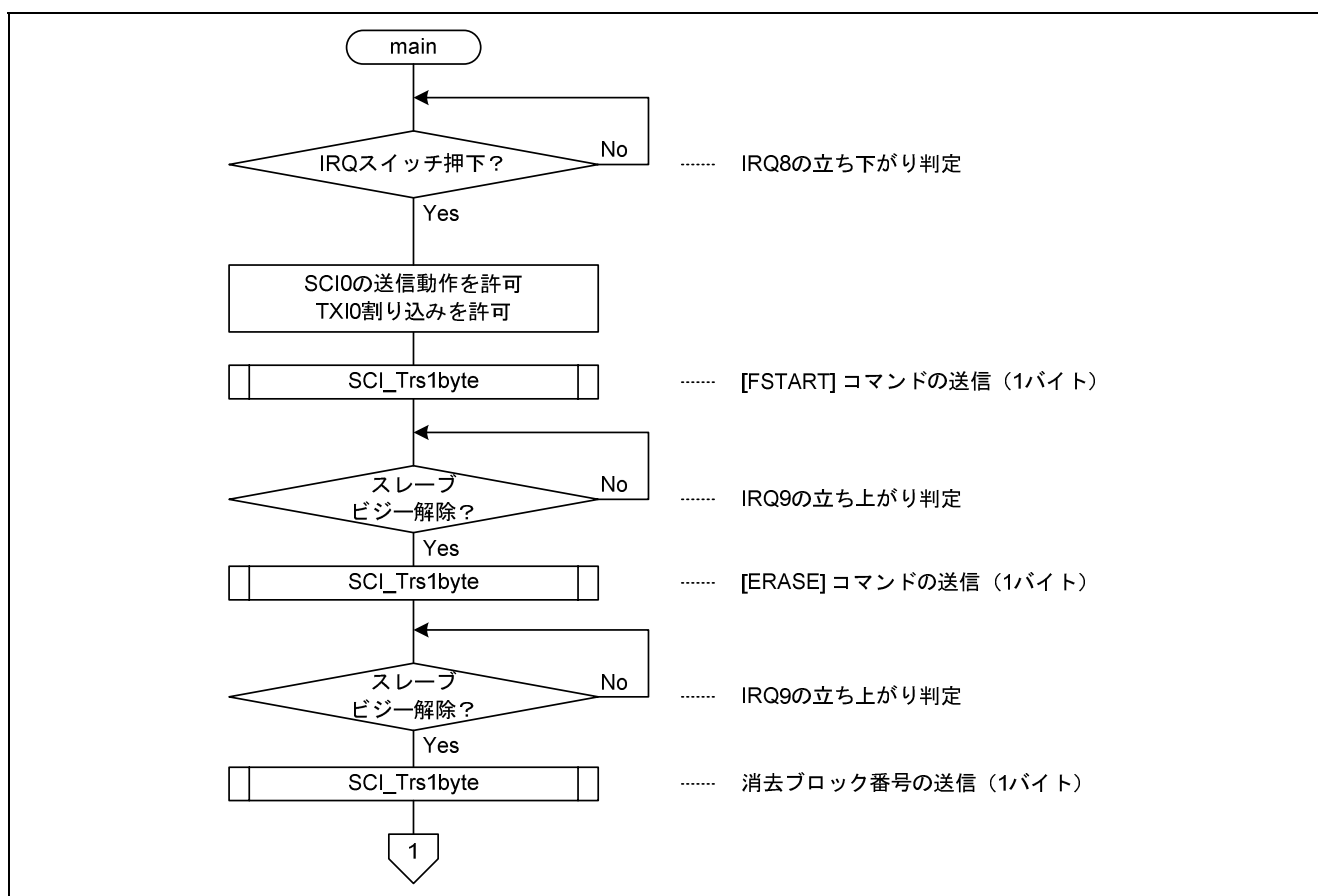


図 14 フローチャート (main) (1) (マスタ)

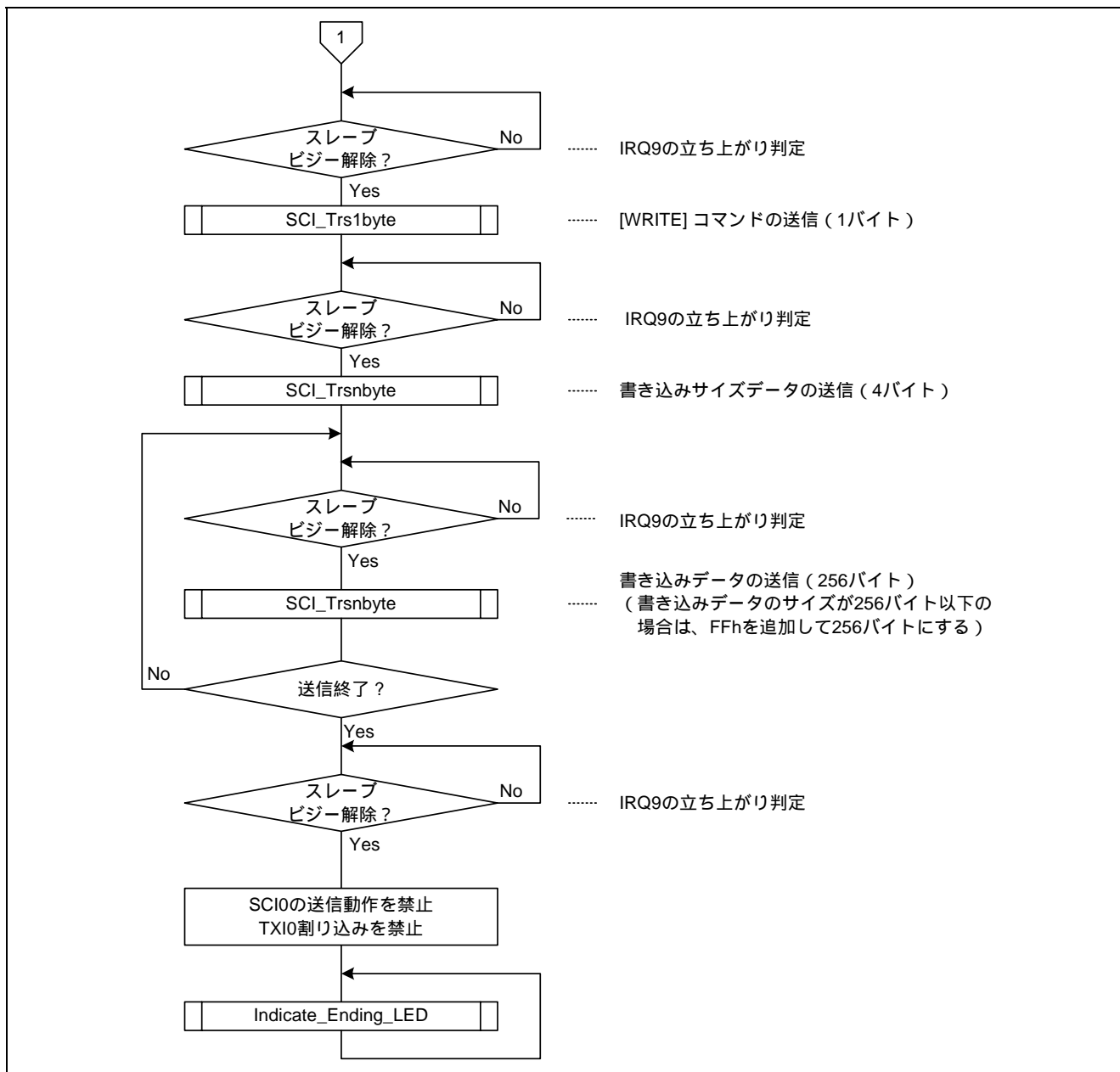


図 15 フローチャート (main) (2) (マスタ)

(4) Indicate_Ending_LED 関数

(a) 機能説明

Indicate_Ending_LED 関数は、スレーブのユーザマットの書き込み/消去が正常に終了した場合に、LED0 ~ LED3 に正常終了を示す表示を行います。LED0 ~ LED3 を順番に1つずつ点灯させます。

(b) 引数

なし

(c) 戻り値

なし

(d) フローチャート

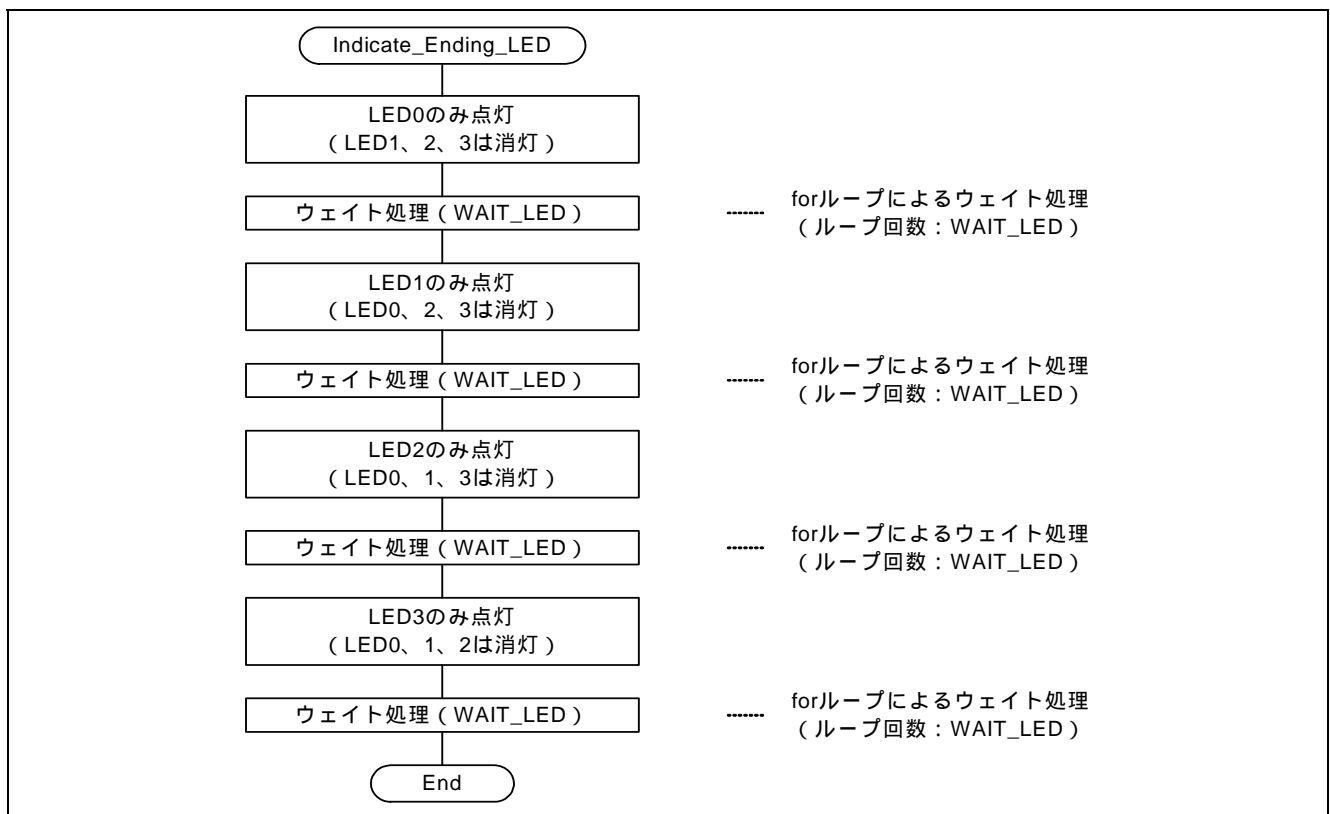


図 16 フローチャート (Indicate_Ending_LED) (マスタ)

(5) SCI_Trns1byte 関数

(a) 機能説明

SCI_Trns1byte 関数は、SCI0 のクロック同期式シリアル通信による 1 バイトデータの送信制御を行います。

(b) 引数

表 14 に本関数で使用する引数を示します。

表 14 SCI_Trns1byte 関数の引数一覧

| 引数 | 型 | 説明 |
|--------|---------------|-----------------------------------|
| 第 1 引数 | unsigned char | SCI0 のクロック同期式シリアル通信による 1 バイト送信データ |

(c) 戻り値

なし

(d) フローチャート

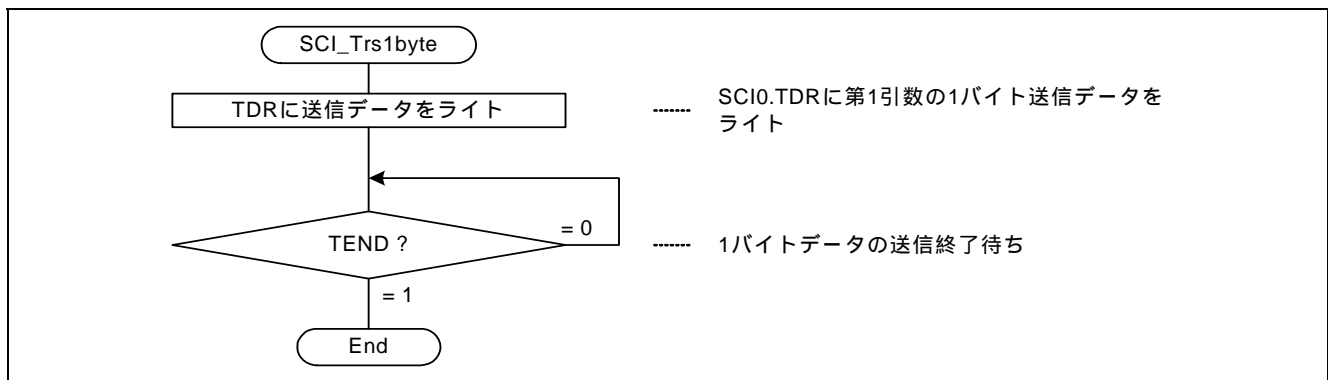


図 17 フローチャート (SCI_Trns1byte) (マスタ)

(6) SCI_Trnsbyte 関数

(a) 機能説明

SCI_Trnsbyte 関数は、SCI0 のクロック同期式シリアル通信による n バイト (n は unsigned short 型の第 1 引数) の送信制御を行います。

(b) 引数説明

表 15 に本関数で使用する引数を示します。

表 15 SCI_Trnsbyte 関数の引数一覧

| 引数 | 型 | 説明 |
|--------|-----------------|---------------------------------|
| 第 1 引数 | unsigned short | SCI0 のクロック同期式シリアル通信による送信データバイト数 |
| 第 2 引数 | unsigned char * | 送信データ格納場所の先頭アドレス |

(c) 戻り値

なし

(d) フローチャート

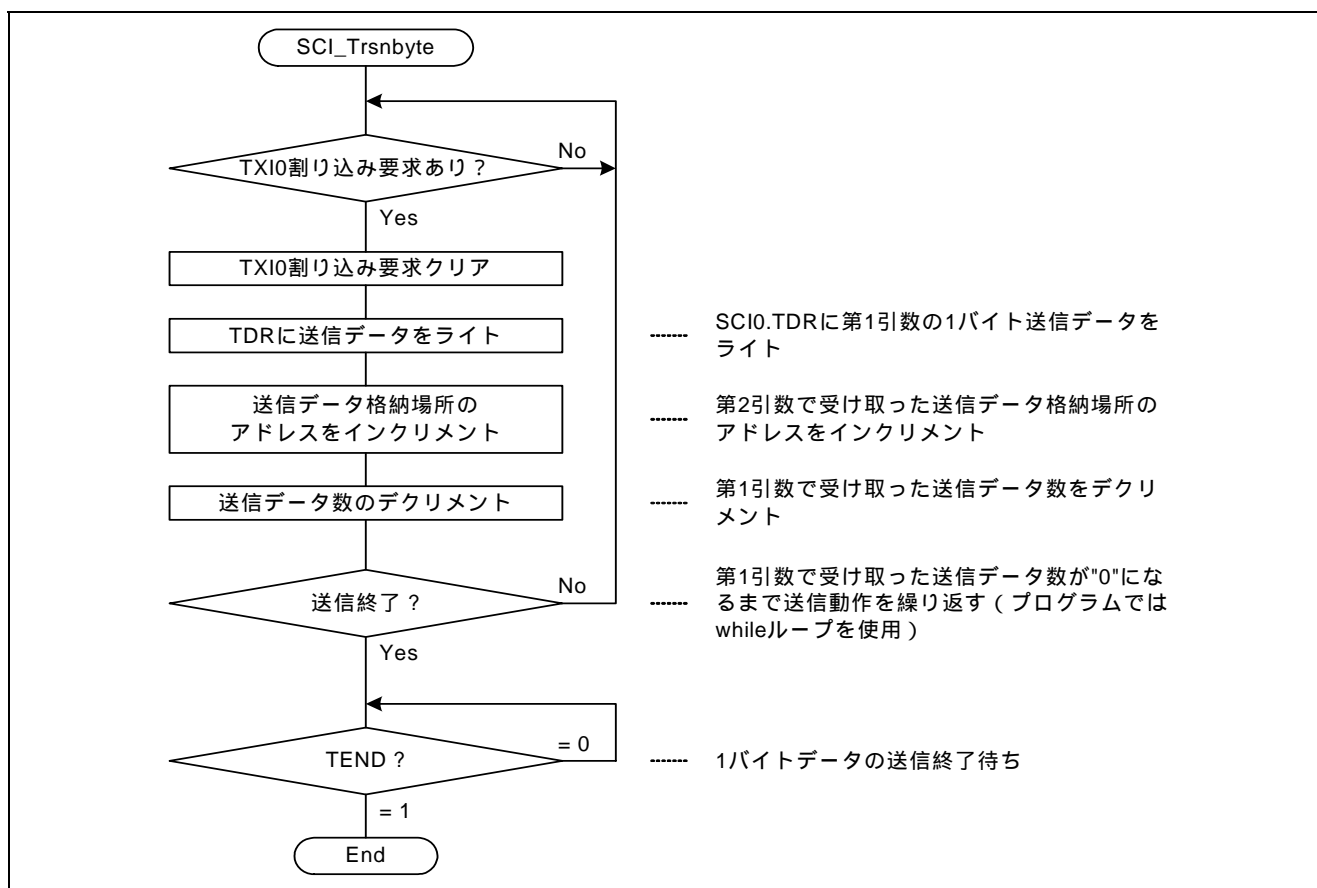


図 18 フローチャート (SCI_Trnsbyte) (マスタ)

6. 使用上の注意事項

6.1 SCIO 初期化時のビットレートに対する 1 ビット期間の待機時間について

本アプリケーションノートでは、SCI 初期化時のビットレートレジスタ (SCI0.BRR) 設定後のビットレートに対する 1 ビット期間の待機時間はソフトウェアタイマを使用して時間を計測しています。SCIO のクロック同期式シリアル通信のビットレートは 2.5Mbps に設定しているため、

ビットレート 2.5Mbps に対する 1 ビット期間 = 400[ns]

と計算できます。

本アプリケーションノートでは、ビットレートに対する 1 ビット期間の待機時間は、記号定数 WAIT_SCI1BIT で定義したループ回数を while ループで回す処理を行っています。while ループを 1 回まわるサイクル数を 5 サイクル (コンパイラが出力するアセンブリ言語で確認できます) とすると、

while ループの回る回数 = 待機時間 / (while ループを 1 回まわるサイクル数 × ICLK サイクル時間)

で計算できます。なお、CPU の命令処理時間はパイプライン処理によって変動するため、上記の while ループを 1 回まわるサイクル数 (5 サイクル) は概算の命令処理時間となります。

本アプリケーションノートでは、マージンをとって待機時間を 1200[ns]として計算しているため、

while ループの回る回数 = WAIT_SCI1BIT = 1200[ns] / (5 × 10[ns]) = 24 (ICLK = 100MHz 時)

となります。したがって、WAIT_SCI1BIT を 24 と定義して使用しています。

ユーザにて本アプリケーションノートをご使用の際は、CPU の命令処理時間の評価を十分に行っていたるか、タイマを使用して時間を計測するようにしてください。

7. 参考ドキュメント

- ハードウェアマニュアル
RX610 グループハードウェアマニュアル
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- 開発環境マニュアル
RX ファミリー用 C/C++コンパイラパッケージ ユーザーズマニュアル
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- ソフトウェアマニュアル
RX ファミリーユーザーズマニュアル ソフトウェア編
(最新版をルネサス エレクトロニクスホームページから入手してください。)
- テクニカルアップデート
(最新の情報をルネサスエレクトロニクスホームページから入手してください。)
- アプリケーションノート
RX610 グループ「ユーザブートモードによる内蔵フラッシュメモリ書き換え (スレーブ)」
(最新版をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|------|
| | | ページ | ポイント |
| 1.00 | 2010.12.27 | — | 初版発行 |

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）がありません。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/inquiry>