
RL78/G13

低消費電力動作編 CC-RL

R01AN2591JJ0200

Rev. 2.00

2015.08.20

要旨

本アプリケーションノートは、低消費電力を実現するための一般的な手法を説明するとともに、RL78/G13に搭載している消費電力低減機能の設定方法について説明します。CPU/周辺ハードウェア・クロックの設定や、HALTモード、STOPモードを使用して低消費電力化を実現するための方法について説明します

対象デバイス

RL78/G13

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
1.1 一般的な消費電力低減方法	4
1.2 RL78/G13 特有の消費電力低減機能	8
2. 動作確認条件	14
3. 関連アプリケーションノート	14
4. ハードウェア説明	15
4.1 ハードウェア構成例	15
4.2 使用端子一覧	15
5. ソフトウェア説明	16
5.1 動作概要	16
5.2 オプション・バイトの設定一覧	17
5.3 定数一覧	18
5.4 変数一覧	18
5.5 関数一覧	18
5.6 関数仕様	19
5.7 フローチャート	20
5.7.1 初期設定関数	22
5.7.2 システム初期化関数	23
5.7.3 入出力ポートの設定	24
5.7.4 CPUクロックの設定	27
5.7.5 INTP0の初期設定	32
5.7.6 メイン処理	33
5.7.7 メイン初期設定	36
5.7.8 INTP0の割り込み許可処理	37
5.7.9 CPU/周辺ハードウェア・クロック切り替え処理	38
6. サンプルコード	42
7. 参考ドキュメント	42

1. 仕様

本アプリケーションノートでは、スイッチ入力で動作モードを切り替えます。動作モードには、高速オンチップ・オシレータ動作での通常動作、HALTモード、STOPモード、サブシステム・クロック動作での通常動作、HALTモード（以下、サブHALTモード）が設定されます。

表 1.1に使用する周辺機能と用途を、図 1.1 にサンプルコードの動作概要を、表 1.2 にサンプルコードでの各動作モードの動作内容を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
INTP0	スイッチ入力

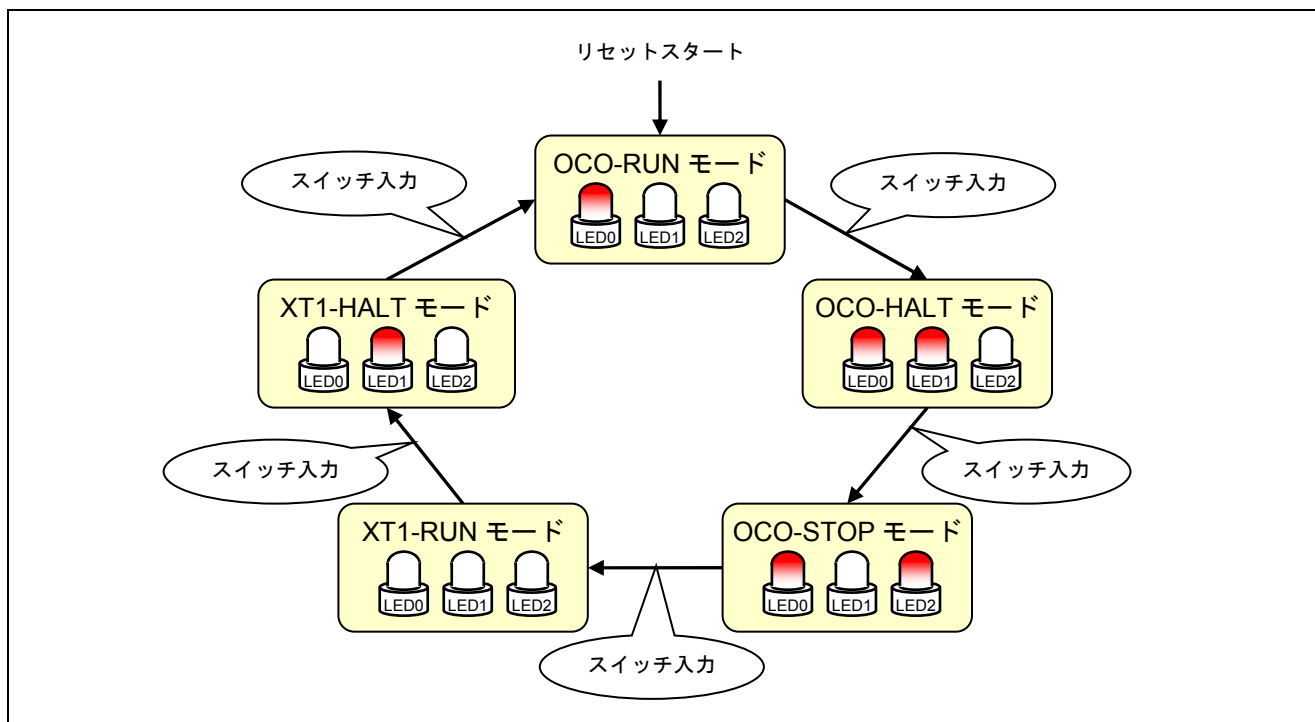


図 1.1 サンプルコードの動作概要

表 1.2 各動作モードの動作内容

動作モード	CPU/周辺ハードウェア・クロック (f _{CLK})	動作	LED 表示		
			LED0	LED1	LED2
OCO-RUN	高速オンチップ・オシレータ・クロック (f _H) 注1	通常動作	点灯	消灯	消灯
OCO-HALT	高速オンチップ・オシレータ・クロック (f _H) 注1	HALTモード	点灯	点灯	消灯
OCO-STOP	高速オンチップ・オシレータ・クロック (f _H) 注1	STOPモード	点灯	消灯	点灯
XT1-RUN	サブシステム・クロック (f _{SUB}) 注2	通常動作	消灯	消灯	消灯
XT1-HALT	サブシステム・クロック (f _{SUB}) 注2	サブHALTモード	消灯	点灯	消灯

注 1. 高速オンチップ・オシレータの周波数を 1MHz に、フラッシュ動作モードに LS (低速メイン) モードを設定しています。

注 2. XT1 発振回路の発振モードに超低消費発振 (発振余裕度: 低) を選択しています。

1.1 一般的な消費電力低減方法

マイクロコントローラの消費電力を低減させる一般的な方法には、次の方法があります。

- (1) スタンバイ・モードの使用
- (2) 処理内容に適したスタンバイ・モードの選択
- (3) 適切な発振子と発振周波数の使用
- (4) 未使用ポートの処理

(1) スタンバイ・モードの使用

マイクロコントローラの動作は、プログラム実行できる通常動作モードと、プログラム実行する必要がないときに遷移可能なスタンバイ・モードの二つに大別されます。

多くのアプリケーションでは、CPU が常にプログラム実行している必要はなく、外部からの入力信号待ちやタイマによる時間経過待ちなど、CPU が演算処理を行っていない期間が多く存在します。この期間、通常動作モードからスタンバイ・モードに切り替えることで、消費電力を低減することができます。

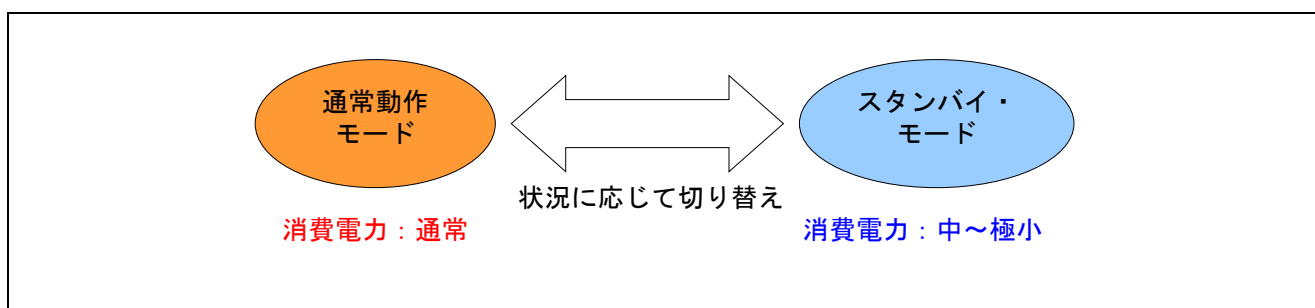


図 1.2 基本的なマイクロコントローラの動作モード

RL78/G13 マイクロコントローラは、下記の4つのスタンバイ・モードを備えています。

- ①HALT モード : CPU の動作クロックを停止します。周辺ハードウェアにはメイン・システム・クロックが供給されます。(消費電力は中)
- ②サブ HALT モード : CPU の動作クロックを停止します。周辺ハードウェアにはサブシステム・クロックが供給されます。(消費電力は小~極小)
- ③STOP モード : メイン・システム・クロックを停止します。サブシステム・クロックは STOP モード以前の状態を継続します。(消費電力は極小)
- ④SNOOZE モード^注 : 特定の周辺ハードウェアも動作可能です。(消費電力は中~極小)

注 動作している周辺ハードウェアにより異なります。

備考 SNOOZE モードは高速オンチップ・オシレータ・クロック使用時のみに利用可能なモードです。指定したトリガ発生によって STOP モードを解除し、CPU を動作させることなく A/D 変換、CSI00 でのスレーブ受信や UART0 でのデータ受信ができます。待機時は STOP モード状態なので消費電力の低減が図れます。

類似機能として、IICA のウエイク・アップ機能があります。マスタからスレーブとして指定されるまでの期間、STOP モードに設定できるため、消費電力を低減できます。詳細については「シリアル・インタフェース IICA (スレーブ送受信) 編のアプリケーション・ノートを参照してください。(ドキュメント番号: R01AN0463J)

通常動作モードと各スタンバイ・モードの状態を図 1.3 に示します。

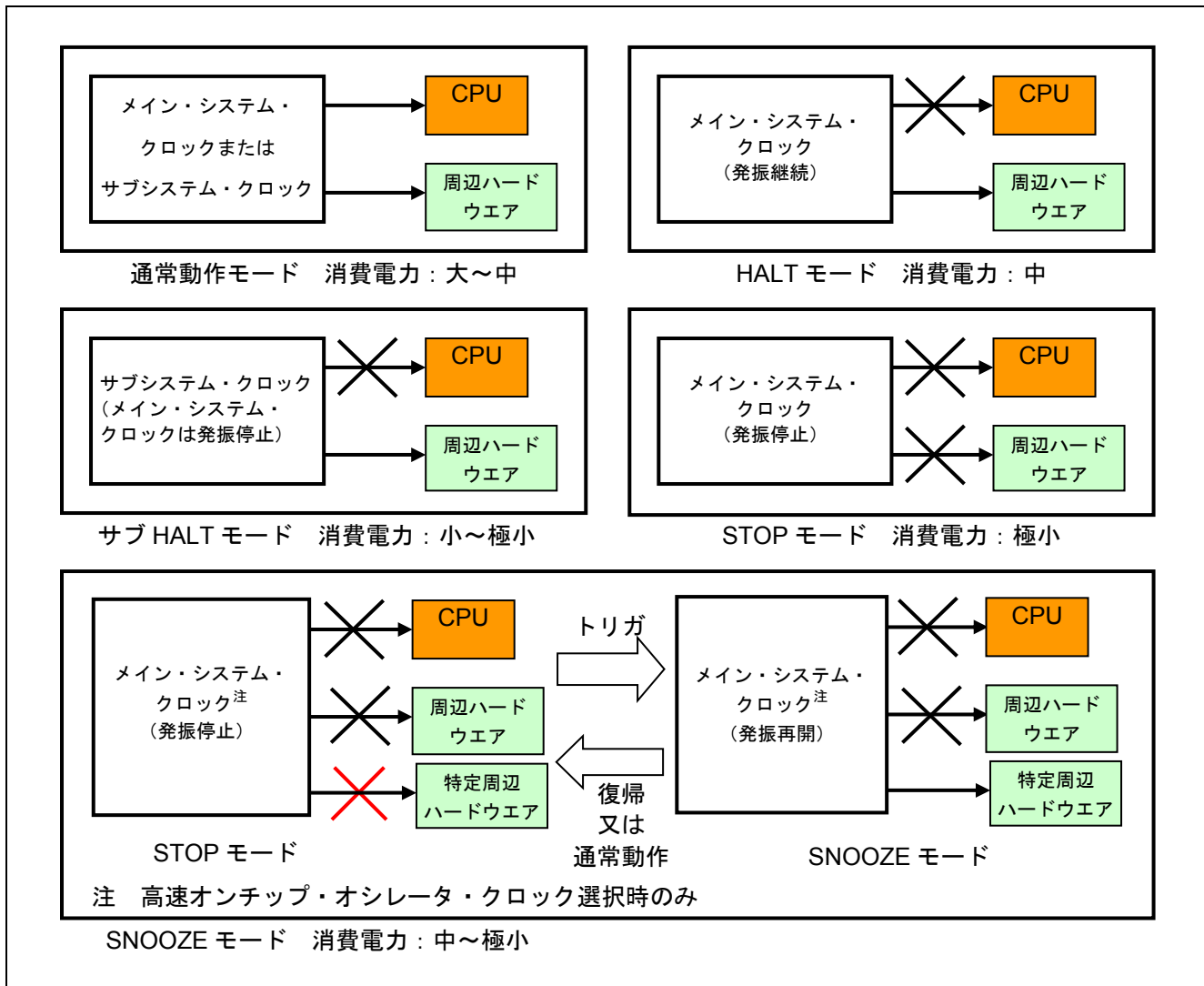


図 1.3 各動作モードの状態

各モードの概要は以下の通りです。

① HALT モード

HALT モードでは、CPU にクロックが供給されませんが、周辺ハードウェアにはクロックが供給されます。そのため、消費電力の低減量はそれほど大きくありません。しかし、周辺ハードウェアの動作を継続できるメリットや HALT モード解除後すぐにプログラム実行を再開できるメリットがあります。

② サブ HALT モード

サブシステム・クロックでプログラム実行中に、メイン・システム・クロックを停止させ、HALT 命令を実行すると、サブ HALT モードに移行できます。サブ HALT モードでは、メイン・システム・クロックが供給されている HALT モードよりも消費電力を低減できます。また、周辺ハードウェアにはサブシステム・クロックが供給されているため、リアルタイム・カウンタやタイマ等の動作を継続できます。しかし、サブシステム・クロックを使用するため、メイン・システム・クロックを使用する HALT モードと比較して、周辺ハードウェアの処理速度は遅くなります。

③ STOP モード

STOP モードでは、メイン・システム・クロックが停止しているため、HALT モードよりも消費電力を低減することが可能です。しかし、周辺ハードウェアへのクロック供給も停止しているため、動作できる周辺ハードウェアが限定されます。また、STOP モード解除後にメイン・システム・クロックの発振安定時間を確保する必要があります。ただし、サブシステム・クロックはSTOP モード以前の状態を継続するため、リアルタイム・カウンタ等を動作させることは可能です。さらに、内蔵 RAM に格納されたデータは保持されています。

④ SNOOZE モード

SNOOZE モードでは、STOP モードで動作可能な周辺ハードウェアに加え、特定の周辺ハードウェアも動作可能です。CPU を動作させることなく A/D 変換、CSI00 でのスレーブ受信や UART0 でのデータ受信ができます。待機時は STOP モード状態なので消費電力の低減が図れます。ただし、CPU/周辺ハードウェア・クロック (f_{CLK}) に高速オンチップ・オシレータが選択されているときのみ設定可能です。

SNOOZE モードの動作の詳細については、以下のアプリケーションノートに示します。

- ・ RL78/G13 低消費電力 (SNOOZE モード UART 編) (R01AN0742J) アプリケーションノート

各スタンバイ・モードの特徴をまとめると表 1.3 のようになります。

表 1.3 各スタンバイ・モードの特徴

スタンバイ・モード	周辺ハードウェア	消費電力	スタンバイ・モードからの復帰
HALT モード	動作可能	中	高速
サブ HALT モード	動作可能 ^注	小～極小	低速
STOP モード	ほぼ動作停止	極小	中速 (選択クロックに依存)
SNOOZE モード	ほぼ動作停止	中～極小	中速

注. サブシステム・クロックによる動作ができない周辺ハードウェアは、サブ HALT モード時に使用できません。

(2) 処理内容に適したスタンバイ・モードの選択

RL78/G13 のスタンバイ・モードには HALT モード、サブ HALT モード、STOP モード、SNOOZE モードがあります。システムに応じて最適なスタンバイ・モードを選択することが重要です。

①スタンバイ・モードからの復帰を早くしたい場合

この場合、スタンバイからの復帰が高速な HALT モードを使用します。使用するクロックによっては、STOP モードを利用できる場合があります。システムに応じてモードを選択してください (STOP モードからの復帰時間: セラミック発振子 数十 μs～数百 μs、高速オンチップ・オシレータ 30μs)。

②スタンバイ・モード中に、周辺ハードウェアを動作させる場合

スタンバイ期間中にも周辺ハードウェアを動作させる必要がある場合には注意が必要です。以下の場合は HALT モードとサブ HALT モードに加え、STOP モードの利用も考えられます。

- ・ RTC やタイマのようにサブシステム・クロックだけで動作可能な周辺ハードウェアだけを使う場合
- ・ IICA0 のスレーブとして使用する場合 (ウエイク・アップ動作を使用)
- ・ CSI00 のスレーブ受信や UART0 のデータ受信 (4800bps) を使用する場合 (SNOOZE モードを利用)
- ・ A/D でアナログ信号を監視する場合 (SNOOZE モードを利用)

③スタンバイ・モードと通常動作モードを切り替える場合

システム全体の平均消費電力を考える必要があります。スタンバイ状態となる時間とその消費電力、通常動作状態となる時間とその消費電力を考慮して動作モードを決定します。一般的には、スタンバイ状態となる期間が長い場合は最も低消費電力である STOP モード、スタンバイ解除の頻度が高い場合はスタンバイ復帰時間が短い HALT モード、システム処理の負荷が少ない場合はメイン・システム・クロックを使用しないサブ HALT モードが有効です。

以上を簡単にまとめると表 1.4 のようになります。

表 1.4 アプリケーションに適したスタンバイ・モード

アプリケーション	適したスタンバイ・モード
定期的に通常動作とスタンバイを繰り返すアプリケーション (スタンバイ状態の期間が長いアプリケーション)	STOP モード
頻繁に通常動作とスタンバイを繰り返すアプリケーション、 (高速なスタンバイ復帰を必要とするアプリケーション)	HALT モード
システム処理の負荷が少ないアプリケーション	サブ HALT モード
スタンバイ期間中に通信動作を行うアプリケーション	HALT モード、SNOOZE モード

注意 いずれの場合も使用する周辺ハードウェアの問題はないものとします。

(3) 使用する発振子と発振周波数

水晶発振子は、周波数の精度は非常に優れていますが、発振安定時間が長いという特性があります。発振安定時間中も電力を消費するため、発振安定時間が長くなると、その分消費電力が増加するというデメリットがあります。そのため、周波数の精度をそれほど気にしなくてもよいアプリケーションでは、セラミック発振子、あるいは高速オンチップ・オシレータを使用することで、発振安定時間を短縮することが可能となり、その結果、消費電力を低減することができます。

セラミック発振子は、周波数の精度において水晶発振子に劣りますが、発振安定時間が短いため、消費電力の低減につながります。

高速オンチップ・オシレータは、セラミック発振子よりも周波数の精度が劣ります。しかし、高速オンチップ・オシレータを使用すると、セラミック発振子使用時より消費電力を低減することが可能です。さらに、高速オンチップ・オシレータを使用することで、外付けの発振子が不要になりコストの低減にもつながります。各クロックの特徴を表 1.5 に示します。

動作周波数と消費電力は比例関係です。システムの処理速度をそれほど気にしなくてもよい場合は、動作周波数を低くすることで、消費電力を低減することが可能です。

表 1.5 各クロックの特徴

	発振周波数の精度	発振安定時間
水晶発振子	非常に高精度 (0.001 %程度)	長い (数 ms ~ 数十 ms)
セラミック発振子	水晶発振子より劣る (0.5 %程度)	短い (数十 μ s ~ 数百 μ s)
高速オンチップ・オシレータ	セラミック発振子より劣る (1 %程度)	短い (30 μ s (MAX.))

1.2 RL78/G13 特有の消費電力低減機能

RL78/G13 には、消費電力を低減するための機能が搭載されています。その内容と設定方法について下記に説明します。

(1) 未使用周辺ハードウェアへのクロック供給停止

周辺イネーブル・レジスタ 0 (PER0) の設定によって、周辺ハードウェアへのクロック供給の可否を選択します。使用しないハードウェアへのクロック供給を停止させることで、低消費電力化とノイズ低減を図ります。

周辺イネーブル・レジスタの構成を図 1.4 に、周辺イネーブル・レジスタの機能概要を図 1.5 に示します。

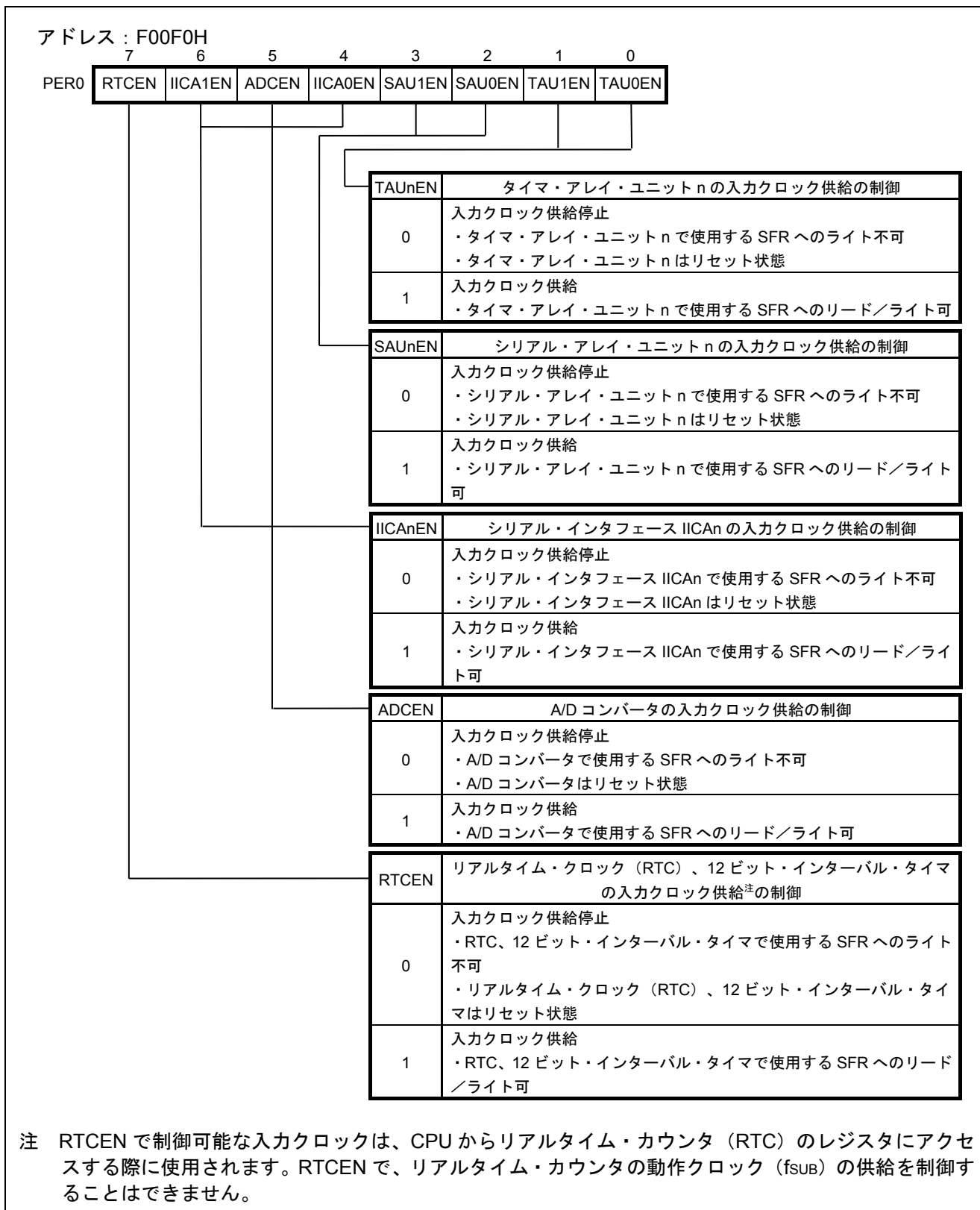


図 1.4 周辺イネーブル・レジスタ 0 (PER0) の構成

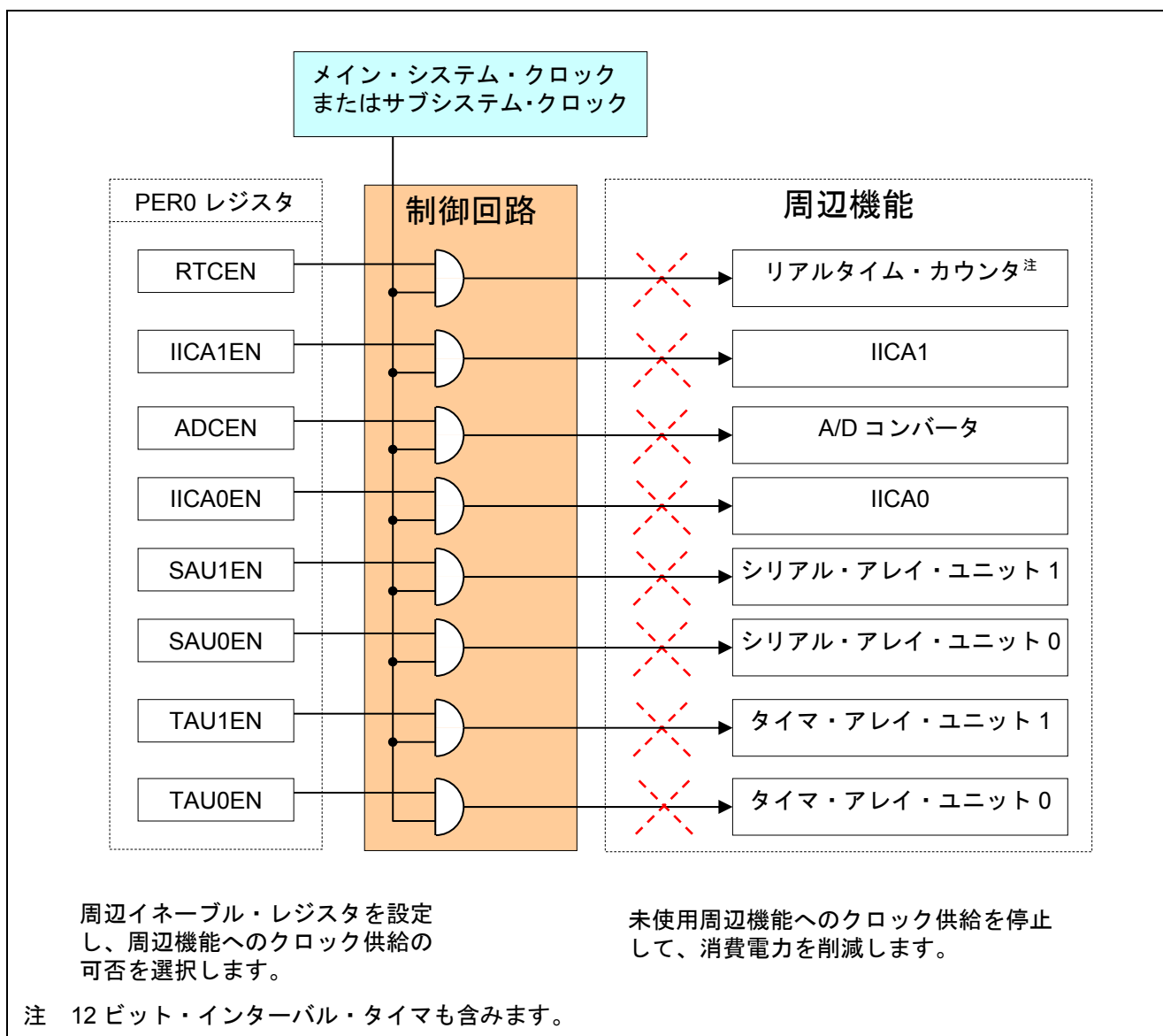


図 1.5 周辺イネーブル・レジスタの機能概要

(2) STOP モード時および CPU がサブシステム・クロックで動作中の HALT モード時の設定

動作スピード・モード制御レジスタ (OSMC) は、少しでも不要なクロック機能を停止させることにより、低消費電力化を実現するレジスタです。

RTCLPC=1 に設定すると、STOP モード時および CPU がサブシステム・クロックで動作中の HALT モード時に、リアルタイム・クロック、12 ビット・インターバル・タイマ以外の周辺ハードウェアへのクロック供給を停止するので、消費電力を低減することが可能です。STOP モード時およびサブ HALT モード時にリアルタイム・クロック、12 ビット・インターバル・タイマのみサブシステム・クロックで動作 (超低電力動作) させる場合は RTCLPC ビットを 1 に設定してください。また、この設定をする前に、周辺イネーブル・レジスタ 0 (PER0) のビット 7 (RTCEN) は 1 にしてください。

動作スピード・モード制御レジスタの構成を図 1.6 に示します。

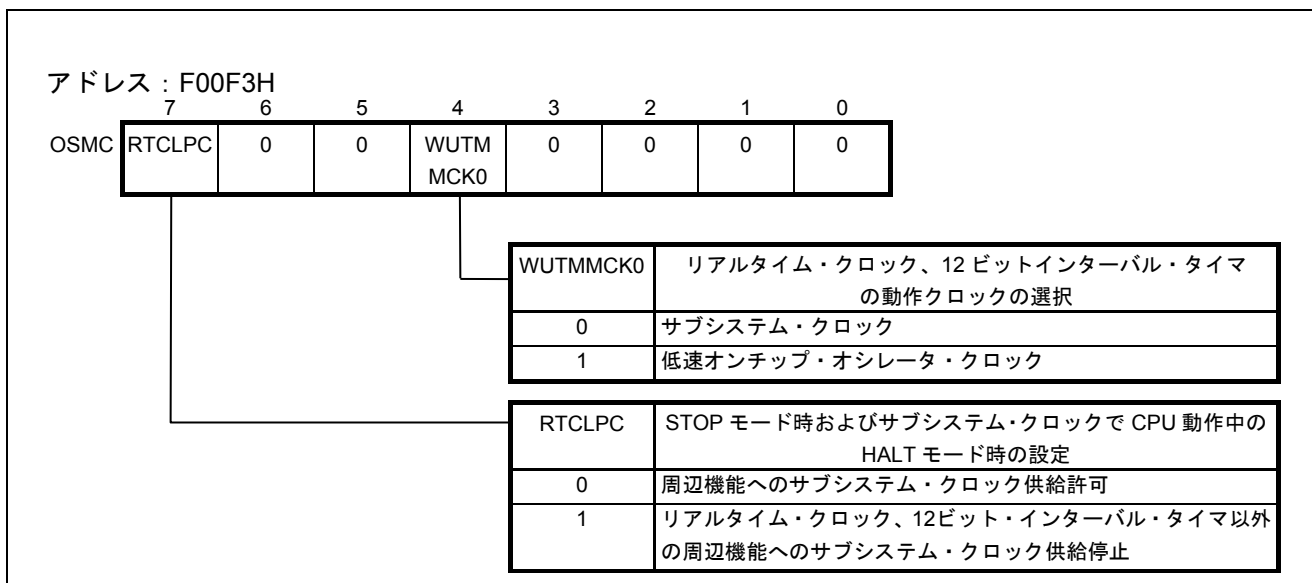


図 1.6 動作スピード・モード制御レジスタ (OSMC) の構成

(3) レギュレータの出力電圧の制御

RL78/G13 は、デバイス内部を定電圧動作させるための回路を内蔵しています。レギュレータ出力電圧は、通常は 2.1 V (TYP.)、低消費電力モードでは 1.8 V (TYP.) です。レギュレータの出力電圧条件を表 1.6 に示します。

表 1.6 レギュレータ出力電圧条件

モード	出力電圧	条件
低電圧メイン・モード	1.8 V	—
低速メイン・モード		
高速メイン・モード	1.8 V	STOPモード時
		サブシステム・クロック (f _{XT}) で CPU 動作中に、高速システム・クロック (f _{MX}) と高速オンチップ・オシレータ・クロック (f _{IH}) が共に停止
	サブシステム・クロック (f _{XT}) で CPU 動作設定時の HALT モード中で、高速システム・クロック (f _{MX}) と高速オンチップ・オシレータ・クロック (f _{IH}) が共に停止	
	2.1 V	上記以外 (オンチップ・デバッグ中を含む) ^注

注 オンチップ・デバッグ中に、サブシステム・クロック動作や STOP モードに移行する場合は、レギュレータ出力電圧は 2.1 V を継続します (1.8 V にはなりません)。

(4) フラッシュの動作モード設定

RL78/G13では、フラッシュの動作モードの選択が出来ます。オプション・バイト (000C2H) のビット7、6で電源電圧 (V_{DD}) と CPU 動作周波数に応じたフラッシュの動作モードを設定することで、消費電力を低減することができます。

オプション・バイト (000C2H) の構成を図 1.7 に示します。

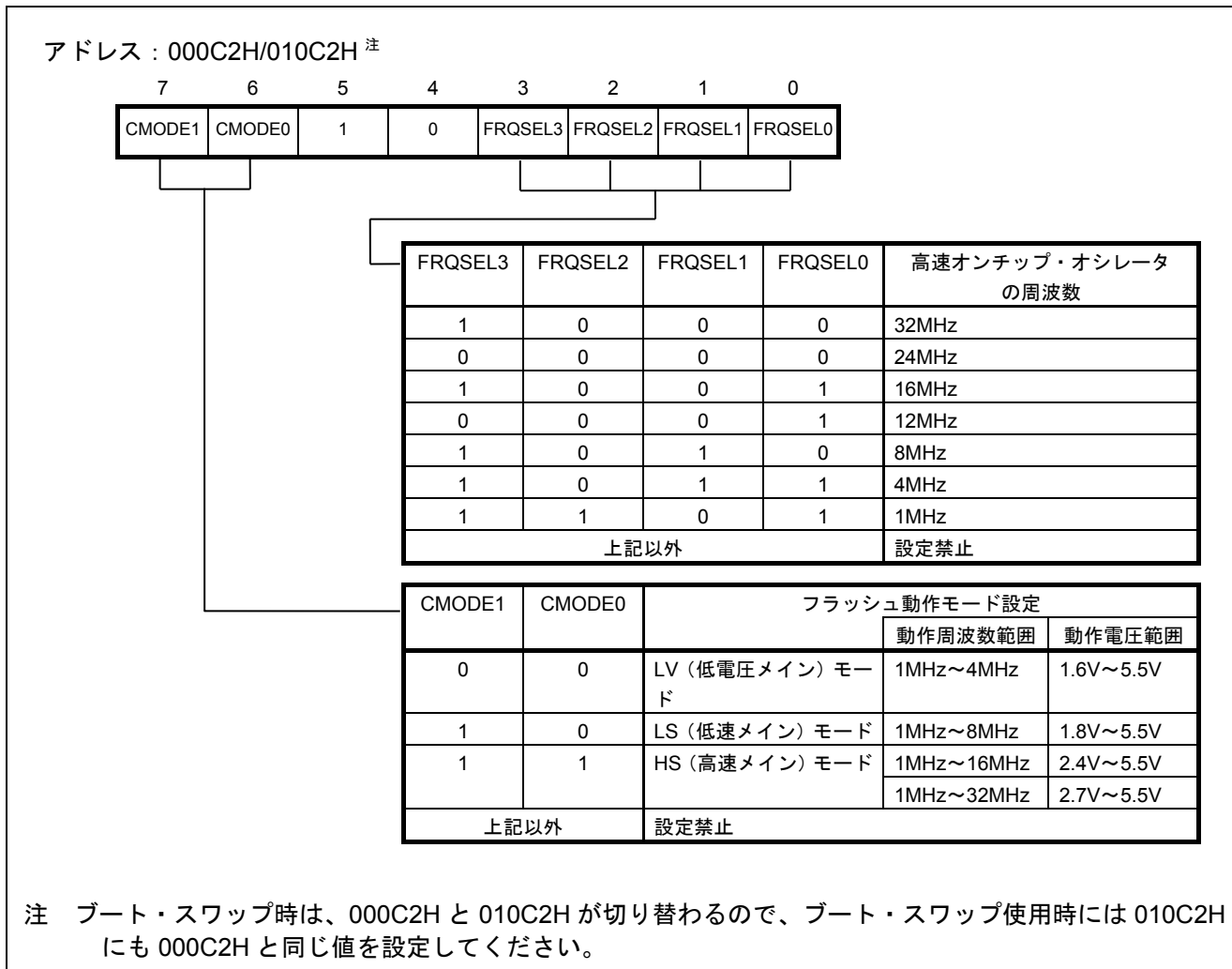


図 1.7 ユーザ・オプション・バイトの構成 (000C2H/010C2H)

(5) サブシステム・クロック超低消費発振モード

RL78/G13では、従来品よりも消費電力の低いサブシステム・クロック発振回路を搭載しています。さらに、クロック動作モード制御レジスタ（CMC）でXT1発振回路の発振モードを『超低消費発振モード』に設定することで、消費電力を低減することができます。

クロック動作モード制御レジスタの構成を図1.8に示します。

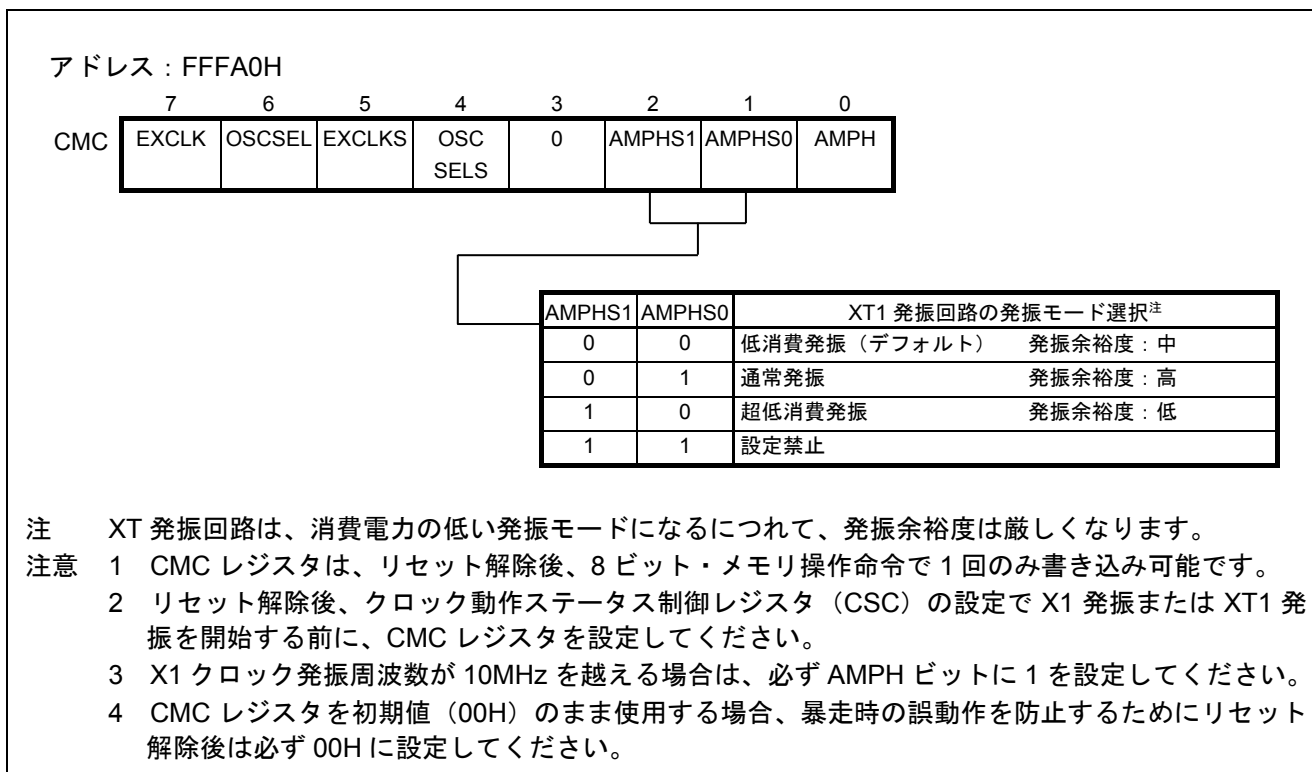


図 1.8 クロック動作モード制御レジスタ（CMC）の構成

RL78/G13 特有の消費電力低減機能一覧を表 1.7 に示します。

表 1.7 RL78/G13 特有の消費電力低減機能一覧

消費電力低減方法	設定するレジスタ
未使用周辺ハードウェアへのクロック供給停止	周辺ハードウェアイネーブル・レジスタ（PER0）
STOP モード時およびサブシステム・クロックで CPU 動作中の HALT モード時の設定	動作スピード・モード制御レジスタ（OSMC）
レギュレータ出力電圧の低減	—
フラッシュの動作モード設定	オプション・バイト（000C2H/010C2H）
サブシステム・クロック超低消費発振モード	クロック動作モード制御レジスタ（CMC）

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G13 (R5F100LEA)
動作周波数	<ul style="list-style-type: none"> ● 高速オンチップ・オシレータ・クロック : 1MHz ● サブシステム・クロック : 32.768kHz ● CPU/周辺ハードウェア・クロック : 1MHz/32.768kHz^注
動作電圧	5.0V (2.9V~5.5V で動作可能) LVD 動作 (V _{LVD}) : リセット・モード 2.81V (2.76V~2.87V)
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ V3.01.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.01.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V4.0.2.008
C コンパイラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.01.00

注 アプリケーションの動作モードによって、CPU/周辺ハードウェア・クロックの設定を切り替えています。

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G13 初期設定 (R01AN2575J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

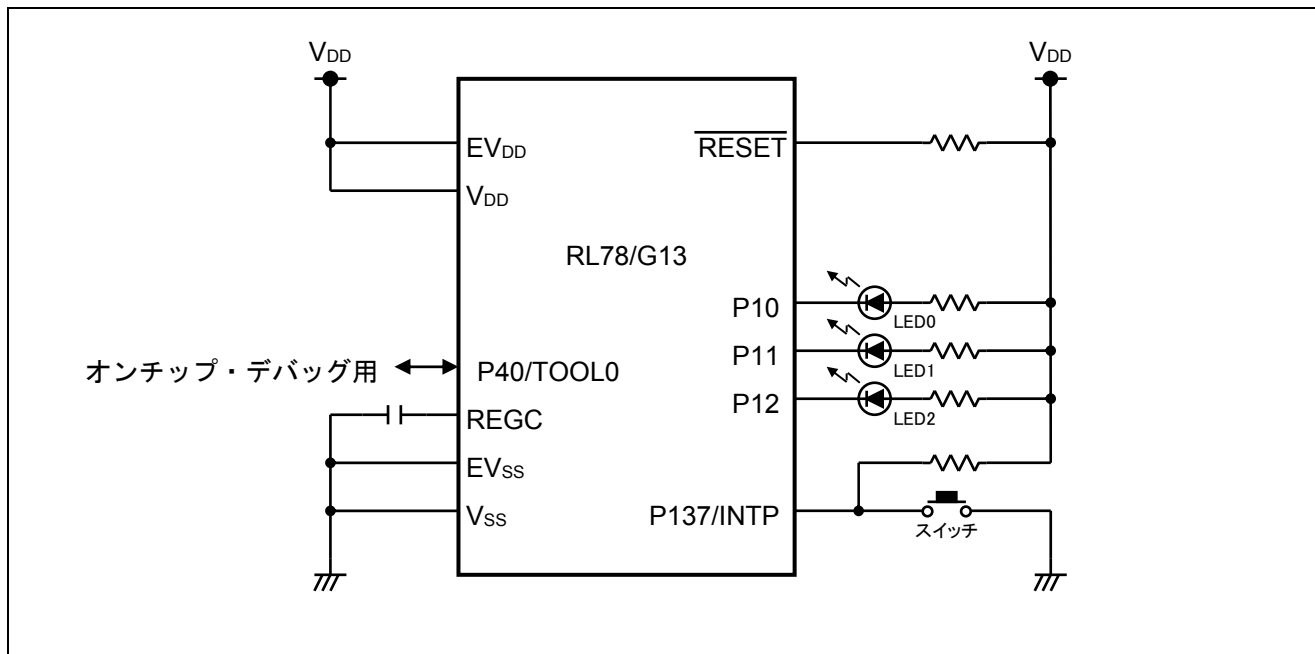


図 4.1 ハードウェア構成

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい）。

- 2 EVSS で始まる名前の端子がある場合には VSS に、EVDD で始まる名前の端子がある場合には VDD にそれぞれ接続してください。
- 3 VDD は LVD にて設定したリセット解除電圧（V_{LVD}）以上にしてください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P10	出力	LED0 点灯制御ポート
P11	出力	LED1 点灯制御ポート
P12	出力	LED2 点灯制御ポート
P137/INTP0	入力	スイッチ入力ポート

5. ソフトウェア説明

5.1 動作概要

本アプリケーションノートでは、スイッチ入力で5つの動作モードを切り替えます。5つの各動作モードでは、以下の①から⑤の動作を行います。各動作モードはスイッチ入力をするごとに①→②→③→④→⑤→①→・・・の順に切り替わります。

- ①OCO-RUN モード : 高速オンチップ・オシレータ動作、通常動作モード
- ②OCO-HALT モード : 高速オンチップ・オシレータ動作、HALT モード
- ③OCO-STOP モード : 高速オンチップ・オシレータ動作、STOP モード
- ④XT1-RUN モード : サブシステム・クロック動作、通常動作モード
- ⑤XT1-HALT モード : サブシステム・クロック動作、HALT モード (サブ HALT モード)

(1) クロック発生回路の初期設定を行います。

<設定条件>

- フラッシュの動作モードを LS (低速メイン) モードに設定します。^注
- 高速オンチップ・オシレータの周波数を 1MHz に設定します。^注
- メイン・システム・クロック (f_{MAIN}) に高速オンチップ・オシレータ・クロック (f_{IH}) を選択します。
- サブシステム・クロック端子の動作モードを XT1 発振モードに設定し、XT1/P123 端子および XT2/EXCLKS/P124 端子に水晶振動子を接続します。
- XT1 発振回路の発振モードを超低消費発振に設定します。
- CPU/周辺ハードウェア・クロック (f_{CLK}) にメイン・システム・クロック (f_{MAIN}) を選択します。

注 フラッシュの動作モード、および高速オンチップ・オシレータの周波数は、ユーザ・オプション・バイト (000C2H/010C2H) で設定しています。

(2) 入出力ポートを設定します。

- ・ LED 点灯制御 (LED0-LED2) : P10-P12 を出力ポートに設定
- ・ スイッチ入力 : P137/INTP0 端子を INTP0 立ち下がりエッジ検出割り込みに設定 (外部プルアップ使用)

(3) 動作モードを LED に表示します。

(4) 各動作モードの動作を行い、スイッチ入力を待ちます。

- ・ OCO-RUN モードでは、CPU/周辺ハードウェア・クロック (f_{CLK}) にメイン・システム・クロック (f_{MAIN}) を選択し、XT1 発振回路を停止します。その後、スイッチ入力を待ちます。
- ・ OCO-HALT モードでは、HALT モードに移行し、スイッチ入力を待ちます。
- ・ OCO-STOP モードでは、STOP モードに移行し、スイッチ入力を待ちます。
- ・ XT1-RUN では、CPU/周辺ハードウェア・クロック (f_{CLK}) にサブシステム・クロック (f_{SUB}) を選択し、高速オンチップ・オシレータ・クロックの動作を停止します。その後、スイッチ入力を待ちます。
- ・ XT1-HALT モードでは、HALT モードに移行し、スイッチ入力を待ちます。

(5) スイッチ入力を確認し、動作モードを切り替えます。

- ・ P137/INTP0 の立ち下がりエッジを検出して、各動作モードを切り替えます。CPU/周辺ハードウェア・クロック (f_{CLK}) の周波数に合わせて、約 10 ms のループ回数を設定します。
- ・ 設定したループ回数分ループして、約 10 ms のチャタリング検出を行い、スイッチ入力と判定した場合は動作モードを切り替えます。

注意 デバイス使用上の注意事項については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定を示します。

表 5.1 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	11101111B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 2.81V (2.76V~2.87V)
000C2H/010C2H	10101101B	LS モード、高速オンチップ・オシレータ: 1MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

5.3 定数一覧

表 5.2 にサンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数

定数名	設定値	内容
MODE_OCO_RUN	0	動作モード (OCO-RUN モード)
MODE_OCO_HALT	1	動作モード (OCO-HALT モード)
MODE_OCO_STOP	2	動作モード (OCO-STOP モード)
MODE_SUB_RUN	3	動作モード (XT1-RUN モード)
MODE_SUB_HALT	4	動作モード (XT1-HALT モード)
MODE_MAX	5	動作モード最大値
HIOCLK	0	高速オンチップ・オシレータ・クロック
SUBXT1CLK	3	XT1 発振クロック
MD_OK	0x00U	正常終了
MD_ARGERROR	0x81U	エラー終了 (引数異常)
P_LED	P1	LED 点灯制御ポート
g_led_pattern[0]	0b00000110	OCO-RUN モードでの LED0-2 の表示パターン
g_led_pattern[1]	0b00000100	OCO-HALT モードでの LED0-2 の表示パターン
g_led_pattern[2]	0b00000010	OCO-STOP モードでの LED0-2 の表示パターン
g_led_pattern[3]	0b00000111	XT1-RUN モードでの LED0-2 の表示パターン
g_led_pattern[4]	0b00000101	XT1-HALT モードでの LED0-2 の表示パターン

5.4 変数一覧

表 5.3 にグローバル変数を示します。

表 5.3 グローバル変数

Type	Variable Name	Contents	Function Used
unit8_t	g_operate_mode	動作モード	main()

5.5 関数一覧

表 5.4 に関数を示します。

表 5.4 関数

関数名	概要
R_INTC0_Start	INTP0 割り込み許可処理
r_cgc_set_fclk	CPU/周辺ハードウェア・クロック切り替え処理

5.6 関数仕様

サンプルコードの関数仕様を示します。

[関数名] R_INTC0_Start

概要	INTP0 割り込み許可処理
ヘッダ	r_cg_intc.h
宣言	void R_INTC0_Start(void)
説明	INTP0 割り込みを許可し、スイッチ入力の取り込みを開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] r_cg_set_fclk

概要	CPU/周辺ハードウェア・クロック切り替え処理
ヘッダ	r_cg_cgic.h
宣言	MD_STATUS r_cg_set_fclk(enum clock_mode_t mode)
説明	CPU/周辺ハードウェア・クロック (f _{CLK}) を引数で指定されたクロックに切り替えます。切り替えるクロックには、高速オンチップ・オシレータ・クロック、または XT1 クロックが指定でき、その他のクロックを指定するとクロックの切り替えはせずに引数エラーを返します。クロックを切り替える前に引数で指定されたクロックの発振設定を行います。また、クロック切り替え後、使用しないクロックを停止させます。
引数	enum clock_mode_t mode : [CPU/周辺ハードウェア・クロック (f _{CLK}) に設定するクロックの指定]
リターン値	[MD_OK]の場合 : 正常終了 [MD_ARGERROR]の場合 : エラー終了 (引数異常)
備考	なし

5.7 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

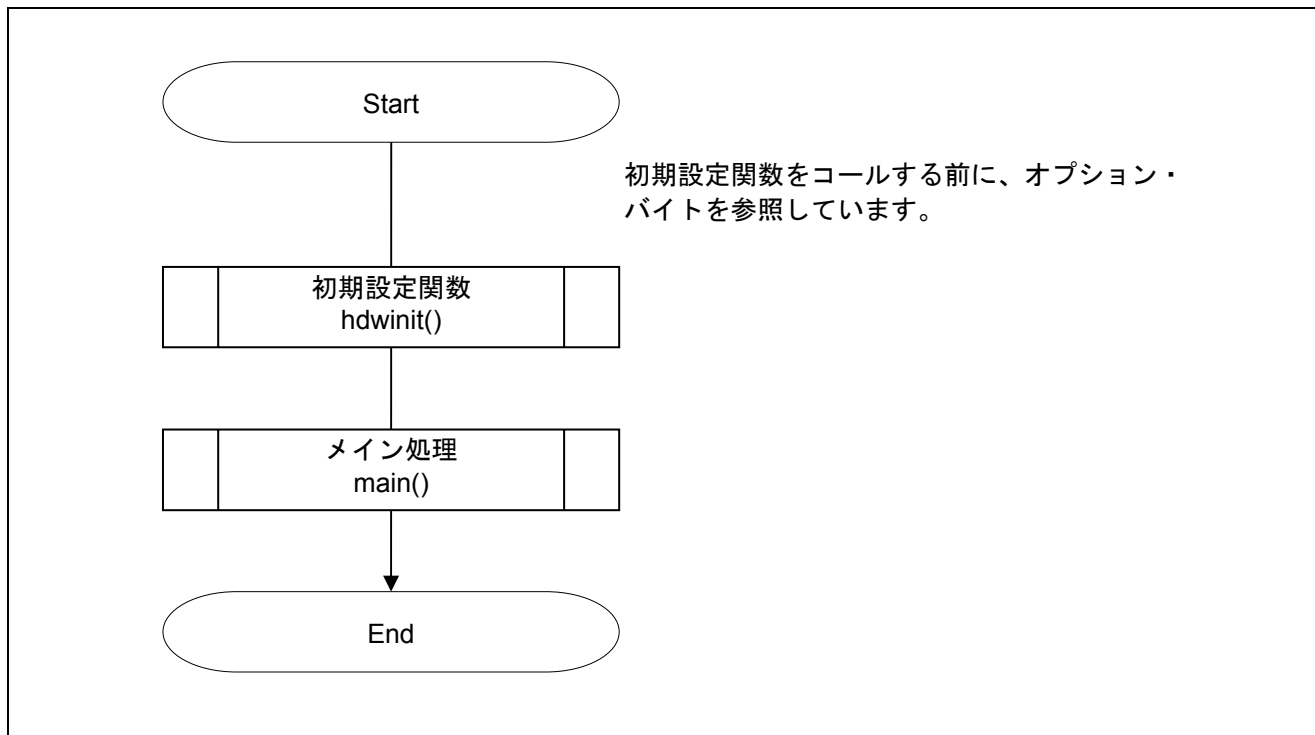


図 5.1 全体フロー

注 初期設定関数の前後でスタートアップ・ルーティンが実行されます。

注意 000C2H/010C2H 以外のオプション・バイトの設定については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート “フローチャート” を参照して下さい。

高速オンチップ・オシレータ、フラッシュの動作モードの設定

・オプション・バイト (000C2H / 010C2H)

フラッシュ動作モード設定

高速オンチップ・オシレータの周波数設定

アドレス : 000C2H / 010C2H^注

7	6	5	4	3	2	1	0
CMODE1	CMODE0	1	0	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0
1	0	1	0	1	1	0	1

ビット 7 - 6

CMODE1	CMODE0	フラッシュの動作モード設定		
			動作周波数範囲	動作電圧範囲
0	0	LV (低電圧メイン) モード	1MHz~4MHz	1.6V~5.5V
1	0	LS (低速メイン) モード	1MHz~8MHz	1.8V~5.5V
1	1	HS (高速メイン) モード	1MHz~16MHz	2.4V~5.5V
			1MHz~32MHz	2.7V~5.5V
上記以外		設定禁止		

ビット 3 - 0

FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0	高速オンチップ・オシレータの周波数
1	0	0	0	32MHz
0	0	0	0	24MHz
1	0	0	1	16MHz
0	0	0	1	12MHz
1	0	1	0	8MHz
1	0	1	1	4MHz
1	1	0	1	1MHz
上記以外				設定禁止

注 ブート・スワップ時は、000C2H と 010C2H が切り替わるので、010C2H にも 000C2H と同じ値を設定してください。

5.7.1 初期設定関数

図 5.2 に初期設定関数のフローチャートを示します。

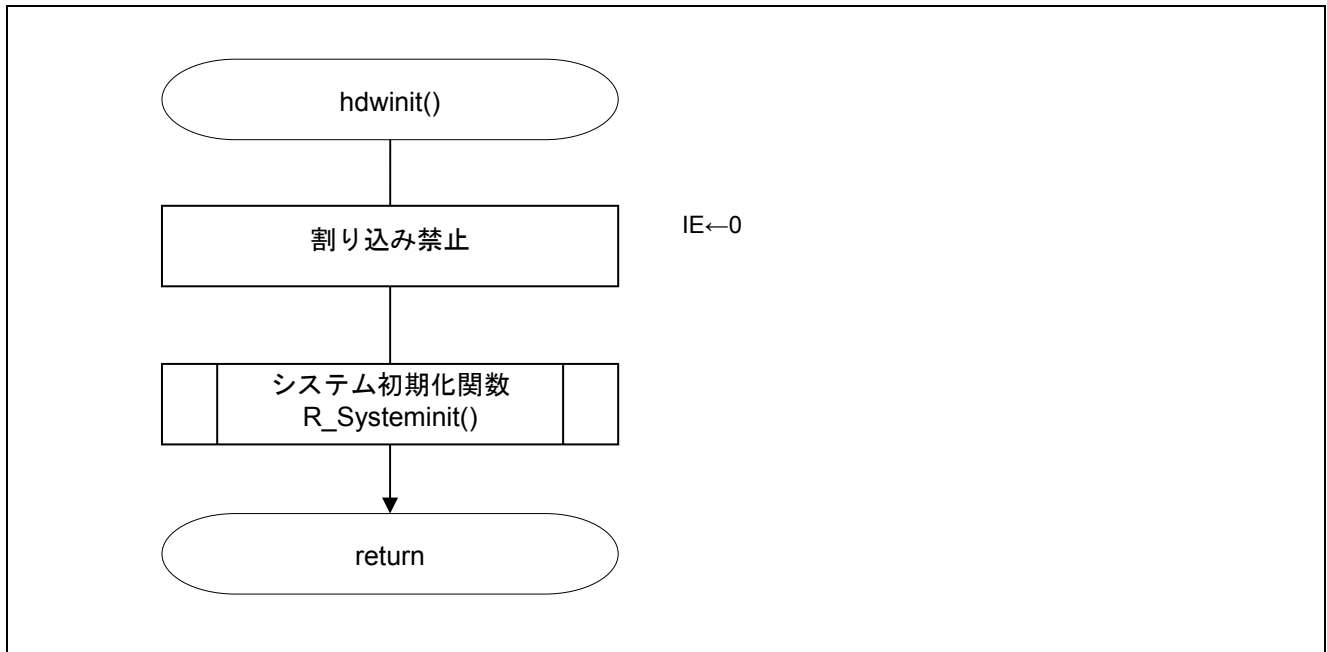


図 5.2 初期設定関数

5.7.2 システム初期化関数

図 5.3 にシステム初期化関数のフローチャートを示します。

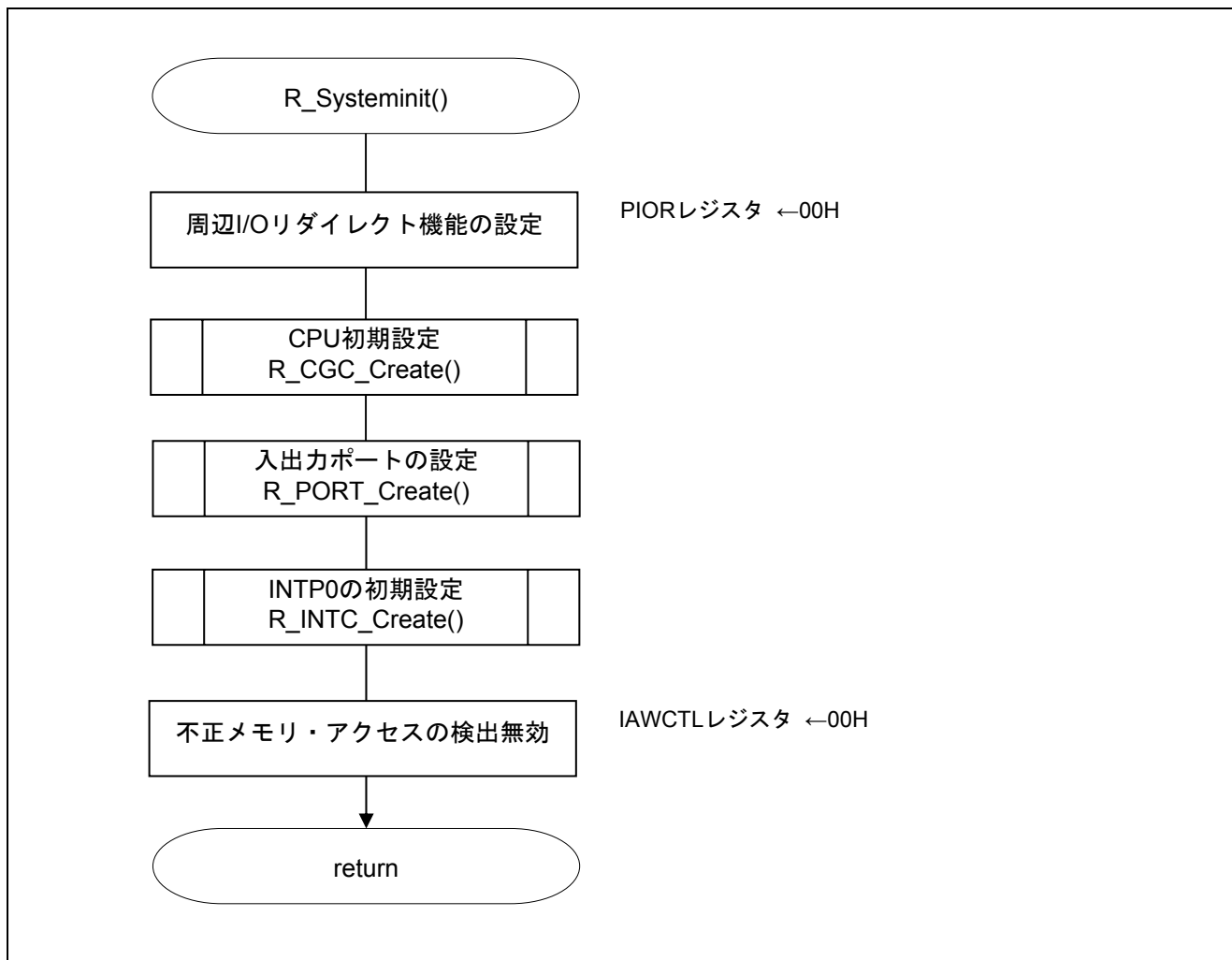


図 5.3 システム初期化関数

5.7.3 入出力ポートの設定

図 5.4 に入出力ポートの設定のフローチャートを示します。

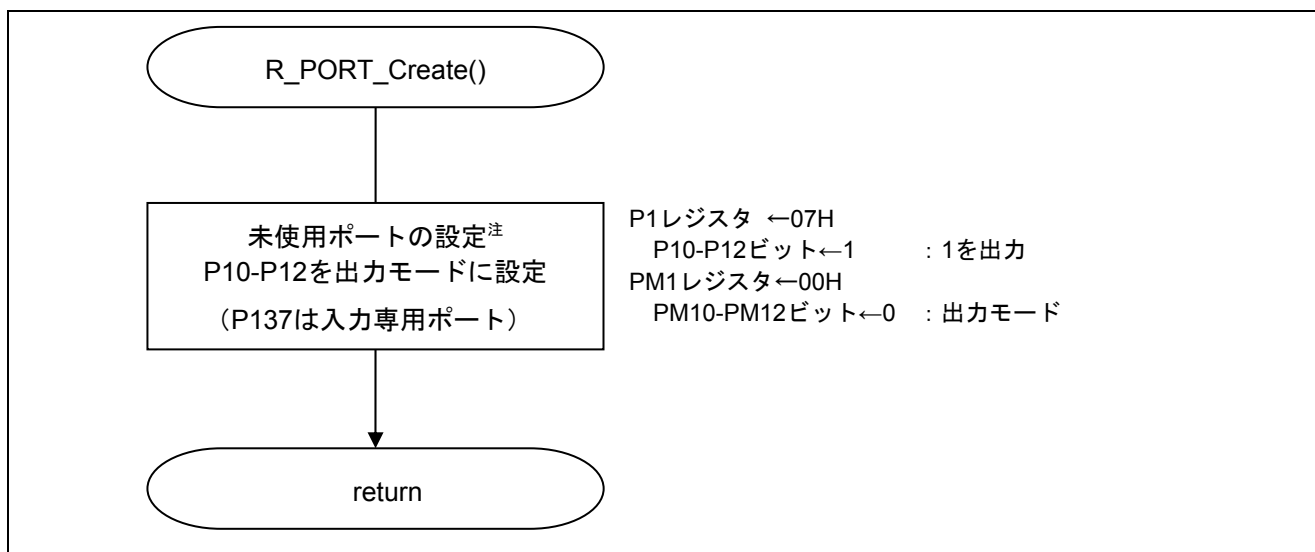


図 5.4 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい。

LED0-LED2 の端子設定

- ・ポート・レジスタ 1 (P1)
 - ・ポート・モード・レジスタ 1 (PM1)
- LED0-LED2 用の各ポートの入出力モードと出力レベルの選択

略号 : P1

7	6	5	4	3	2	1	0
P17	P16	P15	P14	P13	P12	P11	P10
x	x	x	x	x	1	1	1

ビット 2

P12	P12 端子の出力データの制御 (出力モード時)
0	0 を出力
1	1 を出力

ビット 1

P11	P11 端子の出力データの制御 (出力モード時)
0	0 を出力
1	1 を出力

ビット 0

P10	P10 端子の出力データの制御 (出力モード時)
0	0 を出力
1	1 を出力

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : PM1

7	6	5	4	3	2	1	0
PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10
x	x	x	x	x	0	0	0

ビット 2

PM12	P12 の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

ビット 1

PM11	P11 の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

ビット 0

PM10	P10 の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.4 CPUクロックの設定

図 5.5 に CPU クロックの設定のフローチャートを示します。

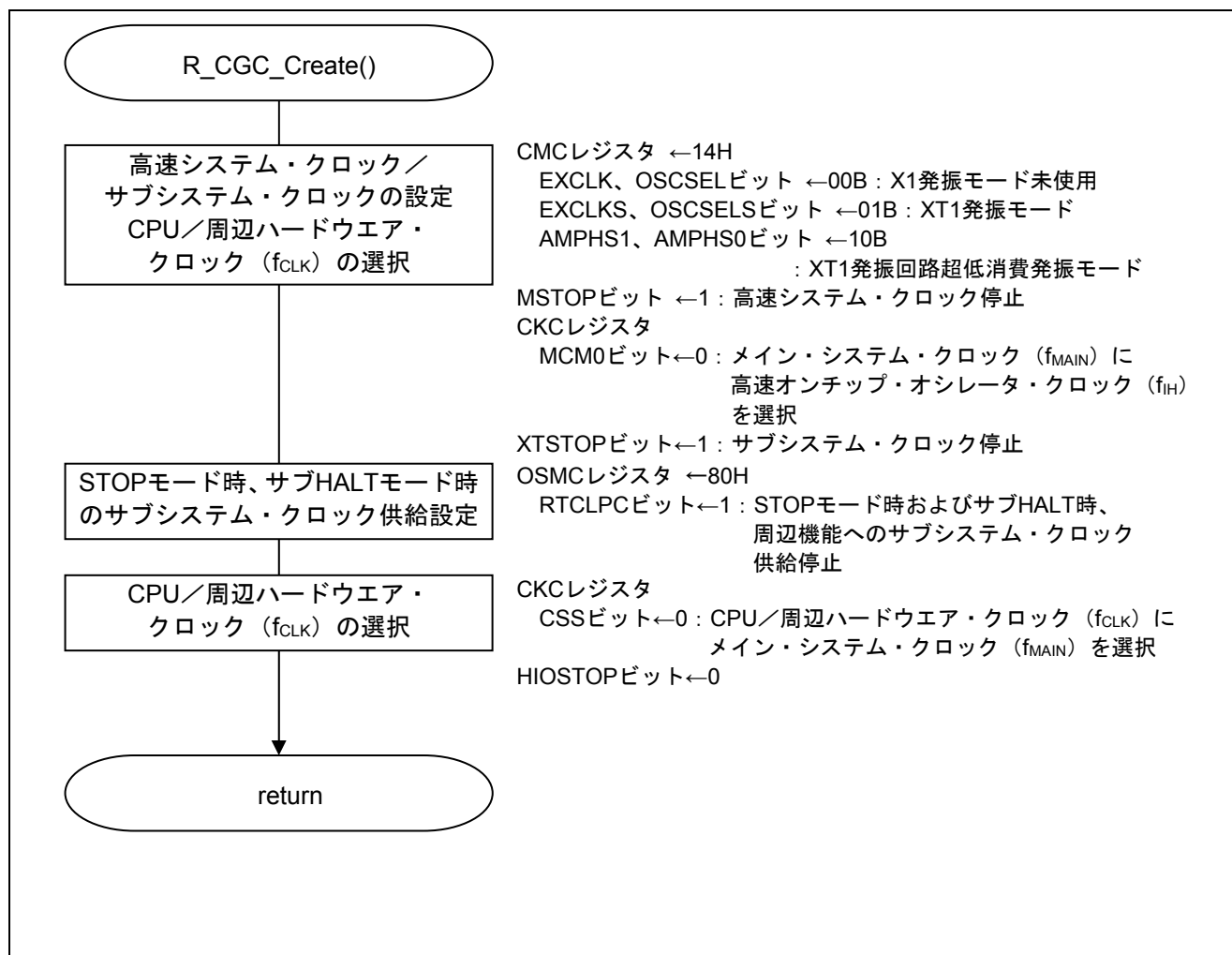


図 5.5 CPUクロックの設定

クロック動作モードの設定

- ・クロック動作モード制御レジスタ (CMC)
 - 高速システム・クロック端子の動作モード : 入力ポート・モード
 - サブシステム・クロック端子の動作モード : XT1 発振モード
 - XT1 発振回路の発振モード : 超低消費発振

略号 : CMC

7	6	5	4	3	2	1	0
EXCLK	OSCSEL	EXCLKS	OSCELS	0	AMPHS1	AMPHS0	AMPH
0	0	0	1	0	1	0	0

ビット7-6

EXCLK	OSCSEL	高速システム・クロック端子の動作モード	X1/P121 端子	X2/EXCLK/P122 端子
0	0	入力ポート・モード	入力ポート	
0	1	X1 発振モード	水晶/セラミック発振子接続	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

ビット5-4

EXCLKS	OSCELS	サブシステム・クロック端子の動作モード	XT1/P123 端子	XT2/EXCLKS/P124 端子
0	0	入力ポート・モード	入力ポート	
0	1	XT1 発振モード	水晶発振子接続	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

ビット2-1

AMPHS1	AMPHS0	XT1 発振回路の発振モード選択 ^注	
0	0	低消費発振(デフォルト)	発振余裕度 : 中
0	1	通常発振	発振余裕度 : 高
1	0	超低消費発振	発振余裕度 : 低
1	1	設定禁止	

注 XT 発振回路は、消費電力の低い発振モードになるにつれて、発振余裕度は厳しくなります。

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

各クロックの動作制御

- ・クロック動作ステータス制御レジスタ (CSC)
 - 高速システム・クロックの動作制御 : 停止
 - サブシステム・クロックの動作制御 : 停止
 - 高速オンチップ・オシレータ・クロックの動作制御 : 動作

略号 : CSC

7	6	5	4	3	2	1	0
MSTOP	XTSTOP	0	0	0	0	0	HIOSTOP
1	1	0	0	0	0	0	0

ビット7

MSTOP	高速システム・クロックの動作制御		
	X1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	X1 発振回路動作	EXCLK 端子からの外部クロック有効	入力ポート
1	X1 発振回路停止	EXCLK 端子からの外部クロック無効	

ビット6

XTSTOP	サブシステム・クロックの動作制御		
	XT1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	XT1 発振回路動作	EXCLKS 端子からの外部クロック有効	入力ポート
1	XT1 発振回路停止	EXCLKS 端子からの外部クロック無効	

ビット0

HIOSTOP	高速オンチップ・オシレータ・クロックの動作制御
0	高速オンチップ・オシレータ動作
1	高速オンチップ・オシレータ停止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

動作スピード・モードの制御

・動作スピード・モード制御レジスタ (OSMC)

STOP モード時およびサブシステム・クロックで CPU 動作中の HALT モード時の設定

： 周辺機能へのサブシステム・クロック供給禁止

リアルタイム・クロック、12 ビット・インターバル・タイマの動作クロックの選択

： サブシステム・クロック

略号 : OSMC

	7	6	5	4	3	2	1	0
RTCLPC	0	0	WUTMMC K0	0	0	0	0	0
1	0	0	0	0	0	0	0	0

ビット 7

RTCLPC	STOP モード時およびサブシステム・クロックで CPU 動作中の HALT モード時の設定
0	周辺機能へのサブシステム・クロックの供給許可
1	リアルタイム・クロック、12 ビット・インターバル・タイマ以外の周辺機能へのサブシステム・クロック供給停止

ビット 4

WUTMMCK0	リアルタイム・クロック、12 ビット・インターバル・タイマの動作クロックの選択
0	サブシステム・クロック
1	低速オンチップ・オシレータ・クロック

注意 OSMC レジスタは、STOP モード時およびサブシステム・クロックで CPU 動作中の HALT モード時の動作電流を低減し、低消費電力化することを目的としたレジスタです。レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

CPU/周辺ハードウェア・クロック (f_{CLK}) の設定

- ・システム・クロック制御レジスタ (CKC)

f_{CLK}の初期設定 : 高速オンチップ・オシレータ・クロック (f_{IH})

略号 : CKC

7	6	5	4	3	2	1	0
CLS	CSS	MCS	MCM0	0	0	0	0
0	0	0	0	0	0	0	0

ビット 6

CSS	CPU/周辺ハードウェア・クロック (f _{CLK}) の選択
0	メイン・システム・クロック (f _{MAIN})
1	サブシステム・クロック (f _{SUB})

ビット 4

MCM0	メイン・システム・クロック (f _{MAIN}) の動作制御
0	メイン・システム・クロック (f _{MAIN}) に高速オンチップ・オシレータ・クロック (f _{IH}) を選択
1	メイン・システム・クロック (f _{MAIN}) に高速システム・クロック (f _{MX}) を選択

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.5 INTP0 の初期設定

図 5.6 に INTP0 の初期設定のフローチャートを示します。

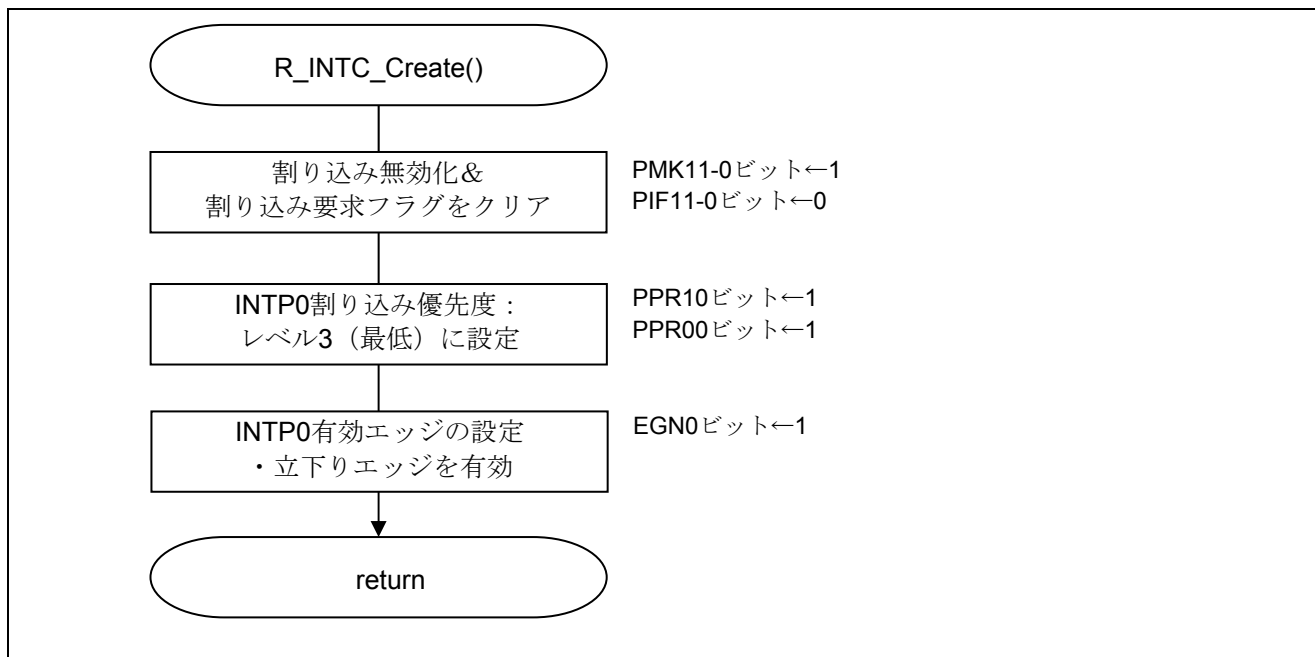


図 5.6 INTP0 の初期設定

INTP0 端子のエッジ検出を設定

- ・外部割り込み立ち上がりエッジ許可レジスタ (EGP0)
 - ・外部割り込み立ち下がりエッジ許可レジスタ (EGN0)
- INTP0 の有効エッジ : 立下りエッジ

略号 : EGP0

7	6	5	4	3	2	1	0
EGP7	EGP6	EGP5	EGP4	EGP3	EGP2	EGP1	EGP0
x	x	x	x	x	x	x	0

略号 : EGN0

7	6	5	4	3	2	1	0
EGN7	EGN6	EGN5	EGN4	EGN3	EGN2	EGN1	EGN0
x	x	x	x	x	x	x	1

ビット 0

EGP0	EGN0	INTP0 端子の有効エッジの選択
0	0	エッジ検出禁止
0	1	立ち下がりエッジ
1	0	立ち上がりエッジ
1	1	立ち上がり、立ち下がりの両エッジ

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.6 メイン処理

図 5.7、図 5.8、図 5.9 にメイン処理のフローチャートを示します。

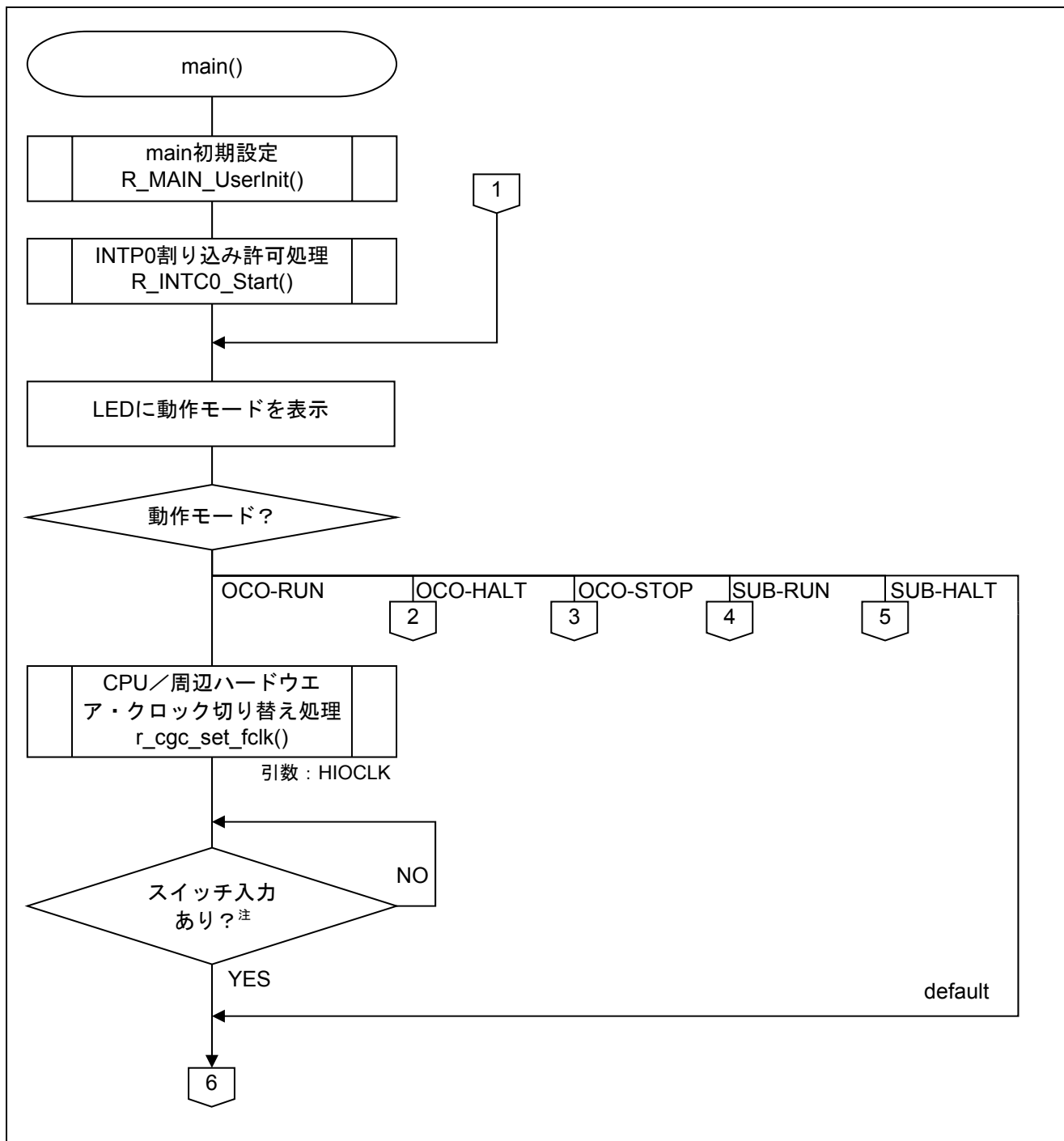


図 5.7 メイン処理 (1/3)

注 スイッチ入力は INTP0 割り込みの割り込み要求フラグ (PIF0) で確認しています。

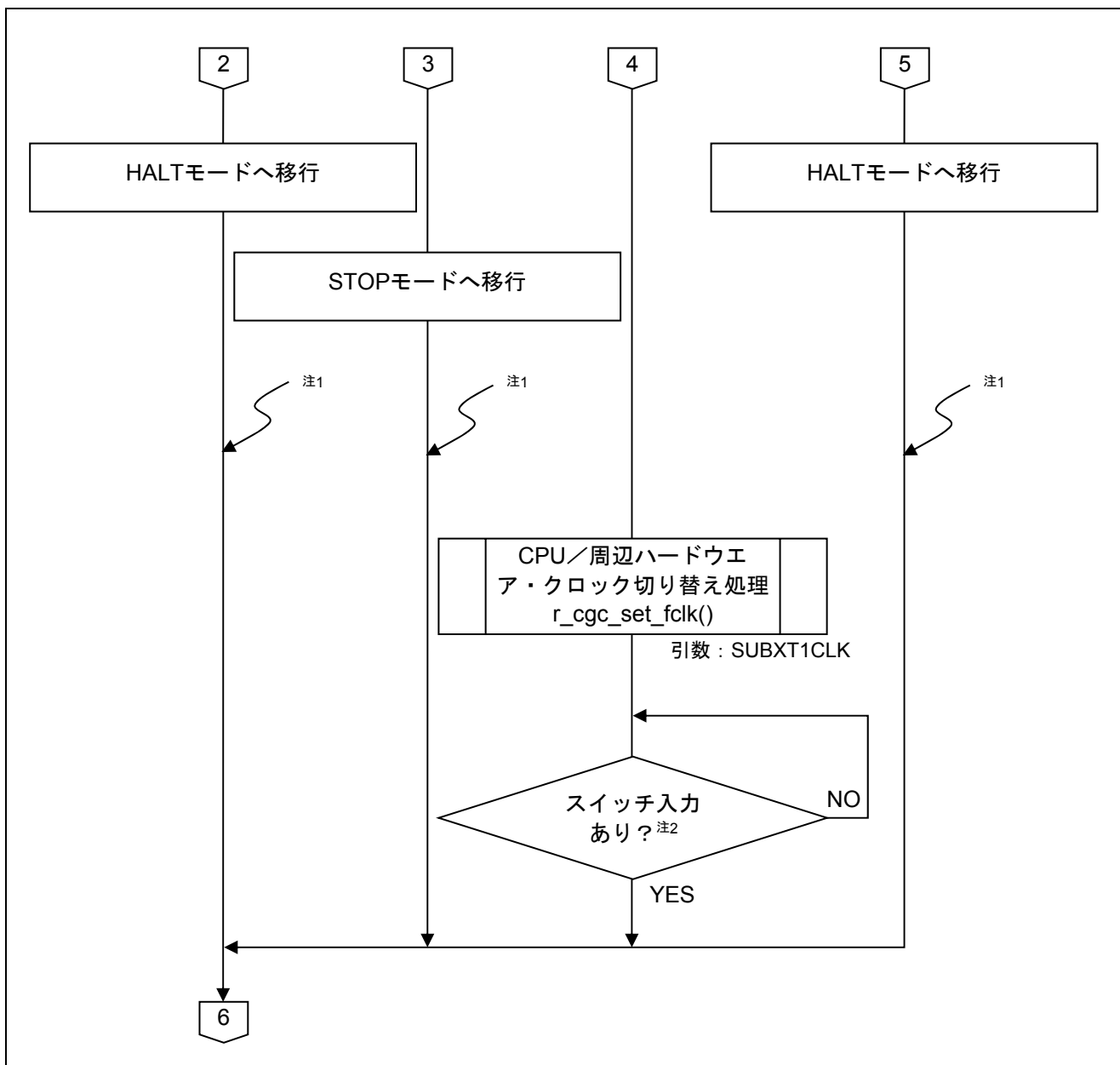


図 5.8 メイン処理 (2/3)

注1 HALT モード、STOP モードは、スイッチ入力 (INTP0 割り込み発生) により解除されます。

注2 スイッチ入力は INTP0 割り込み要求フラグ (PIF0) で確認しています。

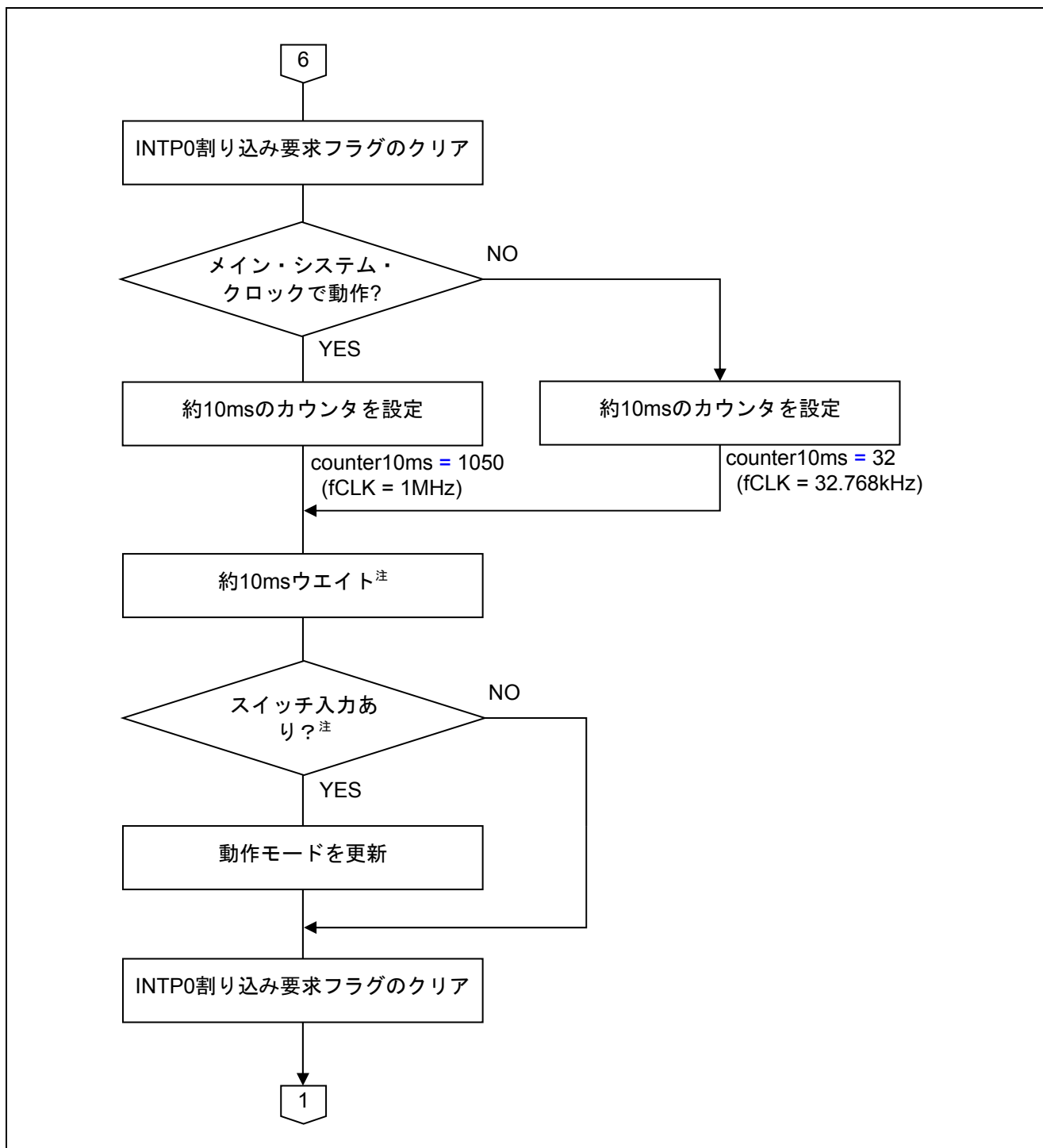


図 5.9 メイン処理 (3/3)

注 チャタリング対策のため、INTPO 割り込み発生後、約 10ms 待って再度スイッチ入力を確認します。このときのスイッチ入力は P137 端子の入力レベルで確認しています。

5.7.7 メイン初期設定

図 5.10 にメイン初期設定のフローチャートを示します。

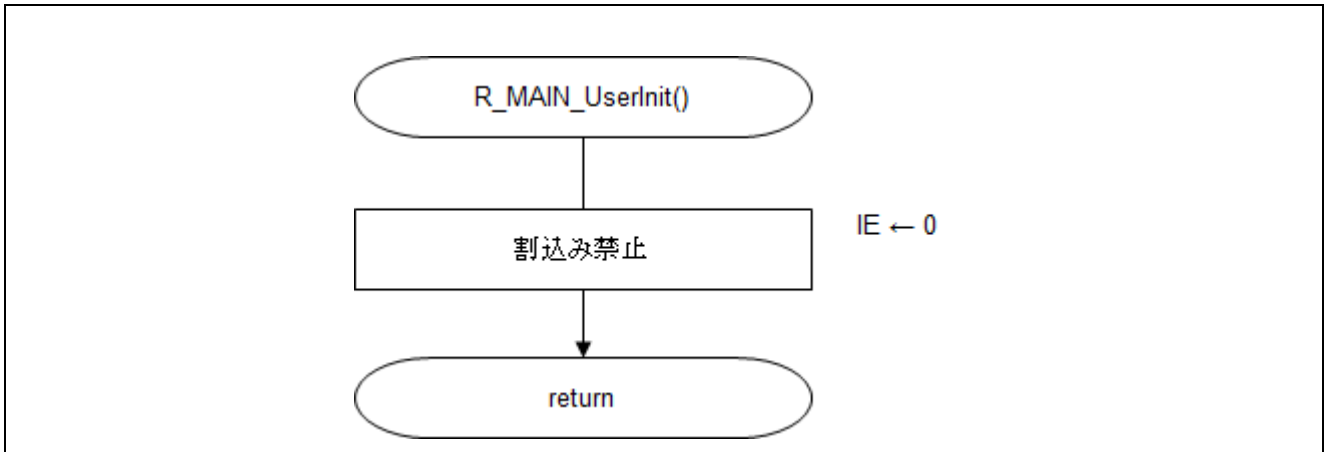


図 5.10 メイン初期設定

5.7.8 INTP0 の割り込み許可処理

図 5.11 に INTP0 の割り込み許可処理のフローチャートを示します。

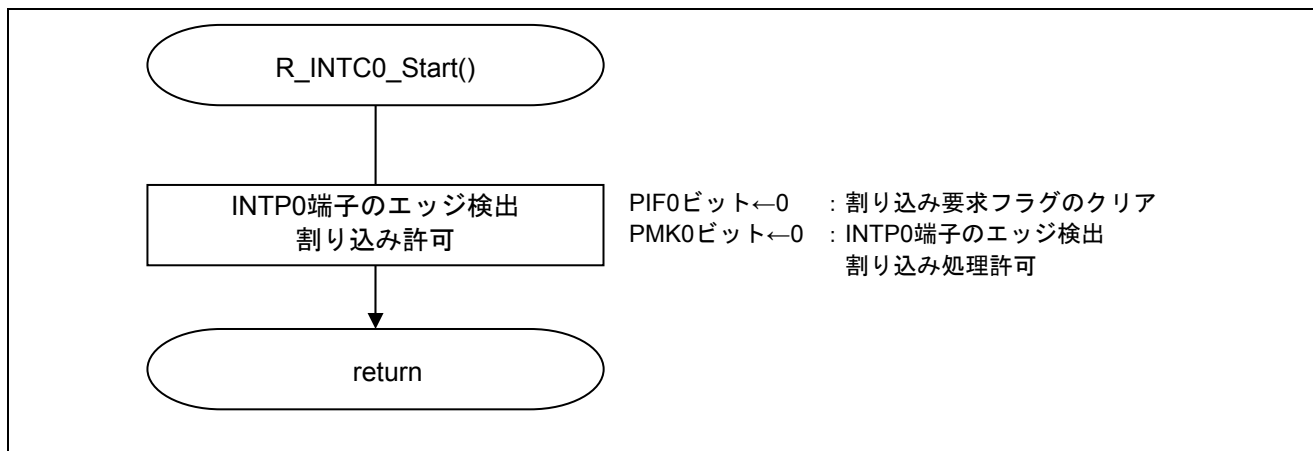


図 5.11 INTP0 の割り込み許可処理

INTP0 割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF0L)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK0L)
割り込みマスクのクリア

略号 : IF0L

7	6	5	4	3	2	1	0
PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIIIF	WDTIIF
x	x	x	x	x	0	x	x

ビット 2

PIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK0L

7	6	5	4	3	2	1	0
PMK5	PMK4	PMK3	PMK2	PMK1	PMK0	LVIMK	WDTIMK
x	x	x	x	x	0	x	x

ビット 2

PMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.9 CPU/周辺ハードウェア・クロック切り替え処理

図 5.12、図 5.13 に CPU/周辺ハードウェア・クロック切り替え処理のフローチャートを示します。

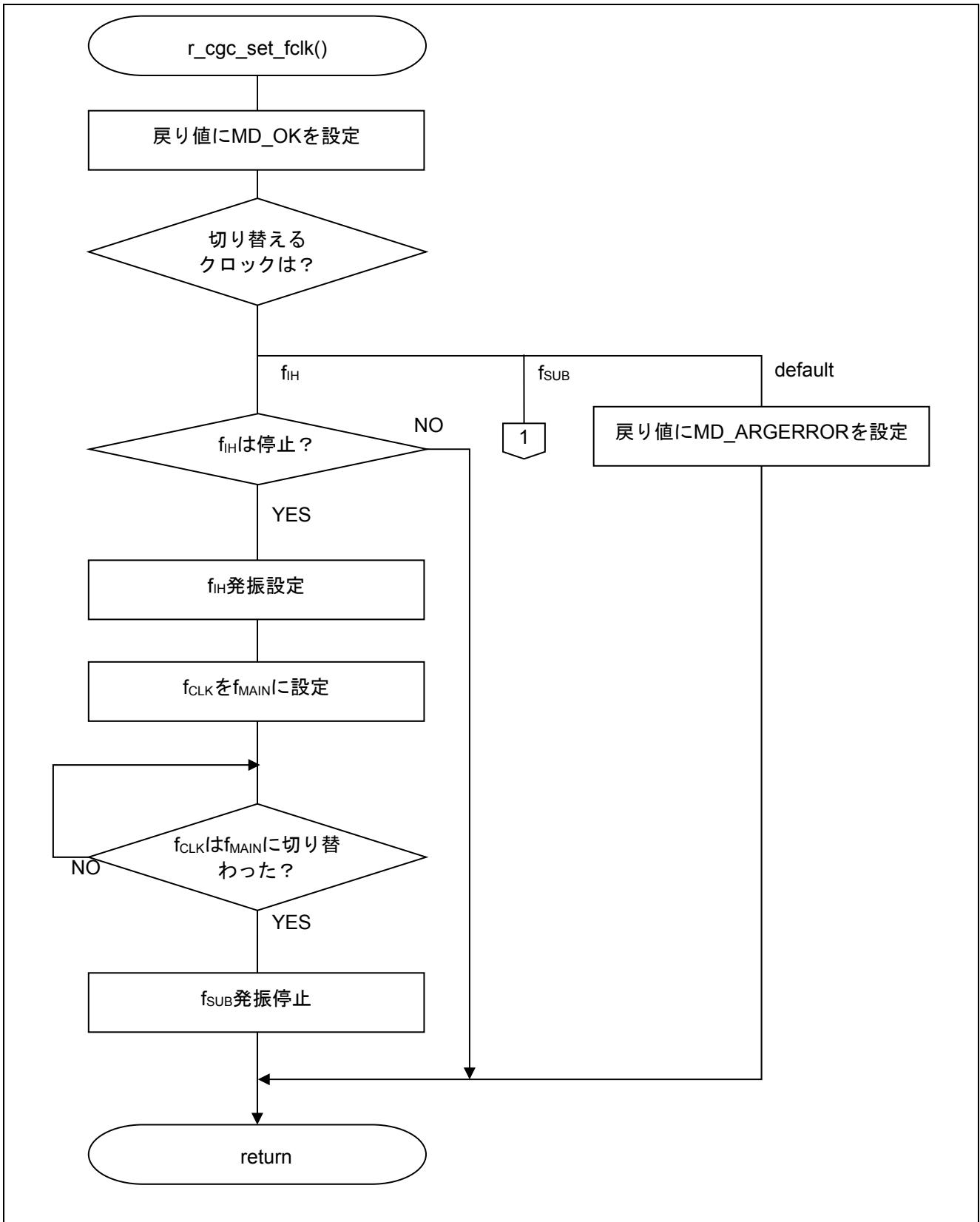


図 5.12 CPU/周辺ハードウェア・クロック切り替え処理 (1/2)

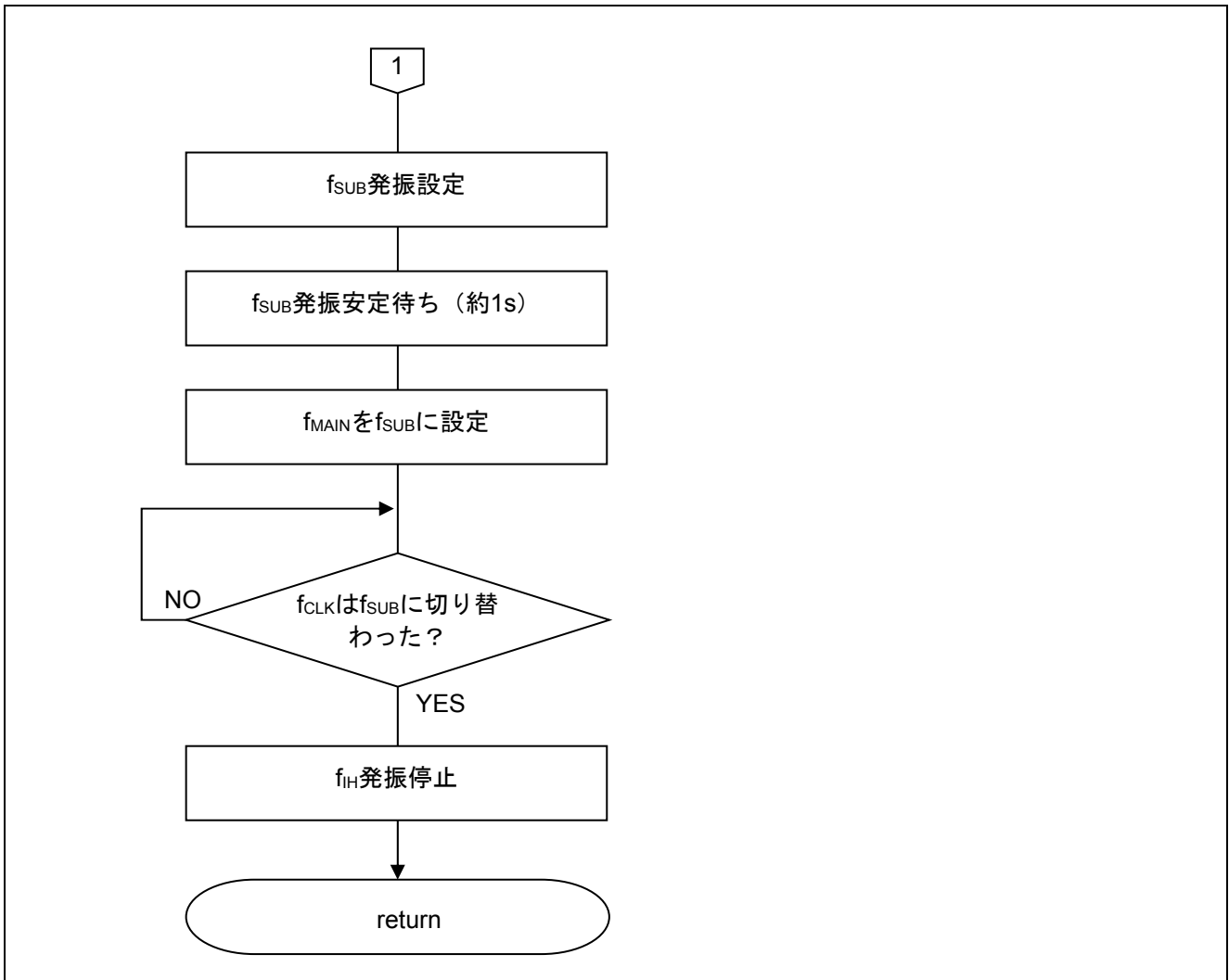


図 5.13 CPU/周辺ハードウェア・クロック切り替え処理 (2/2)

CPU/周辺ハードウェア・クロック (f_{CLK}) の設定、ステータス確認

- ・システム・クロック制御レジスタ (CKC)

f_{CLK} の選択、f_{CLK} のステータス確認

略号 : CKC

7	6	5	4	3	2	1	0
CLS ^注	CSS	MCS ^注	MCM0	0	0	0	0
0/1	0/1	0	0	0	0	0	0

ビット 7

CLS ^注	CPU/周辺ハードウェア・クロック (f _{CLK}) のステータス
0	メイン・システム・クロック (f _{MAIN})
1	サブシステム・クロック (f _{SUB})

ビット 6

CSS	CPU/周辺ハードウェア・クロック (f _{CLK}) の選択
0	メイン・システム・クロック (f _{MAIN})
1	サブシステム・クロック (f _{SUB})

注 ビット 7、5 は、Read Only です。

注意 レジスタ設定方法の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

各クロックの動作確認、動作設定

- ・クロック動作ステータス制御レジスタ (CSC)
CPU/周辺ハードウェア・クロック (f_{CLK}) に設定されるクロックの動作状況の確認や動作設定

略号 : CSC

7	6	5	4	3	2	1	0
MSTOP	XTSTOP	0	0	0	0	0	HIOSTOP
1	0/1	0	0	0	0	0	0/1

ビット 6

XTSTOP	サブシステム・クロックの動作制御		
	XT1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	XT1 発振回路動作	EXCLKS 端子からの外部 クロック有効	入力ポート
1	XT1 発振回路停止	EXCLKS 端子からの外部 クロック無効	

ビット 0

HIOSTOP	高速オンチップ・オシレータ・クロックの動作制御
0	高速オンチップ・オシレータ動作
1	高速オンチップ・オシレータ停止

注意 レジスタ設定の詳細については、RL78/G13 ユーザーズマニュアル ハードウェア編を参照してください。

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G13 ユーザーズマニュアル ハードウェア編 (R01UH0146J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

改訂記録	RL78/G13 グループ 低消費電力動作編 CC-RL
------	---------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.06.01	—	初版発行
2.00	2015.08.20	14	表 2.1 に e ² studio のバージョン情報を追加

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）がありません。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っていません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問い合わせください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

営業お問い合わせ窓口

<http://www.renesas.com>

営業お問い合わせ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレスト)

技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問い合わせ窓口：<http://japan.renesas.com/contact/>