

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

R8C/27、R8C/33C グループ

R8C/27、R8C/33C グループの相違点

1. 要約

この資料は、R8C/27、R8C/33C グループの相違点を確認する際の参考資料です。

2. はじめに

この資料は次のマイコンに適用されます。

- マイコン : R8C/27、R8C/33C グループ

3. R8C/27グループからR8C/33Cグループへの置き換え

R8C/33CグループはR8C/27グループの上位互換品種です。そのためR8C/33Cグループへの置き換えがスムーズに行えます。詳細は「4. 相違点の説明」とハードウェアマニュアルを参照ください。

3.1 機能上位互換

R8C/33Cグループでの主な追加機能を以下に示します。

- (1) 電圧検出0、電圧検出1に検出レベル選択を追加。
- (2) DTC(データトランスファコントローラ)を追加。
- (3) ウォッチドッグタイマ用低速オンチップオシレータを追加。
- (4) タイマRAにイベント入力制御を追加。
- (5) タイマRCにA/Dトリガ発生を追加。
- (6) クロック同期形シリアルI/Oモード、クロック非同期形シリアルI/Oモード(UARTモード)、特殊モード1(I2Cモード)、マルチプロセッサ通信機能の4種類のモードが使用可能なシリアルインタフェース(UART2)を1チャンネル追加。
- (7) ハードウェアLINにSynch Break送信時のバス衝突検出を追加。
- (8) A/Dコンバータの動作モードに繰り返しモード1、単掃引モード、繰り返し掃引モードを追加。
繰り返しモード0のA/D変換開始条件にタイマRC、外部トリガを追加、およびA/D変換結果の格納レジスタにAD1～AD7を追加。
- (9) D/Aコンバータを追加。
- (10) コンパレータBを追加。
- (11) フラッシュメモリにデータ保護機能、BGO(バックグラウンドオペレーション)機能を追加。
データフラッシュを2ブロック追加。

4. 相違点の説明

4.1 機能及び仕様の相違点

表 4.1～表 4.7に機能及び仕様の相違点を示します。

端子機能の相違については、「4.2 端子機能の相違点」を参照してください。

表 4.1 機能及び仕様の相違点 (1)(注1)

項目		R8C/27グループ	R8C/33Cグループ
メモリ	ROM/RAM	8KB/512B 16KB/1KB 24KB/1.5KB 32KB/1.5KB	4KB/512B 8KB/1KB 16KB/1.5KB 24KB/2KB 32KB/2.5KB
リセット		<ul style="list-style-type: none"> リセット要因判別なし リセット後のCPUクロックは低速オンチップオシレータの8分周 リセットシーケンスのフラッシュメモリ起動時間はCPUクロックの14サイクル 	<ul style="list-style-type: none"> リセット要因判別あり リセット後のCPUクロックは低速オンチップオシレータの分周なし リセットシーケンスのフラッシュメモリ起動時間はCPUクロックの148サイクル
電圧検出回路	電圧検出0	<ul style="list-style-type: none"> 電圧監視0あり(注2) 検出電圧選択不可 デジタルフィルタ機能あり(有無の選択可) 	<ul style="list-style-type: none"> 電圧監視0あり 検出電圧選択可(4レベル) デジタルフィルタ機能なし
	電圧検出1	<ul style="list-style-type: none"> 検出電圧選択不可 検出エッジ選択不可 デジタルフィルタサンプリング時間 (fOCO-Sのn分周) × 4 n: 1、2、4、8 電圧監視1リセットあり 電圧監視1割り込みあり(注2) (ノンマスクابل割り込み固定) モニタあり(注2) 	<ul style="list-style-type: none"> 検出電圧選択可(16レベル) 検出エッジ選択可 (片エッジ/両エッジ) デジタルフィルタサンプリング時間 (fOCO-Sのn分周) × 2 n: 1、2、4、8 電圧監視1リセットなし 電圧監視1割り込みあり (ノンマスクابل/マスクابل割り込み選択可) モニタあり
	電圧検出2	<ul style="list-style-type: none"> 検出エッジ選択不可 デジタルフィルタサンプリング時間 (fOCO-Sのn分周) × 4 n: 1、2、4、8 電圧監視2リセットあり 電圧監視2割り込みあり (ノンマスクابل割り込み固定) 	<ul style="list-style-type: none"> 検出エッジ選択可 (片エッジ/両エッジ) デジタルフィルタサンプリング時間 (fOCO-Sのn分周) × 2 n: 1、2、4、8 電圧監視2リセットなし 電圧監視2割り込みあり (ノンマスクابل/マスクابل割り込み選択可)

注1.詳細と電気的特性についてはハードウェアマニュアルを参照してください。

注2.R8C/27グループのN、Dバージョンのみ。

表 4.2 機能及び仕様の相違点(2)(注1)

項目	R8C/27グループ	R8C/33Cグループ
入出力ポート	<ul style="list-style-type: none"> ・入出力ポート：25本 ・入力ポート：3本 ・入力しきい値選択不可 ・LED駆動用ポート：8本(注2) ・ポート入力機能選択なし 	<ul style="list-style-type: none"> ・入出力ポート：27本 ・入力ポート：1本 ・入力しきい値選択可 ・大電流駆動ポート：27本 ・ポート入力機能選択あり (方向レジスタに依存する/しない 選択可)
クロック発生回路	<ul style="list-style-type: none"> ・XCINクロック発振回路使用可 (注2) ・fOCO128のクロック源はFRA01 ビットに依存 ・周辺機能のクロックにfCなし ・ウォッチドッグタイマ用の低速 オンチップオシレータなし ・XIN-XOUT駆動能力選択あり ・XCIN-XCOUT駆動能力選択あり 	<ul style="list-style-type: none"> ・XCINクロック発振回路使用可 ・fOCO128のクロック源はFRA03 ビットに依存 ・周辺機能のクロックにfCあり ・ウォッチドッグタイマ用の低速 オンチップオシレータあり ・XIN-XOUT駆動能力選択なし ・XCIN-XCOUT駆動能力選択なし
高速オンチップオシレータ	<ul style="list-style-type: none"> ・32MHz用の調整値なし ・電源電圧範囲に対応した周波数 補正データあり ・高速オンチップオシレータクロッ ク分周比に2分周、3分周選択不可 (注3) 	<ul style="list-style-type: none"> ・32MHz用の調整値あり ・電源電圧範囲に対応した周波数 補正データなし ・高速オンチップオシレータクロッ ク分周比に2分周、3分周選択可
割り込み	<ul style="list-style-type: none"> ・割り込み要因数：24要因(注2) ・外部割り込み入力：7 (INT×3、キー入力×4) 	<ul style="list-style-type: none"> ・割り込み要因数：32要因 ・外部割り込み入力：7 (INT×3、キー入力×4)
ウォッチドッグタイマ	<ul style="list-style-type: none"> ・アンダフロー周期選択不可 ・リフレッシュ受付周期選択不可 ・15ビット×1チャンネル 	<ul style="list-style-type: none"> ・アンダフロー周期選択可 (4段階) ・リフレッシュ受付周期選択可 (4段階) ・14ビット×1チャンネル
DTC(データトランスファ コントローラ)	なし	あり

注1. 詳細と電気的特性についてはハードウェアマニュアルを参照してください。

注2.R8C/27グループのN、Dバージョンのみ。

注3.R8C/27グループのKバージョンのみ。

表 4.3 機能及び仕様の相違点(3)(注1)

項目		R8C/27グループ	R8C/33Cグループ
タイマRA	カウントソース	<ul style="list-style-type: none"> ・ fC32 選択可(注2) ・ fC 選択不可 	<ul style="list-style-type: none"> ・ fC32 選択可 ・ fC 選択可
	—	イベント入力制御機能なし	イベント入力制御機能あり
タイマRC	カウントソース	fOCO-F 選択不可	fOCO-F 選択可
	—	・ モジュール動作許可ビット (MSTTRC ビット) なし	・ モジュール動作許可ビット (MSTTRC ビット) あり
	アウトプットコンペア機能	<ul style="list-style-type: none"> ・ TRCGRC を TRCIOA 端子の出力制御として使用不可 ・ TRCGRD を TRCIOB 端子の出力制御として使用不可 ・ A/D トリガ発生なし 	<ul style="list-style-type: none"> ・ TRCGRC を TRCIOA 端子の出力制御として使用可 ・ TRCGRD を TRCIOB 端子の出力制御として使用可 ・ A/D トリガ発生選択可
	PWMモード	<ul style="list-style-type: none"> ・ アクティブレベル/初期出力を共通のビットで設定 ・ A/D トリガ発生なし 	<ul style="list-style-type: none"> ・ アクティブレベル/初期出力を別々のビットで設定 ・ A/D トリガ発生選択可
	PWM2モード	・ A/D トリガ発生なし	・ A/D トリガ発生選択可
タイマRE (リアルタイムクロックモード)	—	あり(注2)	あり
	TREO端子出力機能	f2、f4、f8のいずれか出力	f2、fC、f4、f8、1Hzのいずれか出力
タイマRE (アウトプットコンペアモード)	カウントソース	fC4 選択可(注2)	fC4 選択可
	TREO端子出力機能	f2、f4、f8、コンペア出力のいずれか出力	f2、fC、f4、f8、コンペア出力のいずれか出力

注1. 詳細と電気的特性についてはハードウェアマニュアルを参照してください。

注2. R8C/27グループのN、Dバージョンのみ。

表 4.4 機能及び仕様の相違点(4)(注1)

項目		R8C/27 グループ	R8C/33C グループ
シリアルインタフェース(UART0)	カウントソース	fC 選択不可	fC 選択可
シリアルインタフェース(UART1)	カウントソース	fC 選択不可	fC 選択可
シリアルインタフェース(UART2)		なし	あり
クロック同期形シリアルインタフェース(シンクロナスシリアルコミュニケーションユニット)		<ul style="list-style-type: none"> ・モジュール動作許可ビット(MSTIICビット)なし ・転送データ長8ビット固定 ・送信/受信データレジスタ長8ビット 	<ul style="list-style-type: none"> ・モジュール動作許可ビット(MSTIICビット)あり ・転送データ長8~16ビット選択可 ・送信/受信データレジスタ長16ビット
クロック同期形シリアルインタフェース(I ² Cバスインタフェース)(注2)		<ul style="list-style-type: none"> ・モジュール動作許可ビット(MSTIICビット)なし ・転送レート2倍、1/2倍選択なし ・SDAのデジタル遅延なし 	<ul style="list-style-type: none"> ・モジュール動作許可ビット(MSTIICビット)あり ・転送レート2倍、1/2倍選択可 ・SDAのデジタル遅延あり(3段階)
ハードウェアLIN		Synch Break送信時、バス衝突検出が不可	Synch Break送信時、バス衝突検出が可能(有効/禁止の切り替え可能)

注1.詳細と電気的特性についてはハードウェアマニュアルを参照してください。

注2.I²C busはオランダPHILIPS社の登録商標です。

表 4.5 機能及び仕様の相違点 (5)(注1)

項目		R8C/27グループ	R8C/33Cグループ
A/Dコンバータ	動作モード	<ul style="list-style-type: none"> ・単発モード ・繰り返しモード 	<ul style="list-style-type: none"> ・単発モード ・繰り返しモード0 ・繰り返しモード1 ・単掃引モード ・繰り返し掃引モード
	A/D変換開始条件	<ul style="list-style-type: none"> ・ソフトウェアトリガ 	<ul style="list-style-type: none"> ・ソフトウェアトリガ ・タイマRC ・外部トリガ
	A/D変換結果格納レジスタ	1レジスタ	8レジスタ
	動作クロック (ϕ AD)	f1、f2、f4、fOCO-F	fAD、fADの2分周、fADの4分周、fADの8分周 (fADはf1またはfOCO-F)
	変換速度(注2)	33 ϕ ADサイクル	最短43 ϕ ADサイクル
	サンプル&ホールド	あり/なし選択可	あり/なし選択不可(あり固定)
	チップ内蔵基準電圧	なし	あり
D/Aコンバータ		なし	あり
コンパレータB		なし	あり

注1. 詳細と電気的特性についてはハードウェアマニュアルを参照してください。

注2. 単発モード、分解能10ビット、サンプル&ホールドあり。

表 4.6 機能及び仕様の相違点 (6)(注1)

項目	R8C/27グループ	R8C/33Cグループ
フラッシュメモリ	<ul style="list-style-type: none"> ・ プログラムROMの1ブロック当たりのサイズが8KB/16KB ・ データフラッシュ領域 1KB×2ブロック ・ データ保護機能なし ・ BGO機能なし ・ イレーズ/ライトエラー 割り込みなし ・ フラッシュアクセスエラー 割り込みなし ・ フラッシュレディステータス 割り込みなし ・ EW0モード時の書き換え制御プログラムはフラッシュメモリ以外で実行 ・ EW0モード時、プログラム、イレーズ後はリードステータスレジスタモード ・ プログラムROM領域の書き換え制御はブロック0、1書き換え許可ビット(FMR15、FMR16)でブロック個別の制御が可能 ・ データフラッシュ領域の書き換え制御はブロック個別の制御が不可 ・ EW0モードのCPUクロック制限 5MHz以下 ・ プログラムサスペンド機能あり ・ リードステータスレジスタ コマンドあり ・ ロックビットプログラム コマンドなし ・ リードロックビットステータス コマンドなし ・ ブロックブランクチェック コマンドなし 	<ul style="list-style-type: none"> ・ プログラムROMの1ブロック当たりのサイズが2KB/4KB/8KB ・ データフラッシュ領域 1KB×4ブロック ・ データ保護機能あり ・ BGO機能あり ・ イレーズ/ライトエラー 割り込みあり ・ フラッシュアクセスエラー 割り込みあり ・ フラッシュレディステータス 割り込みあり ・ EW0モード時の書き換え制御プログラムはデータフラッシュ領域書き換え時はプログラムROM領域上で実行可 ・ EW0モード時、プログラム、イレーズ後はリードアレイモード ・ プログラムROM領域の書き換え制御はロックビット無効選択ビット(FMR13)とソフトウェアコマンドによるブロック個別の制御が可能 ・ データフラッシュ領域の書き換え制御はブロックA、B、C、D書き換え禁止ビット(FRA14、FRA15、FRA16、FRA17)でブロック個別の制御が可能 ・ EW0モードのCPUクロック制限 20MHz以下 ・ プログラムサスペンド機能なし ・ リードステータスレジスタ コマンドなし ・ ロックビットプログラム コマンドあり ・ リードロックビットステータス コマンドあり ・ ブロックブランクチェック コマンドあり

注1. 詳細と電気的特性についてはハードウェアマニュアルを参照してください。

表 4.7 機能及び仕様の相違点 (7)(注1)

項目	R8C/27グループ	R8C/33Cグループ
電源電圧	VCC=3.0~5.5V(f(XIN)=20MHz)(注2) VCC=3.0~5.5V(f(XIN)=16MHz)(注3) VCC=2.7~5.5V(f(XIN)=10MHz) VCC=2.2~5.5V(f(XIN)=5MHz)(注4)	VCC=2.7~5.5V(f(XIN)=20MHz) VCC=1.8~5.5V(f(XIN)=5MHz) VCC=2.7~5.5V(f(XIN)=10MHz)
消費電流	<ul style="list-style-type: none"> ・標準 10mA (注4) (VCC=5V、f(XIN)=20MHz) ・標準 6mA(注4) (VCC=3V、f(XIN)=10MHz) ・標準 2.0 μA(注4) (VCC=3V、ウェイトモード (f(XCIN)=32kHz)) ・標準 0.7 μA(注4) (VCC=3V、ストップモード) 	<ul style="list-style-type: none"> ・標準 6.5mA (VCC=5V、f(XIN)=20MHz) ・標準 3.5mA (VCC=3V、f(XIN)=10MHz) ・標準 3.5 μA (VCC=3V、ウェイトモード (f(XCIN)=32kHz)) ・標準 2.0 μA (VCC=3V、ストップモード)

注1.詳細と電気的特性についてはハードウェアマニュアルを参照してください。

注2.R8C/27グループのKバージョン除く。

注3.R8C/27グループのKバージョンのみ。

注4.R8C/27グループのN、Dバージョンのみ。

4.2 端子機能の相違点

表 4.8に端子機能の相違点 を示します。

表 4.8 端子機能の相違点

端子名	R8C/27グループ	R8C/33Cグループ
XCIN	P4_6(注1)	P4_6
XCOUT	P4_7(注1)	P4_7
INT1	P1_7,P1_5,P3_6	P1_7,P1_5,P2_0
TRCCLK	P3_3	P3_3,P1_4
TRCTRГ	P1_1	P1_1,P0_2,P0_1,P0_0
TRCIOA	P1_1	P1_1,P0_2,P0_1,P0_0
TRCIOB	P1_2	P1_2,P2_0,P0_5,P0_4,P0_3
TRCIOC	P3_4,P5_3	P3_4,P2_1,P1_3,P0_7
TRCIOD	P3_5,P5_4	P3_5,P2_2,P1_0,P0_6
CLK1	P0_5	P0_3
RXD1	P4_5,P3_7,P3_6	P0_2
TXD1	P3_7,P3_6,P0_0	P0_1
CLK2	—	P3_5
RXD2	—	P4_5,P3_7,P3_4
TXD2	—	P3_7,P3_4
CTS2	—	P3_3
RTS2	—	P3_3
SCL2	—	P4_5,P3_7,P3_4
SDA2	—	P3_7,P3_4
SDA	P3_4	P3_7
SSI	P3_3,P1_6	P3_4
SCS	P3_4	P3_3
ADTRG	—	P4_5
DA0	—	P0_6
DA1	—	P0_7
IVCMP1	—	P1_7
IVCMP3	—	P3_3
IVREF1	—	P1_6
IVREF3	—	P3_4

注1.R8C/27グループのN、Dバージョンのみ。

4.3 SFRの相違点

表 4.9～表 4.13にSFRの相違点を示します。

表 4.9 SFRの相違点(1)

R8C/27 グループ	R8C/33C グループ	備考
—	RSTFR	
—	CMPA	
—	VCAC	
VCA1	VCA1	配置アドレスが異なる
VCA2	VCA2	・ビット5追加(注1) ・配置アドレスが異なる
—	VD1LS	
VW0C	VW0C	・リセット値が異なる ・ビット1,4～7削除
VW1C	VW1C	・リセット値が異なる ・ビット2,3追加(注1) ・ビット6削除 ・配置アドレスが異なる
VW2C	VW2C	・リセット値が異なる ・ビット6削除、配置アドレスが異なる
—	P2	
—	PD2	
P3	P3	ビット6削除
PD3	PD3	ビット6削除
PD4	PD4	ビット6,7追加
P5	—	
PD5	—	
PINSR1	—	
PINSR2	—	ビット6がTRBRCRのビット0に移動
PINSR3	—	・ビット3がTRCPSR1のビット0～2に移動し、機能追加 ・ビット4がTRCPSR1のビット4～6に移動し、機能追加
PMR	—	・ビット0がINTSRのビット1～3に移動し、機能追加 ・ビット3,4,6機能削除 ・ビット5がU1SRのビット0に移動 ・ビット7がSSUICSRのビット0に移動
—	TRASR	
—	TRBRCR	
—	TRCPSR0	
—	TRCPSR1	
—	U0SR	
—	U1SR	
—	U2SR0	
—	U2SR1	
—	SSUICSR	
—	INTSR	
—	PINSR	

注1.R8C/27グループのJ、Kバージョンのみ。

表 4.10 SFRの相違点(2)

R8C/27グループ	R8C/33Cグループ	備考
PUR0	PUR0	ビット4追加、配置アドレスが異なる
PUR1	PUR1	・ビット1機能追加、ビット2,3削除 ・配置アドレスが異なる
P1DRR(注1)	P1DRR	配置アドレスが異なる
—	P2DRR	
—	DRR0	
—	DRR1	
—	VLT0	
—	VLT1	
CM0	CM0	・リセット値が異なる ・ビット3,4の機能変更、ビット7追加
CM1	CM1	ビット5削除
—	CM3	
CPSRF(注1)	CPSRF	
FRA0	FRA0	ビット3追加
—	FRA3	
FRA4(注1)	FRA4	機能が異なる
—	FRA5	
FRA6(注1)	FRA6	機能が異なる
FRA7(注1)	FRA7	機能が異なる、配置アドレスが異なる
PRCR	PRCR	ビット0,3機能変更
—	FMRDYIC	
—	S2TIC	
—	S2RIC	
—	U2BCNIC	
—	VCMP1IC	
—	VCMP2IC	
INTEN	INTEN	配置アドレスが異なる
INTF	INTF	配置アドレスが異なる
KIEN	KIEN	配置アドレスが異なる
AIER	AIER0	・レジスタ名変更、配置アドレスが異なる ・ビット1の機能がAIER1のビット0に移動
—	AIER1	
RMAD0	RMAD0	配置アドレスが異なる、リセット値が異なる
RMAD1	RMAD1	配置アドレスが異なる、リセット値が異なる
WDC	WDTC	・リセット値が異なる ・レジスタ名変更、ビット5追加

注1.R8C/27グループのN、Dバージョンのみ。

表 4.11 SFRの相違点(3)

R8C/27グループ	R8C/33Cグループ	備考
—	DTCTL	
—	DTCEN0	
—	DTCEN1	
—	DTCEN2	
—	DTCEN3	
—	DTCEN5	
—	DTCEN6	
—	DTCD0	
—	DTCD1	
—	DTCD2	
—	DTCD3	
—	DTCD4	
—	DTCD5	
—	DTCD6	
—	DTCD7	
—	DTCD8	
—	DTCD9	
—	DTCD10	
—	DTCD11	
—	DTCD12	
—	DTCD13	
—	DTCD14	
—	DTCD15	
—	DTCD16	
—	DTCD17	
—	DTCD18	
—	DTCD19	
—	DTCD20	
—	DTCD21	
—	DTCD22	
—	DTCD23	
TRAIOC	TRAIOC	<ul style="list-style-type: none"> ・ビット3の機能変更 ・ビット3の機能をTRASRのビット0,1、およびINTSRのビット1～3に移動し、機能追加 ・ビット6,7追加
TRAMR	TRAMR	ビット4～6に機能追加
—	MSTCR	
TRCCR1	TRCCR1	ビット4～6に機能追加
TRCIOR1	TRCIOR1	ビット3,7追加
TRCCR2	TRCCR2	ビット0～2追加
—	TRCADCR	
TREHR(注1)	TREHR	
TREWK(注1)	TREWK	
TRECSR	TRECSR	ビット4追加、ビット5,6機能追加

注1.R8C/27グループのN、Dバージョンのみ。

表 4.12 SFRの相違点(4)

R8C/27 グループ	R8C/33C グループ	備考
U0C0	U0C0	ビット0,1機能追加
U1MR	U1MR	配置アドレスが異なる
U1BRG	U1BRG	配置アドレスが異なる
U1TB	U1TB	配置アドレスが異なる
U1C0	U1C0	配置アドレスが異なる、ビット0,1機能追加
U1C1	U1C1	配置アドレスが異なる
U1RB	U1RB	配置アドレスが異なる
—	U2MR	
—	U2BRG	
—	U2TB	
—	U2C0	
—	U2C1	
—	U2RB	
—	URXDF	
—	U2SMR	
—	U2SMR2	
—	U2SMR3	
—	U2SMR4	
—	U2SMR5	
—	SSBR	
SSTDR/ICDRT	SSTDR/ICDRT	SSTDRのレジスタサイズと配置アドレスが異なる
—	SSTDRH	
SSRDR/ICDRR	SSRDR/ICDRR	SSRDRのレジスタサイズと配置アドレスが異なる
—	SSRDRH	
SSCRH/ICCR1	SSCRH/ICCR1	配置アドレスが異なる
SSCRL/ICCR2	SSCRL/ICCR2	配置アドレスが異なる
SSMR/ICMR	SSMR/ICMR	<ul style="list-style-type: none"> ・リセット値が異なる(SSMRのみ) ・配置アドレスが異なる ・ビット3追加(SSMRのみ)
SSMR2/SAR	SSMR2/SAR	配置アドレスが異なる
SSER/ICIER	SSER/ICIER	配置アドレスが異なる
SSSR/ICSR	SSSR/ICSR	配置アドレスが異なる
—	LINCR2	

表 4.13 SFRの相違点(5)

R8C/27グループ	R8C/33Cグループ	備考
—	OCVREFCR	
AD	AD0	レジスタ名変更
—	AD1	
—	AD2	
—	AD3	
—	AD4	
—	AD5	
—	AD6	
—	AD7	
—	ADMOD	
—	ADINSEL	
ADCON0	ADCON0	<ul style="list-style-type: none"> ・ビット0～2の機能がADINSELのビット0～2に移動 ・ビット3の機能がADMODのビット3～5に移動し、機能追加 ・ビット4の機能がADINSELのビット6,7に移動し、機能追加 ・ビット6の機能がビット0に移動 ・ビット7の機能がADMODのビット0～2に移動し、機能追加
ADCON1	ADCON1	<ul style="list-style-type: none"> ・ビット0追加 ・ビット3の機能がビット4に移動 ・ビット4の機能がADMODのビット0～2に移動し、機能追加 ・ビット5のシンボル名変更 ・ビット6,7追加
ADCON2	—	
—	DA0	
—	DA1	
—	DACON	
—	INTCMP	
—	FST	
FMR0	FMR0	<ul style="list-style-type: none"> ・リセット値が異なる ・ビット0の機能がFSTのビット7に移動 ・ビット2の機能変更 ・ビット4,5追加 ・ビット6の機能がFSTのビット4に移動 ・ビット6の機能変更 ・ビット7の機能がFSTのビット5に移動 ・ビット7の機能変更 ・配置アドレスが異なる
FMR1	FMR1	<ul style="list-style-type: none"> ・ビット1の機能がFMR0のビット2に移動 ・ビット3,4,7追加 ・ビット5,6の機能変更
FMR4	FMR2	<ul style="list-style-type: none"> ・ビット0,2機能変更 ・ビット3,4,6削除

表 4.14 オプション機能選択領域の相違点(注1)

R8C/27グループ	R8C/33Cグループ	備考
OFS	OFS	<ul style="list-style-type: none"> ・ビット4追加、ビット5の機能変更 ・ビット5の機能がビット6に移動
—	OFS2	

注1. オプション機能選択領域はフラッシュメモリ上にあり、SFRではありません。

4.4 割り込みベクタの相違点

表 4.15 に固定ベクタテーブルの相違点、表 4.16 に可変ベクタテーブルの相違点を示します。

表 4.15 固定ベクタテーブルの相違点

ベクタ番地 番地(L)～番地(H)	R8C/27グループの割り込み要因	R8C/33Cグループの割り込み要因
0FFF0h～0FFF3h	ウォッチドッグタイマ、 発振停止検出、 電圧監視1(注1)、 電圧監視2	ウォッチドッグタイマ、 発振停止検出、 電圧監視1、 電圧監視2

注1.R8C/27グループのN、Dバージョンのみ。

表 4.16 可変ベクタテーブルの相違点

ソフトウェア 割り込み番号	R8C/27グループの 割り込み要因	R8C/33Cグループの 割り込み要因
1	—	フラッシュメモリレディ
11	—	UART2送信/NACK2
12	—	UART2受信/ACK2
30	—	UART2バス衝突検出
50	—	電圧監視1
51	—	電圧監視2

5. 参考ドキュメント

ハードウェアマニュアル

R8C/27グループハードウェアマニュアル Rev.2.10

R8C/33Cグループハードウェアマニュアル Rev.0.10

(最新版をルネサス テクノロジホームページから入手してください。)

テクニカルニュース/テクニカルアップデート

(最新の情報をルネサス テクノロジホームページから入手してください。)

ホームページとサポート窓口

ルネサス テクノロジホームページ
<http://japan.renesas.com/>

お問合せ先
<http://japan.renesas.com/inquiry>
csc@renesas.com

改訂記録	R8C/27、R8C/33Cグループ R8C/27、R8C/33Cグループの相違点
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.11.30	-	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したものです。万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
 11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
 12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
 13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444